Sistemas Empotrados

Tema 2:

Procesador y mapa de memoria

Lección 5:

Arquitectura del procesador







Contenidos

Tema 2: Procesador y mapa de memoria

El procesador

Motivación

Características de la arquitectura ARM

Application Binary Interface de la arquitectura ARM

El hola mundo de un sistema empotrado

Repertorio de instrucciones de la arquitectura ARMv4T

El mapa de memoria

Introducción

Direcciones de carga y de ejecución

El formato ELF

El script de enlazado

Ejemplos

El procesador

Conocerlo a fondo es fundamental

Es la parte del sistema que ejecutará nuestro firmware

Las prestaciones dependerán del grado de optimización de nuestro código

Inconveniente

Actualmente hay muchas arquitecturas/procesadores para sistemas empotrados





















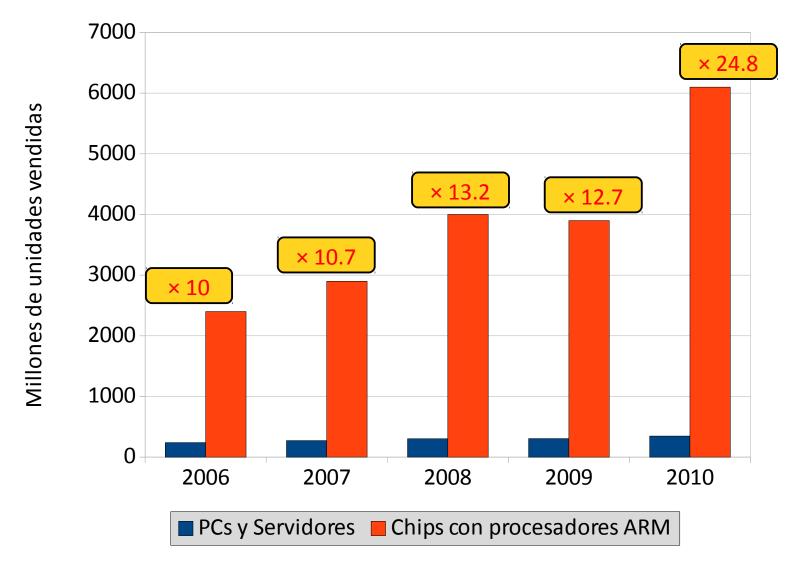






¿Por qué ARM?

Son los procesadores más usados actualmente



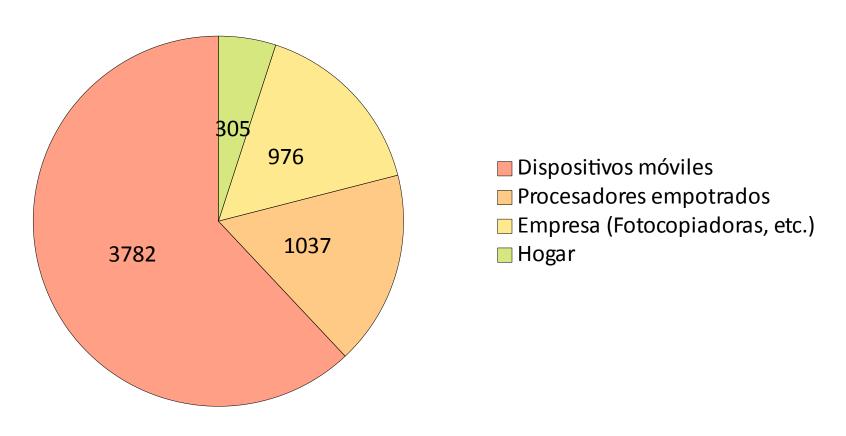
Fuente: ARM Annual Reports and Accounts.

http://www.arm.com/annualreport10/

¿Por qué ARM?

Se emplean fundamentalmente en sistemas empotrados y dispositivos móviles

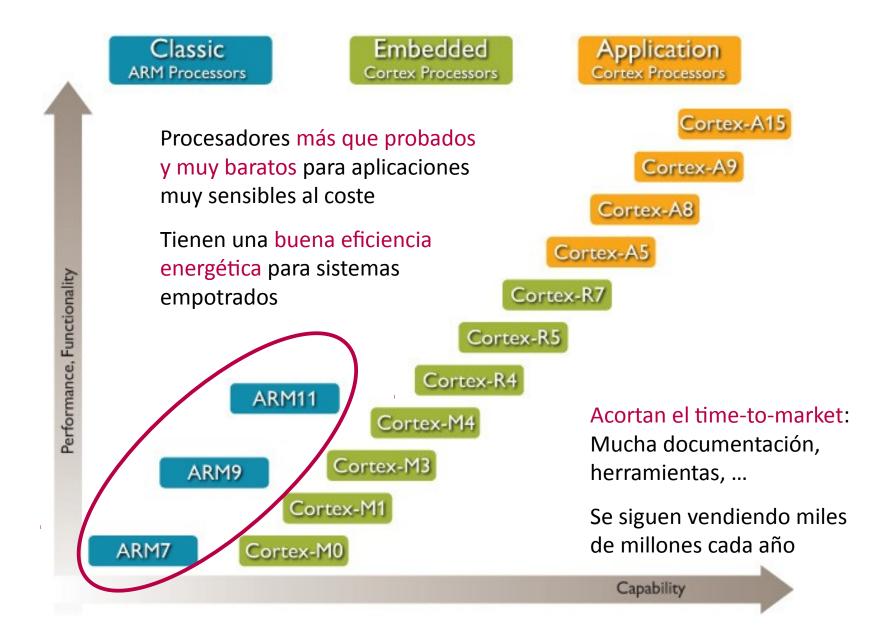
Millones de unidades (2010)



Fuente: ARM Annual Reports and Accounts.

http://www.arm.com/annualreport10/

Ok, ARM, pero... ¿qué familia?



Aplicaciones del ARM7



Nintendo Gameboy Advance (2001) Consola de videojuegos



Apple iPod (2001)
Reproductor multimedia



Nokia 3300 (2003) Teléfono móvil



Kodak EasyShare LS753 (2004) Cámara



Ramos RM970 PMP (2007) Reproductor multimedia



Allerta inPulse (2011)
Smartwatch

Aplicaciones del ARM9



Nintendo DS (2004) Consola de videojuegos



HTC TyTN (2006) Teléfono móvil 3G



Canon EOS 5D Mark II (2008) Cámara



LG Arena (2009) Smartphone



Archos 7 (2010) Tablet



Hero H2000 (2011) Smartphone chino Dual-sim

Aplicaciones del ARM11



Apple iPhone 3G (2008)
Smartphone



Amazon Kindle 2 (2009) Lector de e-books



Mobinova Elan (2009) Netbook



iRobot aPad (2010) Clon chino del iPad



Nintendo 3DS (2011) Consola de videojuegos



Nokia X7 (2011) Smartphone

Contenidos

Tema 2: Procesador y mapa de memoria

El procesador

Motivación

Características de la arquitectura ARM

Application Binary Interface de la arquitectura ARM

El hola mundo de un sistema empotrado

Repertorio de instrucciones de la arquitectura ARMv4T

El mapa de memoria

Introducción

Direcciones de carga y de ejecución

El formato ELF

El script de enlazado

Ejemplos

Los procesadores ARM tienen arquitectura RISC

CISC (60's)

Objetivos: Programación en ensamblador, códigos compactos

Instrucciones complejas que requieren múltiples ciclos

Diferentes formatos y tamaños de instrucción, difíciles de decodificar, microcódigo

Muchas instrucciones pueden acceder a datos en memoria

Las instrucciones se ejecutan de una en una

Pocos registros de propósito general

El código tiende a ser más compacto

RISC (80's)

Objetivos: Generación automática de código, mejorar las prestaciones

Instrucciones sencillas que sólo requieren un ciclo

Formato fijo, decodificación y modos de direccionamiento sencillos, sin microcódigo

Sólo los LOADS y STORES pueden acceder a datos en memoria

Usa segmentación de cauce para solapar la ejecución de instrucciones

Muchos registros de propósito general

El código tiende a ocupar más memoria

Mejoras de ARM a la arquitectura RISC para Sistemas Empotrados

Tiempo de ejecución variable para ciertas instrucciones: Load-Store-múltiple

- Aumenta la densidad de código, ya que se usa en todas las funciones para meter y sacar registros en la pila
- Su tiempo de ejecución depende del número de registros transferidos y de si las direcciones son consecutivas

Uso de un desplazador de bloques en una de las entradas de la ALU:

- Genera constantes de 32 bits a partir de un operando inmediato que se desplazará antes de entrar a la ALU
- Se aumentan las prestaciones y la densidad de código

Estados (Thumb, Jazelle, Thumb2):

- Thumb es un repertorio de instrucciones de 16 bits. Mejora la densidad de código sobre el 30%
- Jazelle permite ejecutar bytecodes de Java directamente por el procesador (sin máquina virtual)

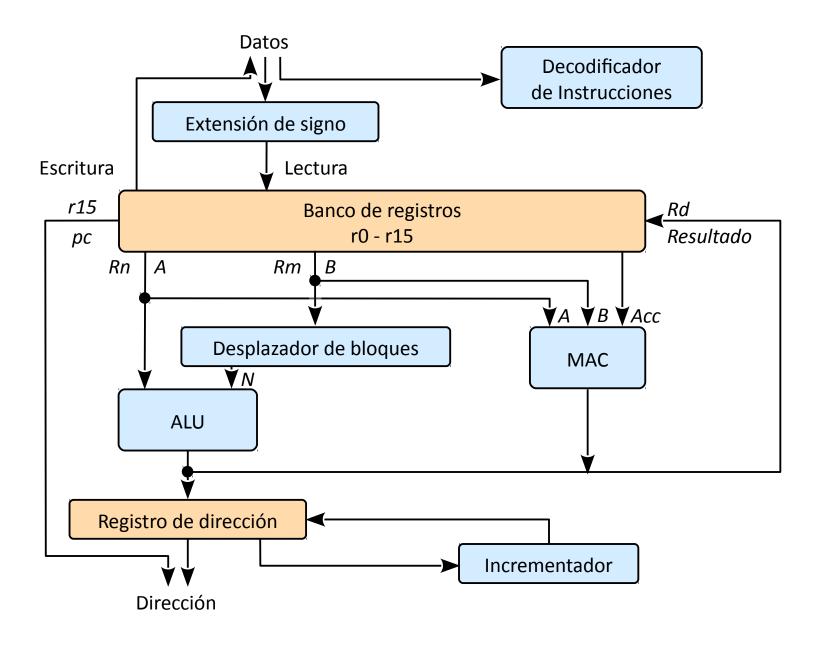
Ejecución condicional de instrucciones:

- Aumenta la densidad de código
- Mejora las prestaciones al evitar muchos saltos condicionales

Adición de instrucciones específicas:

- Instrucciones específicas para aplicaciones multimedia, DSP, FP, seguridad, etc.
- Mejoran las prestaciones de ciertos algoritmos muy usados en aplicaciones actuales

Modelo de flujo de datos de un procesador ARM



Modos del procesador

Modo

Descripción

Supervisor (SVC)

Se entra cada vez que se hace un reset y cuando ocurre una Interrupción Software (SWI)

FIQ

Se entra cada vez que ocurre una Interrupción de alta prioridad (Fast)

IRQ

Se entra cada vez que ocurre una Interrupción de baja prioridad (normal)

Abort

Para manejar violaciones de acceso a memoria

Undef

Para manejar instrucciones no definidas

System

Modo privilegiado que usa los mismos registros que el modo User

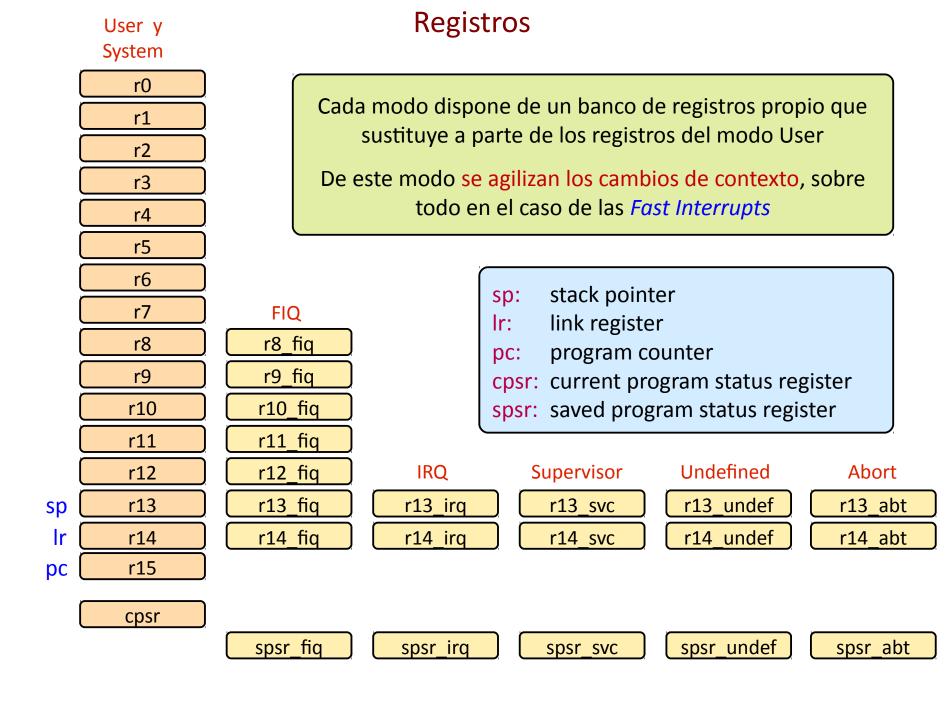
User

Modo en el que se ejecutan la mayoría de aplicaciones y tareas del sistema operativo

Modos privilegiados

Para servir excepciones o acceder a recursos protegidos

Modo sin privilegios



Los registros de estado (CPSR y SPSR)



Flags de condición

Solo lectura

N = Resultado Negativo en la ALU

Z = El resultado de la ALU es Zero

C = Se ha producido aCarreo en la ALU

V = Se ha producido oVerflow en la ALU

Máscaras de interrupción

I = 1, deshabilita las IRQ

F = 1, deshabilita las FIQ

Se pueden modificar en los modos privilegiados

Modo de ejecución

Solo lectura

T = 0, procesador en estado ARM

T = 1, procesador en estado Thumb

Bits reservados

No se deben modificar

Se leen como cero

Bits de modo

10000 : User

10001: FIQ

10010 : IRQ

10011 : Supervisor

10111 : Abort

11011 : Undefined

11111 : System

Se pueden modificar en los modos privilegiados

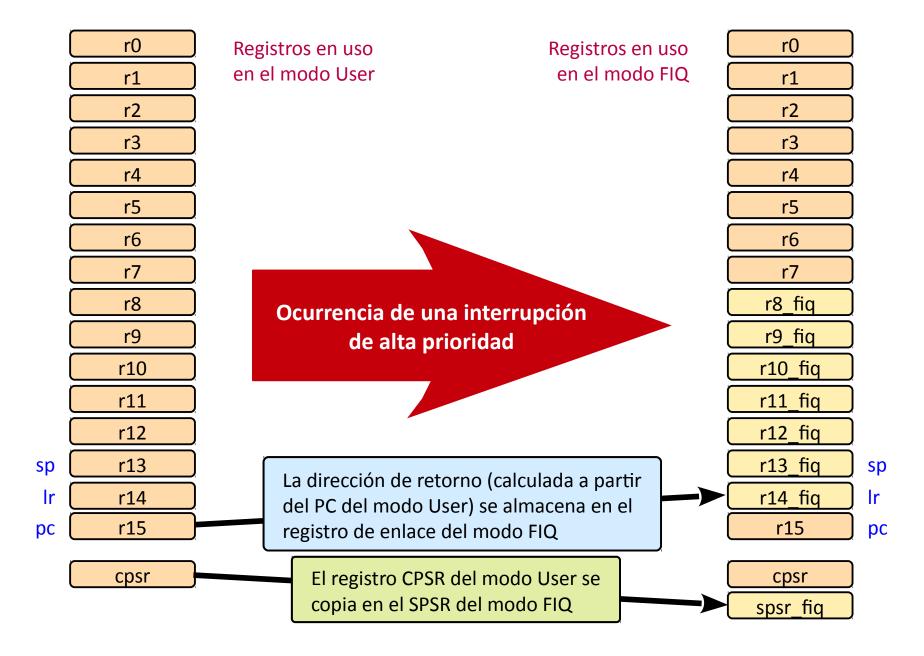
Cualquier valor

diferente provocará

resultados

impredecibles

Ejemplo de cambio de modo



Ejecución condicional

Justificación

- Permite la ejecución condicionada de instrucciones sin hacer uso de saltos
- Las instrucciones no ejecutadas sólo gastan 1 ciclo de CPU
- Se reduce considerablemente el número de saltos condicionales del programa, que causan el vaciado del cauce y la consecuente penalización

Uso

<instrucción>{<cond>}{sufijos} <operandos>

Condiciones

eq: Igual ne: No igual

gt: Mayor hi: Mayor sin signo

ge: Mayor o igual hs/cs: Mayor o igual sin signo / con acarreo

It: Menor lo/cc: Menor sin signo / sin acarreo

le: Menor o igual sin signo

pl: Positivo o cero mi: Negativo

vs: Overflow vc: No desbordamiento

al: Siempre nv: Reservado

Ejecución condicional

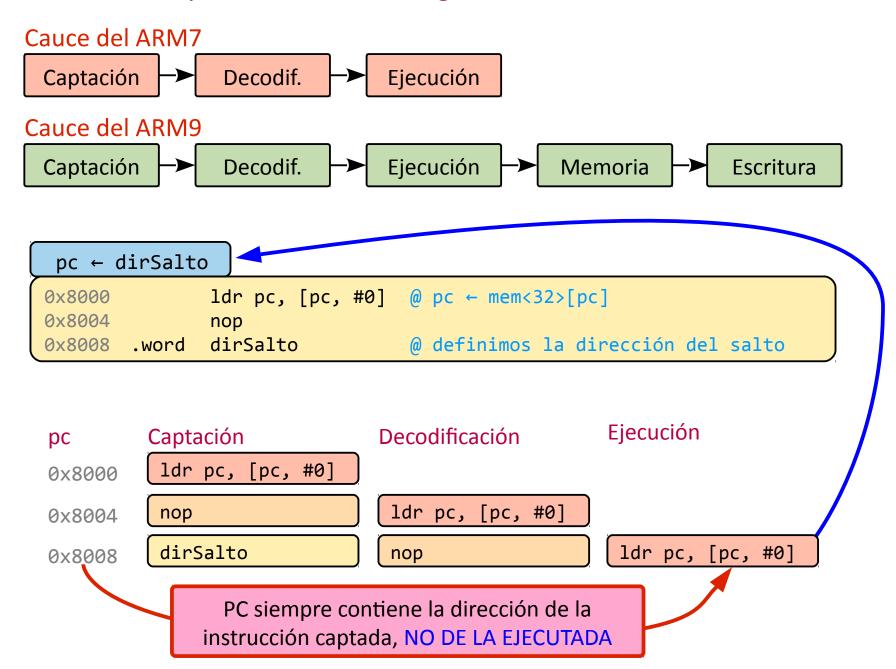
Instrucciones que modifican los *flags* de condición

- Comparaciones
- Instrucciones de procesamiento de datos con el sufijo "s"

Ejemplos de uso

```
@ se modifican los flags según el valor de r7
movs
      r7, r5
      r2, [r3]
                       @ se realiza la carga si r7 es negativo
ldrmi
add r1, r2, r3
subs r4, r4, r1
                       @ se modifican los flags según el resultado
sub r5, r5, #1
addgt r6, r6, r4
                       @ se suma sólo si r4 > 0
     r0, r1
                      @ se modifican los flags según el resultado
cmp
subgt r0, r0, r1 @ sólo se ejecuta si r0 es mayor que r1
addlt r1, r1, r0
                       @ sólo se ejecuta si r0 es menor que r1
```

Implicaciones de la segmentación de cauce



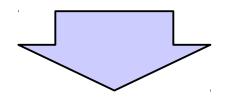
Thumb

Características

- Subconjunto del repertorio ARM de 32 bits codificado sólo con 16 bits
- Optimizado para mejorar la densidad del código C (~65% del tamaño de código ARM)
- Mejora las prestaciones en los sistemas con memoria de 16 bits (más barata)
- Aunque las instrucciones son de 16 bits, los datos (registros) siguen siendo de 32
- El cambio de estado entre ARM y Thumb se realiza mediante la instrucción de salto bx

adds r2, r2, #1

Instrucción ARM de 32 bits



add r2, #1

Instrucción Thumb de 16 bits

Diferencias más significativas

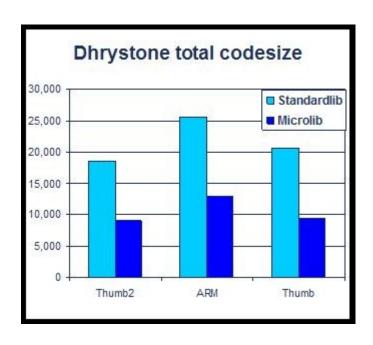
- Todas las instrucciones ALU modifican los flags
- No soporta ejecución condicional
- El registro de destino debe ser uno de los fuentes
- Sólo se usan los registros bajos (r0 r7)
- Tamaño de los operandos inmediatos limitado a 8 bits
- No se usa el desplazador de bloques

Prestaciones y densidad de código de Thumb y Thumb2

Introducido en la arquitectura ARMv6

Cuándo usar Thumb (Thumb2)

- Si las restricciones de coste son muy altas
 - Necesitamos menos memoria y memoria más barata (de 16 bits)
- Si las prestaciones que obtenemos son suficientes para nuestra aplicación



Dhrystone 2.1 / segundo en un ARM7TDMI @ 20MHz
Prestaciones según el ancho de la memoria

3500
3000
2500
2500
1000
500

16 bits

Fuentes:

ARM. *ARM Compiler*. http://www.arm.com/products/tools/software-tools/rvds/arm-compiler.php W. Hohl. *ARM Assembly Language. Fundamentals and Techniques*. CRC Press, 2009. Capítulo 13

0

32 bits

Contenidos

Tema 2: Procesador y mapa de memoria

El procesador

Motivación

Características de la arquitectura ARM

Application Binary Interface de la arquitectura ARM

El hola mundo de un sistema empotrado

Repertorio de instrucciones de la arquitectura ARMv4T

El mapa de memoria

Introducción

Direcciones de carga y de ejecución

El formato ELF

El script de enlazado

Ejemplos

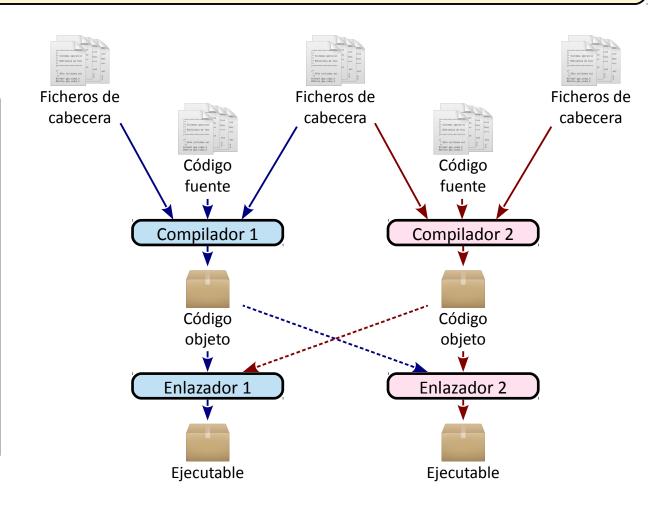
Application Binary Interface (ABI)

Propósito

- Define la interfaz a bajo nivel entre un programa y el sistema operativo u otro programa
- Proporciona inter-operabilidad de ficheros binarios entre diferentes compiladores, plataformas, etc.
- No confundir con API (Application Programming Interface)

El ABI define

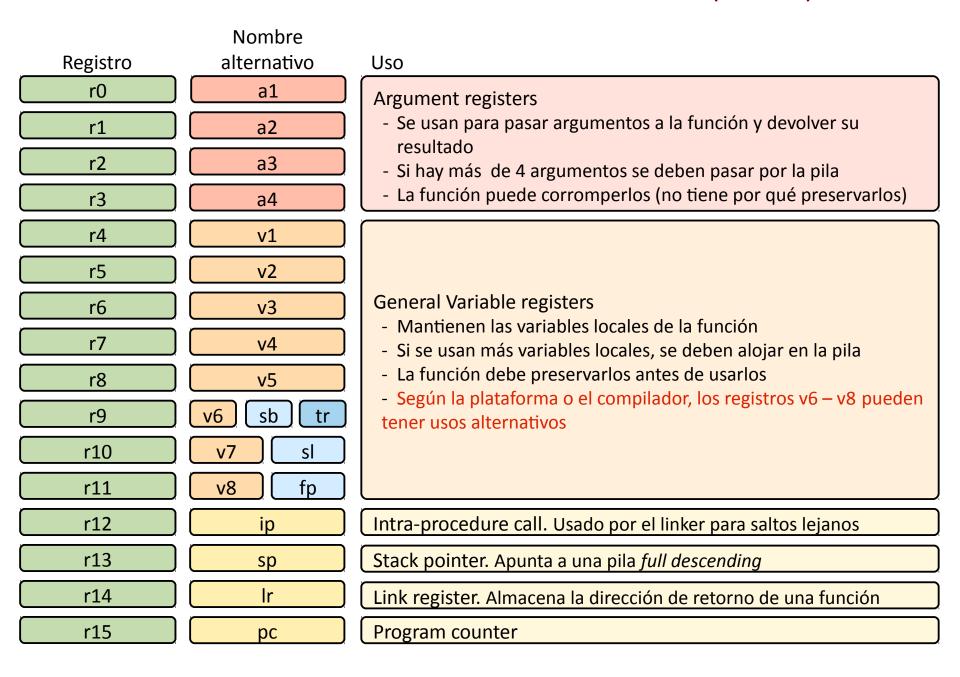
- Tipos de datos, tamaño y alineación
- Convención de llamadas a funciones
- Cómo hacer las llamadas al sistema
- Formato de los ficheros objeto
- Formato de la información de depuración
- Gestión de excepciones



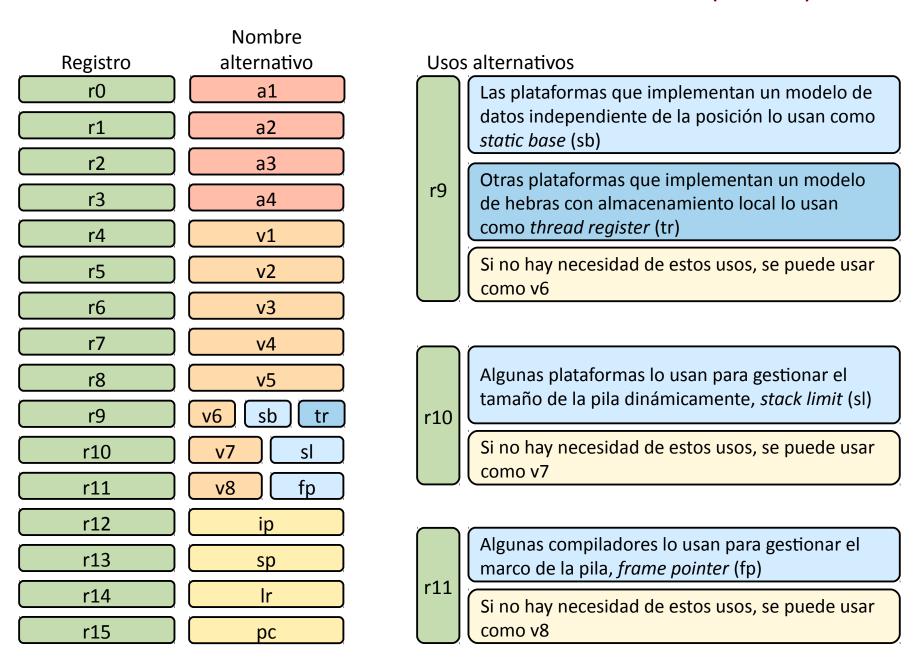
Tipos de dato, tamaños y alineación

Clase	Tipo	Tamaño (bytes)	Alineación (bytes)
Enteros	Unsigned byte	1	1
	Signed byte	1	1
	Unsigned half-word	2	2
	Signed half-word	2	2
	Unsigned word	4	4
	Signed word	4	4
	Unsigned double-word	8	8
	Signed double-word	8	8
Coma flotante	Half precision	2	2
	Single precision (IEEE 754)	4	4
	Double precision (IEEE 754)	8	8
Vector	64-bit vector	8	8
	128-bit vector	16	8
Puntero	Data pointer	4	4
	Code pointer	4	4

ARM Architecture Procedure Call Standard (AAPCS)

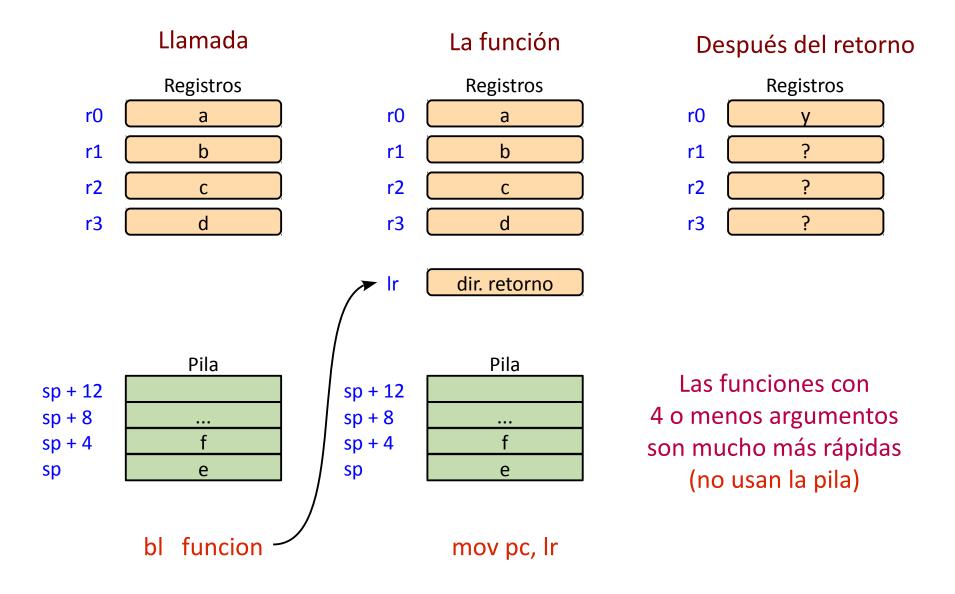


ARM Architecture Procedure Call Standard (AAPCS)



Ejemplo de llamada a función

y = funcion(a, b, c, d, e, f);



Contenidos

Tema 2: Procesador y mapa de memoria

El procesador

Motivación

Características de la arquitectura ARM

Application Binary Interface de la arquitectura ARM

El hola mundo de un sistema empotrado

Repertorio de instrucciones de la arquitectura ARMv4T

El mapa de memoria

Introducción

Direcciones de carga y de ejecución

El formato ELF

El script de enlazado

Ejemplos

El Hola Mundo en la Redwire Econotag



```
@ Constantes
   .set GPIO PAD DIR1,
                        0x80000004
   .set GPIO DATA SET1, 0x8000004c
   .set GPIO DATA RESET1, 0x80000054
   .set LED_RED_MASK, 0x00001000
               0x00200000
   .set DELAY,
@ Punto de entrada
   .text
   .global start
   .type _start, %function
start:
   @ El pin del led debe ser de salida
   ldr r4, =GPIO PAD DIR1
   ldr r5, =LED RED MASK
   str r5, [r4]
   @ Direcciones de los registros de
   @ activación y desactivación del pin
   ldr r6, =GPIO DATA SET1
   ldr r7, =GPIO DATA RESET1
```

```
loop:
   @ Encendemos el led
   str r5, [r6]
   @ Pausa corta
   ldr r0, =DELAY
   bl pause
   @ Apagamos el led
   str r5, [r7]
   @ Pausa corta
   ldr r0, =DELAY
   bl
          pause
   @ Bucle infinito
          loop
@ Función que produce un retardo
@ r0: iteraciones del retardo
   .type pause, %function
pause:
   subs
         r0, r0, #1
   bne
          pause
          pc, lr
   mov
```

Lecturas recomendadas

Familias y arquitecturas de los procesadores ARM:

ARM. ARM Processors. http://www.arm.com/products/processors/

Wikipedia. ARM Architecture. http://en.wikipedia.org/wiki/ARM

Arquitectura ARMv4T:

W. Hohl. *ARM Assembly Language. Fundamentals and Techniques*. CRC Press, 2009. Capítulos 1 y 2

A. N. Sloss, D. Symes, C. Wright. *ARM System Developer's Guide*. Morgan Kaufmann, 2004. Capítulos 1 y 2

ARM University Program. *The ARM Instruction Set, v1.0*. http://simplemachines.it/doc/arm_inst.pdf

ARM. *ARM Architecture Reference Manual*, DDI 0100I. Capítulos 1 y 2. http://infocenter.arm.com

Lecturas recomendadas

Thumb:

W. Hohl. *ARM Assembly Language. Fundamentals and Techniques*. CRC Press, 2009. Capítulo 13

A. N. Sloss, D. Symes, C. Wright. *ARM System Developer's Guide*. Morgan Kaufmann, 2004. Capítulo 4

J. Lemieux. *Introduction to ARM Thumb*, Beginner's Corner, Embedded.com. http://www.embedded.com/electronics-blogs/beginner-s-corner/4024632/Introduction-to-ARM-thumb

ARM ABI:

ARM. *ABI for the ARM Architecture*, IHI 0036B. http://infocenter.arm.com/help/topic/com.arm.doc.ihi0036b/

A. Calderón y N. Castillo. *Why ARM's EABI Matters*. LinuxDevices.com, 2007. http://www.linuxfordevices.com/c/a/Linux-For-Devices-Articles/Why-ARMs-EABI-matters/