Arquitectura y Organización de Computadores (INF-245) Tarea 2

Profesor: Mauricio Solar Ayudante de Cátedra: Jorge Ludeña Ayudante de Tareas: Nicolás Rosas

1. Reglas Generales

Para esta tarea deben realizar lo solicitado utilizando el software Logisim, procurando que los circuitos posean el mínimo de compuertas lógicas y la cantidad de estados mínimas en las máquinas de estado. Los circuitos deberán recibir la entrada a través de botones interactivos y mostrar la salida con LEDs u otra herramienta que permita facilitar su compresión. Junto con los circuitos solicitados, se debe adjuntar un informe con todo el procedimiento que fue necesario para la realización de esta tarea, es decir, máquinas de Moore¹, mapas de Karnaugh, tablas de verdad y una explicación de lo que se hizo para realizar lo solicitado.

Para descargar el software Logisim acceda a la siguiente página:

http://www.cburch.com/logisim/download.html

2. Enunciado

La compañia Solar Circuits les ha solicitado a los estudiantes de Arquitectura y Organización de Computadores que resuelvan los siguientes problemas, utilizando máquinas de Moore y biestables tipo D (flip-flop D) :

- 1. Un circuito que tenga dos entradas (A, B), capaz de identificar cuando $|A| \mod 4 = |B| \mod 4$, es decir que la cantidad de A módulo A sea igual a la cantidad de A módulo A.
- 2. Utilizando una máquina de estados finitos (FSM), diseñar un circuito que sea capaz de identificar la secuencia 10110 con traslape de la misma secuencia.

3. Consideraciones para la entrega

Se deberá trabajar en parejas. La tarea es obligatoria, por lo que su resultado afectará la nota final. Debe se entregada a más tardar el 21 de octubre a las 23:55 Horas. Se descontará 10 puntos por hora u fracción de atraso. En caso de detectarse copia, la tarea de ambos involucrados será calificada con nota 0 y derivado a las autoridades correspondientes.

Al realizar la entrega, se deberán subir los siguientes archivos:

Archivo con los circuitos.

¹Para probar y realizar las máquinas de Moore, les recomiendo que utilicen JFLAP, ya que les permite diseñar las máquinas y probar con distintos inputs y sus outputs correspondientes

■ Informe realizado en formato PDF

Los archivos deberán adjuntarse comprimidos en un archivo .rar con el nombre TAREA2-ROL1-ROL2.

4. Calificación

La entregas calificarán tanto el desarrollo eficaz de la tarea como el manejo y el uso de las herramientas que entrega el software, por lo que habrán descuentos por entregar circuitos desordenados o que no sean revisables con facilidad, siendo que el software entrega las herramientas para esto.

- 1. No adjunta informe (-40 puntos).
- 2. No entrega circuitos (-60 puntos).
- 3. No respeta el formato de entrega (-20 puntos)