



## Simulación 02

### Diseño y simulacion de una ALU

#### Objetivos

- Utilizar alguno de los métodos de diseño combinacional para el diseño de un sumador de dos bits completos
- Simular el circuito propuesto e implementar el diseño.

#### 1 Instrucciones

En esta simulación, usted construirá una Unidad Aritmética Lógica (ALU). Una ALU es un componente crucial en circuitos de lógica digital y, generalmente, este se encuentra dentro de los procesadores. La ALU se encarga de realizar diversas funciones aritméticas y lógicas según las indicaciones del procesador. La ALU que debe diseñar es una versión simplificada de la ALU comercial 74181, que cuenta con **dos entradas de datos de cuatro bits**, un **modo de un bit (M)** y una entrada de selección de **cuatro bits**. Dependiendo de los valores que toma  $M$  y la entrada de selección, la ALU ejecuta una de las funciones detalladas en la Tabla 1<sup>1</sup>.

Tabla 1: Tabla de Funciones para la ALU 74181

Selección	Lógica (M=1)	Aritmética (M=0)
0000	$A'$	$A$
0001	$(A + B)'$	$A + B$
0010	$A'B$	$A + B'$
0011	0 lógico	menos 1 (Complemento a 2)
0100	$(AB)'$	$A + AB'$
0101	$B'$	$(A + B)$ más $AB'$
0110	$A \text{ XOR } B$	$A$ menos $B$ menos 1
0111	$AB'$	$AB'$ menos 1
1000	$A' + B$	$A$ más $AB$
1001	$(A \text{ XOR } B)'$	$A$ más $B$
1010	$B$	$(A + B')$ más $AB$
1011	$AB$	$AB$ menos 1
1100	1 lógico	$A$ más $A$
1101	$A + B'$	$(A + B)$ más $A$

<sup>1</sup>En la columna "Aritmética", el signo + representa la operación lógica OR, mientras que "más" y "menos" indican operaciones de suma y resta aritméticas respectivamente.



Selección	Lógica (M=1)	Aritmética (M=0)
1110	$A + B$	$(A + B')$ más A
1111	A	A menos 1

El diseño de una ALU es complejo por la cantidad de operaciones aritméticas y lógicas que debe realizar. Para el desarrollo de nuestra ALU, limitaremos el número de operaciones a 4 aritméticas y 4 lógicas, tal como se detalla en la Tabla 2.

Tabla 2: Operaciones lógicas y aritméticas requeridas para la simulaciones

Selección	Lógica (M=1)	Aritmética (M=0)
00	$A'$	A más B
01	$A + B$	A menos B (Utilizando Complemento a 2)
10	$AB$	A más A
11	$A \text{ XOR } B$	A multiplicado B

La simulación debe ser realizada utilizando el software Logisim-evolution, donde la ALU tiene que operar sobre dos “palabras” (A y B) de entrada de 4 bits cada una.

Para las operaciones que realizará la ALU puede utilizar cualquiera de los métodos vistos en clases u otro que haya estudiado, como por ejemplo:

- Implementación mediante puertas lógicas,
- Mini/maxi términos
- Mapas de Karnaugh
- Decodificadores o DMUX.
- MUX.
- Etc.

Independientemente del método escogido, organice las funciones mediante jerarquías dentro del archivo de simulación. Utilice una entrada  $M$  que permita elegir entre las funciones Lógicas y las Funciones Aritméticas de la Tabla 2. Para la selección de las distintas funciones, utilice un grupo de entradas de selección binaria  $S_n$  que permita seleccionar entre las distintas operaciones. Recuerde el uso tanto de acarreo de entrada como de salida.

Finalmente, para conectar cada una de las operaciones utilice multiplexores (MUX), puede utilizar los que tiene integrado el programa. En la Figura 1 se muestra un ejemplo de la ALU donde las operaciones aritméticas y lógicas son seleccionadas utilizando un MUX.

## 2 Entrega

Junto con su simulación, debe entregar un informe (resumen, introducción, desarrollo, análisis, y conclusiones) en la plataforma del curso con la descripción (principios de diseño empleados) del diseño de su ALU, junto con las pruebas de funcionamiento de realizadas.

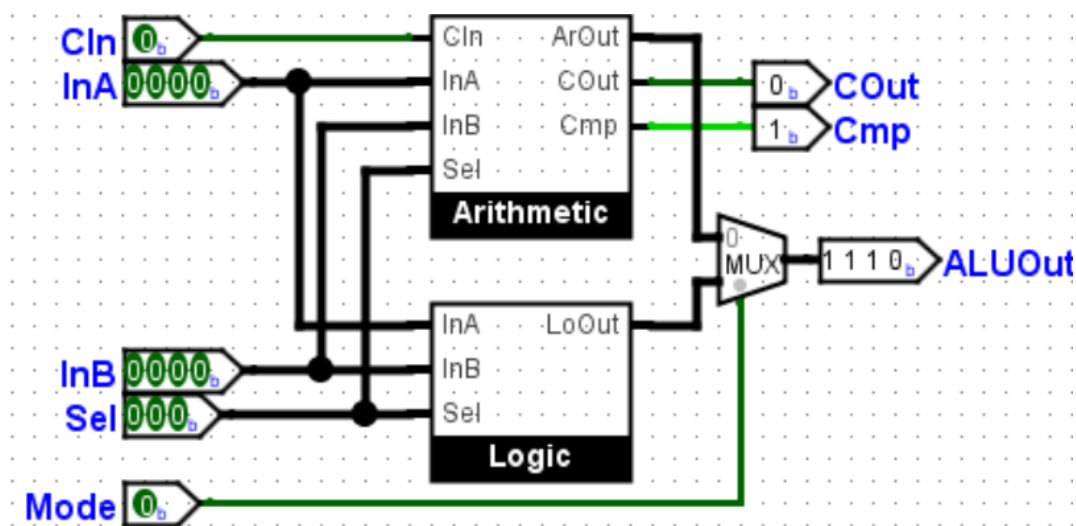


Figura 1: Ejemplo de ALU implementada en logisim-evolution