



Laboratorio 4 - Diseño sumador binario de 2 bits

Josué Meneses Díaz

8 de mayo de 2024

Objetivos

- Utilizar alguno de los métodos de diseño combinacional para el diseño de un sumador de dos bits completos
- Simular el circuito propuesto e implementar el diseño.

1. Materiales

- Puerta AND cuádruple de 2 entradas 7408
- Puerta OR cuádruple de 2 entradas 7432
- Puerta XOR cuádruple de 2 entradas 7486
- Hojas de datos del fabricante de los CIs
- Resistencia 1,0 k Ω
- Switches de 2 posiciones.
- Opcional. Diodos led con resistencia entre 330 – 510 Ω u osciloscopio.

2. Procedimiento

En este laboratorio debe diseñar un sumador completo de 2 bits (Figura 1) utilizando alguno de los métodos vistos en clases, pero se requiere que la implementación se encuentre optimizada.

1. Plantee la tabla de verdad del circuito. Realice un circuito esquemático de su diseño.
2. Realice una simulación del circuito utilizando el software Logisim-evolution para comprobar el correcto funcionamiento del circuito.
3. En base a circuito esquemático realizado en el punto 1, realice un esquema con las conexiones reales de las puertas lógicas, utilizando el circuito integrado (CI) de la Figura 2. Recuerde utilizar resistencias de pull-down y pull-up en las entradas de las puertas lógicas de 1 k Ω . Verifique el funcionamiento de su circuito utilizando diodos LED en la salida del sumador.

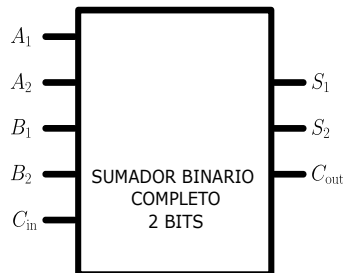


Figura 1: Esquema de las entradas/salidas del sumador binario completo de 2 bits

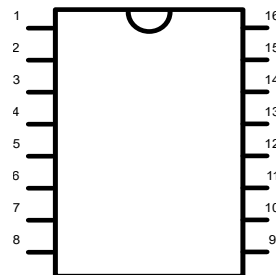


Figura 2: Esquema CI genérico

3. Preguntas reporte

1. Explique el diseño de su sumador binario de dos bits. Agregar la tabla de verdad utilizada, la función booleana simplificada utilizada y el el esquema del circuito. (2)
2. Utilizando la simulación que ha realizado para el sumador de 2 bits, construya un sumador binario completo de 4 y 8 bits. En cada sumador, agregue un conversor binario-BCD y muestre la operación de la suma utilizando displays de 7 segmentos (D7S). Adjunte su simulación junto con el reporte de este laboratorio. (3 pts)
3. Entregue un esquema con las conexiones reales de su circuito, utilizando un esquema del los CI (74xx) utilizados en su diseño. Adjunte en su informe el esquema de las conexiones del circuito y una fotografía de su implementación. (2 pts)

Fecha de Entrega

El reporte de este laboratorio puede ser entregado hasta el miércoles 08-05-2024, mediante la plataforma [Moodle del curso](#).



Para subir el reporte, comprimir en un solo archivo los documentos y subirlos a la plataforma con el nombre de los integrantes del grupo:

lab4.SUSNOMBRES.rar/zip/7zip