

Einführung in die Umsetzung photonischer Bauteile auf Wafern

Für Nachrichtentechniker: Von TFLN-Wafern bis 6G-Integration
(2024–2025)

Zusammenfassung

Die Umsetzung photonischer Bauteile auf Wafern (z. B. TFLN oder Si-Photonik) ermöglicht skalierbare, latenzarme Systeme für 6G-Netze. ****Die globale Strategie fokussiert 2025 auf die Industrialisierung von Dünnschicht-Lithiumniobat (TFLN) durch spezialisierte Foundries [?] und die Entwicklung skalierbarer photonischer Quantencomputer (LNOI/PhoQuant) [?].**** Diese Einführung basiert auf aktueller Literatur (2024–2025) und beleuchtet Fabrikationsprozesse (Ionenschnitt, Wafer-Bonding), bevorzugte Techniken (MZI-Integration) und Relevanz für Signalverarbeitung. Praxisnah: Tabelle zu Methoden, Ausblick auf hybride PICs. Quellen: Nature, ScienceDirect, arXiv. ****Ein neuer optoelektronischer Chip, der Terahertz- und optische Signale integriert, ist ein Schlüssel zur Millimeter-genauen Entfernungsmessung und zu hochleistungsfähigem 6G-Mobilfunk [?].****

Inhaltsverzeichnis

1 Grundlagen: Warum Wafer-Integration in der Nachrichtentechnik?

Die Fabrikation photonischer Bauteile auf Wafern (z. B. Thin-Film-Lithium-Niobat, TFLN) revolutioniert die Nachrichtentechnik: Skalierbare Produktion von integrierten Schaltkreisen (PICs) für RF-Signalverarbeitung, 6G-MIMO und AI-gestütztes Routing. ****Der Übergang zur voluminösen Fertigung wird durch spezialisierte TFLN-Foundries, wie die QCi Foundry, beschleunigt, die 2025 die ersten kommerziellen Pilotaufträge annimmt [?]. Weltweit wird 2025 (Internationales Jahr der Quantenwissenschaften) die strategische Bedeutung der Photonik für die Wettbewerbsfähigkeit hervorgehoben [?].**** Wafer-basierte Prozesse (z. B. Ionenschnitt + Bonding) ermöglichen monolithische Integration von > 1000 Komponenten/Wafer, mit Verlusten < 1 dB und Bandbreiten > 100 GHz.

Wichtiger Hinweis: Die Technik ist hybrid-analog: Optische Wellenleiter für kontinuierliche Verarbeitung, kombiniert mit elektronischer Steuerung. Dies reduziert

Latenz (ps-Bereich) und Energie (pJ/Bit), essenziell für Echtzeit-6G-Anwendungen.

Aktuelle Trends (2025): Übergang zu 300 mm-Wafern für industrielle Skalierung, fokussiert auf flexible, kostengünstige Prozesse [?].

2 Realisierung: Schlüsselprozesse für Bauteil-Integration

Die Umsetzung erfolgt in mehrstufigen Prozessen, stark an Halbleiter-Fabrikation angelehnt (z. B. CMOS-kompatibel). Kernschritte:

- **Ionenschnitt und Wafer-Bonding:** Für dünne Filme (z. B. LiTaO_3 auf Si); ermöglicht hohe Dichte ohne Substratverluste [?].
- **Ätzen und Lithographie:** Mask-CMP für Wellenleiter-Mikrostrukturen; präzise Strukturen ($< 100 \text{ nm}$) für MZI-Arrays [?].
- **Monolithische Integration:** Co-Packaging von Elektronik/Photonik; reduziert Latenz in hybriden Systemen [?].
- **Flexible Wafer-Skalierung:** Mechanisch-flexible 300 mm-Plattformen für kostengünstige Produktion [?].

Beispiel: Wafer-Bonding für LNOI (Lithium Niobate on Insulator): Dicke $t = 525 \text{ }\mu\text{m}$, Implantationsdosis $D = 5 \times 10^{16} \text{ cm}^{-2}$, resultierende Schichtdicke $h \approx 400 \text{ nm}$.

3 Bevorzugte Bauteile und Operationen auf Wafern

Photonische Wafer eignen sich für lineare, frequenzabhängige Bauteile; analoge Integration priorisiert Interferenz-basierte Operationen für 6G-Signale. **Neben TFLN wird auch die Siliziumnitrid (SiN)-Plattform forciert, um PICs für Biowissenschaften und Sensorik anzubieten [?].**