

Experimento 3

Circuitos Combinacionais: Mapa de Karnaugh

João Pedro Silva Sousa, 15/0038381
André Carvalho Marques, 15/0005491

¹Dep. Ciência da Computação – Universidade de Brasília (UnB)
CiC 116351 - Circuitos Digitais - Turma A

{jpssousa97,marquandre228}@gmail.com

Abstract. *Presentation of Karnaugh map for simplification of Boolean logic functions up to 5 variables applied in combinational circuits (implementation of majority decision circuits, minority and equality verification).*

Resumo. *Apresentação do mapa de Karnaugh para simplificação de funções lógicas booleanas de até 5 variáveis aplicadas em circuitos combinacionais (implementação de circuitos de decisão de maioria, minoria e verificação de igualdade).*

1. Introdução

O mapa de Karnaugh (normalmente abreviado por mapa K, ou *K map*, em inglês) é um método gráfico utilizado para converter uma tabela verdade de um circuito lógico ou simplificar uma equação lógica. Um mapa de Karnaugh pode ser utilizado em problemas que possuem um número qualquer de variáveis de entrada, porém normalmente problemas que envolvem uma quantidade maior que seis variáveis não se mostram práticos para serem avaliados pelo mapa K.

Similar a uma tabela verdade, o mapa de Karnaugh fornece a mesma informação no que diz respeito às entradas e saídas de uma função lógica, porém o mapa K se mostra bem mais compacto, uma vez que cada linha de uma tabela verdade é representada por um quadrado em um mapa de Karnaugh.

Por mais complexa que seja uma função lógica booleana, ela pode ser escrita utilizando as operações básicas (conjunção, disjunção e negação). Uma função escrita por uma soma de produtos é dita na forma canônica disjuntiva (onde cada termo é chamado de produto padrão, produto canônico ou mintermo) e, analogamente, um produto de somas é dito na forma canônica conjuntiva (onde cada termo é chamado de soma padrão, soma canônica ou maxtermo).

1.1. Objetivos

Apresentar o mapa de Karnaugh e sua utilidade para simplificação de funções booleanas de até cinco variáveis.

1.2. Materiais

Neste experimento foram utilizados os seguintes materiais e equipamentos:

- Painel Digital
- *protoboard*
- Fios
- Portas Lógicas OR, AND e NAND

2. Procedimentos experimentais

Foi considerado um circuito de decisão de maioria com quatro entradas. A saída X será 1 se, e somente se, a maioria das entradas for igual a 1. A função que representa o circuito descrito anteriormente é:

$$X = \bar{A}BCD + A\bar{B}CD + AB\bar{C}D + ABC\bar{D} + ABCD \quad (1)$$

que pode ser simplificada para:

$$X = AB(C + D) + CD(A + B) \quad (2)$$

2.1. Circuito de decisão de maioria

O circuito de decisão de maioria de quatro entradas foi implementado utilizando portas AND e OR, somente, como mostra a Figura 1.

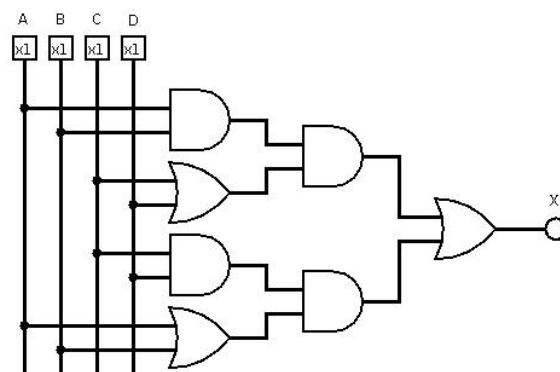


Figura 1. Circuito de decisão de maioria (4 entradas)

A tabela verdade do circuito está representada abaixo, na Tabela 1:

Tabela 1. Tabela verdade - Circuito de decisão de maioria

Entradas				Saída
<i>A</i>	<i>B</i>	<i>C</i>	<i>D</i>	<i>X</i>
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1

O mapa de Karnaugh do circuito está mostrado na Tabela 2

Tabela 2. Mapa de Karnaugh - Circuito de decisão de maioria

<i>CD AB</i>	00	01	11	10
00	0	0	0	0
01	0	0	1	0
11	0	1	1	1
10	0	0	1	0

2.2. Circuito de decisão de minoria

Foi implementado um circuito de decisão de minoria também de quatro entradas, utilizando apenas portas NAND. O circuito exibe a saída *Y* igual a 1 se, e somente se, a minoria das entradas forem iguais a zero. A implementação do circuito na protoboard e utilizando o painel digital para aferir a saída segue o esquema representado na Figura 2.

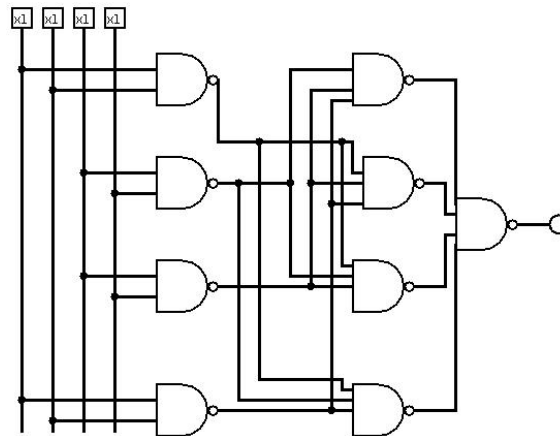


Figura 2. Circuito de decisão de minoria (4 entradas)

A tabela verdade do circuito descrito acima está representada na Tabela 3:

Tabela 3. Tabela verdade - Circuito de decisão de maioria

Entradas				Saída
<i>A</i>	<i>B</i>	<i>C</i>	<i>D</i>	<i>Y</i>
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	1
1	0	0	1	0
1	0	1	0	0
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0

O mapa de Karnaugh do circuito está mostrado na Tabela 4

Tabela 4. Mapa de Karnaugh - Circuito de decisão de minoria

<i>CD AB</i>	00	01	11	10
00	1	1	0	1
01	1	0	0	0
11	0	0	0	0
10	1	0	0	0

2.3. Circuito de verificação igualitária

Foi projetado um circuito de verificação igualitária que possui quatro entradas e exibe a saída Z igual a 1 se, e somente se, a quantidade de 1's e 0's na entrada forem iguais, não importando a ordem das entradas. O circuito foi implementado utilizando apenas portas NAND.

A tabela verdade do circuito descrito acima está representada na Tabela 5:

Tabela 5. Tabela verdade - Circuito de decisão de maioria.

Entradas				Saída
A	B	C	D	Z
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	0	1
0	1	1	1	0
1	0	0	0	0
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	1
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0

O mapa de Karnaugh do circuito está mostrado na Tabela 6

Tabela 6. Mapa de Karnaugh - Circuito de verificação de igualdade

$CD \ AB$	00	01	11	10
00	0	0	1	0
01	0	1	0	1
11	1	0	0	0
10	0	1	0	1

3. Análise dos Resultados

O circuito de decisão de maioria de quatro entradas é bastante simples, a saída, representada pelo LED, será igual a 1 (LED aceso) caso o número de 1's na entrada (chaves acionadas) sejam iguais a 3 ou 4. A ordem das entradas não importa, ou seja, qualquer conjunto de pelo menos 3 chaves acionadas deixará o LED aceso.

O processo é análogo ao circuito de decisão de minoria, porém, nesse caso ocorre o inverso: o LED só acenderá caso a minoria das chaves estejam acionadas. Aqui também

a ordem das entradas não altera a saída, ou seja, qualquer chave acionada unicamente, ou nenhuma, deixará o LED aceso.

O circuito de verificação de igualdade também dispõe de um LED como indicador de saída. Nesse caso, o LED estará aceso (saída igual a 1) somente quando o número de entradas de 0's e 1's forem iguais, não importando a ordem das entradas.

4. Conclusão

Analisando os problemas resolvidos, percebe-se que a utilização do mapa de Karnaugh para simplificar problemas de poucas variáveis se demonstra bastante eficiente, apresentando as mesmas informações que uma tabela verdade só que de forma mais compacta e simplificada.

Referências

- [Ramos] Ramos, U. Sistemas digitais - cap 4. circuitos combinacionais. http://www.joinville.udesc.br/portal/professores/ubiratan/materiais/Cap_4___Circuitos_Combinacionais_130801.pdf. [Online; accessed 5-April-2017].
- [Ronald J. Tocci and Moss] Ronald J. Tocci, N. S. W. and Moss, G. L. *Sistemas Digitais - Princípios e Aplicações*. PEARSON, 10th edition.
- [Ronald J. Tocci and Moss] [Ramos]

Auto-Avaliação

1. b
2. d
3. c
4. d
5. a