## Experimento 01 Circuitos Digitais: Portas Lógicas AND, OR e NOT

João Pedro Silva Sousa, 15/0038381 André Carvalho Marques, 15/0005491

<sup>1</sup>Dep. Ciência da Computação – Universidade de Brasília (UnB) CiC 116351 - Circuitos Digitais - Turma A

{jpssousa97, marquandre228}@gmail.com

**Resumo.** Escreva aqui um pequeno resumo do relatório. Este corresponde ao relatório do Experimento 7 sobre circuitos combinacionais, especificamente os multiplexadores.

## 1. Introdução

São introduzidos os circuitos digitais e as portas lógicas que realizam operações básicas (AND, OR e NOT).

## 1.1. Objetivos

Fornecer ao aluno um contato incial com o painel. São apresentadas portas AND, OR e NOT e os conceitos de atraso em portas lógicas e nível de ruído em circuitos digitais.

#### 1.2. Materiais

Neste experimento foram utilizados os seguintes materiais e equipamentos:

- Painel Digital
- Protoboard
- Fios
- Portas Lógicas AND, OR e NOT
- Ponta lógica
- Multímetro digital simples

## 2. Procedimentos

## 2.1. Teste das portas lógicas

Conecta-se a *protoboard* no painel e na entrada de algum LED disponível no painel. Em seguida, foi integrado uma porta lógica no circuito a fim de testar a sua funcionalidade. O LED no circuito acende e apaga conforme a posição da chave é alterada. O circuito é representado na figura 1.

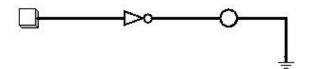


Figura 1. Circuito montado com a porta NOT e um LED.

## 2.2. Pós experimento 1 - Porta OR

Foi implementada uma porta lógica OR utilizando apenas uma porta AND e NOT. Na teoria, essa implementação é possível quando aplicamos a lei de De Morgan em uma conjunção, veja:

$$(\bar{A}\bar{\&}\bar{B}) \to \bar{\bar{A}}|\bar{\bar{B}} \to A|B$$
 (1)

O circuito foi montado conforme a Figura 2.

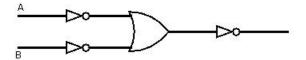


Figura 2. Porta AND implementada por portas OR e NOT

A tabela verdade do circuito representado na Figura 2 segue na Tabela 1.

Tabela 1. Tabela verdade da porta AND

A	B	$ ar{\mathbf{A}} ar{\mathbf{B}}$	$ ar{\mathbf{A}} ar{\mathbf{B}}$	A & B
0	0	1	0	0
0	1	1	0	0
1	0	1	0	0
1	1	0	1	1

## 2.3. Pós experimento 2 - Porta AND

Uma porta AND foi implementada utilizando apenas portas OR e NOT. O circuito está representado na Figura 3.

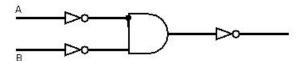


Figura 3. Porta OR implementada por portas AND e NOT

A tabela verdade do circuito representado na Figura 3 segue na Tabela 2.

Tabela 2. Tabela verdade da porta OR

A	В	$ar{\mathbf{A}}\&ar{\mathbf{B}}$	$ar{\mathbf{A}}ar{\&}ar{\mathbf{B}}$	A — B			
0	0	1	0	0			
0	1	0	1	1			
1	0	0	1	1			
1	1	0	1	1			

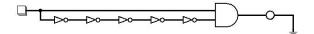


Figura 4. Circuito para testar atraso de propagação

#### 2.4. Pós experimento 3 - Atraso de propagação

Foi montado o circuito representado na Figura 4 a fim de verificar o atraso de propagação da corrente elétrica pela sequência de portas lógicas NOT. Foi utilizada uma ponta lógica que detecta a mudança na corrente do circuito.

O funcionamento desse circuito está disponível no YouTube neste link.

### 3. Análise dos Resultados

Os testes com as portas lógicas e o LED foram feitos a fim de testar se as portas estavam funcionando corretamente. Após os testes, foram verificadas que as entradas e saídas do circuito estavam operando como deveriam. As implementações das portas lógicas foram validadas de acordo com fluxo de corrente pelo LED do painel digital. Como mostra a Figura 5, o LED acende quando pelo menos uma das chaves estiverem acionadas.

Já o circuito implementado com a porta AND somente acende o LED quando as duas chaves são acionadas simultaneamente, como mostra a Figura 6.

Posteriormente, para detecção do atraso, foi montado o circuito mostrado na Figura 4 e utlizada uma ponta lógica na saída do circuito. A ponta lógica detecta o pulso quando se altera a posição da chave. O pulso é perceptível quando o LED da ponta lógica pisca.

#### 4. Conclusão

Foram montados vários circuitos usando somente as portas que realizam operações básicas (OR, AND e NOT). A implementação da porta OR utilizando as portas AND e NOT (e a implementação da porta AND utilizando as portas OR e NOT) são fundamentadas pela lei de De Morgan. Foi utilizada uma ponta lógica para detectar o pulso na tensão provocado pelo atraso das portas lógicas NOT. No vídeo é possível perceber o LED do instrumento piscando por um curto período de tempo.

#### Referências

[Tocci ] Tocci, R. J.

[Tocci]

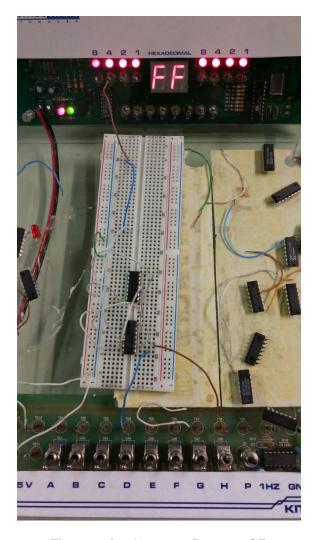


Figura 5. Implementação porta OR

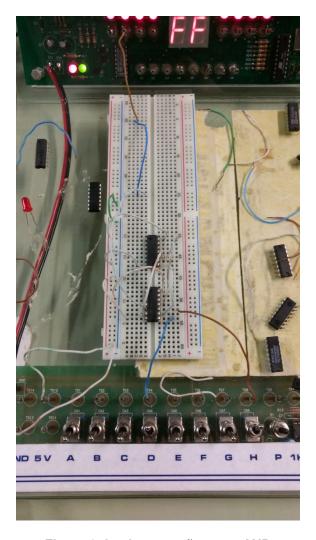


Figura 6. Implementação porta AND

# Auto-Avaliação

- 1. -
- 2. a
- 3. 11111101
- 4