EMV gerechtes Leiterplattendesign ist keine Magie

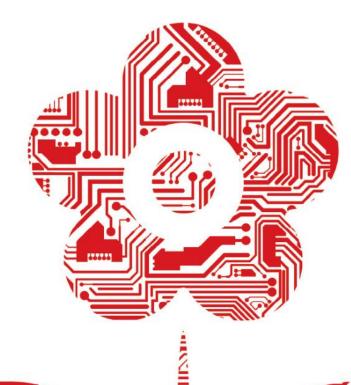


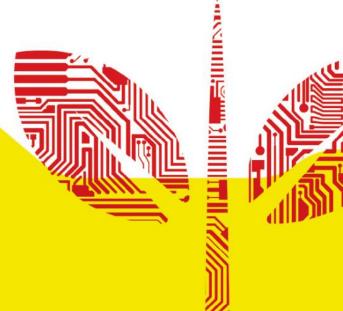
20. Januar 2016

Opfikon-Glattbrugg



Albert Schweitzer FINELINE AG Schweiz Winkelried Str. 35 CH-6003 Luzern





14.01.2016 Vers. 1.0

Inhaltsangabe

Inhalt

- Allgemeines
- **Definition EMV**
- Einige Grundlagen
- 2345 Grundsätzliches zum Thema Lagenaufbau
- Fünf wichtige Design-Ziele
- 4/6/8/10 Lagen-Design
- Schlussbemerkungen





Die elektromagnetische Verträglichkeit (EMV) ist zu einer zwingenden Produkteigenschaft geworden.

Ihre Sicherstellung rückt, insbesondere beim Betrieb verschiedener Geräte und Systeme nebeneinander, immer stärker in den Mittelpunkt.



Zwei Gesichtspunkte sind dabei von besonderem Interesse:



zum einen die Eigenschaft einer Schaltung, keine oder eine möglichst geringe Störstrahlung zu erzeugen

und



zum anderen die Immunität der Schaltung gegenüber eingestrahlter elektromagnetischer Energie.



Ein EMV-gerechter Leiterplattenentwurf fängt bereits bei der Entwicklung der Schaltung an, wo entschieden wird, welche Bauelemente eingesetzt werden sollen. Fehlentscheidungen, die bereits an dieser Stelle gemacht werden, lassen sich später meist nur noch durch erheblichen Aufwand an Zeit und zusätzlichen teuren Maßnahmen, wie z.B. kostspieligen Abschirmungen, korrigieren.



Hauptthema dieses Vortrages ist der Einfluss der Leiterplatte auf die elektromagnetische Verträglichkeit einer Baugruppe.

Es geht also hier nicht um das Thema Schaltungstechnik und Auswahl von Bauteilen und deren Beschaltung, sondern vornehmlich um den Lagenaufbau und um die Gestaltung und die Anordnung der verschiedenen Leiterplatten-Lagen zueinander.







Definition EMV

EMV steht für:

"Elektro-Magnetische Verträglichkeit".

Definition nach VDE 0870:

Fähigkeit einer elektrischen Einrichtung, in ihrer elektromagnetischen Umgebung zufriedenstellend zu funktionieren, ohne diese Umgebung, zu der auch andere Einrichtungen gehören, unzulässig zu beeinflussen.







Die elektromagnetische Verträglichkeit einer elektronischen Schaltung wird zu einem wesentlichen Teil von der Anordnung der Bauelemente zueinander und der damit einhergehenden Verbindungsleitungen bestimmt.



Jeder Strom, der in einer Leitung fließt, erzeugt einen gleich großen Strom in der dazugehörenden Rückleitung.

Diese Leitungsschleife bildet nun eine Antenne, die in der Lage ist, elektromagnetische Energie abzustrahlen.



Ein EMV-Problem tritt immer dann auf wenn es zu Unterbrechungen oder Diskontinuitäten im Stromrücklaufpfad kommt.

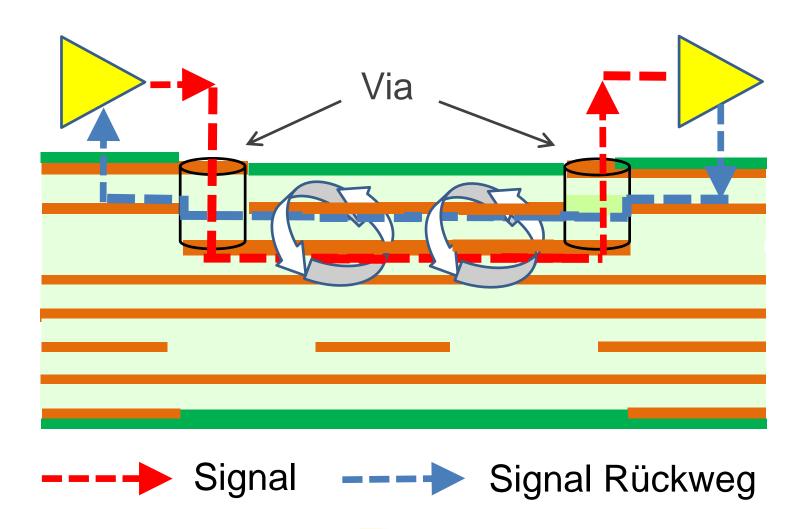
Dem Stromrücklaufpfad sollte also in der Designphase immer eine besondere Beachtung geschenkt werden.



Einer der Schlüssel bei der Bestimmung des optimalen Leiterplattenlayouts ist, zu verstehen wie und wo die Signalrückströme tatsächlich fließen.

"Es gibt kein schwarzes Loch für Signale"







Source: Fineline

Je höher die Signal-Frequenz desto mehr gilt:

Das Signal verwendet als Rückkanal nicht den Weg des geringsten Widerstandes, sondern nimmt den Weg der geringsten Impedanz, in der Regel die Ebene direkt unterhalb der Signalspur.

Signalrückweg = Weg der geringsten Impedanz

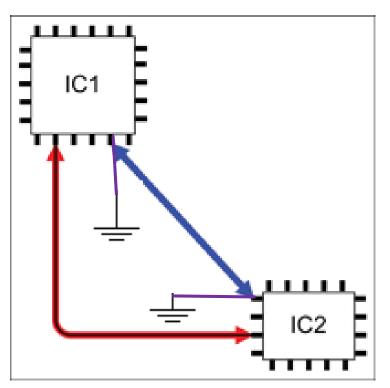


Impedanz:

Die Impedanz ist der Widerstand gegen den Fluss von Energie in einer Übertragungsleitung.



An Hand einer einfachen Schaltung möchte ich Ihnen die Wichtigkeit der Signalrückführung zeigen:

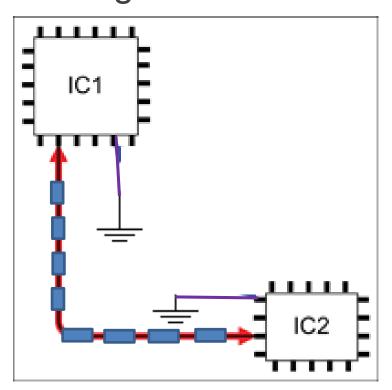


In unserem Beispiel haben wir eine solide Ground-Ebene und der Rückstrom (blau) nimmt, wenn es sich um Gleichstrom oder Wechselstrom im niedrigen Frequenzbereich handelt, den Weg des geringsten Widerstandes.



Source: Maxim

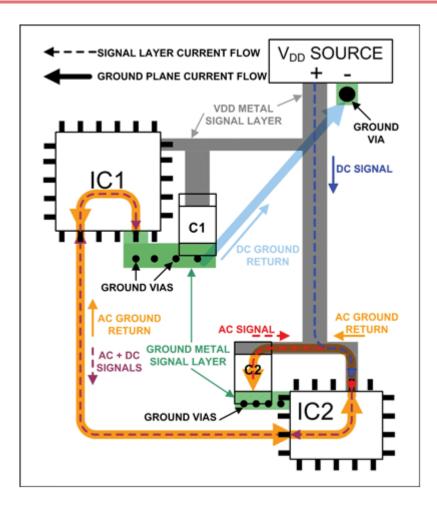
Bei höheren Frequenzen nimmt der Rückstrom den niedrigsten Impedanzrückpfad unmittelbar unterhalb der Signalleiterbahn.



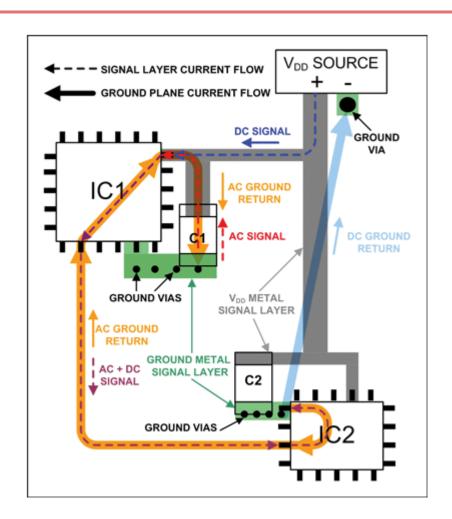
Es ist dabei unerheblich, ob sich unter dem Signalrückweg eine Ground- oder Power-Lage befindet. Der Rückstrom nimmt den Weg der geringsten Impedanz.



Source: Maxim







Strompfade bei IC2 als Quelle.



Source: Maxim







Bei jedem Leiterplattenentwurf stellt sich schnell die Frage nach der Zahl der Leiter-Lagen. Je höher ihre Zahl, umso einfacher wird die Handhabung der EMV-Probleme, aber umso teurer wird verständlicherweise der Preis der Baugruppe.



Vier Faktoren sind wichtig in Bezug auf den Lagenaufbau einer Multi-Layer-PCB:







Die Art der benutzen Lagen (Power und/oder Ground-Lagen)



In der Realität ist lediglich die Anzahl der Lagen ein wichtiges Thema. Die anderen drei wichtigen Faktoren:

- Abstand zwischen den Lagen
- Die Sequenz der Lagen
- Die Art der Lagen

spielen oft kaum eine Rolle bei der Betrachtung eines neuen Designs.



Bei der Entscheidung, mit wieviel Lagen ein Layout realisiert wird, sollte folgendes in Betracht gezogen werden:

- Die Anzahl der zu routenden Signale und die Kosten
- > Frequenzen der Signale
- Klasse A oder Klasse B, EMV Anforderungen
- Geschirmtes oder ungeschirmtes Gehäuse
- Erfahrung des Layouters in EMV Fragen



Meistens wird lediglich der erste Punkt betrachtet und dabei besonders der Aspekt der Kosten.

- Die Anzahl der zu routenden Signale und die Kosten
- > Frequenzen der Signale
- Klasse A oder Klasse B, EMV Anforderungen
- Geschirmtes oder ungeschirmtes Gehäuse
- Erfahrung des Layouters in EMV Fragen



Wichtig zu wissen!

Multi-Layer Leiterplatten bieten eine signifikant bessere Reduktion der unerwünschten Abstrahlungen, verglichen mit zwei Lagen PCBs.



Eine Daumenregel



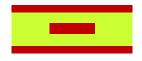
Eine 4-Lagen-Leiterplatte produziert ca. 10dB weniger Abstrahlung, als eine 2-Lagen-Leiterplatte.



Die Gründe warum ML-PCBs weniger Abstrahlung produzieren:

1) ML-Leiterplatten erlauben "Micro Strip" und/oder "Strip Line" Konfigurationen.





Microstrip Transmission Line

Stripline Transmission Line

2) Eine Ground-Lage reduziert immer die Ground-Impedanz und damit die Abstrahlung.





Fünf wichtige Designziele



Fünf wichtige Designziele für ML-PCBs

Die folgenden fünf Designziele sollte jeder Layouter beim Entwurf einer ML-PCB anstreben:

- 1 Eine Signal-Lage immer benachbart zu einer Ground-Lage (Referenz-Lage)
- Signallagen eng gekoppelt mit benachbarten Ebenen
- 3 Kopplung der Ground- und Power-Lage
- 4 High-Speed-Signale zwischen Ground-Lagen
- 5 Mehrere Ground-Lagen



Fünf wichtige Designziele für ML-PCBs

Je höher die auftretenden Frequenzen, desto wichtiger werden die 5 genannten Designziele.

Die beiden wichtigsten Designziele sind die Ziele Nummer "1" und die Nummer "2".

- Eine Signal-Lage immer benachbart zu einer Ground-Lage (Referenz-Lage)
- Signallagen eng gekoppelt mit benachbarten Referenz-Ebenen



Designziel Nummer "1"

"Eine Signal-Lage sollte immer benachbart zu einer Referenz-Lage angeordnet werden. Dies begrenzt allerdings die Anzahl der eingebetteten Signallagen zwischen "Top"und "Bottom"-Layer.

Statt Ground-Lagen sollte man besser über "Referenzlagen" sprechen, denn ein Signal nimmt als Rückweg auch gerne eine Power-Lage.



Designziel Nummer "2"

" Signallagen sollten so eng wie möglich mit ihren benachbarten Referenz-Ebenen gekoppelt werden, unter Berücksichtigung der Durchschlags-

festigkeit des Laminats.

Es ist ratsam, gleiche Kupferdicken bei den Signallagen und bei den Referenzlagen zu verwenden.



Designziel Nummer "3"

"3" Enge Kopplung der Ground- und Power-Lage.

Die Kapazität zwischen Ground- und Power-Lage bildet einen idealen Kondensator, der die Abstrahlung, insbesondere hoher Frequenzen, verringert.



Designziel Nummer "3"

Formel zur Berechnung (Näherungsberechung) der Kapazität zwischen Power und Ground-Lage (Interplan-Kapazität)

C interplane =
$$\frac{0.225 *A* \varepsilon_r}{d}$$

A = Fläche der Leiterplatte

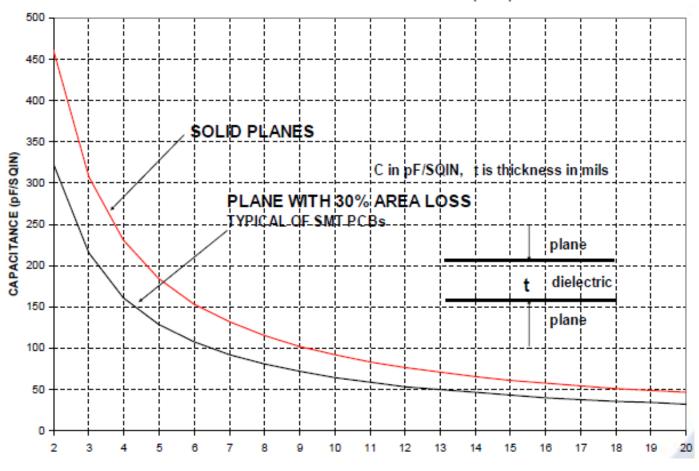
 ε_r = Dielektrizitätskonstante

d = Abstand zwischen den Lagen



Designziel Nummer "3"

POWER PLANE CAPACITANCE vs. DIELECTRIC THICKNESS DIELECTRIC CONSTANT = 4.1 (FR-4)



Dielectric Thickness [mils]



Source: Lee Ritchey

Designziel Nummer "4"

"4"

Hochgeschwindigkeitssignale sollten zwischen Referenz-Lagen geroutet werden. Dadurch werden diese Signale vor Einstrahlung anderer Signale (Übersprechen/Crosstalk) geschützt.



Stripline Transmission Line



Designziel Nummer "5"

"5" Viele Ground-Lagen sind sehr vorteilhaft, da sie die Impedanz der Referenz-Lagen verringern und Gleichtakt-Störungen zu vermeiden helfen.

Die Ground-Lage sollte nicht in einen analogen und einen digitalen Bereich aufgeteilt werden. Es ist besser eine kontinuierliche Fläche zu benutzen.



Fünf wichtige Designziele

Erst mit einer Acht-Lagen Platine können alle fünf der oben genannten Ziele gleichzeitig erreicht werden.

Bei Vier-Lagen und Sechs-Lagen Leiterplatten müssen Kompromisse eingegangen werden. Die Art der Kompromisse wird letztendlich durch die Applikation bestimmt.



Fünf wichtige Designziele

Die obige Aussage sollte nicht so ausgelegt werden, dass es nicht möglich wäre, ein gutes EMV gerechtes Design mit einer Vier-Lagen oder 6-Lagen Leiterplatte zu realisieren. Es ist durchaus möglich!

Es bedeutet nur, dass nicht alle Ziele gleichzeitig erreicht werden können. Es sind eben Kompromisse erforderlich.



Fünf wichtige Designziele

Folgen Sie einfach den "Gesetzen der Physik".

Welche Kompromisse letztendlich eingegangen werden können/müssen hängt natürlich in erster Line von der Erfahrung des Designers ab.

Definitiv ist dieses Thema keine schwarze Magie, sondern letztendlich pure Erfahrung.

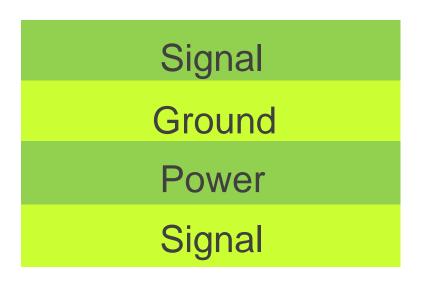




Vier Lagen Design



Die am häufigsten eingesetzte Lagenkonfiguration sieht wie folgt aus:

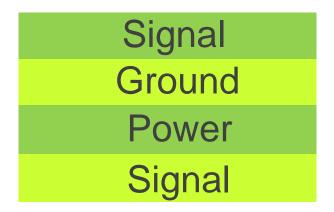


Power und Ground können auch umgekehrt angeordnet sein.

Bezüglich der Liste mit den 5 Design-Zielen, erfüllt diese Konfiguration nur das Ziel "1".



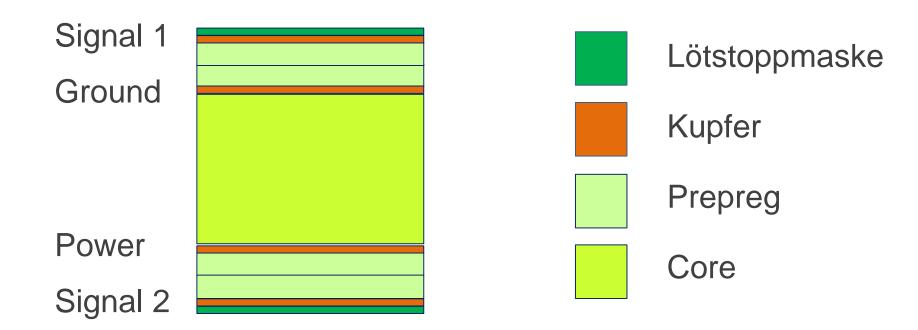
Von einer engen Kopplung zwischen Signal und Referenzlage, wie im Ziel "2" gefordert, kann man hier nicht reden.



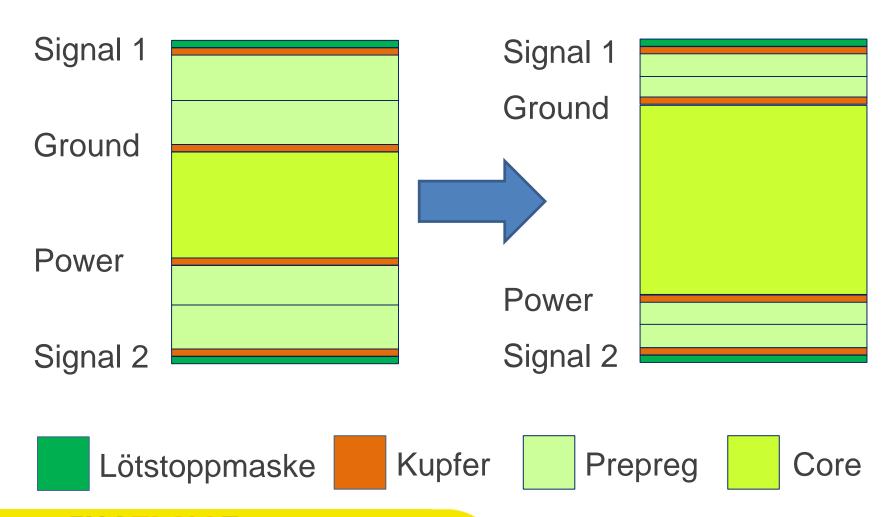
Das gleiche gilt auch für die Ground- und Power-Lage.



Um auch das Ziel "2" zu realisieren, muss der Abstand zwischen den Signallagen und den Referenzlagen deutlich verringert werden.









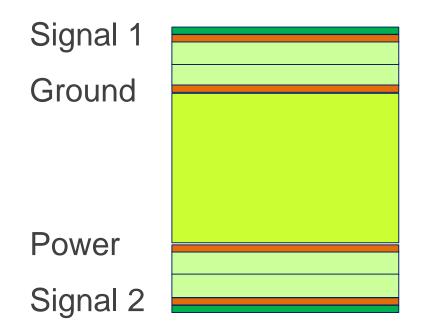
Offensichtlich haben wir uns mit der Maßnahme, den Kern der Leiterplatte zu verdicken um letztendlich unsere 1,6mm Standard-Gesamtdicke zu erreichen, noch weiter vom Erreichen des Designziels "3" wegbewegt. Hier haben wir nun einen der vorher angesprochenen Kompromisse.

Aus EMV-Sicht ist es wichtiger den Signallagen eine Referenzlage zu spendieren. (Ziel "1") und den Abstand zwischen Signal- und Referenzlage so dünn wie möglich zu gestalten (Ziel "2").

Der Abstand zwischen Ground- und Powerlage (Ziel "3") hat hier nur die zweite Priorität.



Wie auch immer, der folgende Lagenaufbau ist der am häufigsten übersehene Vier-Lagen-Aufbau für Leiterplatten unter EMV Gesichtspunkten.





Dieser Lagenaufbau bietet die folgenden Vorteile:



Reduzierte Gegentakt Störungen verringert bis zu ~ 10dB



Verringerte Impedanz zwischen den Lagen verringert die Gleichtakt-Störungen beim Anschluss eventueller Kabel.



Und zusätzlich wird die Gefahr des Übersprechens reduziert.



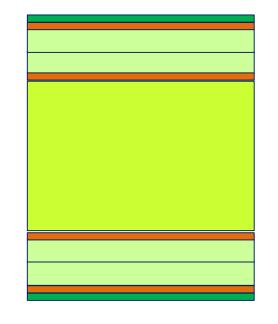
Von erfahrenen Designern wird häufig auch die folgende Variante realisiert:

Signal / Power

Ground

Ground

Signal / Power



In diesem Fall wird die Power-Lage gemeinsam mit der Signallage geroutet. Die eigentliche Power-Lage wird durch eine zweite Ground-Lage ersetzt.

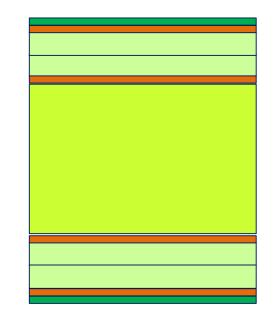


Der größte Nachteil dieser Variante ist die verringerte Abschirmung, verglichen mit der vorherigen Lösung.

Signal / Power

Ground

Ground
Signal / Power



Diese Konfiguration erlaubt das Erreichen der Ziele:

"1", "2", and "5"

aber nicht der Ziele:





Sechs-Lagen Design



Zwei weitere Signallagen zu verwenden, also eine Sechs-Lagen-Leiterplatte zu realisieren, bietet deutliche Vorteile, verglichen mit einer Vier-Lagen Leiterplatte.

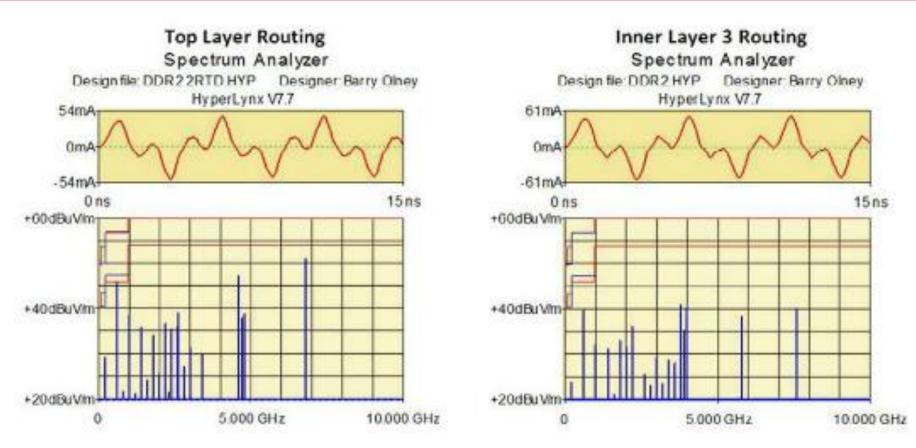


Darüber hinaus wird der ESD Schutz erhöht.



Generell kann man sagen, dass durch zwei zusätzliche Lagen die Abstrahlung reduziert wird, aber fast ebenso wichtig ist die Tatsache, dass der Einfluss externer Störquellen auf die Baugruppe ebenfalls deutlich verringert wird.



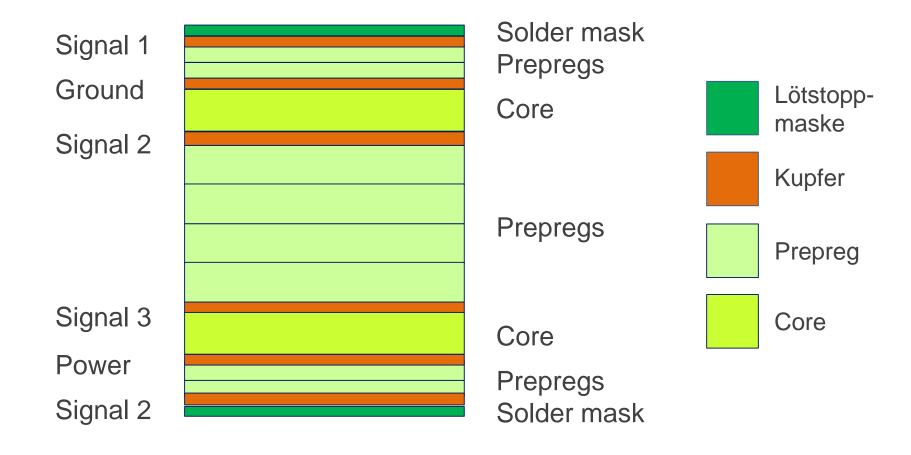


Vergleich der Strahlungsemission zwischen Außen- und Innenlagen. Eine Reduktion von ca. 10dB ist deutlich erkennbar.



Source: Barry Olney

Folgend eine sehr gut designte Sechs-Lagen PCB:





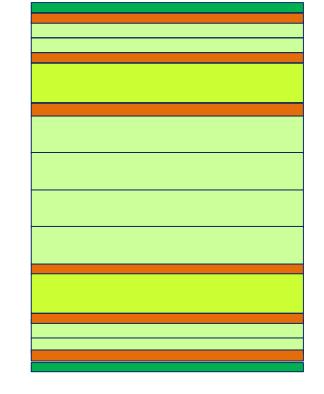
Dies ist wahrscheinlich das am häufigsten realisierte Sechs-Lagen-Design. Bei der Kontrolle von Emissionen ist dieses Design äußerst effektiv.

Low Speed Signal
Ground
High Speed Signal

High Speed Signal

Power

Low Speed Signal



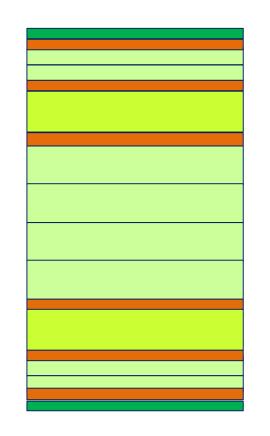


Low Speed Signal
Ground
High Speed Signal

High Speed Signal

Power

Low Speed Signal



Dieses Layout erlaubt das Erreichen der Ziele:

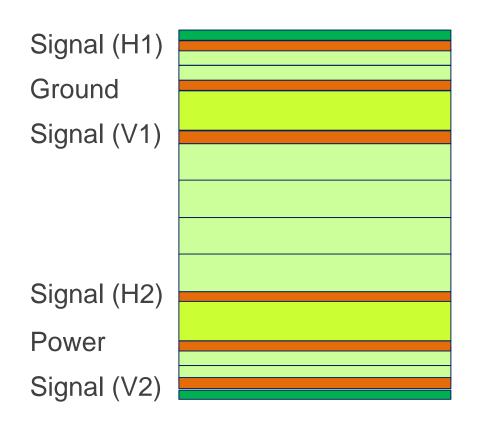
"1", "2", und "4" aber nicht der Ziele:

" **8** " und " **5** ".

Die Schwachstelle ist die Separierung von Ground- und Powerlage. Dadurch fehlt die wichtige Kapazität zwischen diesen Lagen.



Grundsätzlich sollten die Signallagen orthogonal (rechtwinkelig) zueinander angeordnet sein:

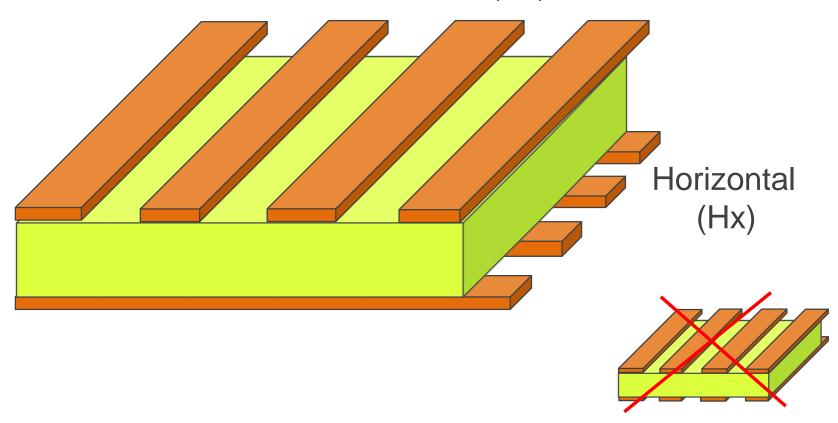


H1 steht für Signal 1 horizontal geroutet, V1 steht für Signal 1 vertikal geroutet. H2 und V2 analog dazu.



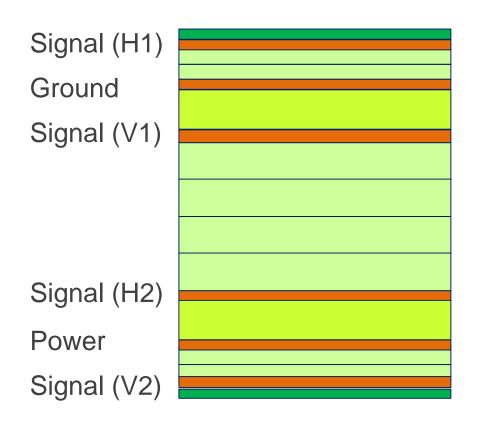
Orthogonales (rechtwinkliges) Layout:

Vertikal (Vx)





Der Nachteil dieses Lagenaufbaues ist, dass Lage 1 und Lage 6 nicht abgeschirmt sind.



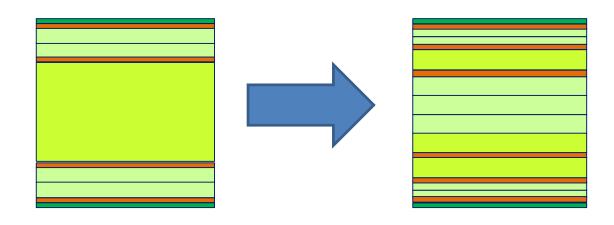
Diese Konfiguration erlaubt das Erreichen der Ziele:

"1" und "2",

aber nicht der Ziele:



Es ist einfacher eine gute EMV-Performance mit einem Sechs-Lagen Stack-up, als mit einem Vier-Lagen-Design zu erzielen. Zusätzlich stehen vier statt zwei Signallagen zur Verfügung, was z.B. bei komplexen BGAs sehr hilfreich sein kann.







Acht-Lagen Design



Eine Acht-Lagen Platine eröffnet uns zum ersten Mal die Möglichkeit, alle fünf der oben genannten Designziele zu erreichen.

Obwohl viele 8L-Stack-up Varianten möglich sind, werden wir hier nur die diskutieren, die sich durch eine ausgezeichnete EMV-Performance bewährt haben.

Die hier vorgestellten Varianten erhöhen also nicht die Anzahl der Signalebenen, sondern der Schwerpunkt ist die Verbesserung der EMV-Performance.



Wichtiger Hinweis:

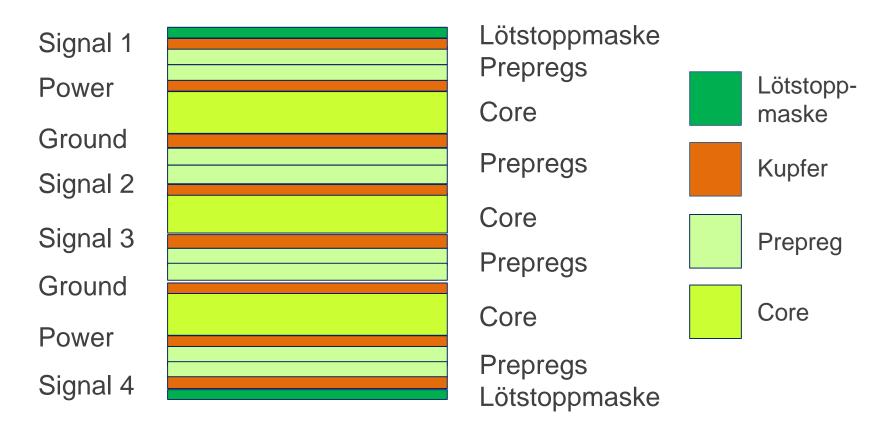
Eine Acht-Lagen-Leiterplatte mit sechs Signalebenen wird definitiv nicht empfohlen, ganz gleich wie die einzelnen Lagen angeordnet sind.

Wenn Sie Sechs Signallagen benötigen, sollten Sie eine Zehn-Lagen-Leiterplatte wählen.

Grundsätzlich kann man sagen, dass eine Acht-Lagen-Leiterplatte eine Sechs-Lagen-PCB mit optimierter EMV Performance ist.

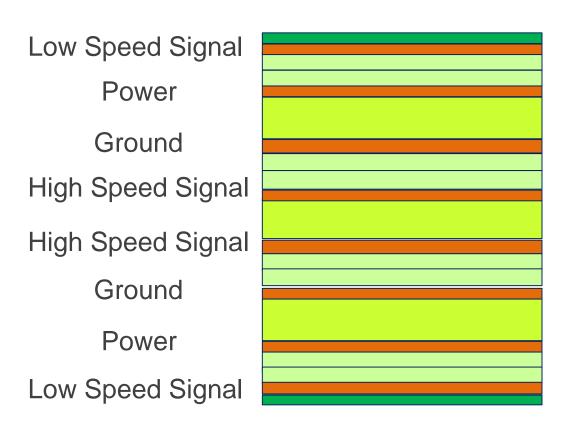


Hier nun eine Acht-Lagen-Leiterplatte mit hervorragenden EMV Eigenschaften:





Hier nun eine Acht-Lagen-Leiterplatte mit hervorragenden EMV Eigenschaften:



Mit dieser Lagensequenz werden alle 5 Designziele erreicht!













Alle Signallagen sind benachbart zu Referenzlagen. Mit diesen sind sie eng gekoppelt. Auch die Groundund Power-Lagen sind eng gekoppelt.

Low Speed Signal

Power

Ground

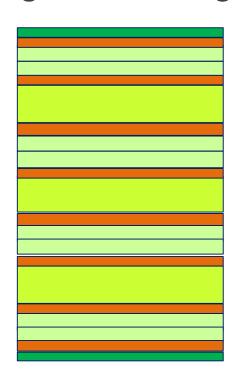
High Speed Signal

High Speed Signal

Ground

Power

Low Speed Signal



Die High-Speed Signale sind gut geschirmt vergraben zwischen Referenzlagen und wir haben zwei reine Ground-Lagen.



Eine weiterer sehr guter Stack-up stellt die folgende Variante dar:

Ground / Mounting Pad

Signal (H1)

Ground

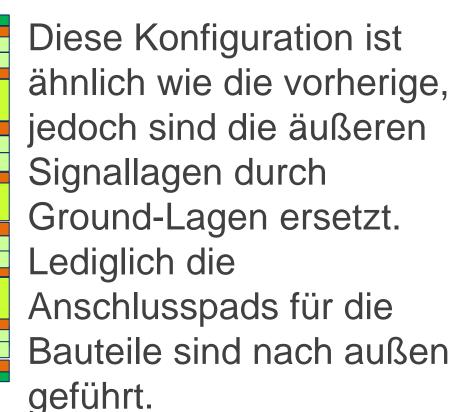
Signal (V1)

Signal (H2)

Power

Signal (V2)

Ground / Mounting Pad





H1 zeigt die horizontale Signal-Routing-Ebene und V1 zeigt die vertikale Signal-Lage (orthogonal), H2 und V2 sind analog dazu:

Gnd / Mounting Pad

Signal (H1)

Ground

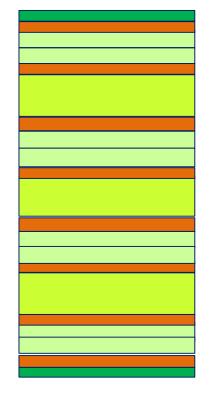
Signal (V1)

Signal (H2)

Power

Signal (V2)

Gnd / Mounting Pad



Auch mit dieser Lagensequenz werden alle 5 Designziele erreicht!













Eine weitere gute Lösung:









Zehn-Lagen Design



Eine Zehn-Lagen-Leiterplatte sollte verwendet werden, wenn sechs Signallagen erforderlich sind.

Um eine gute EMV Performance zu erreichen, wird empfohlen, nie mehr als 6 Signallagen auf einer Zehn-Lagen-Platine vorzusehen.



Eine sehr häufig anzutreffende Zehn-Lagen-Platine:

Lötstoppmaske Low Speed Signal Prepregs Ground Core High Speed Signal Prepregs Lötstopp-High Speed Signal maske Core Power Kupfer Prepregs Ground Core Prepreg High Speed Signal Prepregs High Speed Signal Core Core Ground Prepregs Low Speed Signal Lötstoppmaske



Eine sehr häufig anzutreffende Zehn-Lagen-Platine:

Low Speed Signal

Ground

High Speed Signal

High Speed Signal

Power

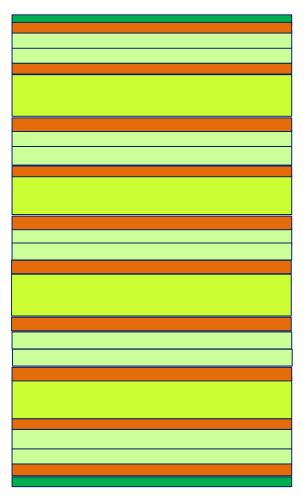
Ground

High Speed Signal

High Speed Signal

Ground

Low Speed Signal



Mit dieser Lagensequenz werden alle 5 Designziele erreicht!













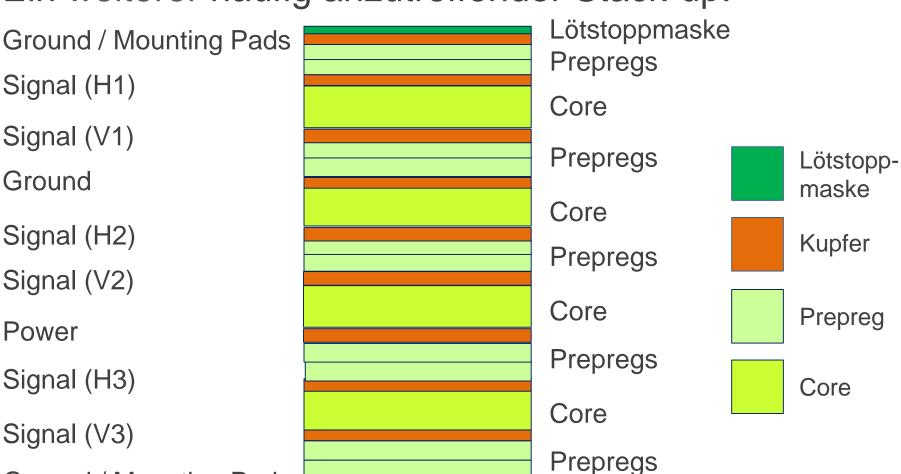
Man kann den vorangegangenen Lagenaufbau als fast perfekt bezeichnen.

Der Grund für diese sehr gute EMV-Performance ist:

- die enge Kopplung der Signal-und Referenzlagen,
- die gute Abschirmung der High-Speed Lagen,
- das Vorhandensein mehrerer Ground-Ebenen,
- sowie das eng gekoppelte Ground/Power Lagenpaar in der Mitte der Leiterplatte.



Ein weiterer häufig anzutreffender Stack-up:





Ground / Mounting Pads

Source: Fineline

Lötstoppmaske

Ein weiterer häufig anzutreffender Stack-up:

Ground / Mounting Pads

Signal (H1)

Signal (V1)

Ground

Signal (H2)

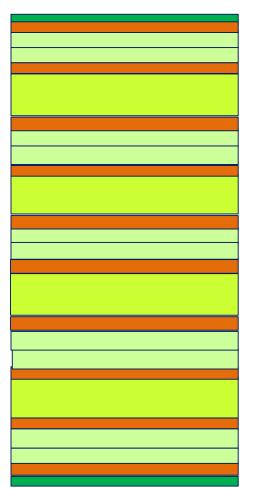
Signal (V2)

Power

Signal (H3)

Signal (V3)

Ground / Mounting Pads



Dieses Layout erlaubt das Erreichen der Ziele:

"1", "2", "4"

und "5"

aber nicht des Ziels: "3



Eine dritte, sehr gute Variante für eine 10-Lagen-PCB:

Low Speed Signal

Power

Signal (H1)

Ground

Signal (V1)

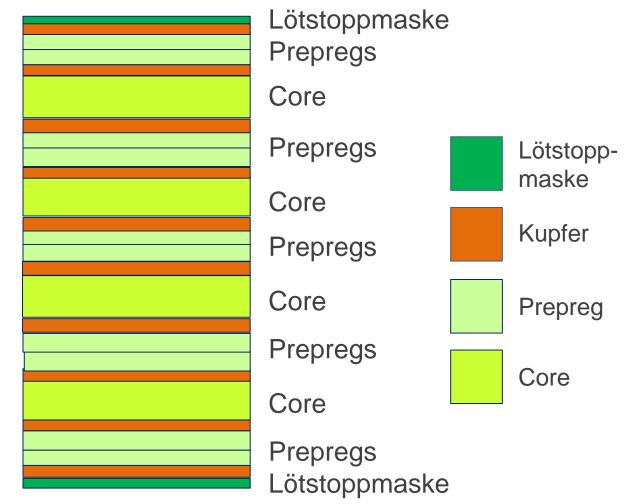
Signal (H2)

Ground

Signal (V2)

Ground or Power

Low Speed Signal





Eine dritte, sehr gute Variante für eine 10-Lagen-PCB:

Low Speed Signal

Power

Signal (H1)

Ground

Signal (V1)

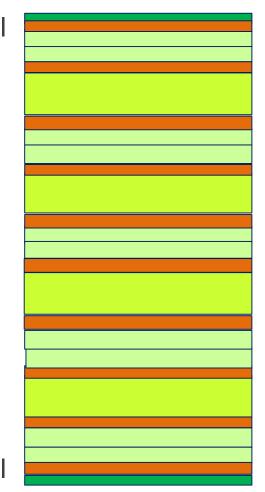
Signal (H2)

Ground

Signal (V2)

Ground or Power

Low Speed Signal



Dieses Layout erlaubt das Erreichen der Ziele: "1", "2", "4" und "5"

aber nicht des Ziels: "%".





Schlussbemerkungen



Schlussbemerkungen

Zusammenfassend möchte ich hier nochmals auf zwei bereits gezeigte Seiten eingehen, die ich für die Essenz dieses Vortrages halte:



Hin- und Rückweg von Signalleitungen



Fünf wichtige Designziele für ML-PCBs



Hin- und Rückweg von Signalleitungen

Wie bereits vorher erwähnt:

Einer der Schlüssel bei der Bestimmung des optimalen Leiterplattenlayouts ist, zu verstehen, wie und wo die Signalrückströme tatsächlich fließen.

"Es gibt kein schwarzes Loch für Signale"



Fünf wichtige Designziele für ML-PCBs

Die folgenden fünf Designziele sollte jeder Layouter beim Entwurf einer ML-PCB beachten:

- 1 Eine Signal-Lage immer benachbart zu einer Ground-Lage (Referenz-Lage)
- Signallagen eng gekoppelt mit benachbarten Ebenen
- 3 Kopplung der Ground- und Power-Lage
- 4 High-Speed-Signale zwischen Ground-Lagen
- 5 Mehrere Ground-Lagen



Literatur / References

Barry Olney: "The dumping Ground"

Henry W. Ott: "Electromagnetic Compatibility Engineering"

Lee W. Ritchey: "Speeding Etch"

Arnold Wiemers: "Strategien für den Aufbau von Multilayern unter

dem Aspekt der Zuverlässigkeit"

Arnold Wiemers: "Was modern Multilayer-Systeme leisten können"

http://www.rogerscorporation.com

http://www.chemandy.com



THANK'S FOR LISTENING

Vielen Dank für's Zuhören und für Ihre Aufmerksamkeit





