Laporan Kemajuan Tesis

Laporan Tesis

- Revisi berdasarkan hasil seminar:
 - (Todo) Cakupan dan batasan penelitian belum diperjelas (masih *source code* Java, bukan Java Web)
 - (Todo) Penyesuaian judul belum dilakukan. Usulan judul: Pengembangan DSL untuk Verifikasi Formal dan Pengujian pada BDD
 - (Done) Menambahkan penjelasan mengenai V&V pada bagian latar belakang dan tinjauan pustaka
 - (Done) Perbaikan rumusan masalah

Rumusan Masalah - Awal Hasil perbaikan Masalah yang dikaji pada penelitian ini Pengujian yang dilakukan pada proses adalah verifikasi dan validasi perangkat pengembangan perangkat lunak dengan BDD, lunak dengan pendekatan verifikasi tidak cukup untuk menjamin perangkat lunak formal dan pengujian, yang sulit untuk dari kesalahan (correctness). Verifikasi formal dapat melengkapi proses V&V pada BDD. diselaraskan dengan perubahan spesifikasi dan implementasi perangkat Diperlukan strategi untuk membuat lunak. Diperlukan strategi untuk spesifikasi perangkat lunak yang mencakup kebutuhan untuk pengujian dan verifikasi membuat spesifikasi perangkat lunak yang mencakup kebutuhan untuk formal. verifikasi formal dan pengujian, serta 2. Model perangkat lunak yang telah strategi untuk mengekstraksi model terverifikasi secara formal belum dapat formal dari source code. Dengan menjamin correctness perangkat lunak, demikian, verifikasi formal dan karena sangat tergantung dari pengujian akan selalu relevan dengan implementasinya. Verifikasi formal harus spesifikasi dan implementasi. dikenakan pada source code, agar hasil verifikasi selalu relevan dan mampu menjadi parameter evaluasi correctness perangkat lunak.

(Done) Perbaikan tujuan penelitian

Output penelitian = DSL, dan kakas (DSL *parser*) untuk mentransformasi DSL kedalam interpretasi lain yang mampu digunakan oleh kakas BDD terpilih (JBehave), dan kakas *model checking*

Tujuan Penelitian - Awal		Hasil perbaikan
Tujuan yang ingin dicapai dari	1.	Menghasilkan sebuah <i>Domain</i> -
penelitian ini adalah verifikasi dan		Specific Language yang mampu
validasi perangkat lunak dengan dua		menjadi spesifikasi perangkat
pendekatan, yaitu verifikasi formal dan		lunak, dan mencakup kebutuhan
pengujian, yang bermanfaat dalam		untuk pengujian dan verifikasi
penjaminan correctness implementasi		formal
perangkat lunak terhadap	2.	Menghasilkan kerangka kerja untuk
spesifikasinya. Tujuan spesifik dari		melengkapi proses V&V pada
penelitian ini adalah menghasilkan		pengembangan perangkat lunak
teknik yang mampu membangkitkan		Behavior-Driven Development,
skrip pengujian dari spesifikasi, mampu		dengan verifikasi formal yang
memformalkan spesifikasi, dan		dikenakan pada level source code
memodelkan source code agar dapat		
diverifikasi secara formal.		

(Done) Perbaikan metodologi penelitian

• Tinjauan Pustaka

(Todo) Belum menambahkan tulisan mengenai hasil eksplorasi kakas *model* checking (Java Path Finder dan Bandera), dan eksplorasi terkait anotasi di Java (BSL / Bandera Specification Language, JML, extended JML)

Ekplorasi Kakas

- o Kakas BDD (dibatasi: hanya kakas yang mendukung Java)
 - Cucumber (Cucumber-JVM) → Acceptance test
 - JBehave → Acceptance test & code generator
 (JBehaveCodeGenerator
 http://www.mazataz.com/resources/org.custom.jbehave.code.generator
 2.0.2.jar

Code generator (stub function) Belum dicoba.

Stub function untuk test: Baru mencoba yang sederhana

(Todo) Rencana selanjutnya: melanjutkan eksplorasi pada JBehave. Alasan pemilihan JBehave dijelaskan pada subbab II.7.3

- o Kakas untuk anotasi di Java
 - Belum eksplorasi lebih dalam, masih membandingkan:
 - a. Java Annotation
 - b. (Todo) JML: JML menggunakan *hoare logic*. Tetapi penelitian (Trentelman dan Huisman, 2002) membuat *extended* JML dengan memasukkan *temporal logic* (penelitiannya dirancang untuk menspesifikasikan properti pada program Java Card)
 - c. BSL: Bandera Specification Language. melakukan ekstraksi formal model dari *source code*, dan melakukan *model checking* (dengan kakas tambahan yaitu Bogor)
- Kakas untuk model checking
 - Java Path Finder: verifikasi terhadap executable Java Bytecode.
 Digunakan untuk memeriksa concurrency defect seperti deadlocks, dan unhandled exception seperti NullPointerException dan AssertionError
 - https://github.com/javapathfinder/jpf-core
 - Bandera: tools untuk eksperimen dengan properti model-checking pada source code Java

Bandera:

- 1. ekstraksi / konstruksi model dari source code
- 2. menyediakan BSL (Bandera Specification Language) dengan temporal specification language

Model yang dikonstruksi didefinisikan dalam *guarded command* language yang disebut BIR (Bandera Intermediate Representation). BIR language dapat ditranslasikan ke dalam input language pada kakas *model checking* lain (pada paper disebutkan JPF, Spin, SMV, Bogor)

- Analisis dan perancangan
 (Done) Analisis terkait V&V pada existing BDD
- Rencana Eksperimen
 - Kasus: Simple Withdrawal ATM
 (https://github.com/masterthought/jbehave-example)
 - 2. ... Java Web. Kandidat: https://github.com/mbarbuscio/bow-automation

On going:

- Ekplorasi kakas BDD, anotasi Java, dan kakas model checking
 - o Kasus: Simple Withdrawal ATM → ditest dan diverifikasi
 - *Acceptance test* dengan JBehave
 - Verifikasi dengan Bandera
- Analisis dan perancangan

Referensi

Trentelman, K., dan Huisman, M. (2002): Extending JML Specifications with Temporal

Logic, Algebraic Methodology and Software Technology, 334–348, Springer,

Berlin, Heidelberg, diperoleh melalui situs internet: https://doi.org/10.1007/3-540-45719-4_23.