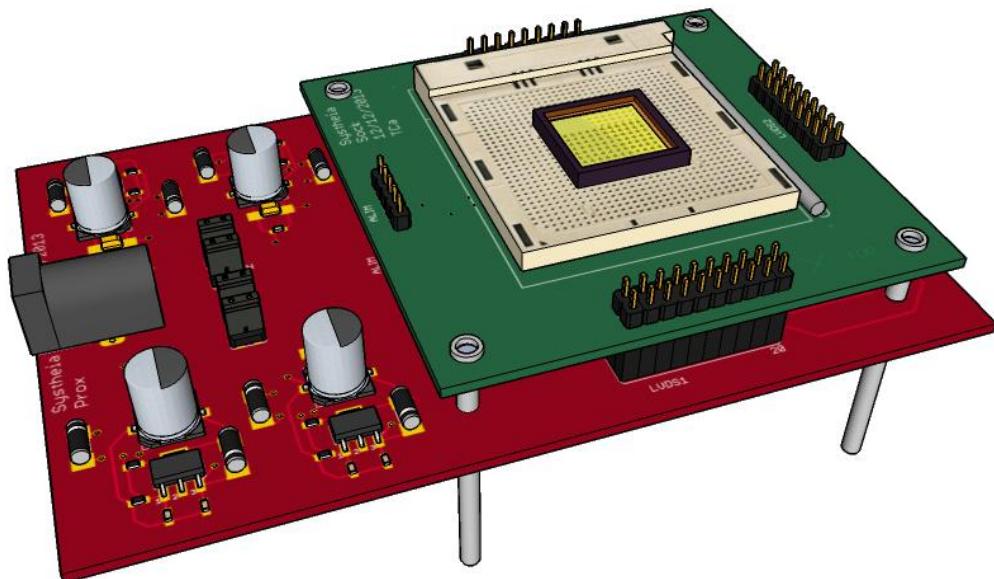


## Rapport de stage

### **Instrumentalisation d'un capteur d'image CMOS APS**

Riad HABAZ

Thomas CABOURDIN



## **Remerciements**

Tout d'abord nous voudrions remercier notre maître de stage, Stéphanie Dhombres, ainsi que Alain Michez, qui nous ont accueillis de la meilleure des manières à l'IES au sein de l'équipe RADIAC. Leur disponibilité à n'importe quel moment au sein du laboratoire nous a été d'une grande aide, et ce malgré toute la charge de travail qu'ils avaient.

Par ailleurs, nous remercions Stéphane Beauvivre de nous avoir acceptés comme stagiaires à Systheia et Daniel Krahenbuehl de nous avoir conseillé et guidé pour la réalisation de nos cartes.

D'une manière plus générale, nous remercions l'ensemble des individus travaillant au sein de l'IES à qui nous avons eu affaire, en particulier les deux étudiants de Polytech Montpellier 2 partageant le même bureau que nous, qui nous ont apporté leur aide que ce soit d'un point de vue technique ou pour faciliter notre intégration au laboratoire.

Enfin nous tenons à remercier nos professeurs de l'IUT De Cachan nous ayant encadrés tout le long de notre stage, Denis Pénard et Gilles Raynaud, pour nous avoir permis d'obtenir ce stage, nous avoir aidés et soutenus à chaque moment de notre stage, et pour nous avoir transmis leur enthousiasme pour notre projet.

## **Résumé (Français)**

Notre stage consiste à réaliser une carte électronique permettant de programmer le capteur d'image CMV4000, de chez CMOSIS, ainsi que d'en récupérer les informations (images, vidéos). Ce stage s'inscrit dans le cadre du projet EYE-SAT puisque ce capteur devrait être implémenté sur le nano satellite réalisé entièrement par des étudiants.

## **Abstract (English)**

Our internship consists in creating a printed circuit board in order to program the CMOSIS image sensor, CMV4000, and to get videos or pictures information back. This internship is integrated into the EYE-SAT project as the nano satellite, only created by students, should implement this sensor.

## Glossaire

CMV4000 : Capteur d'images de 4.2 Mégapixels, fabriqué par CMOSIS. Il permet de prendre des photos et des vidéos allant jusqu'à 180 images par seconde.

Datasheet : Documentation technique constructeur pour les composants électroniques.

FPGA : Field Programmable Gate Array. C'est un circuit logique programmable.

Frame Rate : Communément appelé FPS (Frame per second), il désigne le nombre d'images par seconde projetées, réalisant ainsi une vidéo.

LVDS : Low Voltage Differential Signaling signifiant "signalisation différentielle à faible tension". Ce type de liaison est utilisé dans le cadre d'un transfert de données à grande vitesse, notamment les flux vidéos.

PCB : Printed Circuit Board. Ce sont des circuits électroniques imprimés sur lesquels les composants sont reliés entre eux par des liaisons de cuivre.

Photodiode : Composant électronique capable de capter la luminosité extérieure et de la transformer en courant proportionnel à cette dernière.

Pixel : Un pixel est un point sur une image numérique matricielle. L'ensemble des pixels forment la résolution de cette matrice. Ils sont généralement constitués de photodiodes.

RAD : Radiation Absorbed Dose. C'est une mesure de l'énergie déposée par les radiations dans un milieu par unité de masse.

SPI : Serial Peripheral Interface. C'est un bus de donnée synchrone constitué de 4 signaux logiques (MISO, MOSI, SCLK, SS) permettant la programmation et la communication entre les circuits.

## Table des matières

Remerciements.....	2
Résumé (Français).....	3
Abstract (English) .....	3
Glossaire .....	4
Introduction.....	7
Présentation de l'entreprise .....	8
1. Capteurs d'image de type CMOS APS .....	9
1.1. Acquisition de l'image par pixels .....	9
1.1.1. Pixel 3T .....	9
1.1.2. Pixel 4T .....	9
1.1.3. Pixel 8T .....	10
1.2. Deux modes de fonctionnement différents.....	11
1.2.1. Rolling Shutter .....	11
1.2.2. Global Shutter .....	12
2. Étude du CMV4000 .....	14
2.1. Paramètres du CMV400.....	14
2.1.1. Tensions d'Alimentation.....	14
2.1.2. Horloges de commande.....	14
2.1.3. Le Frame Rate .....	15
2.2. Signaux de commande et de sorties .....	15
2.2.1. Principe d'une liaison SPI.....	15
2.2.2. Principe d'une liaison LVDS .....	16
3. Mise en place de l'électronique autour du capteur.....	18
3.1. Carte d'adaptation du CMV4000 (Réalisé par Thomas Cabourdin) .....	19
3.1.1. Création d'une librairie pour le CMV4000.....	19
3.1.2. Liste des composants .....	22

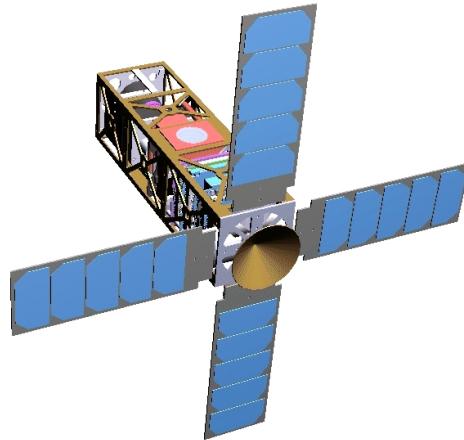
3.1.3.	Réalisation des circuits imprimés.....	22
3.2.	Electronique de proximité autour du CMV4000 (Réalisé par Riad Habaz) .....	24
3.2.1.	Génération des tensions d'alimentation .....	24
3.2.2.	Adaptation d'impédances.....	25
3.2.3.	Choix des composants.....	25
3.2.4.	Dimensions des cartes .....	25
3.2.5.	Réalisation du PCB .....	26
3.3.	Visualisation 3D des cartes .....	29
3.3.1.	Logiciels à installer .....	29
3.3.2.	Lancement d'EagleUp et importation de la carte sur Sketchup .....	29
3.3.3.	Modélisation 3D des cartes .....	30
4.	Travail supplémentaire hors projet.....	32
4.1.	Soudure CMS de capteurs CMOS APS: .....	32
4.1.1.	But de la manœuvre .....	32
4.1.2.	Protocole de soudure CMS.....	32
4.2.	Réalisation de platines de test pour les OSD 5T et 50T .....	34
4.2.1.	Présentation des deux diodes .....	34
4.2.2.	Réalisation des platines de test.....	35
4.2.3.	Expériences radioactives sur les photodiodes .....	36
	Calendrier des activités .....	38
	Conclusion .....	39

## **Introduction**

EYE-SAT est un projet qui s'inscrit dans le cadre des projets satellites étudiants. Ils ont vu le jour en 2006 avec l'appel à idées du CNES, nommé « EXPRESSO ». Depuis, plusieurs projets du genre ont été amorcés. Le premier ayant été mené à terme fut le projet ROUSTA, un nanosatellite de type cubesat réalisé dans le but de vérifier l'influence des radiations présentes dans le milieu spatial sur certains composants électroniques.

EYE-SAT appartient au projet JANUS qui consiste en la création d'un ensemble de nanosatellites étudiants en partenariat avec plusieurs universités. Il est destiné à l'étude de la lumière zodiacale et à l'imagerie de la voie lactée. Une phase d'analyse de mission et d'étude de faisabilité de ce projet, respectivement nommées Phase 0 et Phase A, ont été menées jusqu'à là.

Quelques universités sont impliquées, dont la nôtre : l'Université Paris-SUD représentée par l'IUT de Cachan. Le département GMP de l'IUT de Cachan a participé au projet EYE-SAT en confectionnant un prototype à échelle réelle du satellite qui est le suivant :



Nous effectuons notre stage chez la start-up Systheia, qui est une des entreprises collaborant avec les CNES et l'ensemble des universités concernées par le projet EYE-SAT. Nous sommes basés au laboratoire IES qui accueille Systheia, le temps que le 1er Centre Spatial Universitaire français soit construit. Notre stage consiste à instrumentaliser le capteur d'images qui servira à cette application : le CMV4000. Nous travaillons donc en binôme sur ce projet en assurant au maximum une bonne répartition des tâches.

Le CMV4000 est un capteur d'images de type CMOS APS de 4,2 Méga Pixels développé par CMOSIS.

Nous aurons en premier lieu à étudier le capteur d'images. Pour cela, nous nous aiderons de la Datasheet constructeur du capteur. L'étude du capteur terminée, nous commencerons la réalisation de deux cartes permettant l'alimentation du capteur ainsi que sa programmation. Riad Habaz réalisera l'électronique de proximité du CMV4000 tandis que Thomas Cabourdin travaillera sur la création d'une carte d'adaptation du capteur.

## **Présentation de l'entreprise**

### **Systheia :**

Systheia est une entreprise qui développe des systèmes de vision pour des applications développées dans des environnements aux conditions extrêmes. C'est notamment le cas pour le nucléaire et le spatial. Elle s'appuie sur des équipes de Recherche et de Développement, en particulier l'équipe RADIAC à l'IES avec laquelle nous travaillons, pour des applications spatiales ainsi que des technologies avancées de miniaturisation.

L'entreprise est dirigée par Stéphane Beauvivre et Daniel Krähenbühl, respectivement président et vice-président de la société. Après avoir dirigé l'entreprise Suisse Micro-Cameras & Space exploration, axée sur des projets de R&D de miniaturisation et durcissement de caméras, ils ont créé Systheia, en 2012 à Montpellier, afin de développer et commercialiser ces produits.

Elle est, par ailleurs, une des premières entreprises à rejoindre le premier Centre Spatial Universitaire français (CSU) inauguré durant notre séjour à Montpellier lors d'une conférence à laquelle nous avons eu le plaisir d'assister. Celui-ci devrait ouvrir ses portes durant l'année 2015.

### **Au niveau du laboratoire d'accueil :**

L'IES (Institut d'Electronique du Sud) est un laboratoire situé au sein de l'université de Montpellier 2 (UM2). Il est reconnu au niveau de l'état de l'art mondial dans quatre différents domaines que sont l'Infrarouge, la Fiabilité, le Térahertz et les Capteurs.

Son effectif est constitué de 129 chercheurs, 28 ingénieurs et 60 stagiaires (dont 20 venants d'IUT).

Le laboratoire est divisé en 3 départements de recherche comprenant chacun deux à trois équipes (Cf. Tableau).

Tableau. Présentation des équipes de l'IES

Département	Equipe	Sujet d'étude
Photoniques & Ondes	NANOMIR	Composants à nanostructures pour moyen infrarouge
	TeHO	Térahertz, hyperfréquence et optique
Capteurs Composants Systèmes	BRUMI	Bruit en microélectronique
	MIRA	Micro et rého acoustique
	MITEA	Microcapteurs thermomécaniques et électronique associée
Systèmes d'énergie Fiabilité Radiations	GEM	Groupe énergie et matériaux
	RADIAC	Radiations et composants

## 1. Capteurs d'image de type CMOS APS

Avant de rentrer dans le vif du sujet avec la mise en place de l'électronique autour du capteur que nous avons en main, à savoir le CMV4000, nous allons comprendre le fonctionnement d'un capteur d'image de type CMOS APS.

Un capteur d'images de type CMOS APS est constitué d'une matrice de pixels. Chaque pixel contient un photodéTECTeur permettant de relever l'intensité lumineuse qui lui est appliquée.

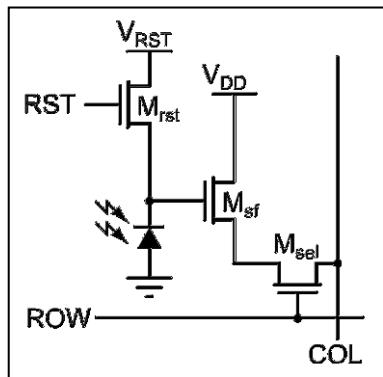
La tension en sortie d'un pixel est proportionnelle à l'éclairage de ce dernier. En interprétant la tension en sortie de chaque pixel, nous pouvons retrouver l'image vue par le capteur.

### 1.1. Acquisition de l'image par pixels

Chacun des pixels est constitué d'une photodiode ainsi que d'un certain nombre de transistors.

#### 1.1.1. Pixel 3T

Le schéma le plus basique est celui du pixel 3T (Cf. Figure 1). Comme son nom le laisse entendre, ce type de pixel est constitué d'une photodiode et de trois transistors :



- Le transistor  $M_{rst}$  applique la tension de Reset aux bornes de la photodiode ce qui permet son déchargeMENT.
- Le transistor  $M_{sf}$  est un suiveur amplifiant l'information aux bornes de la photodiode.
- Le dernier transistor ( $M_{sel}$ ) est un transistor de sélection nous permettant de relever la tension aux bornes de la photodiode.

Figure 1.Schéma électrique du Pixel 3T. (Wikipédia)

#### 1.1.2. Pixel 4T

Le pixel 4T suit le même principe que son prédecesseur, avec un transistor supplémentaire TG (Transfer Gate) et une capacité FD (Cf. Figure 2).

- Le pixel est remis à zéro lorsque RG et TG sont fermés, mettant la tension aux bornes de la capacité FD et de la photodiode à VDD.
- Une fois le pixel mis à zéro, le transistor TG est ouvert et le pixel intègre la lumière.
- Le transistor RG est fermé puis ouvert pour décharger la capacité FD. Après cela TG est fermé ce qui permet de charger l'information dans la capacité FD. L'information est ensuite récupérée de la même manière que pour le pixel 3T.

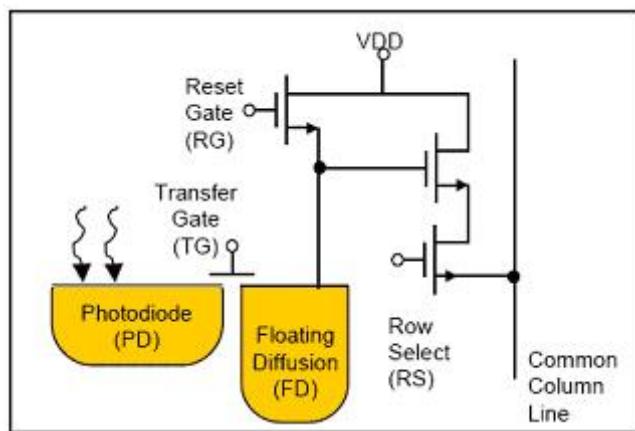


Figure 2. Schéma électronique du Pixel 4T.  
([www.embedded.com](http://www.embedded.com))

### 1.1.3. Pixel 8T

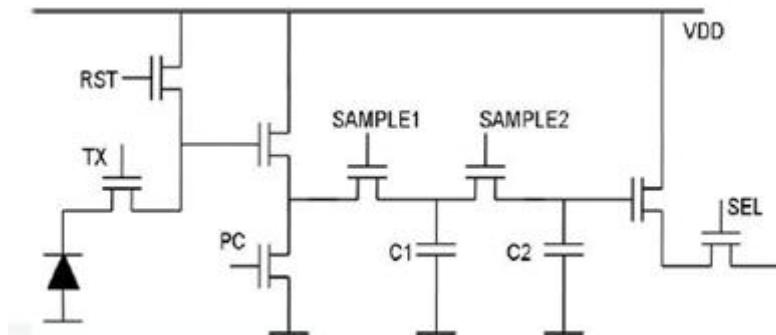


Figure 3. Schéma électronique du Pixel 8T.  
(PDF: Global Shutter Image Sensors for Machine Vision Applications)

L'acquisition d'images par un pixel 8T se fait selon deux étapes :

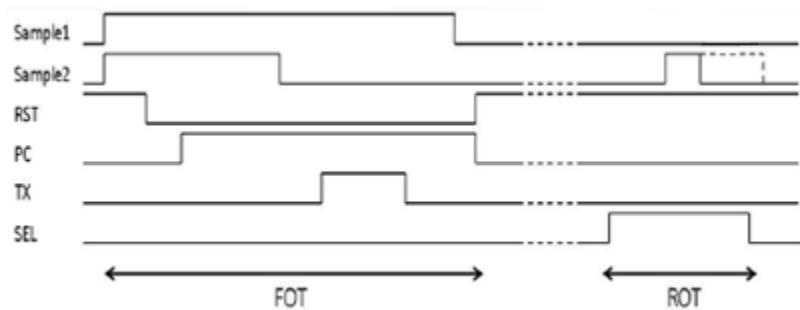


Figure 4. Chronogrammes expliquant le fonctionnement du Pixel 8T.

#### Etape 1 : Frame Overhead Time

- RST est en position fermé : la photodiode est « supprimée » du schéma. Elle collecte les photons et se charge selon la lumière qu'elle perçoit. Les charges en excès de la photodiode sont drainées à travers TG et RST en cas d'éblouissement, ce qui constitue une fonction anti-éblouissement.
- RST est en position ouvert et S1 et S2 fermés : C1 et C2 se déchargent à travers PC puis VRESET est chargée dans C1 et C2. Une fois S2 ouvert, la tension VRESET reste en C2 seulement.
- TG est en position fermé : La tension de la photodiode est chargée dans C1 et la photodiode se remet à zéro automatiquement pour l'acquisition de la prochaine image.

#### Etape 2 : ReadOut Time

- SEL est en position fermé est la tension VRESET chargée dans C2 est lue en premier.
- Sample 2 est ensuite fermé et l'information du pixel chargée en C1 est lue entant que signal vidéo.

### 1.2. Deux modes de fonctionnement différents

#### 1.2.1. Rolling Shutter

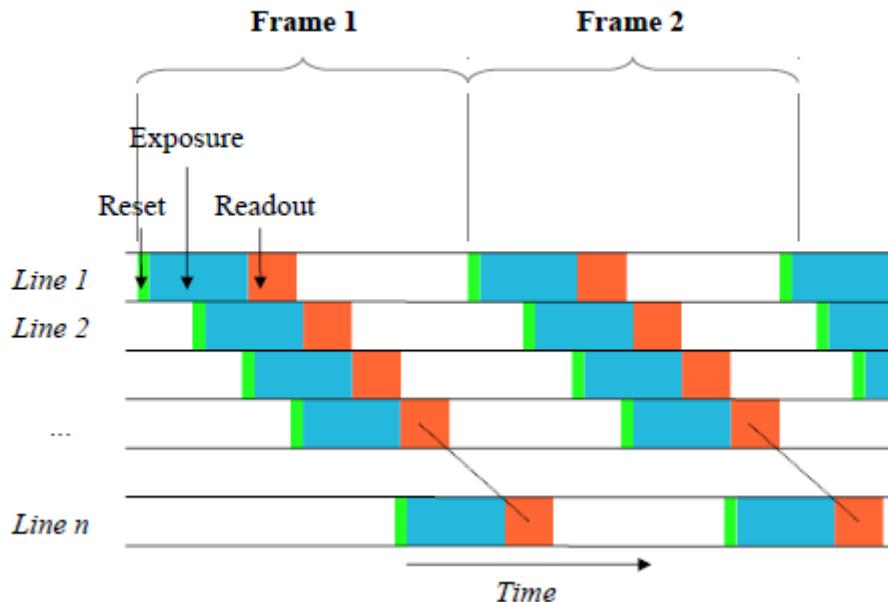


Figure 5. Mode de fonctionnement en Rolling Shutter.

Le Rolling Shutter est une méthode d'acquisition de l'image consistant à enregistrer non simultanément l'information contenue dans chaque pixel. Ceci crée des distorsions prévisibles selon si l'objet photographié se déplace rapidement ou s'il est plus ou moins éclairé pendant la prise de l'image.

Voici un exemple de photographie prise par un capteur d'image CMOS fonctionnant en Rolling Shutter :



Figure 6. Photographie, prise par un capteur d'image fonctionnant en Rolling Shutter, d'un ventilateur.

Les hélices du ventilateur se déplaçant rapidement, on remarque une distorsion de celles-ci dans l'image obtenue.

### 1.2.2. Global Shutter

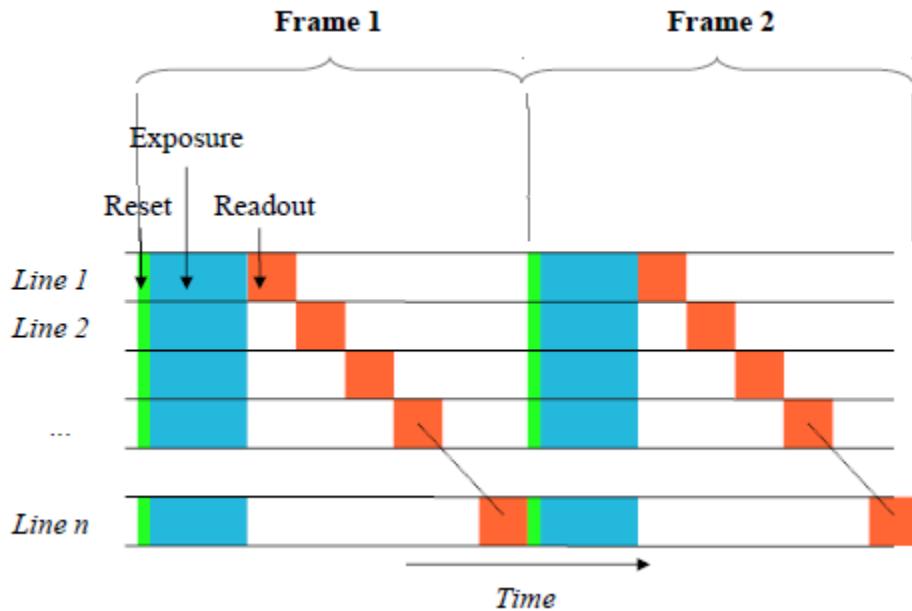


Figure 7. Mode de fonctionnement en Global Shutter.

L'acquisition d'image par la méthode du Global Shutter constitue quant à elle un enregistrement simultané de chaque pixel. Nous obtenons ainsi l'image de l'objet à l'instant même où la photo a été prise.

Cette méthode d'acquisition d'image est devenue possible avec l'évolution de l'électronique présente au sein des pixels. En effet, l'apparition de "sample", mis en place à partir du Pixel 5T, nous permet de garder en mémoire l'information contenue dans le pixel à l'instant exact où la photographie a été prise. (Cf. Figures 3 & 4)

Les distorsions observées avec ce type de prise d'image sont négligeables, voir nulles.

Voici une photographie du même objet prise par un capteur d'image CMOS fonctionnant en Global Shutter :



Figure 8. Photographie, prise par un capteur d'image fonctionnant en Global Shutter, d'un ventilateur.

Il n'y a donc aucune distorsion visible sur cette image.

Le capteur que nous avons à traiter fonctionne en Global Shutter.

## 2. Étude du CMV4000

Afin de pouvoir mettre en œuvre l'électronique autour du capteur, puis éventuellement le programmer afin d'obtenir une image, nous avons étudié le CMV4000 afin d'en ressortir les caractéristiques les plus importantes telles qu'elles sont expliquées dans cette partie.

### 2.1. Paramètres du CMV400

#### 2.1.1. Tensions d'Alimentation

Le CMV400 doit être alimenté par quatre différentes tensions qui sont détaillées dans le tableau suivant :

Tableau 1. Caractéristiques des tensions d'alimentation.

Nom	Valeur	Courant nominal	Courant max	Utilisation
VDD20	2.1V	200mA	350mA	LVDS, ADC, PLL
VDD33	3.3V	60mA	90mA	Dig. I\O, PGA, SPI, ADC
VDDpix	3.0V	1mA	1A	Alimentation des pixels
Vres_h	3.3V	1mA	16mA	Reset des pixels

#### 2.1.2. Horloges de commande

Les signaux d'horloges destinés à commander notre capteur d'images sont au nombre de trois et sont détaillés ci-dessous :

Tableau 2. Horloges de commande du CMV4000.

Nom	Fréquence d'horloge	Utilisation
MASTER Clock	5 - 48 MHz	Horloge du séquenceur, permet la communication entre les registres
SPI Clock	48 MHz au maximum	Horloge du BUS SPI utilisé pour la programmation
LVDS Clock	50 – 480 MHz	Horloge de commande des sorties LVDS (optionnelle)

La LVDS Clock est une horloge qui peut être créée à partir de la MASTER Clock par l'intermédiaire de la PLL disponible dans le capteur et programmable par liaison SPI.

### 2.1.3. Le Frame Rate

Le Frame Rate est le nombre d'images que peut délivrer le capteur d'images en une seconde. Ce dernier est défini par deux grandeurs qui sont le temps d'exposition d'une image "FOT", et le temps de lecture de l'image "ROT".

$$FrameRate = \frac{1}{FOT + ROT}$$

Le temps d'exposition de l'image peut être calculé de la manière suivante :

$$FOT = \left( FOT_{REGVALUE} + \left( 2 \times \frac{16}{Nb_{LVDS}} \right) \right) \times 129 \times MasterClck$$

Le temps de lecture d'une image est calculé de cette manière :

$$ROT = \left( 129 \times MasterClck \times \frac{16}{Nb_{LVDS}} \right) \times Nb_{Lignes}$$

$Nb_{LVDS}$  étant le nombre de sorties LVDS utilisées pour récupérer l'image,  $Nb_{Lignes}$  le nombre de lignes de pixels parcourues et  $FOT_{REGVALUE}$  étant une valeur par défaut contenue dans le Registre n°73 du CMV4000 qui est proche de zéro.

Ainsi lorsque nous utilisons les 16 sorties LVDS, que nous parcourons 2048 lignes de pixels et que l'horloge MasterClock est à son maximum, à savoir 48MHz, nous obtenons un Frame Rate Maximum de 180 fps ce qui correspond à la valeur indiquée par le constructeur.

## 2.2. Signaux de commande et de sorties

### 2.2.1. Principe d'une liaison SPI

Une liaison SPI est une liaison série synchrone composée d'un bus contenant 4 informations :

- SDO, pour Serial Data Out, qui est la donnée en sortie du BUS SPI.
- SDI, pour Serial Data In, qui est la donnée en entrée du BUS SPI.
- SCLK, qui est l'horloge du BUS SPI. La liaison SPI étant une liaison synchrone, cette horloge synchronise le flux de données.
- SS, pour Slave Select, qui définit le maître ou l'esclave dans une liaison SPI. Actif à l'état bas.

Ces éléments sont présents dans le CMV4000 sous le nom de SPI\_IN pour SDI, SPI\_OUT pour SDO, SPI\_CLK pour SCLK, et SPI\_EN pour SS, et permettent d'écrire dans les registres de ce dernier afin de le tester.

### 2.2.2. Principe d'une liaison LVDS

LVDS vient de « Low Voltage Differential Signaling » qui signifie signalisation différentielle à faible tension. Ce type de liaison est utilisé dans le cadre d'un transfert de données à grande vitesse, notamment pour la communication entre capteurs d'images et carte d'acquisition de l'image.

Les signaux LVDS sont émis par paires de signaux, N et P, appelées canaux LVDS. Une paire de signaux LVDS représente l'information véhiculée. Pour chaque paires LVDS, une résistance de  $100\Omega$  est placée en pont en H du côté récepteur. Les signaux N et P imposent la polarité du courant dans la résistance de  $100\Omega$ . La valeur de la tension aux bornes de cette résistance correspond à l'information reçue.

Nous pouvons visualiser plus en détail le fonctionnement d'une transmission LVDS à travers un canal LVDS sur la figure suivante (Cf. Figure 9).

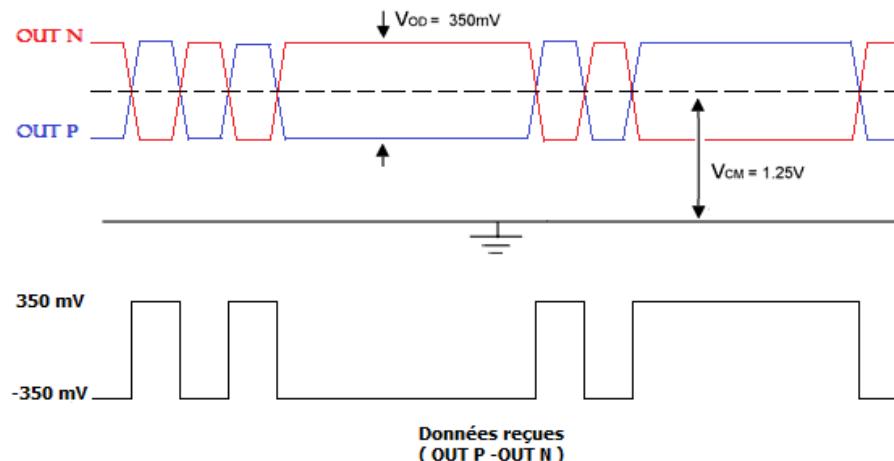
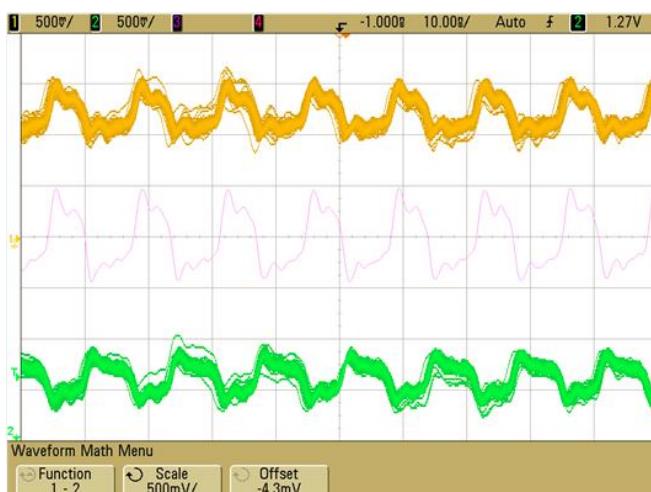


Figure 9. Fonctionnement d'une transmission LVDS.

Les données reçues étant la différence entre les signaux P et N, le bruit introduit tout au long de la chaîne de transmission est alors supprimé. (Cf. Figure 10)



- En Jaune : OUT P
- En Vert : OUT N
- En Violet : Donnée reçue

Figure 10. Chronogramme représentatif de la suppression du bruit

Grâce au faible bruit présent dans une transmission LVDS, nous pouvons travailler avec des tensions bien plus faibles, et de ce fait, des fréquences bien plus importantes.

Dans le cas du CMV4000, nous disposons de 16 canaux LVDS pour l'image ainsi que deux canaux de contrôle que sont LVDS\_CLOCK et LVDS\_CTR.

L'information d'un pixel est codée sous 10 ou 12 bits, selon le type de conversion que l'on choisit (Cf. Figure 11). Nous nous intéresserons au mode 10 bits pour de meilleures performances.

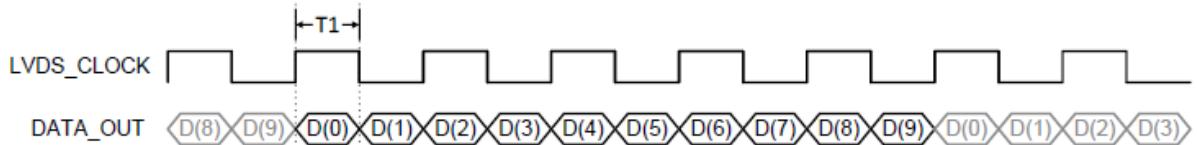


Figure 11. Codage de l'information d'un pixel sous 10 bits.

La réception des données est séquencée par la sortir LVDS\_CLOCK. Cette dernière est de 240 MHz pour une MASTER\_CLOCK de 48MHz (Maximum sur 10 bits).

Par défaut, nous utilisons 16 canaux LVDS en sortie. Sur chaque canal est transmit un paquet de 128 pixels par ligne, précédé de bits de START qui marquent le passage d'une ligne à une autre.

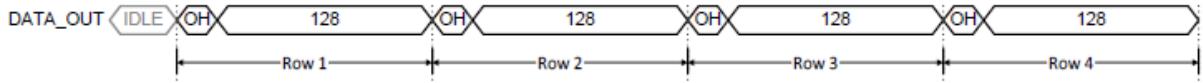


Figure 12. Transmission des pixels sur 16 canaux LVDS.

### 3. Mise en place de l'électronique autour du capteur

Le CMV4000 est un composant traversant constitué de 95 broches disposées comme indiqué ci-dessous (Cf. Figure 13.)

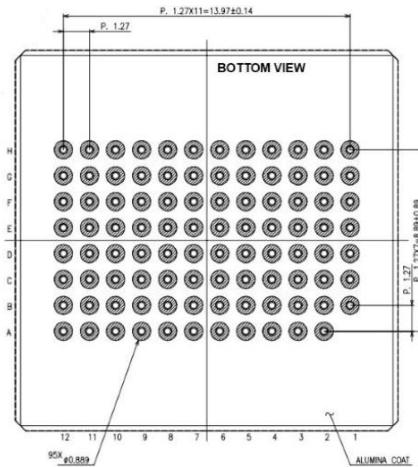


Figure 13. Disposition des broches du CMV4000.

Les circuits électroniques doivent être élaborés de manière à ce que chacune des broches du capteur soit connectée correctement (Cf. Annexe 1). Pour ce faire, nous avons réalisé deux cartes. La première est une carte d'adaptation du capteur, et la seconde une carte comprenant l'électronique de proximité autour du capteur (Cf. Figure 14).

Pour ce faire, nous nous sommes répartis les tâches de manière à progresser plus rapidement. Thomas Cabourdin s'est employé à réaliser la carte d'adaptation du CMV4000, tandis que Riad Habaz s'est chargé de l'électronique de proximité autour du CMV4000. Nos deux PCB ont été réalisés sur Eagle 6.1.0, et seront détaillés dans cette partie.

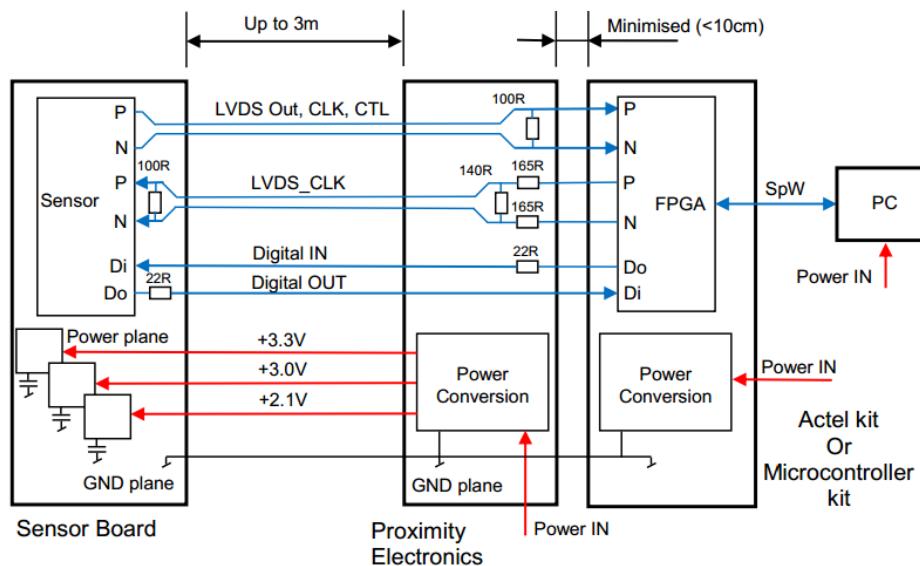


Figure 14. Diagramme fonctionnel du CMV4000.

### **3.1. Carte d'adaptation du CMV4000 (Réalisé par Thomas Cabourdin)**

Le capteur comporte 95 entrées/sorties. Il est avant tout nécessaire de faire un bilan des broches qui nous seront utiles.

Tableau 3. Bilan des E/S

<b>Utilisation</b>	<b>Nombre de broches</b>
Alimentation	12
Masse	12
Programmation (SPI + Signaux de commandes)	9
LVDS	38
Découplage	19
Inutilisées	5

Les alimentations doivent être découplées par deux condensateurs (100 nF et 4.7 uF) au plus proche des pins du capteur. Il faut aussi ajouter un condensateur de découplage de 100 uF près de chaque connecteur d'alimentation.

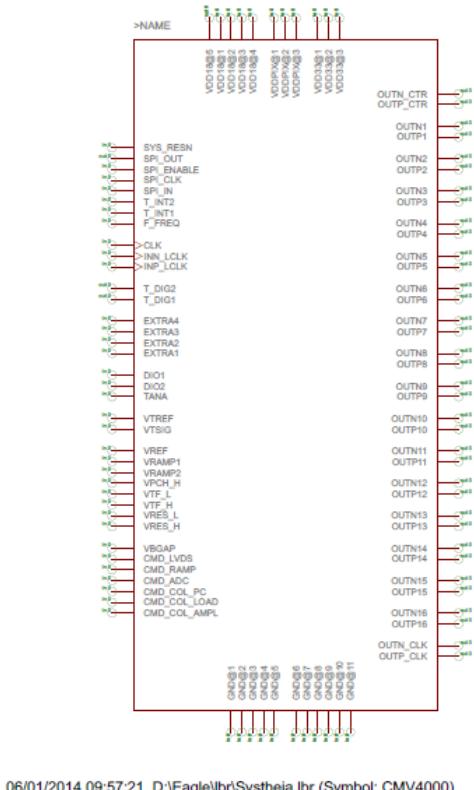
Le premier problème est qu'il n'existe pas de librairie pour le capteur. Il est donc nécessaire d'en créer une sous le logiciel Eagle afin de pouvoir l'implémenter sur un circuit imprimé.

#### **3.1.1. Création d'une librairie pour le CMV4000**

La datasheet du CMV4000 donne les informations nécessaires à sa réalisation. Elles se résument par quelques points :

- Dimensions du capteur.
- Position des broches.
- Espacement entre les broches.

Mais avant de s'intéresser aux dimensions, il faut avant tout créer un symbole du capteur. Pour cela, il suffit d'avoir le nombre de broches ainsi que leurs fonctions (Cf. Annexe 1).



06/01/2014 09:57:21 D:\Eagle\lbr\Systheia.lbr (Symbol: CMV4000)

Figure 15. Symbole du CMV4000 sous Eagle.

Une fois ceci terminé, il faut désormais un package du CMV4000. Ceci correspond à la visualisation du capteur et l'ajout de cuivre sur le circuit imprimé.

Pour sa réalisation, nous nous intéresserons cette fois-ci aux données de la datasheet concernant les dimensions du capteur (Cf. annexe 2).

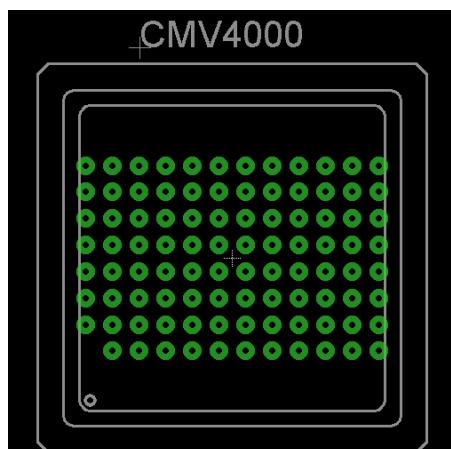


Figure 16. Package du CMV4000 sous Eagle.

Pour créer le package, il suffit de cliquer sur l'onglet Package , et de dessiner la capteur en respectant bien les informations fournies dans la documentation de ce dernier.

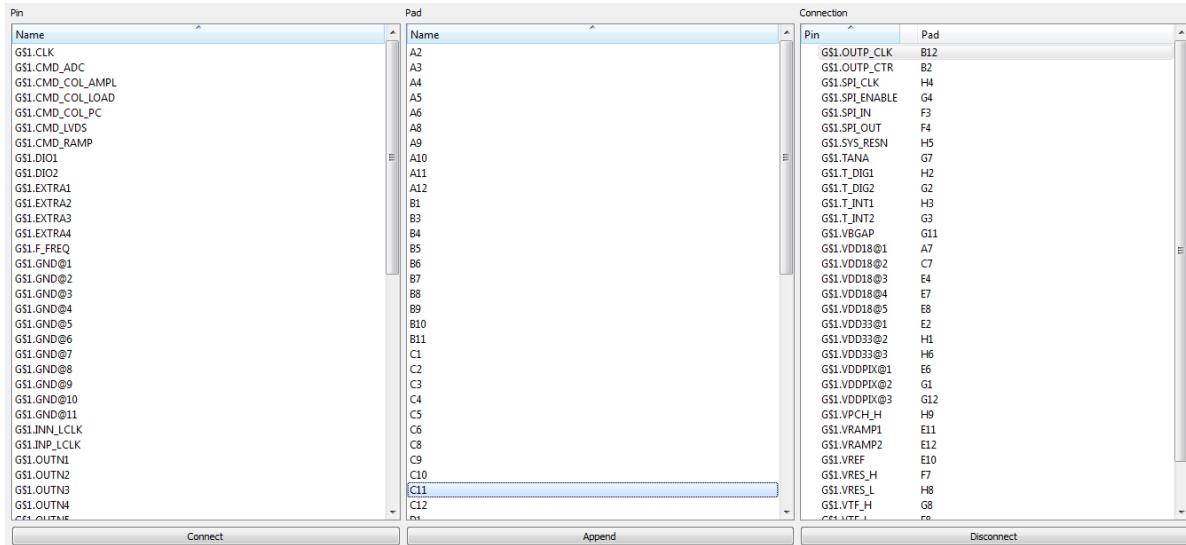
Les contours du CMV4000 sont positionnés sur le layer 21, tPlace (en blanc).

Le capteur ayant des broches traversantes, il faut créer des Pads pour chaque pin. Ils feront office de vias sur le circuit imprimé.

Ces deux étapes terminées, il ne reste plus qu'à relier les broches du symbole avec celles du package.

Pour ce faire, il faut cliquer sur l'onglet Device , et importer le symbole du CMV4000 récemment créé en cliquant sur le bouton Add .

En cliquant sur "Connect", une nouvelle fenêtre apparaît (Cf. Figure 17).

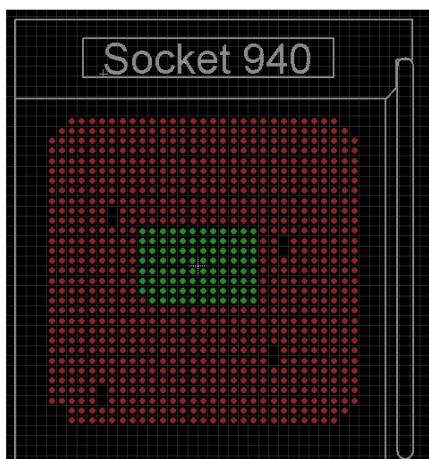


Pin	Pad	Connection
GS1.CLK		GS1.OUTP_CLK
GS1.CMD_ADC		GS1.OUTP_CTR
GS1.CMD_COL_AMPL		GS1.SPI_CLK
GS1.CMD_COL_LOAD		GS1.SPI_ENABLE
GS1.CMD_COL_PC		GS1.SPI_IN
GS1.CMD_LVDS		GS1.SPI_OUT
GS1.CMD_RAMP		GS1.SYS_RESET
GS1.DIO1	A10	GS1.TANA
GS1.DIO2	A11	GS1_TDIGI
GS1.EXTRA1	A12	GS1_TDQG
GS1.EXTRA2	B1	GS1_TINT
GS1.EXTRA3	B3	GS1_TINT2
GS1.EXTRA4	B4	GS1_VBGAP
GS1_F_FREQ	B5	GS1_VDD18@1
GS1_GND@1	B6	GS1_VDD18@2
GS1_GND@2	B7	GS1_VDD18@3
GS1_GND@3	B8	GS1_VDD18@4
GS1_GND@4	B9	GS1_VDD18@5
GS1_GND@5	B10	GS1_VDD33@1
GS1_GND@6	B11	GS1_VDD33@2
GS1_GND@7	C1	GS1_VDD33@3
GS1_GND@8	C2	GS1_VDDPIX@1
GS1_GND@9	C3	GS1_VDDPIX@2
GS1_GND@10	C4	GS1_VDDPIX@3
GS1_GND@11	C5	GS1_VPCH_H
GS1_INNCLK	C6	GS1_VRAMP1
GS1_INPCLK	C8	GS1_VRAMP2
GS1_OUTN1	C9	GS1_VREF
GS1_OUTN2	C10	GS1_VRES_H
GS1_OUTN3		GS1_VRES_L
GS1_OUTN4		GS1_VTF_H
GS1_OUTTAIE		GS1_VTCT_L

Figure 17. Tableau de connexions des broches du CMV4000.

A gauche se trouvent les noms des broches présentes sur le Symbole. Au milieu, ce sont les noms donnés aux vias sur le package. Il faut désormais les connecter entre eux. Les connexions réalisées apparaissent à droite. Une fois que tout est bien connecté, la création de la librairie est désormais terminée et le composant peut être implémenté pour le routage.

Cependant, étant donné la difficulté de soudure des 95 broches et afin de minimiser les risques d'erreurs, un socket permettant de placer le capteur a été commandé. Il m'a fallu donc créer une nouvelle librairie pour le socket.



Afin d'éviter de recommencer tout le travail une seconde fois, j'ai simplement repris la librairie du CMV4000 en y ajoutant les pistes pour la soudure BGA (Cf. Figure 18).

Les dimensions du Socket sont fournies dans sa datasheet (Cf. annexe 2).

Figure 18. Package Socket + CMV4000.

### 3.1.2. Liste des composants

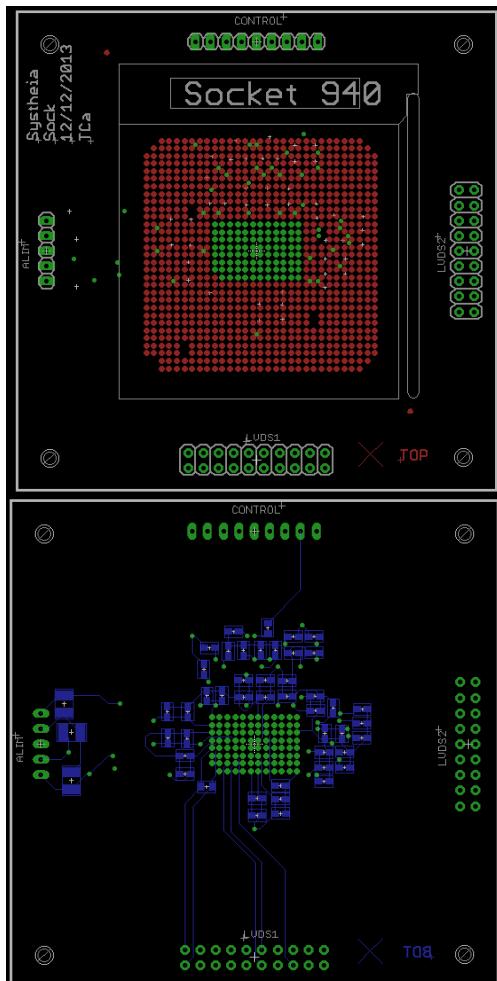
Les composants nécessaires au bon fonctionnement de cette carte ont été commandés sur le site de Radiospares et sont les suivants :

- 3 condensateurs céramiques de type CMS 1210 de  $100\mu F$ .
- 12 condensateurs céramiques de type CMS 0603 de  $4.7\mu F$ .
- 31 condensateurs céramiques de type CMS 0603 de  $100nF$ .
- 1 résistance de type CMS 0603 de  $22\Omega$  pour la liaison SPI.
- 1 résistance de type CMS 0603 de  $100\Omega$  pour l'horloge LVDS.

### 3.1.3. Réalisation des circuits imprimés

Désormais, toutes les librairies nécessaires à la conception du PCB sont mises en place, il ne reste plus qu'à réaliser le schéma électronique du circuit dans la partie Schematic du logiciel Eagle (Cf. Annexe 3). Ce dernier copiera automatiquement les composants ainsi que leurs liaisons sur la partie Board du logiciel.

Le travail le plus fastidieux est alors de placer correctement tous les composants afin d'obtenir le circuit imprimé le plus propre et le plus performant possible. Je vais donc réaliser un PCB sur 6 couches qui sera commandé chez PCB-POOL.



Sur la couche Top ci-contre se trouvent le socket et le capteur d'images.

Pour une soudure convenable du socket (BGA), aucune piste de cuivre ne sera intégrée sur cette couche.

Les vias (en vert) permettent le passage d'une liaison de cuivre d'une couche à une autre.

Sur la couche Bottom seront placés les condensateurs de découplages (au plus proche du capteur et des alimentations) ainsi que les résistances pour le bus SPI et l'horloge LVDS.

Pour éviter un nombre trop important de vias sur le circuit, je connecte le maximum de condensateurs entre eux afin de n'utiliser qu'un seul via pour les relier au plan de masse.

Figure 19. Carte d'adaptation Top & Bottom Layer

Riad HABAZ

Thomas CABOURDIN

IUT De Cachan - Systheia

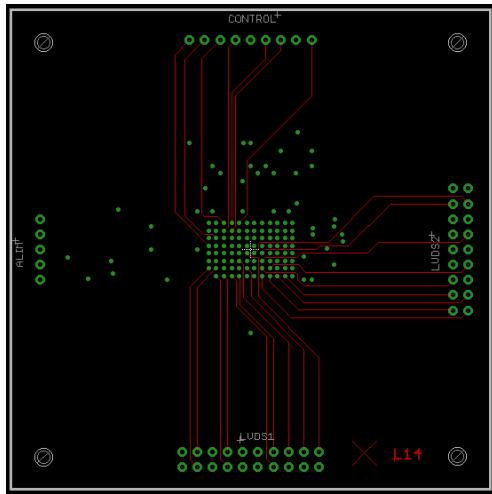


Figure 20. Carte d'adaptation couche n°4.

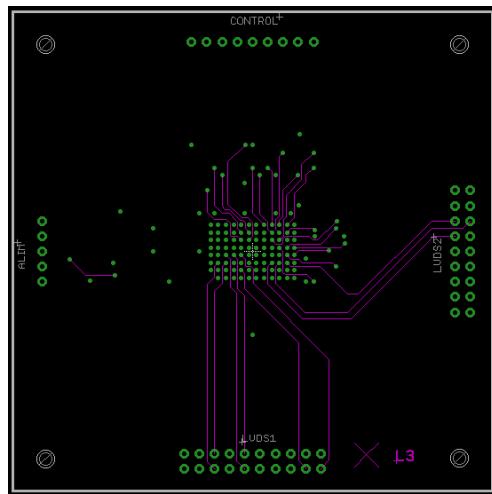


Figure 21. Carte d'adaptation couche n°3.

Les deux couches ci-dessus effectuent les liaisons des sorties LVDS ainsi que des entrées/sorties du bus de programmation du capteur sur leurs connecteurs respectifs.

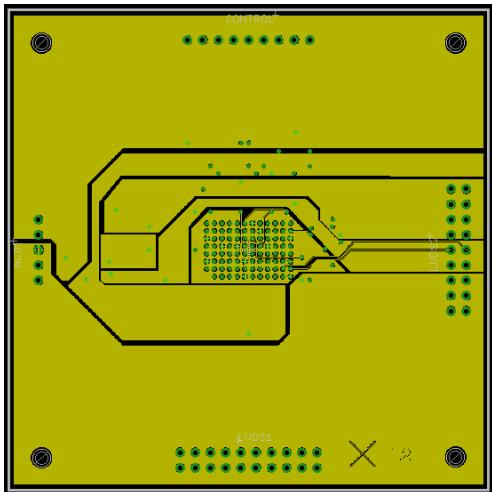


Figure 23. Carte d'adaptation couche n°2.

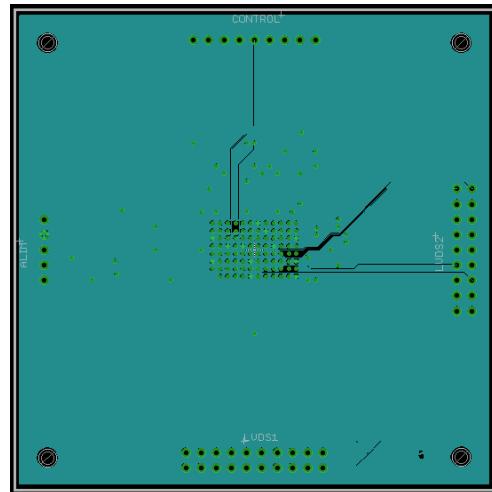


Figure 22. Carte d'adaptation couche n°5.

Les plans d'alimentations (en jaune) permettent de mieux répartir le courant sur la carte.

Les quatre trous présents aux coins de la carte d'adaptation permettent de fixer celle-ci sur le boîtier, comprenant l'optique pour le capteur, ainsi que sur la carte contenant l'électronique de proximité.

### 3.2. Electronique de proximité autour du CMV4000 (Réalisé par Riad Habaz)

La carte concernant l'électronique de proximité est une carte sur laquelle viendra s'emboiter la carte d'adaptation du CMV4000. Cette carte permet de générer l'ensemble des tensions d'alimentation du capteur, ainsi que la communication avec le FPGA pour la programmation de ce dernier et la récupération de l'image.

#### 3.2.1. Génération des tensions d'alimentation

La carte dispose d'un connecteur d'alimentation secteur-12V. À partir de cette tension, il faut générer les quatre tensions d'alimentation détaillées dans la partie précédente (Cf. partie 2.1.1.).

Pour ce faire, j'ai utilisé un régulateur de tension de type LM317. Ce régulateur a été utilisé par CMOSIS dans une carte d'adaptation conçue pour le CMV4000 et peut donc être utilisé en toute fiabilité. Il génère une gamme de tensions entre 1,2V et 37V avec un courant maximum de 1.5A. Le courant qu'il fournit dépend de la charge qui est placée à sa suite. Il est donc idéal pour générer les quatre tensions d'alimentation nécessaires pour le fonctionnement du CMV4000.

La tension en sortie du régulateur est fixée par deux résistances placées comme indiqué dans la documentation constructeur (Cf. Figure 24.). Une condition est indispensable pour le bon fonctionnement du LM317 : La différence entre la tension d'entrée et la tension de sortie du régulateur doit être supérieure ou égale à 3V. La carte étant alimentée en 12V cette condition est donc respectée.

L'équation suivante permet de calculer la valeur des résistances :

$$V_{OUT} = 1.25V \times \left( 1 + \frac{R2}{R1} \right) + I_{ADJ} \times R2$$

$I_{ADJ}$  étant négligeable (50  $\mu$ A), nous fixons la valeur de R1 et en déduisons la valeur de R2.

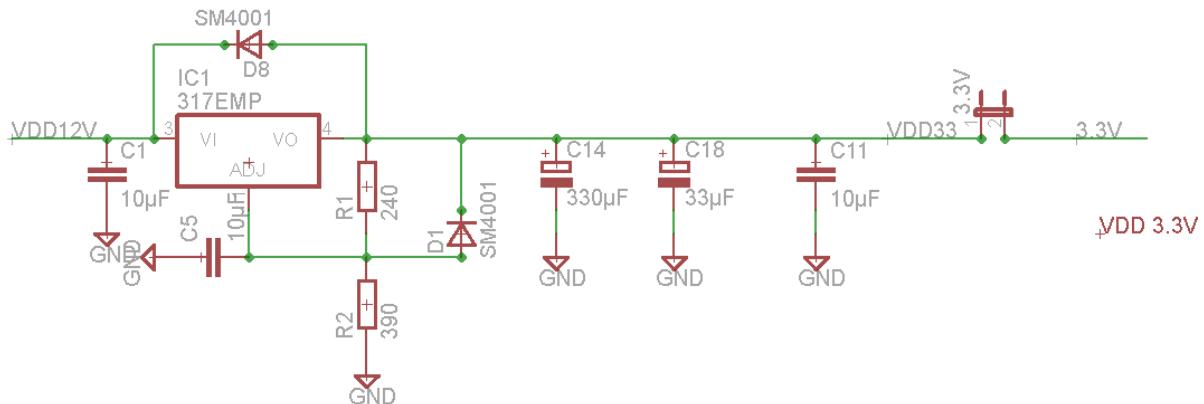


Figure 24. LM317: Génération d'une tension de 3.3V.

La valeur de la résistance R1 est fixée à 240  $\Omega$  ce qui nous donnent les valeurs de R2 suivantes :

- 3.3V : R2 = 390  $\Omega$ .
- 3.0V : R2 = 348  $\Omega$ .
- 2.1V : R2 = 162  $\Omega$ .

Une fois la tension créée, elle doit être découplée pour éliminer le bruit et ainsi obtenir une tension stable. Pour ce faire, on applique les découplages conseillés sur la documentation constructeur du CMV4000 : trois condensateurs de découplage : Un condensateur céramique de  $10\mu F$ , un condensateur tantalum de  $33\mu F$  et un condensateur aluminium de  $330\mu F$  (Cf. Figure 15).

### 3.2.2. Adaptation d'impédances

En plus d'alimenter le capteur, cette carte servira aussi à sa programmation via un FPGA et à la récupération de l'image. Il a donc été nécessaire d'adapter les impédances pour avoir une programmation et une récupération de l'image optimale.

De manière générale, les résistances d'adaptations d'impédances sont les suivantes :

- Une résistance de  $100 \Omega$  placée en parallèle entre la donnée N et P d'un canal LVDS du coté réception (au plus proche de la connexion avec le FPGA).
- Une résistance de  $22 \Omega$  coté source pour tous les signaux numériques rapides, de types SPI par exemple.

### 3.2.3. Choix des composants

L'ensemble des composants choisis pour l'élaboration de cette carte ont été choisis sur le site de Radiospares et sont listés ci-dessous :

- Condensateurs céramiques de type CMS 06x03 pour les condensateurs de  $10\mu F$ .
- Condensateurs tantales de type CMS 12x10 pour les condensateurs de  $33\mu F$ .
- Condensateur aluminium de type CMS Boîtier F Panasonic pour les condensateurs de  $330\mu F$ .
- Résistances de type CMS 06x03 pour l'ensemble des résistances d'adaptation.
- Diodes de redressement 1N4001 de type CMS.
- Régulateurs de tension LM317 SOT23.
- Embase pour CI alimentation NEB21R.
- Barrettes sécables de type males et femelles pour les connecteurs.

### 3.2.4. Dimensions des cartes

Les dimensions de la carte ont été adaptées aux dimensions du boîtier comprenant l'optique qui a été mis à notre disposition.

Ce boîtier a été préparé à l'extérieur un adaptateur *Thor labs NFM1* qui permet de fixer des optiques Nikon. Quatre trous disposés en carré de 69mm de côté permettent de fixer les deux cartes au boîtier par l'intermédiaire de vis M3. Des trous sont donc à prévoir sur les deux cartes. Les dimensions intérieures sont maximum 160 x 100 x 50 mm. Et le centre de l'optique doit être à 55mm du petit côté (Cf. Figure 25.)

Les deux cartes, et plus spécialement celle de l'électronique de proximité devront remplir ces critères de dimensionnement. Par conséquent les dimensions de cette carte sont de 135mm x 90mm, ce qui permet de positionner le centre de la zone active du capteur à 45mm du petit côté de la carte, une fois les deux cartes emboîtées, laissant une marge de 10mm.

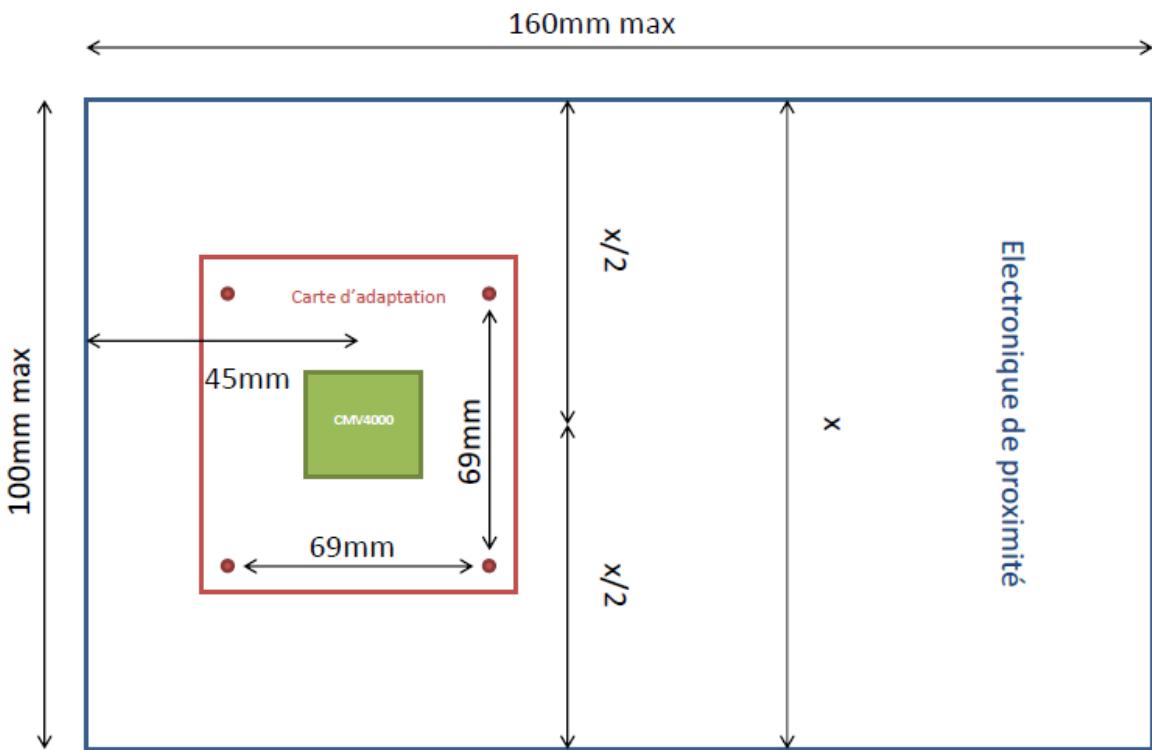


Figure 25. Dimensionnement des cartes.

Les photos du boîtier ayant été mis à notre disposition par Systheia sont disponibles en annexes (Cf. Annexe 5)

### 3.2.5. Réalisation du PCB

J'ai tout d'abord réalisé un PCB sur deux couches puis pour des soucis de stabilisation des alimentations et de répartition uniforme du courant et sous les conseils de Mr Daniel Kraehenbuehl, j'ai dû ajouter des plans d'alimentations et de masse, ce qui m'a obligé à travailler sur quatre couches que je vais commenter brièvement.

#### Top et Bottom Layer :

Sur la face avant et la face arrière de la carte sont reliés les sorties LVDS, les signaux numériques de programmation, ainsi que la génération et le découplage des alimentations du CMV4000. Ce qui a demandé le plus de précision est le routage des sorties LVDS.

En général, les signaux LVDS vont par paire sur toute leur longueur. Nous travaillerons avec des fréquences très élevées et il est donc important que les deux pistes de la paire LVDS aient quasiment la même longueur. Pour obtenir une impédance différentielle de  $100 \Omega$  sur une liaison LVDS, il m'a été conseillé par Mr Daniel Kraehenbuehl de câbler la paire différentielle avec une piste de  $150\mu\text{m}$  en séparant les deux pistes N et P d'environ  $150\mu\text{m}$  sur toute leur longueur et en plaçant une résistance de  $100 \Omega$  en pont en H sur chaque paire. Deux paires LVDS doivent quant à elles être séparées d'au moins cinq fois la taille de la piste, soit  $750\mu\text{m}$ .

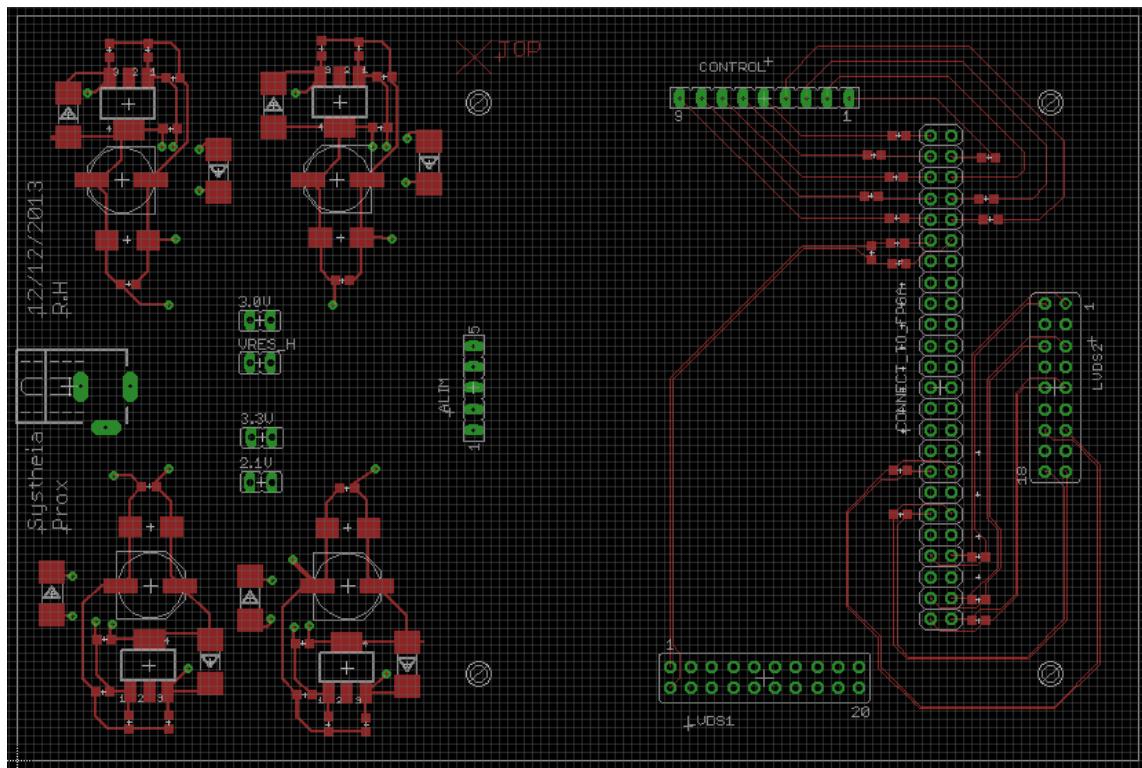


Figure 26. PCB électronique de proximité Couche "Top".

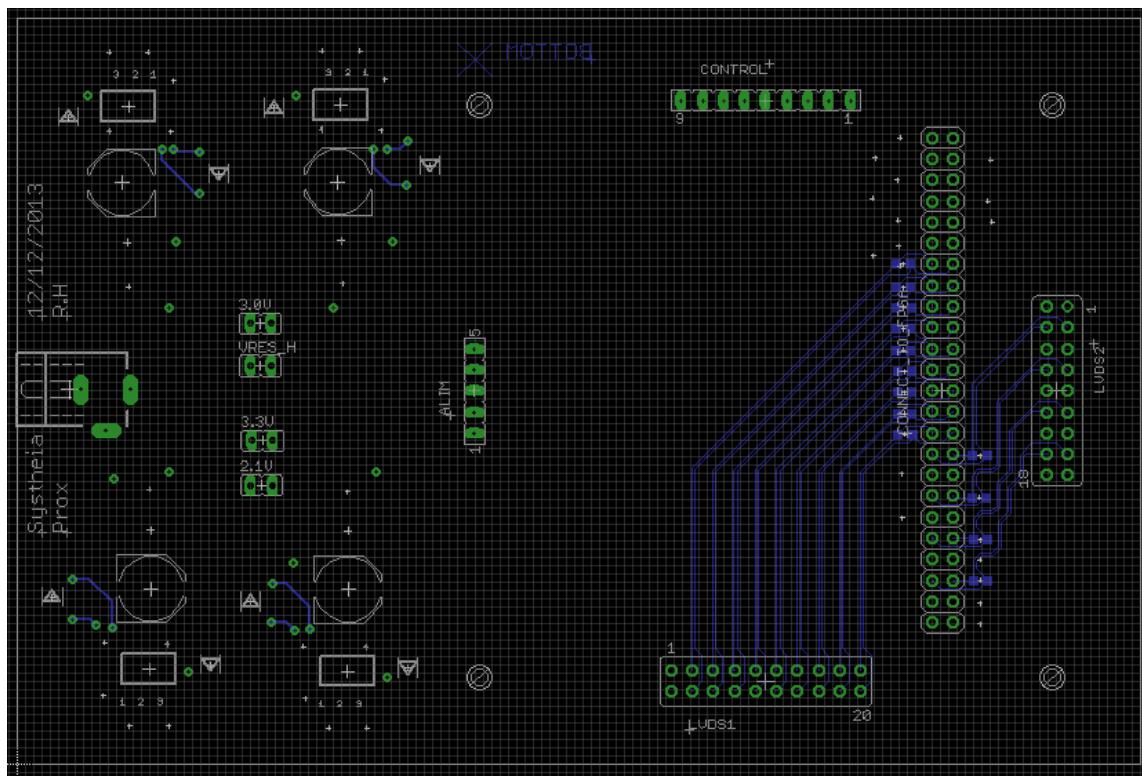


Figure 27. PCB électronique de proximité couche "Bottom".

Layer 2 :

La couche n°2 comprend un plan de masse réparti sur toute la carte avec une épaisseur de diélectrique de 160µm environ ce qui permet de mieux adapter l'impédance des LVDS et d'obtenir ainsi une impédance différentielle de 100 Ω.

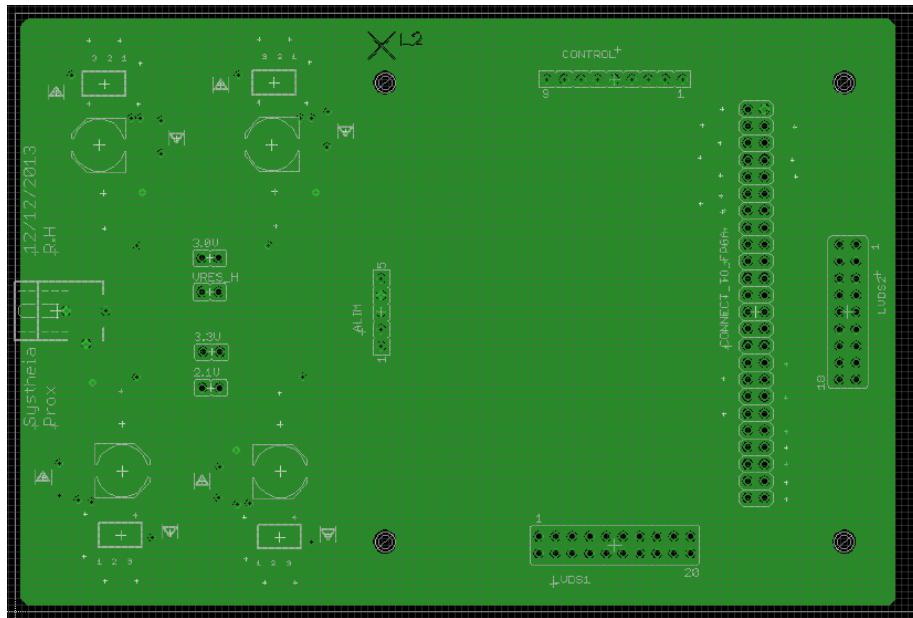


Figure 28. PCB électronique de proximité couche n°2.

Layer 15 :

La couche n°3 comprend un plan par alimentations ce qui permet de minimiser leur impédance et de mieux répartir le courant, et un plan de masse complémentaire.

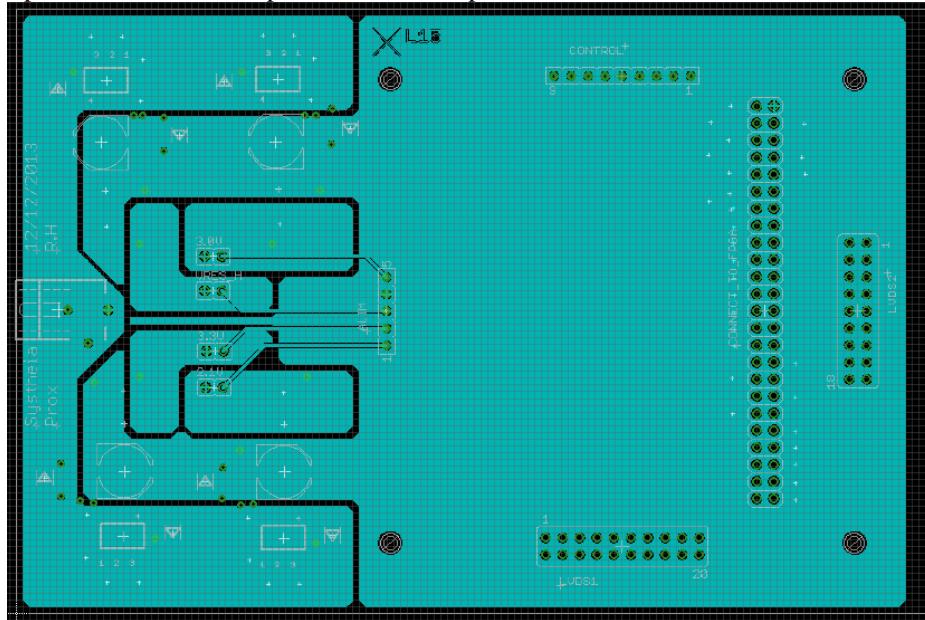


Figure 29. PCB électronique de proximité couche n°3.

### 3.3. Visualisation 3D des cartes

#### 3.3.1. Logiciels à installer

Pour avoir une idée de la forme de nos cartes et vérifier les branchements entre les deux, nous avons mis en place une modélisation 3D de nos PCB. Pour ce faire, nous avons utilisé le logiciel Google Sketchup, qui est un logiciel de création 3D très performant, utilisé en architecture par exemple, et qui peut par ailleurs être utilisé pour notre application.

Afin de pouvoir visualiser en 3D nos PCB réalisés sur Eagle, nous devons :

- Installer Google Sketchup 3013.
- Installer ImageMagick-6.8.7-Q8.
- Télécharger EagleUp 4.4 qui contient les fichiers nous permettant d'importer nos cartes sur Sketchup qui sont :
  - “eagleUp\_export.ulp” qui doit être copié dans le dossier ulp d’Eagle.
  - “eagleUp\_import.rb” qui doit être copié dans C:\Program Files\Google\SketchUp 8\Plugins.
- L’ensemble des composants doivent être placés dans un dossier nommé “Models” qu’il est judicieux de placer au même endroit que les librairies d’Eagle. Nous verrons plus tard comment trouver les modèles des composants.

#### 3.3.2. Lancement d’EagleUp et importation de la carte sur Sketchup

Une fois toutes ces étapes validées, il faut lancer Eagle, ouvrir le fichier .brd du projet, cliquer sur l’icône  et choisir “eagleUp\_export.ulp”. Une fenêtre apparaît pour régler le « chemin » que doit suivre le logiciel pour extraire la carte sur Sketchup (Cf Figure 30.). Si tout est correctement installé il suffira de cliquer sur “set for Windows” pour indiquer les chemins à suivre au logiciel.

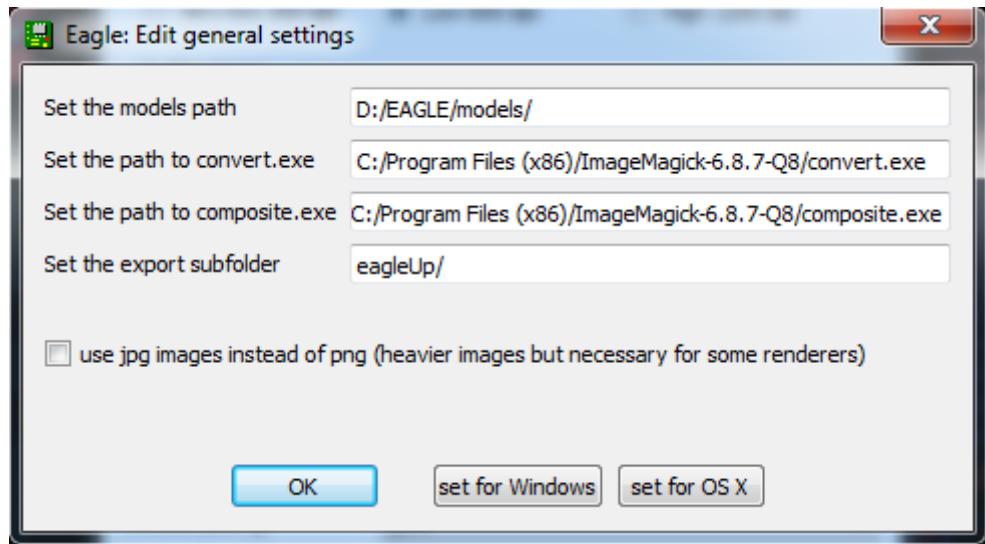


Figure 30. Lancement de EagleUp pour la première fois.

Une fois cette étape terminée, il n’y a plus que les paramètres d’EagleUp à régler. Les paramètres par défaut suffiront à générer un fichier ulp dans un dossier dossier EagleUp créé dans le répertoire de travail. Ce fichier devra être importé sur Sketchup.

Ainsi, il faudra lancer Sketchup, choisir la bonne échelle (en millimètres) dans “Choose Template”, et importer le fichier ulp pour la modélisation dans l’onglet : “Plugins”.

### 3.3.3. Modélisation 3D des cartes

Voici les rendus 3D obtenus sur Google Sketchup : Vous pouvez visualiser la modélisation 3D des deux cartes (Cf. Figures 31 - 32.) et une image de leur emboîtement (Cf. Figure 33.).

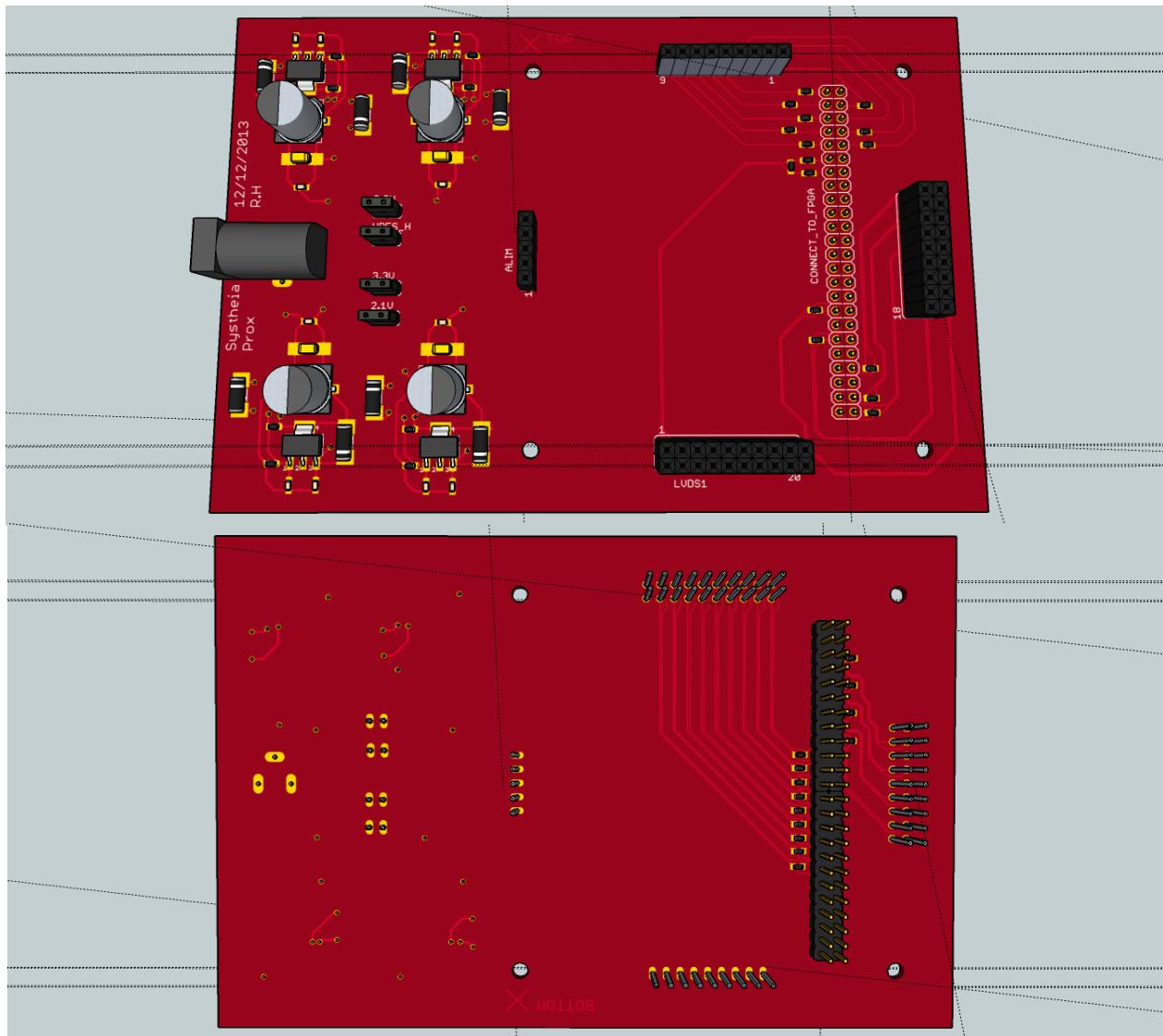


Figure 31. Visualisation 3D de la carte d'électronique de proximité.

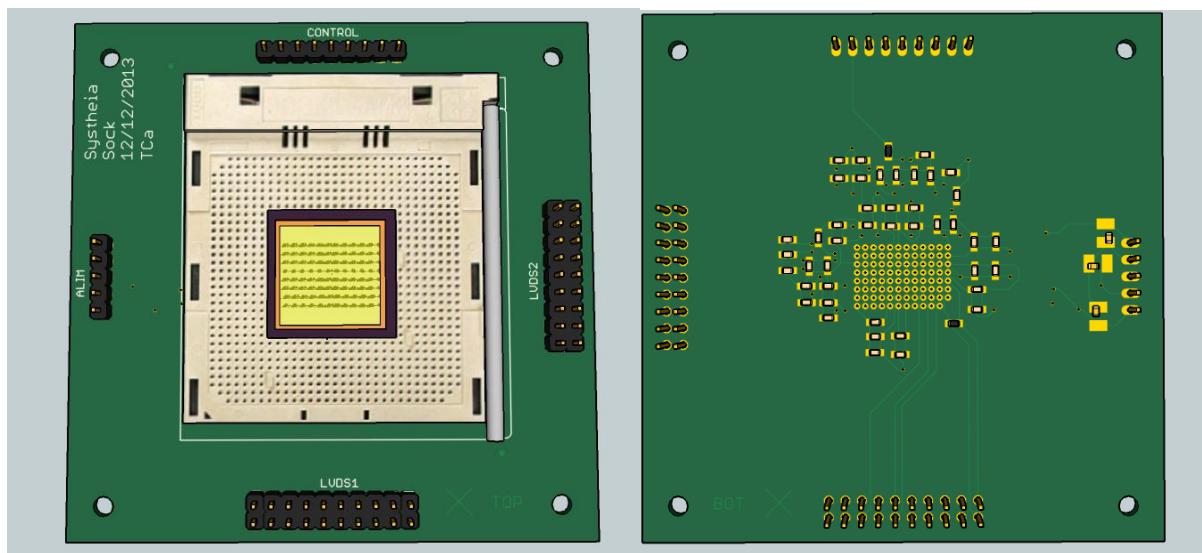


Figure 32. Visualisation 3D de la carte d'adaptation du CMV4000.

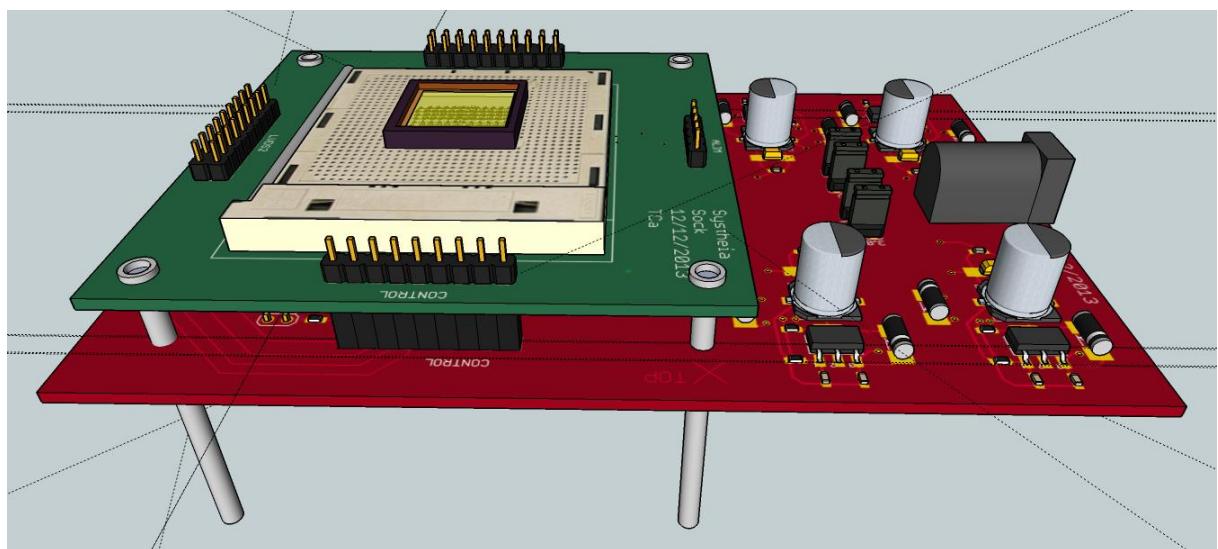


Figure 33. Emboitement des deux cartes.

## 4. Travail supplémentaire hors projet

En termes de travail supplémentaire qui nous a été demandé, nous avons aidé l'équipe RADIAC à souder une quarantaine de capteurs CMOS APS, et à réaliser deux PCB pour tester des diodes dans un environnement radioactif.

### 4.1. Soudure CMS de capteurs CMOS APS:

Pour arriver à souder l'ensemble des platines, nous avions à notre disposition une station de placement manuel pour CMS, la PRECITEC, et un four à refusion FT 02, fabriqués par C.I.F (Cf. Figure 34).



Figure 34. Matériel utilisé pour souder en CMS.

#### 4.1.1. But de la manœuvre

Notre travail pour cette partie a consisté à aider l'équipe RADIAC à souder plus de quarante capteurs dans le but de les irradier afin de déterminer l'influence des rayons X sur ces derniers en particulier. L'impact des radiations sur les photodiodes du capteur peut amener à l'apparition de points blancs sur une image prise dans l'obscurité totale. Ceci est appelé le courant d'obscurité.

#### 4.1.2. Protocole de soudure CMS

Afin de souder l'ensemble des capteurs au plus vite nous nous sommes répartis les tâches selon le protocole suivant (Cf. Figure 35) :

- Souder de la face arrière de la platine :
  - Application de la pâte thermique. (Riad)
  - Positionnement des condensateurs de découplage. (Riad)
  - Passage au four à fusion CMS. (Thomas)
- Vérification des soudures à la loupe. (Thomas)
- Rectification des soudures si besoin. (Riad)
- Soudure de la face avant de la platine :
  - Application de la pâte thermique (Riad)
  - Positionnement du capteur dans le bon sens. (Riad)
  - Passage au four à fusion CMS. (Thomas)
- Vérification des soudures à la loupe.

- Rectification des soudures si besoin. (Riad)
- Soudure des connecteurs. (Thomas)

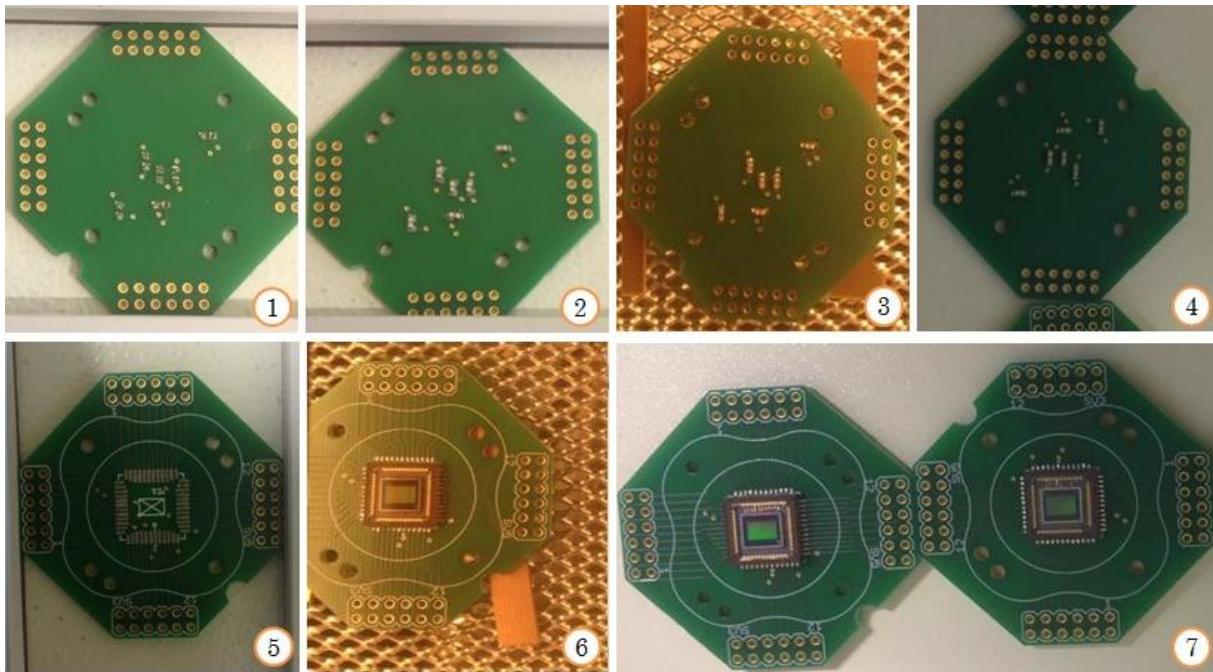
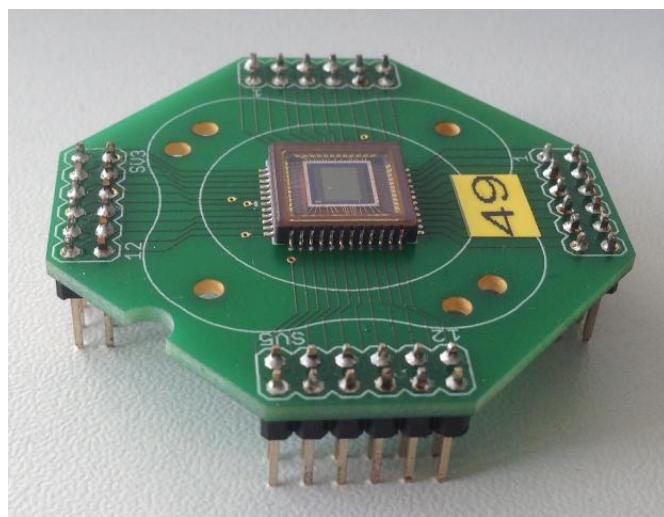


Figure 35. Protocole de soudure CMS.

Voici à quoi ressemble une carte soudée et prête à l'emploi :



Nous avons soudé 44 capteurs dont 42 fonctionnels.

Ce fut notre première expérience en soudure CMS, et celle-ci fut très intéressante et enrichissante.

## 4.2. Réalisation de platines de test pour les OSD 5T et 50T

Avant de tester l'influence des rayons X sur les capteurs d'images soudés précédemment, il a fallu caractériser le courant d'obscurité de deux photodiodes : l'OSD5-5T et l'OSD5-50T. Pour ce faire nous les avons polarisées afin d'obtenir une tension proportionnelle au courant de la diode avant d'amplifier cette dernière par l'intermédiaire d'un montage inverseur. La tension en sortie de l'AOP sera donc proportionnelle au courant délivré par la diode.

### 4.2.1. Présentation des deux diodes

Ces deux diodes font partie de la Série 5T de photo-détecteurs hautement sensibles au bleu.

L'OSD5-5T est une diode dont la surface active est de  $5 \text{ mm}^2$ , que nous avons polarisée avec une résistance de  $1,2\text{k}\Omega$ . L'amplification que nous avons introduite par la suite à l'aide du montage inverseur est une amplification de 10 (Cf. Figure 36).

De même l'OSD5-50T est une diode dont la surface active est de  $50 \text{ mm}^2$ . Elle a trois broches, une connectée à la masse, une à l'alimentation et une délivrant le courant de sortie de la diode. Nous l'avons polarisée et amplifié la tension aux bornes de la résistance de la même manière que la précédente.

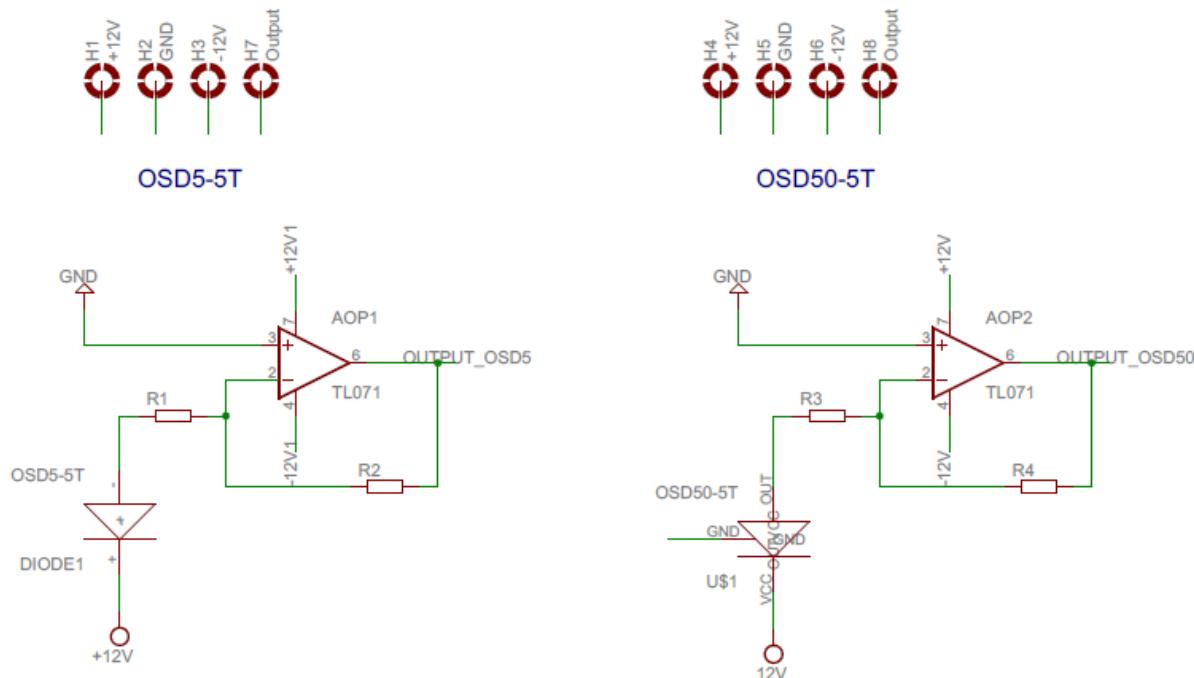


Figure 36. Schéma de caractérisation du courant d'obscurité.

#### 4.2.2. Réalisation des platines de test

Nous avons tout d'abord réalisé une librairie comprenant le symbole et le package de chacune des deux diodes, puis effectué le routage suivant.

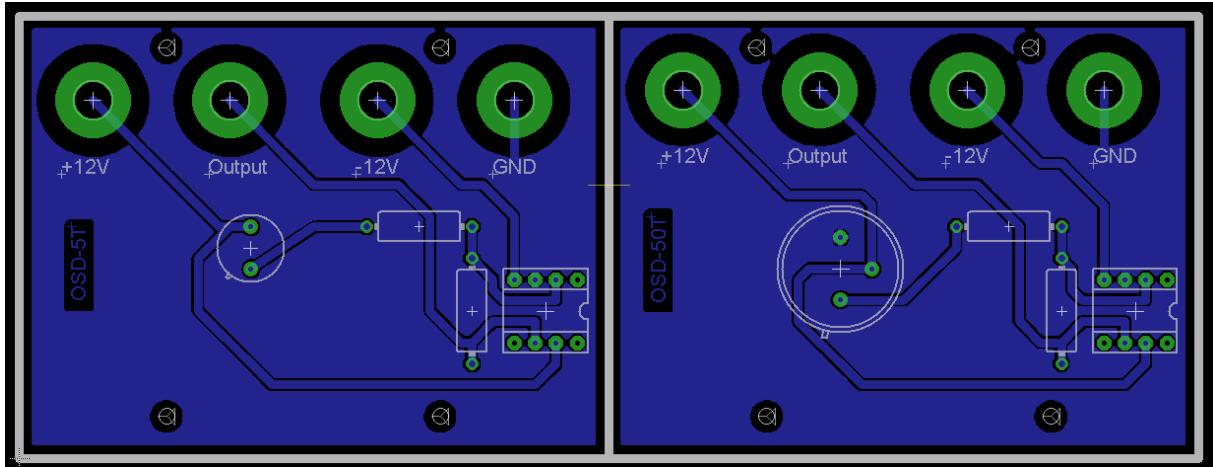


Figure 37. PCB caractérisation du courant d'obscurité de l'OSD5-5T et 50T.

L'amplificateur opérationnel ne devant pas être exposé aux rayons X est placé à une distance raisonnable de la diode.

Les cartes électroniques une fois imprimées et soudées sont les suivantes.



Figure 38. Platines de caractérisation du courant d'obscurité de l'OSD5-5T et 50T.

Deux platines ont été réalisées pour chacune des diodes afin de tester l'impact des rayons X sur ces dernières dans le noir.

#### 4.2.3. Expériences radioactives sur les photodiodes

Afin de pouvoir irradier les photodiodes et tester leur courant d'obscurité par rapport à la dose de radiations qu'elles absorbent, nous sommes allés dans une salle située au sous sol du bâtiment dans lequel nous nous situons. Dans cette salle se trouve une machine à rayons X (Cf. Figure 39)

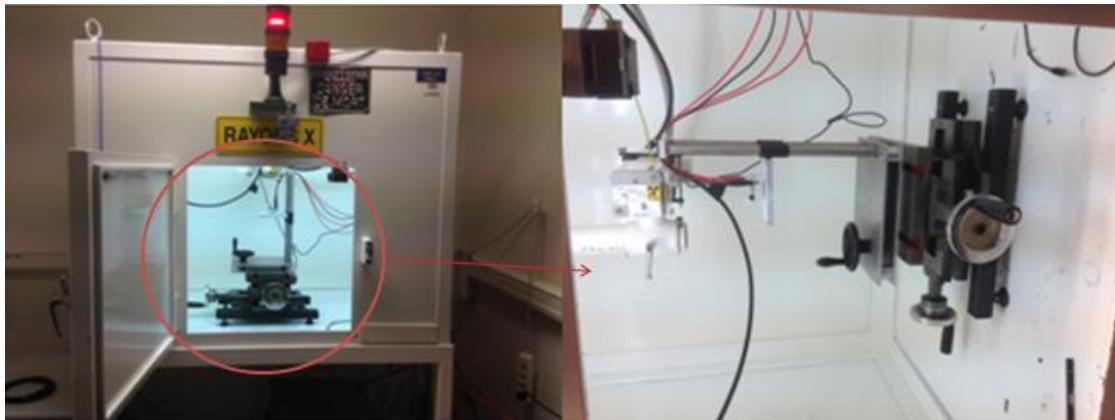


Figure 39. Bombardement Rayons X.

Nous mesurons la tension en sortie de la platine en fonction du bombardement en rayons X et à la position de la diode par rapport à la zone de bombardement.

Trois expériences ont été effectuées sur les platines de l'OSD5-5T. En ce qui concerne celles de l'OSD5-50T, l'AOP sature pour les valeurs d'amplification et de résistance de polarisation choisies. La caractérisation du courant en sortie de cette diode devra donc être traitée autrement. Les expériences sont réalisées en plaçant la diode à 15cm en dessous de la source de rayons X.

Pour l'Expérience 1 : la diode est placée au centre de la zone de bombardement.

Pour L'Expérience 2 : la diode est placée dans le gradient de la zone de bombardement.

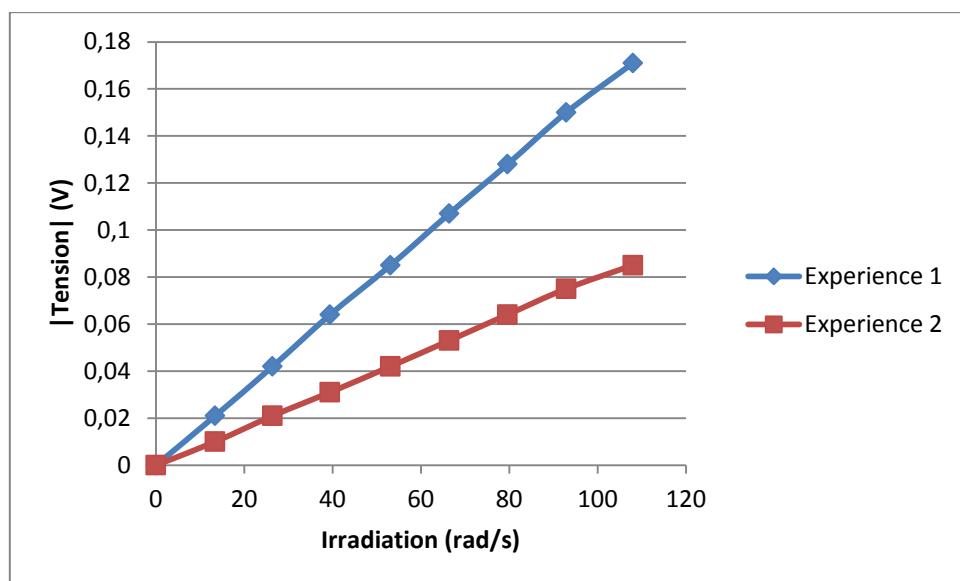


Figure 40. Résultats des Expériences 1 et 2.

Nous remarquons que la variation de tension est linéaire par rapport à la dose de radiations absorbée par la diode. De ce fait le courant d'obscurité est proportionnel à la dose de radiation absorbée par la diode.

L'Expérience 3 consiste à déplacer la diode de la limite inférieure à la limite supérieure du cercle caractérisant le bombardement en rayons X appliquée par la machine, avec une dose de radiation constante de 108 rad/s.

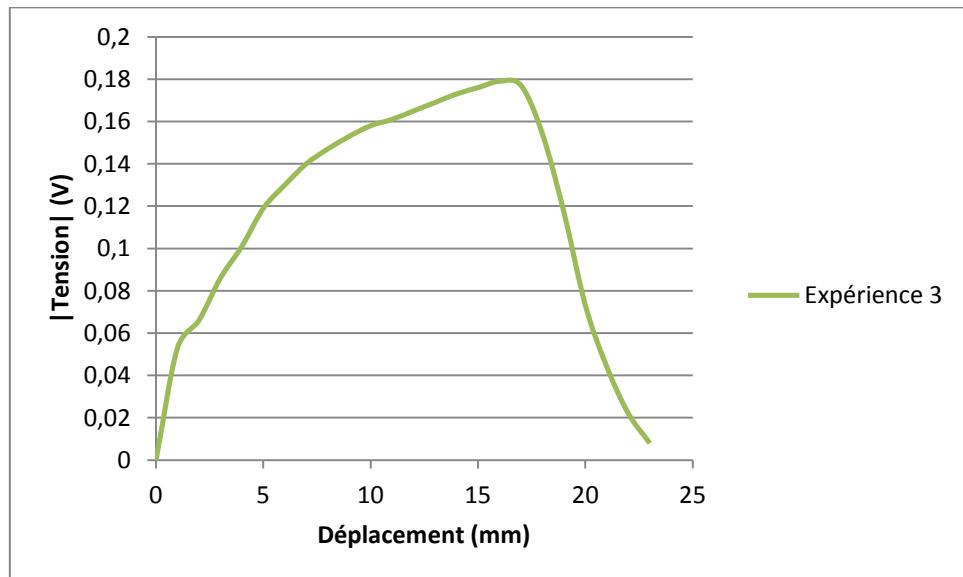
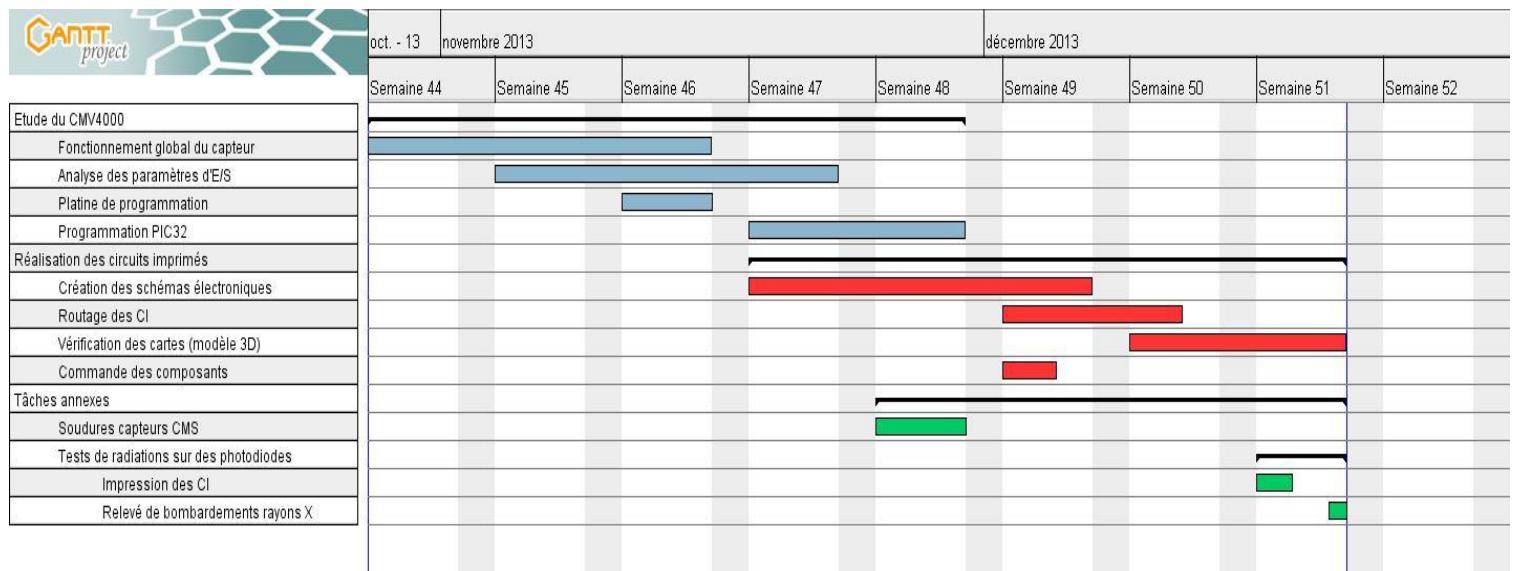


Figure 41. Résultat de l'expérience 3.

La courbe obtenue caractérise la répartition des radiations sur le cercle créé par le bombardement à rayons X.

## Calendrier des activités

Voici un diagramme de Gantt représentant le planning de notre travail tout au long de ce stage.



## Conclusion

Dans un premier temps, ce stage nous a permis de mieux nous familiariser avec les relations entre les entreprises, les laboratoires et les universités, et comprendre l'organisation générale d'un grand laboratoire, l'IES.

Nous sommes ravis du travail qui nous a été donné et de nos responsabilités autour du projet. En effet, nous avons eu la chance de pouvoir exprimer nos idées et de les mettre en œuvre pour l'intégration du capteur sur les cartes électroniques.

A travers ce stage, nous avons pu acquérir de nouvelles connaissances autour de l'électronique avec notamment les maîtrises de nouveaux logiciels de création de circuits imprimés, Eagle, et de modélisation 3D, Sketchup. Mais aussi, du fait de travailler au sein de l'équipe RADIAC autour du projet EYE-SAT, nous avons désormais une bonne idée des problèmes et de la complexité de l'électronique dans le domaine spatial et de l'impact des radiations sur certains composants électroniques.

Thomas Cabourdin :

Pour ma part, je suis très satisfait du travail qui nous a été donné durant notre stage. Outre l'aspect technique de nos réalisations (création de PCB, perçage, soudure CMS), celles-ci ont été amenées après réflexions, propositions et choix de notre part. J'ai beaucoup apprécié d'avoir pu apporter mes idées et d'avoir eu autant de liberté sur notre travail et suis heureux que nous ayons finalement eu la possibilité de commander nos circuits imprimés.

Cependant, je suis déçu de ne pas avoir eu la possibilité d'aller plus loin avec le capteur d'images. Je pense, en effet, que nous aurions pu obtenir une image à la fin du stage s'il n'y avait pas eu de problèmes d'organisation et de commandes.

Riad Habaz :

En ce qui me concerne, cette expérience fut très enrichissante. J'ai beaucoup appris en travaillant au sein d'un laboratoire comme l'IES, aux cotés de personnes très qualifiées dans leur domaine. En plus de m'avoir permis d'enrichir mon bagage technique, ce stage fut pour moi une aventure humaine des plus mémorables. J'ai apprécié le fait de travailler avec mon binôme et camarade de classe, Thomas Cabourdin, et d'avoir pas mal de liberté concernant notre projet. Mais ce qui m'a le plus plu a été d'assister à l'inauguration de la Fondation Van Allen qui comptait la présence de pas mal de grands noms du spatial français, européen et même mondial.

Le seul bémol a été de ne pas pourvoir commander nos cartes plus tôt afin de les tester et pouvoir valider leur fonctionnement. Cela nous aurait peut être permis de débuter la programmation du capteur, mais cela ne change à mon appréciation du stage.

---

Annexe 1.

## 11 PINNING

## 11.1 PIN LIST

The pin list of the CMV4000 can be found below

Pin number	Pin name	Description	Type
A2	OUT2_N	LVDS negative data output channel 2	LVDS output
A3	OUT2_P	LVDS positive data output channel 2	LVDS output
A4	OUT3_N	LVDS negative data output channel 3	LVDS output
A5	OUT3_P	LVDS positive data output channel 3	LVDS output
A6	GND	Ground pin	Ground
A7	VDD20	2.0V supply	Supply
A8	OUT12_N	LVDS negative data output channel 12	LVDS output
A9	OUT12_P	LVDS positive data output channel 12	LVDS output
A10	OUT15_N	LVDS negative data output channel 15	LVDS output
A11	OUT15_P	LVDS positive data output channel 15	LVDS output
A12	GND	Ground pin	Ground
B1	OUTCTR_N	LVDS negative control output channel	LVDS output
B2	OUTCTR_P	LVDS positive control output channel	LVDS output
B3	OUT4_N	LVDS negative data output channel 4	LVDS output
B4	OUT4_P	LVDS positive data output channel 4	LVDS output
B5	OUT7_N	LVDS negative data output channel 7	LVDS output
B6	OUT7_P	LVDS positive data output channel 7	LVDS output
B7	OUT10_N	LVDS negative data output channel 10	LVDS output
B8	OUT10_P	LVDS positive data output channel 10	LVDS output
B9	OUT13_N	LVDS negative data output channel 13	LVDS output
B10	OUT13_P	LVDS positive data output channel 13	LVDS output
B11	OUTCLK_N	LVDS negative clock output channel	LVDS output
B12	OUTCLK_P	LVDS positive clock output channel	LVDS output
C1	GND	Ground pin	Ground
C2	OUT1_N	LVDS negative data output channel 1	LVDS output
C3	OUT1_P	LVDS positive data output channel 1	LVDS output
C4	OUT6_N	LVDS negative data output channel 6	LVDS output
C5	OUT6_P	LVDS positive data output channel 6	LVDS output
C6	GND	Ground pin	Ground
C7	VDD20	2.0V supply	Supply
C8	OUT11_N	LVDS negative data output channel 11	LVDS output
C9	OUT11_P	LVDS positive data output channel 11	LVDS output
C10	OUT16_N	LVDS negative data output channel 16	LVDS output
C11	OUT16_P	LVDS positive data output channel 16	LVDS output
C12	GND	Ground pin	Ground
D1	LVDS_CLK_P	LVDS input clock P	LVDS input
D2	LVDS_CLK_N	LVDS input clock N	LVDS input
D3	OUT3_N	LVDS negative data output channel 3	LVDS output
D4	OUT3_P	LVDS positive data output channel 3	LVDS output
D5	OUT8_N	LVDS negative data output channel 8	LVDS output
D6	OUT8_P	LVDS positive data output channel 8	LVDS output
D7	OUT9_N	LVDS negative data output channel 9	LVDS output
D8	OUT9_P	LVDS positive data output channel 9	LVDS output
D9	OUT14_N	LVDS negative data output channel 14	LVDS output
D10	OUT14_P	LVDS positive data output channel 14	LVDS output
D11	VREF	Ref for column amps (decouple with 100nF to ground)	Bias
D12	REF_ADC	Ref for ADC testing (decouple with 100nF to ground)	Bias

Pin number	Pin name	Description	Type
E1	CLK_IN	Master input clock	Digital input
E2	VDD33	3.3V supply	Supply
E3	GND	Ground pin	Ground
E4	VDD20	2.0V supply	Supply
E5	GND	Ground pin	Ground
E6	VDDpix	3.0V supply	Supply
E7	VDD20	2.0V supply	Supply
E8	VDD20	2.0V supply	Supply
E9	GND	Ground pin	Ground
E10	SG_ADC	Sig for ADC testing (decouple with 100nF to ground)	Bias
E11	Vramp1	Start voltage first ramp (decouple with 100nF to ground)	Bias
E12	Vramp2	Start voltage second ramp (decouple with 100nF to ground)	Bias
F1	GND	Ground pin	Ground
F2	FRAME_REQ	Frame request pin	Digital input
F3	SPI_IN	SPI data input pin	Digital input
F4	SPI_OUT	SPI data output pin	Digital output
F5	CMD_P_INV	decouple with 100nF to VDD33	bias
F6	Vpch_H	Precharge high voltage (decouple with 100nF to ground)	bias
F7	Vres_H	3.3V supply	Supply
F8	Vtr_I2	Transfer low voltage 2 (decouple with 100nF to ground)	Bias
F9	Col_load	decouple with 100nF to ground	Bias
F10	ramp	decouple with 100nF to VDD33	Bias
F11	DIO1	Diode 1 for test (not connected)	Test
F12	GND	Ground pin	Ground
G1	VDDpix	3.0V supply	Supply
G2	T_dig2	Test pin for digital signals	Digital output
G3	T_Exp2	Input pin for external exposure mode	Digital input
G4	SPI_EN	SPI enable input pin	Digital input
G5	CMD_P	decouple with 100nF to VDD33	bias
G6	CMD_N	decouple with 100nF to ground	bias
G7	Tana	Test pin for analog signals	Analog output
G8	Vtr_I1	Transfer low voltage 1 (connect to ground)	Bias
G9	Col_amp	decouple with 100nF to ground	Bias
G10	ADC	decouple with 100nF to VDD33	Bias
G11	Vbgap	decouple with 100nF to ground	Bias
G12	VDDpix	3.0V supply	Supply
H1	VDD33	3.3V supply	Supply
H2	T_dig1	Test pin for digital signals	Digital output
H3	T_Exp1	Input pin for external exposure mode	Digital input
H4	SPI_CLK	SPI clock input pin	Digital input
H5	SYS_RES_N	Input pin for sequencer reset	Digital input
H6	VDD33	3.3V supply	Supply
H7	GND	Ground pin	Ground
H8	Vres_L	Res low voltage (decouple with 100nF to ground)	Bias
H9	Vtr_I3	Transfer low voltage 3 (decouple with 100nF to ground)	bias
H10	COL_PC	decouple with 100nF to ground	Bias
H11	LVDS	decouple with 100nF to ground	Bias
H12	DIO2	Diode 2 for test (not connected)	Test

Analog and digital ground can be tied together.

## Annexe 2.

### 7.1 PACKAGE DRAWING

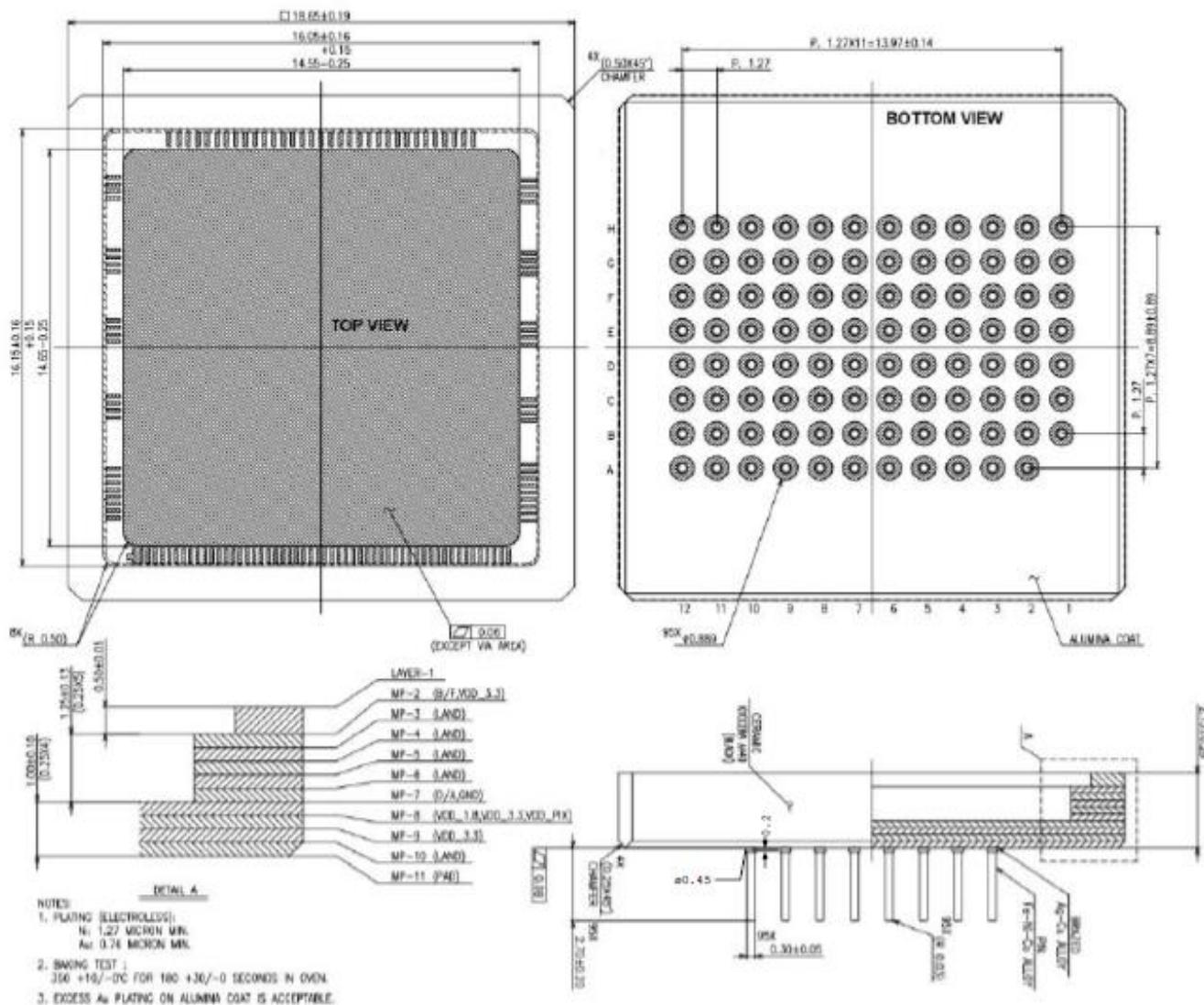
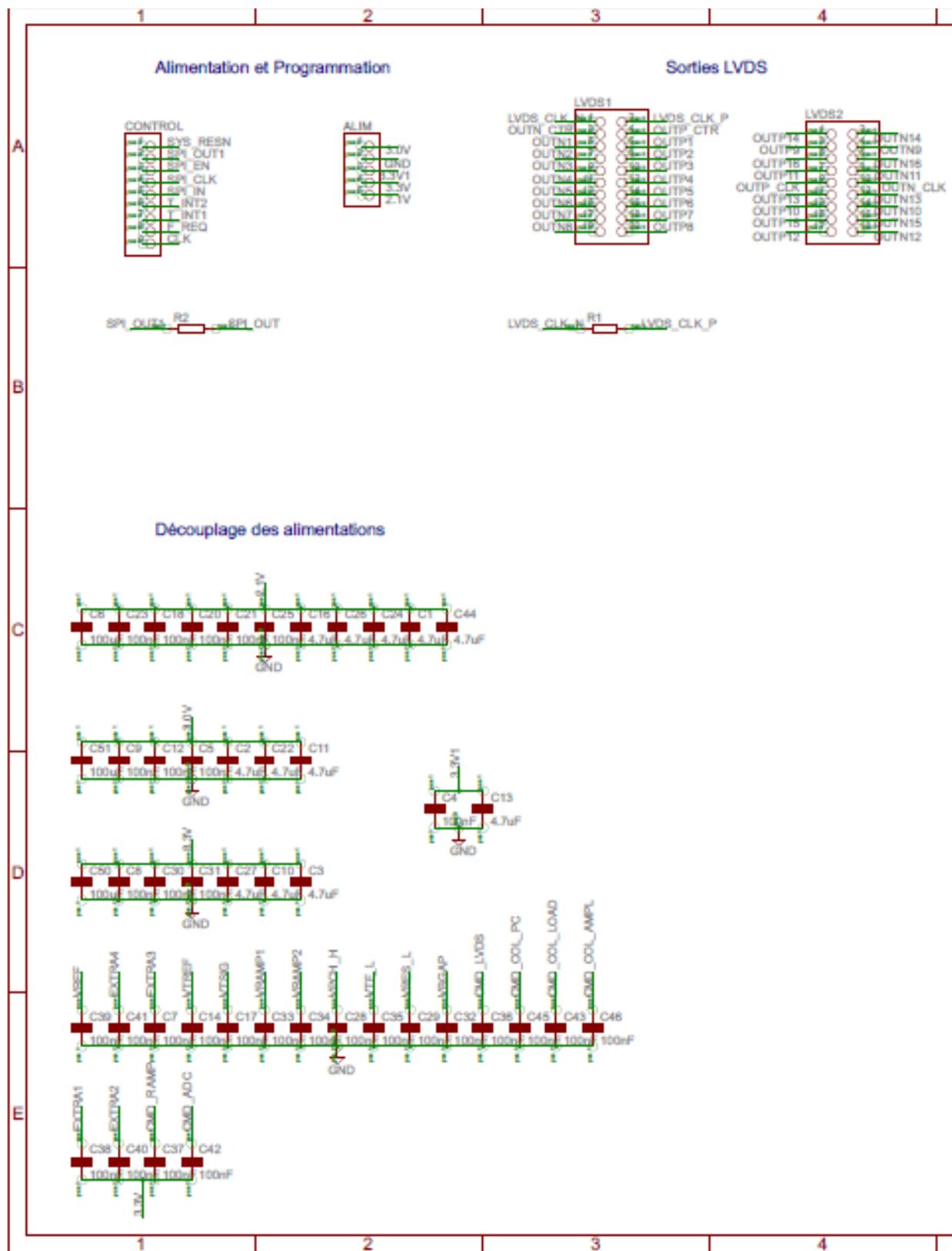
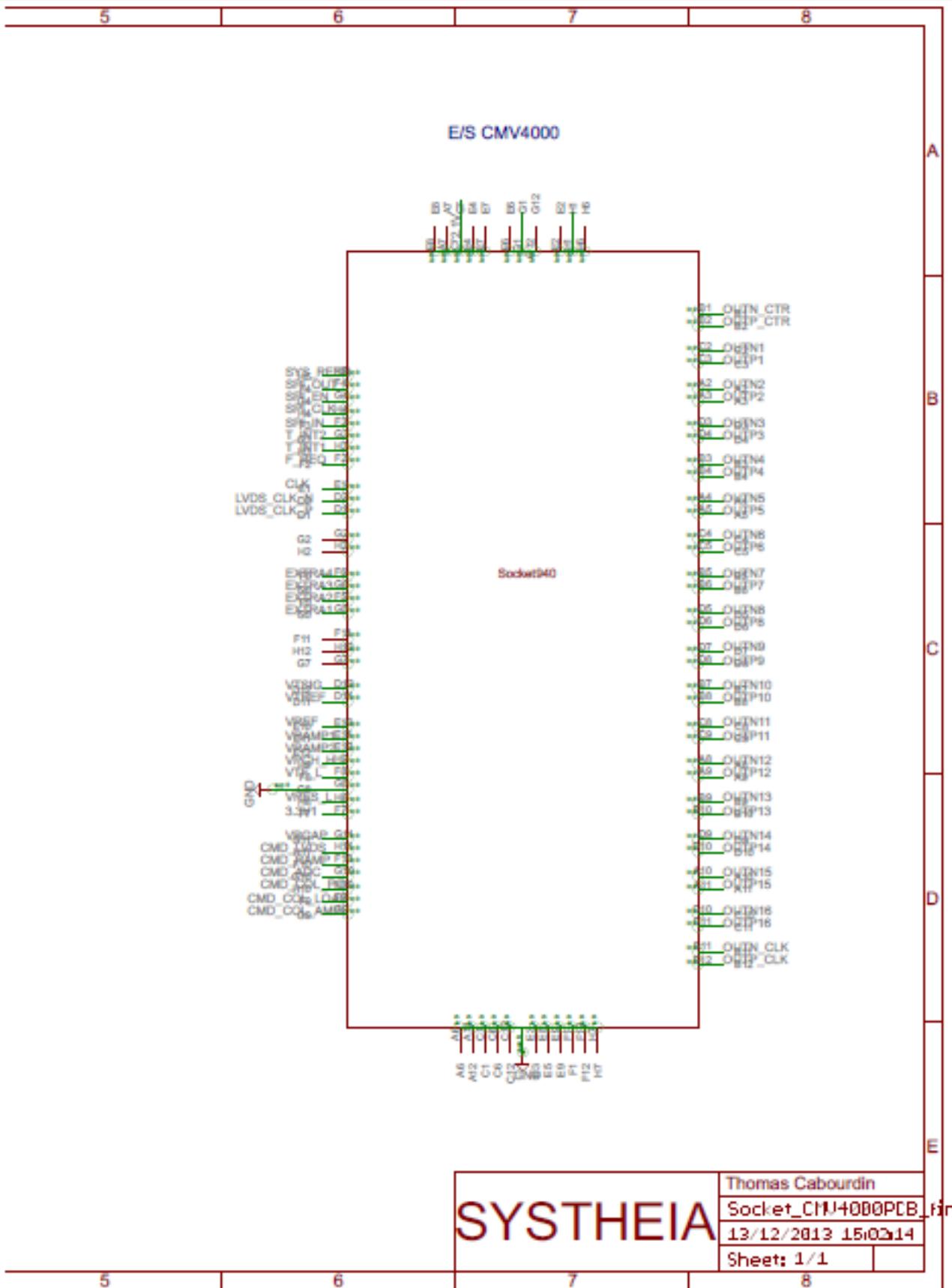


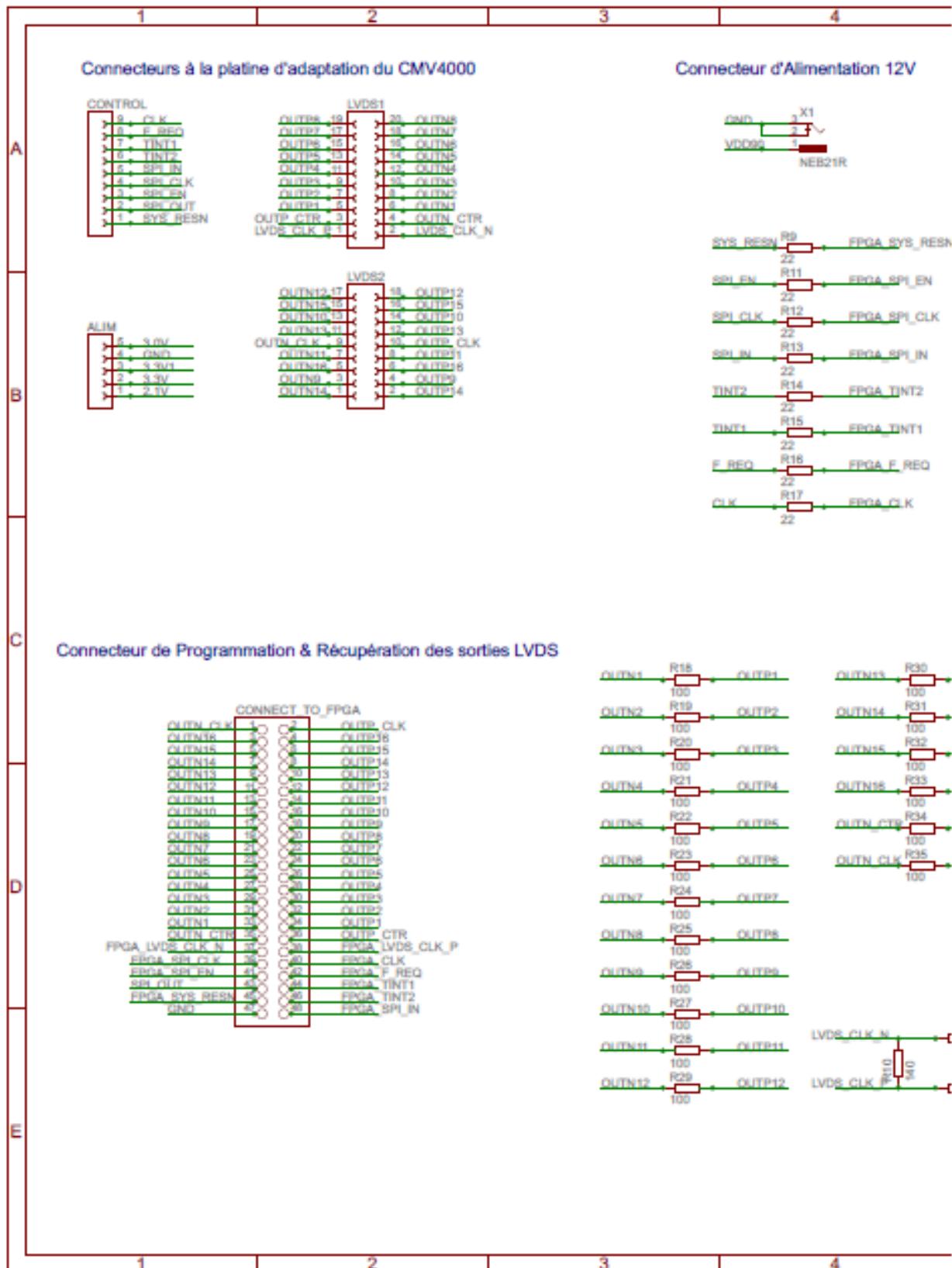
Figure 45: PGA package drawing of the CMV4000. All dimensions are in mm.

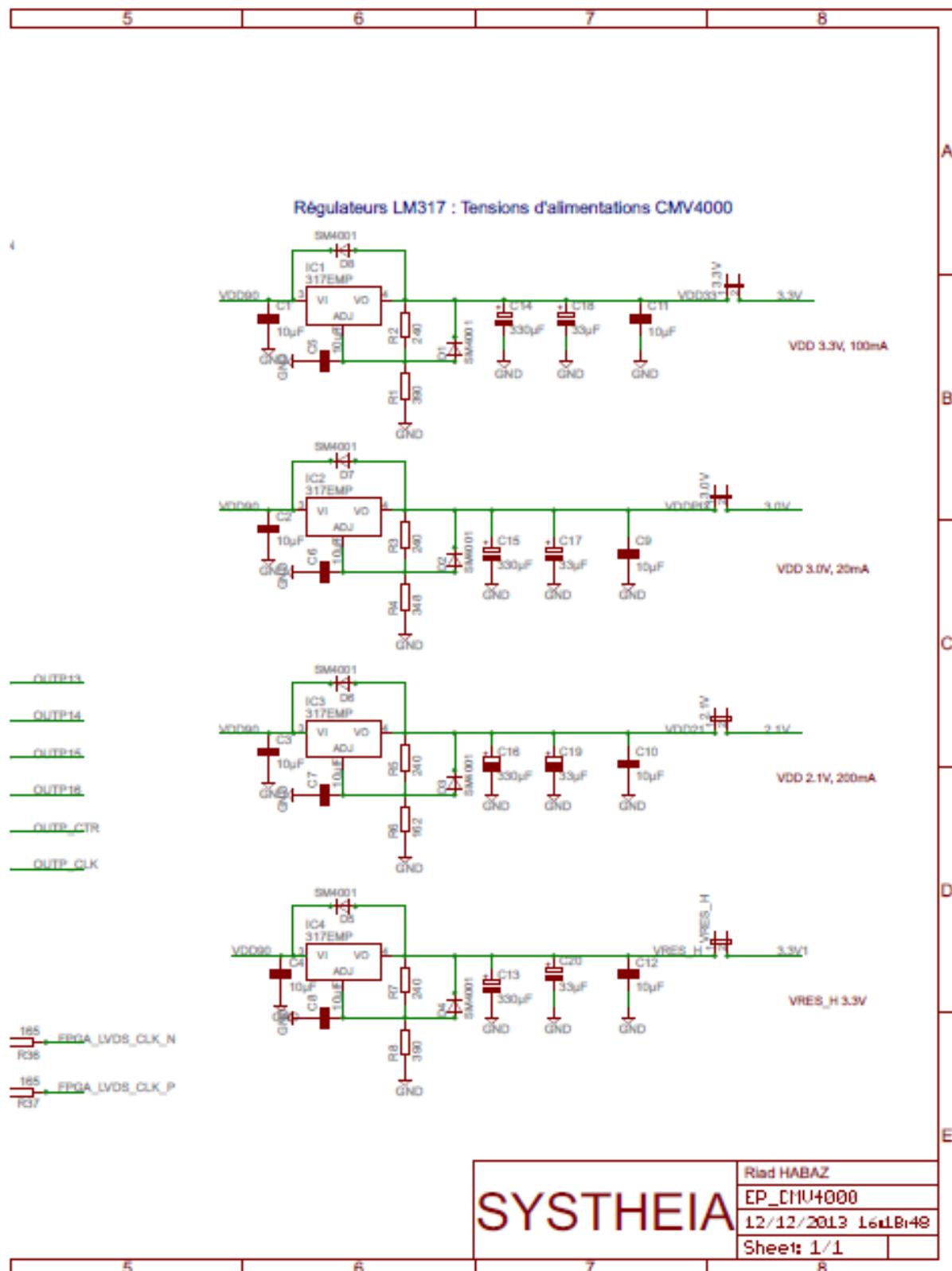
### **Annexe 3.**



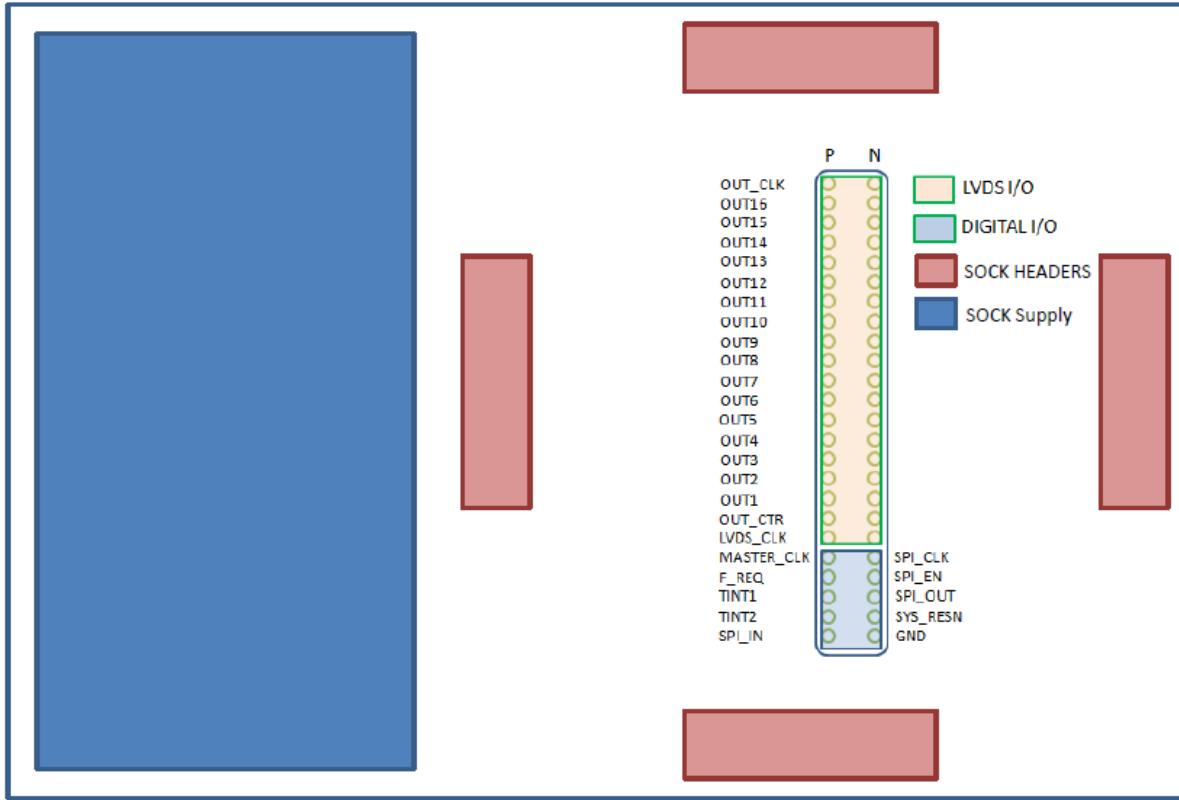


## Annexe 4.





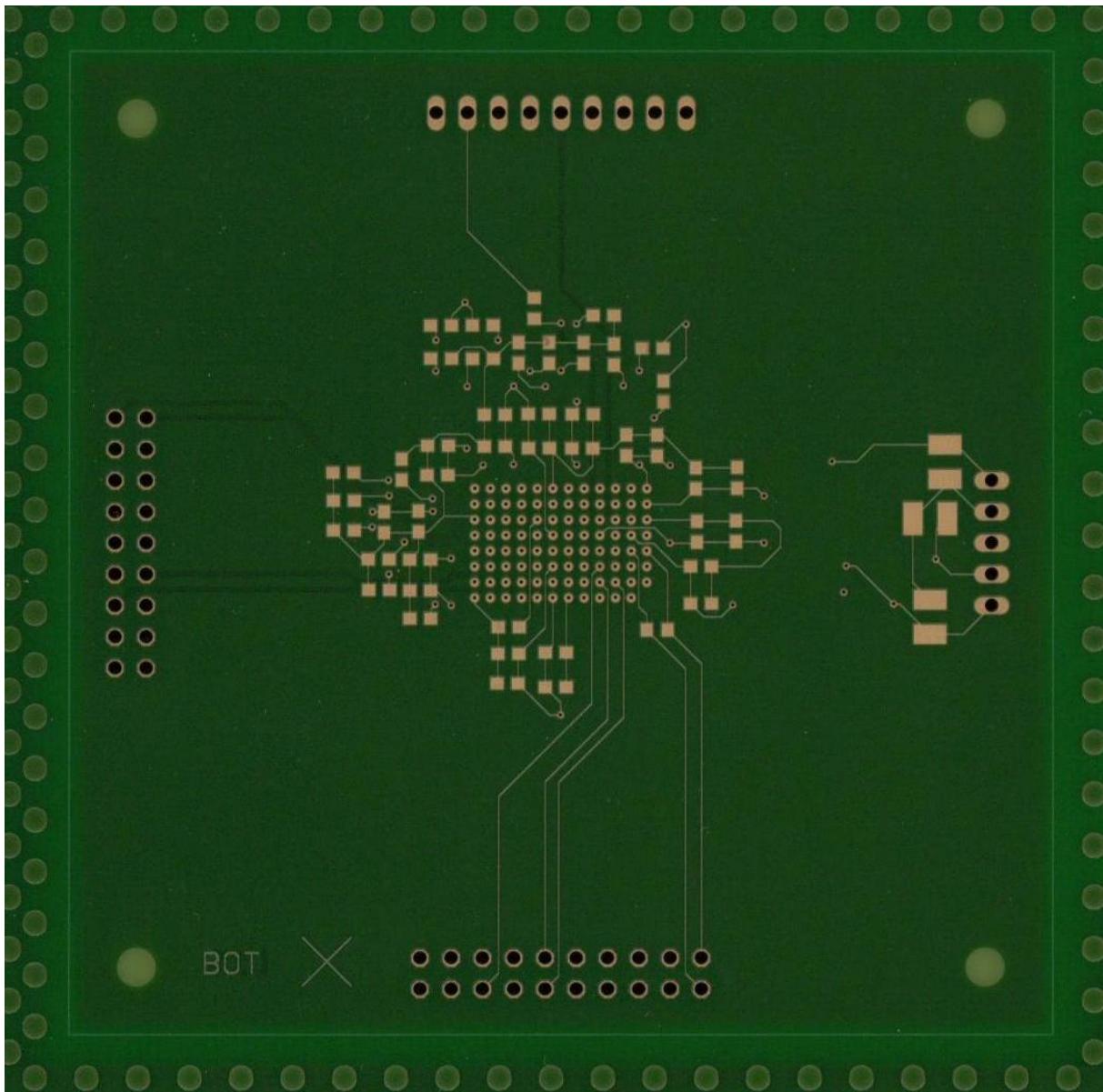
PROX CARD: BOTTOM VIEW



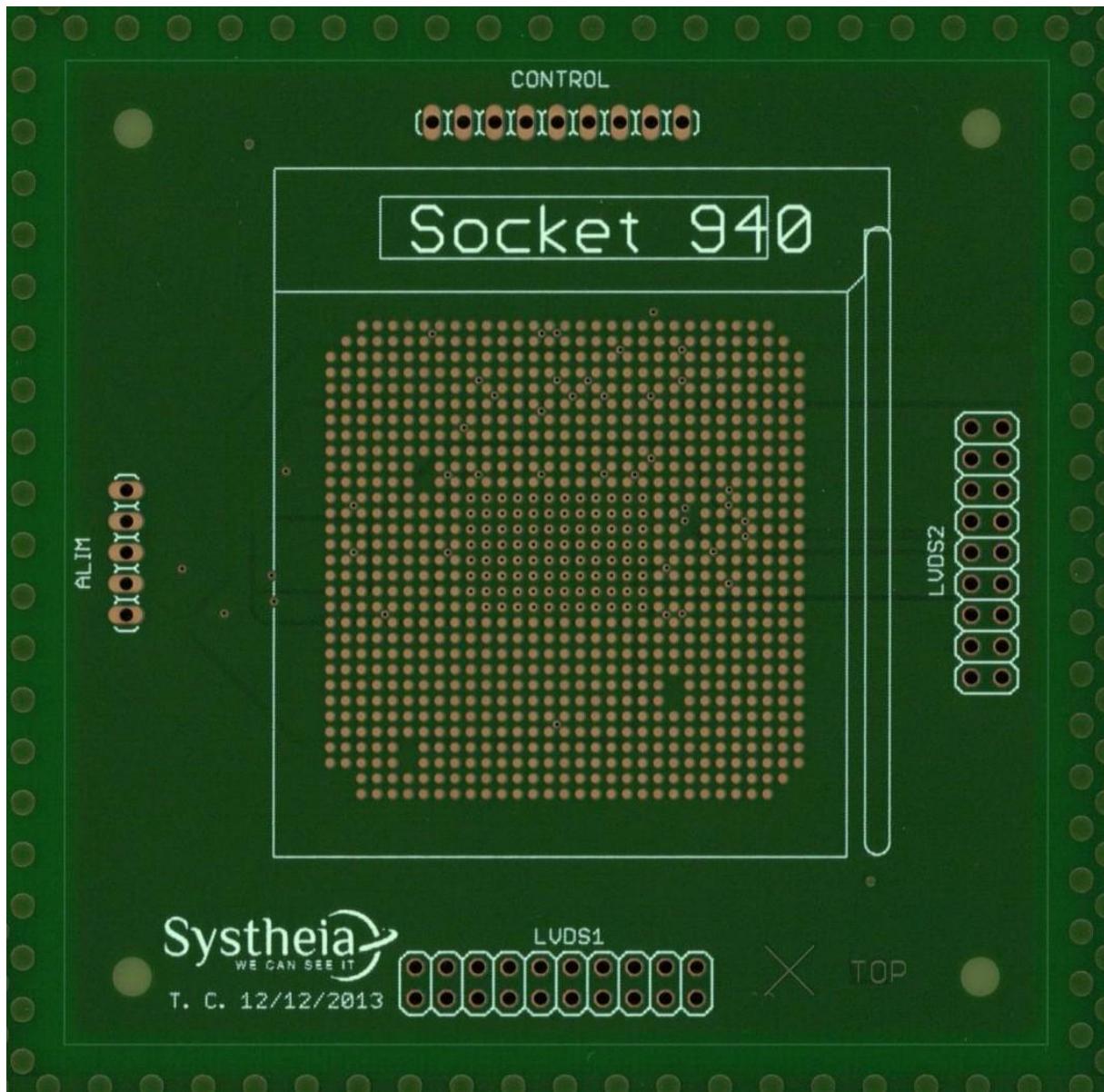
**Annexe 5.**



**Annexe 6.**

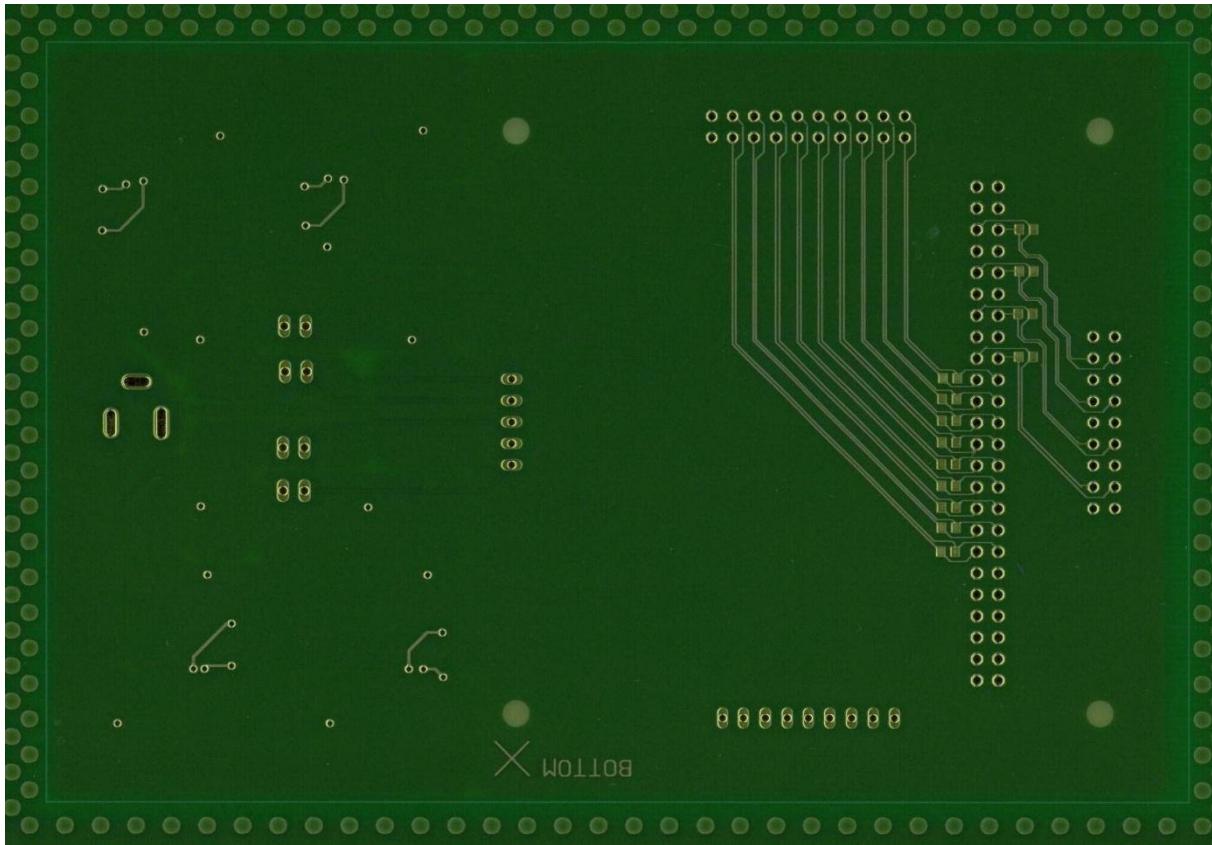


*Carte d'Adaptation CMV4000, Bottom view*

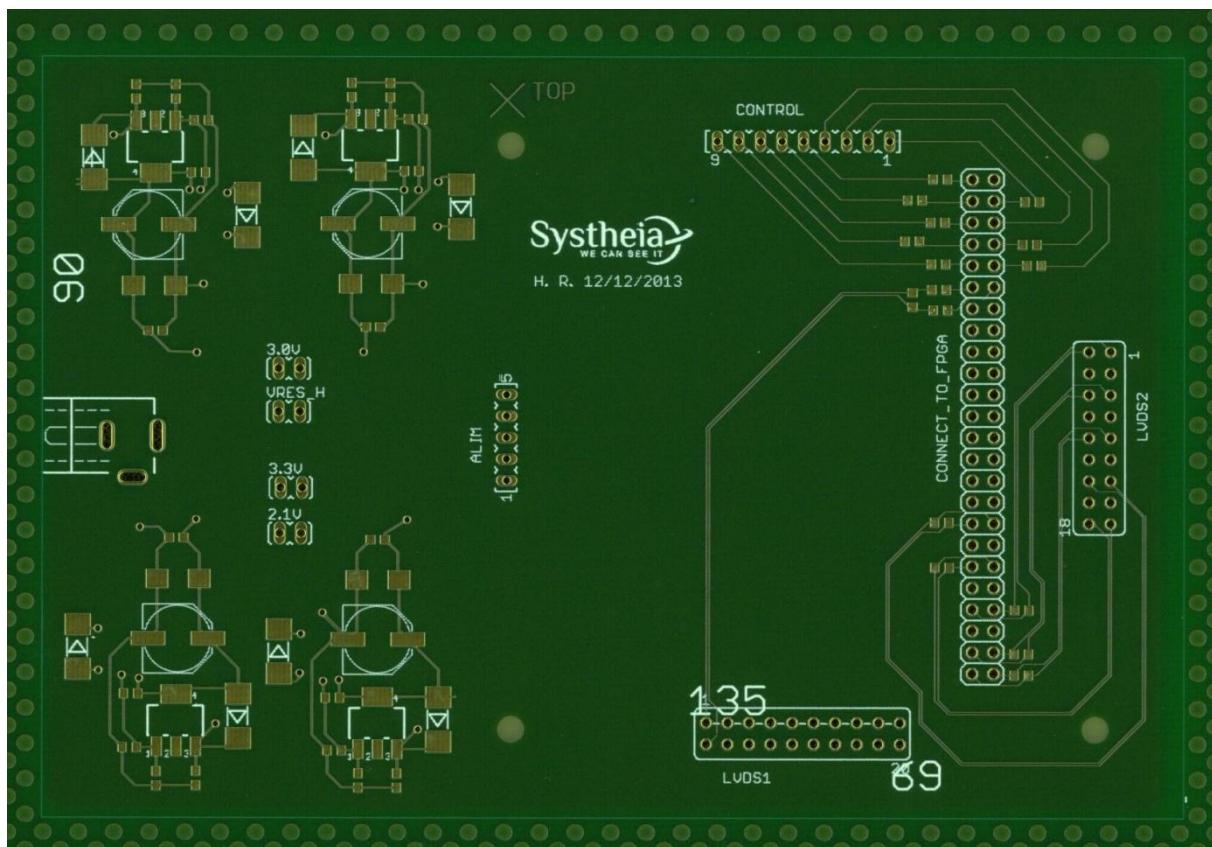


Carte d'Adaptation CMV4000, Top view

**Annexe 7.**



*Électronique de Proximité, Bottom view*



Electronique de Proximité, Top view