

Considérons la machine à états finie suivante.

- Déterminer, s'ils existent, la DS, l'ensemble W et les (P)UIO correspondants.
- A partir de la question précédente, écrire deux séquences de test différentes pour la transition (4, a/x, 1). Vous expliquerez succinctement les choix et différences.
- En utilisant l'une de ces séquences de test, fournissez deux suites de sorties menant, l'une à un *fail*, l'autre à un *inconclusive*.
- En utilisant l'une de ces séquences de test, est-il possible qu'une architecture de test se bloque ? Justifiez.

