

## Resumen

Este proyecto trata de realizar un Registro desplazable de 4 bits; de 6 posibles entradas con capacidad de realizar rotacion izquierda y derecha, además de rotación circular y una carga en paralelo. Este registro se crearía a través de una descripción conductual en Verilog. Se probó cada uno de los metodos mencionados utilizando con frecuencia el de carga paralelo para mostrar mejor el uso de las rotaciones; todas las rotaciones y la carga paralela. No obstante no se logró implementar el registro de 32 bits pues no se logró conectar entre si los registros de 4 bits. Un problema es que a veces la documentación es muy general y a la hora de interpretar problemas del compilador es complicado corregir los errores.

## Descripción arquitectónica

El bloque consta de 6 entradas; la de clock para controlar la ejecución; ENB para habilitación del bloque; DIR determina la dirección de giro, donde 1 es derecha y 0 izquierda; MODO consta de dos bits e identifica la acción a realizar siendo 00 rotación, 01 rotación circular y 10 la carga en paralelo; SIn representa el bit a agregar en caso de realizar una rotación; por último D que consta de 4 bits y representa el valor al cual igualar el registro en caso de hacer una carga paralela. Además de dos salidas las cuales son SOut que representa el bit que sale del registro en las rotaciones y Q que representa el estado del registro.

El registro de 32 bits por su parte hubiera tenido una estructura donde se colocan 8 registros de 4 bits como el descrito antes en cascada y en donde todas las entradas van sincronizadas a la misma señal, a excepción de SIn que va conectada al SOut de la anterior.

## Uso

En la carpeta ofrecida; simplemente se ejecuta el comando make y este compila y crea los archivos necesarios para su uso.

# Resultados

```

Activities Terminator Tue 22:53
sorojara@Umbreon: ~/Documents/Digitales/Tarea2
sorojara@Umbreon: ~/Documents/Digitales/Tarea2 168x45

VCD info: dumpfile resultado.vcd opened for output.
time clk enb dir sin modo D Q sOut
0 0 1 0 1 00 0001 xxxx x
2 1 1 0 1 00 0001 xxxx x
4 0 1 0 1 00 0001 xxxx x
6 1 1 0 1 00 0001 xxxx x
8 0 1 0 1 00 0001 xxxx x
10 1 1 0 1 00 0001 xxxx x
12 0 1 0 1 00 0001 xxxx x
14 1 1 0 1 00 0001 xxxx x
Prueba 5: Carga en Paralelo
16 0 1 0 1 10 0101 1111 x
18 1 1 0 1 10 0101 0101 0
Prueba 2: Rotacion a la Derecha
20 0 1 1 1 00 0101 0101 0
22 1 1 1 1 00 0101 1010 1
24 0 1 1 1 00 0101 1010 1
26 1 1 1 1 00 0101 1101 0
28 0 1 1 1 00 0101 1101 0
30 1 1 1 1 00 0101 1110 1
32 0 1 1 1 00 0101 1110 1
34 1 1 1 1 00 0101 1111 0
Prueba 5: Carga en Paralelo
36 0 1 1 1 10 0110 1111 0
38 1 1 1 1 10 0110 0110 0
Prueba 3: Rotacion Circular a la Izquierda
40 0 1 0 1 01 0110 0110 0
42 1 1 0 1 01 0110 1100 0
44 0 1 0 1 01 0110 1100 0
46 1 1 0 1 01 0110 1001 0
48 0 1 0 1 01 0110 1001 0
50 1 1 0 1 01 0110 0011 0
52 0 1 0 1 01 0110 0011 0
54 1 1 0 1 01 0110 0110 0
Prueba 5: Carga en Paralelo
56 0 1 0 1 10 1001 0110 0
58 1 1 0 1 10 1001 1001 0
Prueba 4: Rotacion Circular a la Derecha
60 0 1 1 1 01 1001 1001 0
62 1 1 1 1 01 1001 1100 0
64 0 1 1 1 01 1001 1100 0
66 1 1 1 1 01 1001 0110 0
68 0 1 1 1 01 1001 0110 0
70 1 1 1 1 01 1001 0011 0
72 0 1 1 1 01 1001 0011 0

```

```

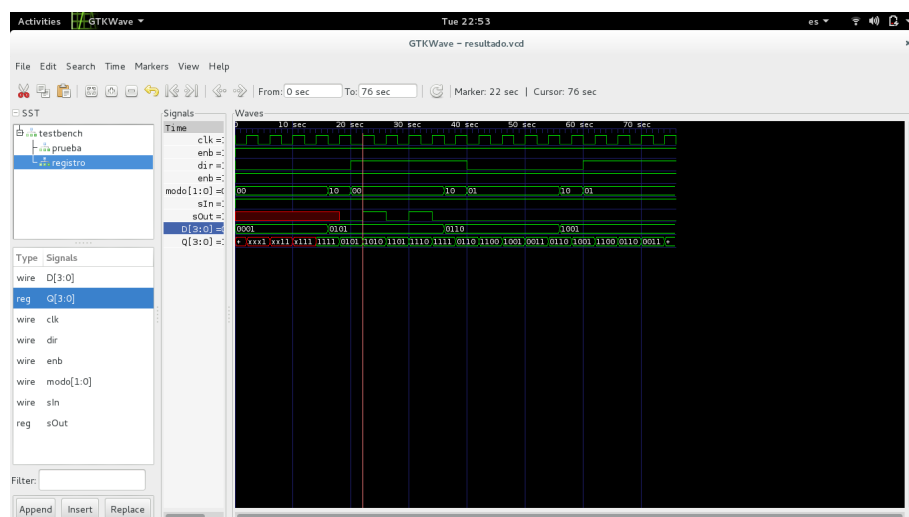
Activities Terminator Tue 22:53
sorojara@Umbreon: ~/Documents/Digitales/Tarea2
sorojara@Umbreon: ~/Documents/Digitales/Tarea2 168x45

Prueba 5: Carga en Paralelo
16 0 1 0 1 10 0101 1111 x
18 1 1 0 1 10 0101 0101 0
Prueba 2: Rotacion a la Derecha
20 0 1 1 1 00 0101 0101 0
22 1 1 1 1 00 0101 1010 1
24 0 1 1 1 00 0101 1010 1
26 1 1 1 1 00 0101 1101 0
28 0 1 1 1 00 0101 1101 0
30 1 1 1 1 00 0101 1110 1
32 0 1 1 1 00 0101 1110 1
34 1 1 1 1 00 0101 1111 0
Prueba 5: Carga en Paralelo
36 0 1 1 1 10 0110 1111 0
38 1 1 1 1 10 0110 0110 0
Prueba 3: Rotacion Circular a la Izquierda
40 0 1 0 1 01 0110 0110 0
42 1 1 0 1 01 0110 1100 0
44 0 1 0 1 01 0110 1100 0
46 1 1 0 1 01 0110 1001 0
48 0 1 0 1 01 0110 1001 0
50 1 1 0 1 01 0110 0011 0
52 0 1 0 1 01 0110 0011 0
54 1 1 0 1 01 0110 0110 0
Prueba 5: Carga en Paralelo
56 0 1 0 1 10 1001 0110 0
58 1 1 0 1 10 1001 1001 0
Prueba 4: Rotacion Circular a la Derecha
60 0 1 1 1 01 1001 1001 0
62 1 1 1 1 01 1001 1100 0
64 0 1 1 1 01 1001 1100 0
66 1 1 1 1 01 1001 0110 0
68 0 1 1 1 01 1001 0110 0
70 1 1 1 1 01 1001 0011 0
72 0 1 1 1 01 1001 0011 0
74 1 1 1 1 01 1001 1001 0
76 0 1 1 1 01 1001 1001 0

gtkwave resultado.vcd
gtk+ Message: Failed to load module "canberra-gtk-module"

GTKWave Analyzer v3.3.62 (w)1999-2014 BSI
[0] start time.
[76] end time.

```



## Tiempo

En este proyecto se tardó unas 12 horas de trabajo distribuidas en tres días en las cuales se tomó al menos 6 horas en debugging del programa