

phyCAM-P / phyCAM-S

digitale Kamerabboards



Manual

9. Auflage

Im Buch verwendete Bezeichnungen für Erzeugnisse, die zugleich ein eingetragenes Warenzeichen darstellen, wurden nicht besonders gekennzeichnet. Das Fehlen der © Markierung ist demzufolge nicht gleichbedeutend mit der Tatsache, dass die Bezeichnung als freier Warenname gilt. Ebenso wenig kann anhand der verwendeten Bezeichnung auf eventuell vorliegende Patente oder einen Gebrauchsmusterschutz geschlossen werden.

Die Informationen in diesem Handbuch wurden sorgfältig überprüft und können als zutreffend angenommen werden. Dennoch sei ausdrücklich darauf verwiesen, dass die Firma PHYTEC Messtechnik GmbH weder eine Garantie noch die juristische Verantwortung oder irgendeine Haftung für Folgeschäden übernimmt, die auf den Gebrauch oder den Inhalt dieses Handbuchs zurückzuführen sind. Die in diesem Handbuch enthaltenen Angaben können ohne vorherige Ankündigung geändert werden. Die Firma PHYTEC Messtechnik GmbH geht damit keinerlei Verpflichtungen ein.

Ferner sei ausdrücklich darauf verwiesen, dass PHYTEC Messtechnik GmbH weder eine Garantie noch die juristische Verantwortung oder irgendeine Haftung für Folgeschäden übernimmt, die auf falschen Gebrauch oder falschen Einsatz der Hard- bzw. Software zurückzuführen sind. Ebenso können ohne vorherige Ankündigung Layout oder Design der Hardware geändert werden. PHYTEC Messtechnik GmbH geht damit keinerlei Verpflichtungen ein.

© Copyright 2009-2015 PHYTEC Messtechnik GmbH, D-55129 Mainz.

Alle Rechte vorbehalten. Kein Teil dieses Buches darf in irgendeiner Form ohne schriftliche Genehmigung der Firma PHYTEC Messtechnik GmbH unter Einsatz entsprechender Systeme reproduziert, verarbeitet, vervielfältigt oder verbreitet werden.

Informieren Sie sich:

	EUROPA	NORD AMERIKA
Adresse:	PHYTEC Technologie Holding AG Robert-Koch-Str. 39 D-55129 Mainz GERMANY	PHYTEC America LLC 255 Erickson Avenue NE Bainbridge Island, WA 98110 USA
Angebots Hotline:	+49 (800) 0749832 order@Phytec.de	+1 (800) 278-9913 order@Phytec.com
Technische Hotline:	+49 (6131) 9221-31 support@Phytec.de	+1 (800) 278-9913 support@Phytec.com
Fax:	+49 (6131) 9221-33	+1 (206) 780-9135
Web Seite:	http://www.Phytec.de	http://www.Phytec.com

9. Auflage

Inhaltsverzeichnis

1	Einleitung.....	2
1.1	phyCAM-Schnittstellenkonzepte	3
1.1.1	phyCAM-P	4
1.1.2	phyCAM-S	5
1.2	Überblick über die Merkmale	7
1.3	Mechanik und optischer Anschluss.....	9
1.4	Typischer Design-Ablauf	11
2	Spezifikation	14
2.1	Spezifikation phyCAM-P Interface.....	14
2.1.1	Steckverbinder.....	14
2.1.2	Pinbelegung des phyCAM-P – Steckverbinder.....	15
2.1.3	Voltage Selection – Widerstand.....	17
2.2	Spezifikation phyCAM-S Interface.....	18
2.2.1	Steckverbinder.....	18
2.2.2	Pinbelegung des phyCAM-S – Steckverbinder.....	20
2.2.3	Format der LVDS-Kameradaten	21
2.2.4	elektrische Spezifikation phyCAM-S Interface	22
2.2.5	elektrische Spezifikation phyCAM-S+ Interface	23
2.3	Mechanische Spezifikation	24
2.3.1	Abmessungen Kameraboard	24
2.3.2	Abmessungen C/CS-Mount-Objektivhalter	26
2.3.3	Abmessungen M12-Objektivhalter	27
3	Inbetriebnahme mit PHYTEC Development-Kits	28
3.1	Einstieg in das Entwicklungskit	28
3.2	Anschluss und Inbetriebnahme der Kamera	29
3.2.1	Softwarevoraussetzungen.....	29
3.2.1.1	Embedded Linux	29
3.2.1.2	Windows CE 6.0	31
3.2.2	Hardwarevoraussetzungen	32
3.2.3	Kamera anschließen	32
3.2.3.1	Vorbereitungen	32
3.2.3.2	phyCAM-P Kamera anschließen	32
3.2.3.3	phyCAM-S Kamera anschließen	34
3.2.4	Demoapplikationen starten	36
3.2.4.1	Linux Beispieldateien starten	36
3.2.4.2	Windows CE Demoprogramm starten	41
3.2.5	Abhilfe bei Problemen	47
3.2.5.1	Displaytest.....	47

3.2.5.2	Kamera-Livebild testen	47
3.3	Registereinstellungen der Kameramodule verändern	50
3.3.1	Grundlagen.....	50
3.3.2	Allgemeiner Zugriff auf die Kameraregister	51
3.3.2.1	Allgemeiner Zugriff unter Linux.....	52
3.3.2.2	Allgemeiner Zugriff unter Windows Embedded.....	53
3.3.3	Setzen der Kameraregister durch eine Konfigurationsdatei	53
3.3.3.1	Aufbau der Konfigurationsdatei.....	53
3.3.4	Verwendung der Konfigurationsdatei unter Linux.....	56
3.3.4.1	Zugriff per GStreamer	56
3.3.4.2	Voraussetzungen	57
3.3.4.3	Einbinden der Konfigurationsdatei unter Linux.....	57
3.3.5	Verwendung der Konfigurationsdatei unter Windows ..	59
3.3.5.1	Zugriff über das Windows Demoprogramm	59
3.3.5.2	Voraussetzungen	59
3.3.5.3	Einbinden der Konfigurationsdatei unter Windows.....	59
4	Technische Spezifikation Kamerabboards (phyCAM-P).....	60
4.1	VM-006-BW – phyCAM-P 1,3 Megapixel / monochrom	60
4.1.1	Technische Daten.....	60
4.1.2	I ² C Adressen	63
4.1.3	Feature Pins.....	64
4.1.4	Sonderfunktionen VM-006-BW	64
4.1.4.1	Dataline-Shifting	64
4.1.4.2	Trigger.....	66
4.1.4.3	Strobe	67
4.1.4.4	Reset.....	67
4.1.4.5	Output-Enable	67
4.1.4.6	I/O-Port	68
4.1.4.7	Erweiterungsstecker	69
4.1.5	Entwicklungskits.....	69
4.2	VM-007 – phyCAM-P Wide-VGA / monochrom, color.....	70
4.2.1	Technische Daten.....	70
4.2.2	I ² C Adressen	74
4.2.3	Feature Pins.....	74
4.2.4	Jumperplan VM-007	75
4.2.5	Sonderfunktionen VM-007	76
4.2.5.1	Window / Binning	76
4.2.5.2	Dataline-Shifting	77
4.2.5.3	Trigger.....	79
4.2.5.4	Strobe / LED-OUT	84
4.2.5.5	Reset.....	88
4.2.5.6	Output-Enable	88
4.2.5.7	LED-Beleuchtung.....	88
4.2.6	Entwicklungskits.....	90

Contents

4.3	VM-008 – phyCAM-Analog Video Digitizer.....	91
4.3.1	Technische Daten	91
4.3.2	Funktionsübersicht und Blockschaltbild.....	94
4.3.3	Signaleingänge	96
4.3.4	phyCAM-Schnittstellen	98
4.3.5	I ² C Adressen.....	100
4.3.6	Feature Pins (nur phyCAM-P)	101
4.3.7	Maßzeichnung / Jumperplan VM-008	101
4.3.8	Sonderfunktionen VM-008	102
4.3.8.1	Power-LED	102
4.3.8.2	Multi-Purpose Output	102
4.3.8.3	Status-LEDs	103
4.3.8.4	EEPROM	106
4.3.8.5	Spannungsversorgung für Kameras	106
4.3.9	Befestigungsbohrungen.....	107
4.3.10	Entwicklungskits	107
4.4	VM-009 – phyCAM-P 1,3 Mpixel / color / SOC	108
4.4.1	Technische Daten	108
4.4.2	I ² C Adressen.....	111
4.4.3	Feature Pins	112
4.4.4	Jumperplan VM-009	113
4.4.5	Sonderfunktionen VM-009	113
4.4.5.1	Strobe	113
4.4.5.2	Reset.....	114
4.4.5.3	Output-Enable	115
4.4.5.4	Image Processor	115
4.4.6	Entwicklungskits	115
4.5	VM-010 – phyCAM-P Wide-VGA, Global Shutter, monochrom / color.....	116
4.5.1	Technische Daten	116
4.5.2	I ² C Adressen.....	120
4.5.3	Feature Pins	120
4.5.4	Jumperplan VM-010	121
4.5.5	Sonderfunktionen VM-010	121
4.5.5.1	Window / Binning.....	121
4.5.5.2	Dataline-Shifting.....	121
4.5.5.3	Trigger.....	121
4.5.5.4	Strobe / LED-OUT	122
4.5.5.5	Reset.....	122
4.5.5.6	Output-Enable	122
4.5.5.7	LED-Beleuchtung	122
4.5.6	Entwicklungskits	122
4.6	VM-011 – phyCAM-P 5 MPixel / monochrom, color.....	123
4.6.1	Technische Daten	123

4.6.2	I ² C Adressen	127
4.6.3	Feature Pins.....	127
4.6.4	Jumperplan VM-011	128
4.6.5	Sonderfunktionen VM-011	129
4.6.5.1	Variable Auflösung	129
4.6.5.2	Trigger / Bulb Exposure.....	130
4.6.5.3	Strobe	131
4.6.5.4	Reset.....	131
4.6.5.5	Output-Enable	131
4.6.5.6	I ² C-EEPROM (optional)	132
4.6.5.7	12 Bit Dateninterface	132
4.6.5.8	Onboard MCLK Erzeugung	133
4.6.6	Entwicklungskits.....	133
4.7	VM-012 – phyCAM-P 1,3 MPixel Global Shutter / monochrom, color	134
4.7.1	Technische Daten.....	134
4.7.2	I ² C Adressen	138
4.7.3	Feature Pins.....	138
4.7.4	Jumperplan VM-012	139
4.7.5	Pixelreihenfolge VM-012	140
4.7.6	Beschreibung des I ² C Interface VM-012.....	143
4.7.6.1	16-Bit Schreibsequenz.....	144
4.7.6.2	16-Bit Lesesequenz	145
4.7.6.3	I ² C Registerzuordnung	146
4.7.7	Sonderfunktionen VM-012.....	149
4.7.7.1	Windowing / ROI	149
4.7.7.2	Trigger / Monitor.....	150
4.7.7.3	Monitor out.....	151
4.7.7.4	Reset.....	152
4.7.7.5	Output-Enable	153
4.7.7.6	I ² C-EEPROM (optional)	153
4.7.7.7	Onboard MCLK Erzeugung	154
4.7.8	Entwicklungskits.....	154
5	Technische Spezifikation Kamerabboards (phyCAM-S).....	155
5.1	VM-006-BW-LVDS – phyCAM-S 1,3 Mpixel / monochrom	155
5.1.1	Technische Daten.....	155
5.1.2	I ² C Adressen	158
5.1.3	Sonderfunktionen VM-006-BW-LVDS	159
5.1.3.1	Trigger.....	159
5.1.3.2	Strobe	159
5.1.3.3	Erweiterungsstecker	159
5.1.4	Entwicklungskits.....	160
5.2	VM-007-LVDS – phyCAM-S Wide-VGA / monochrom, color	161

Contents

5.2.1	Technische Daten	161
5.2.2	I ² C Adressen.....	165
5.2.3	Sonderfunktionen VM-007-LVDS	165
5.2.3.1	Window / Binning.....	165
5.2.3.2	Trigger.....	166
5.2.3.3	Strobe / LED-OUT.....	167
5.2.3.4	LED-Beleuchtung	168
5.2.4	Entwicklungskits	168
5.3	VM-008 phyCAM-Analog Video Digitizer (LVDS)	169
5.4	VM-009 – LVDS – phyCAM-S 1,3 Mpixel / color / SOC.....	170
5.4.1	Technische Daten	170
5.4.2	I ² C Adressen.....	175
5.4.3	Sonderfunktionen VM-009-LVDS	175
5.4.3.1	Strobe	175
5.4.3.2	Image Processor	175
5.4.4	Entwicklungskits	176
5.5	VM-010-LVDS – phyCAM-S Wide-VGA / monochrom, color	177
5.5.1	Technische Daten	177
5.5.2	I ² C Adressen.....	181
5.5.3	Sonderfunktionen VM-010-LVDS	181
5.5.3.1	Window / Binning.....	181
5.5.3.2	Trigger.....	181
5.5.3.3	Strobe / LED-OUT.....	181
5.5.3.4	LED-Beleuchtung	182
5.5.4	Entwicklungskits	182
5.6	VM-011 – phyCAM-S+ 5 MPixel / monochrom, color	183
5.6.1	Technische Daten	183
5.6.2	I ² C Adressen.....	187
5.6.3	Feature Pins	187
5.6.4	Jumperplan VM-011-xxx-LVDS	188
5.6.5	Sonderfunktionen VM-011	189
5.6.5.1	Variable Auflösung	189
5.6.5.2	Trigger / Bulb Exposure.....	190
5.6.5.3	Strobe	191
5.6.5.4	EEPROM	191
5.6.5.5	Onboard MCLK Erzeugung.....	191
5.6.6	Entwicklungskits	192
5.7	VM-012 – phyCAM-S+ 1,3 MPixel Global Shutter / monochrom, color	193
5.7.1	Technische Daten	193
5.7.2	I ² C Adressen.....	197
5.7.3	Jumperplan VM-012-xxx-LVDS	198
5.7.4	Pixelreihenfolge VM-012	199

5.7.5	Beschreibung des I ² C Interface VM-012	202
5.7.5.1	16-Bit Schreibsequenz.....	203
5.7.5.2	16-Bit Lesesequenz	204
5.7.5.3	I ² C Registerzuordnung	205
5.7.6	Sonderfunktionen VM-012.....	208
5.7.6.1	Windowing / ROI.....	208
5.7.6.2	Trigger / Monitor.....	209
5.7.6.3	Monitor out.....	209
5.7.6.4	Reset.....	210
5.7.6.5	I ² C-EEPROM (optional)	210
5.7.6.6	Onboard MCLK Erzeugung	212
5.7.7	Entwicklungskits.....	212
6	Design-In Guide.....	213
6.1	phyCAM-P	213
6.1.1	Designentwurf.....	213
6.1.2	Beispieldesign phyCAM-P	215
6.2	phyCAM-S/S+	219
6.2.1	Mischbetrieb phyCAM-S und phyCAM-S+.....	219
6.2.2	Beispieldesign phyCARD / phyFLEX – Basisplatine, interne Kamera.....	220
6.2.3	Beispieldesign phyCARD / phyFLEX – Basisplatine, externe Kamera	222
6.2.4	Beispieldesign phyCAM-S/S+ an parallelem Kamerainterface	224

Abbildungsverzeichnis

Bild 1: phyCAM-P (links) und phyCAM-S (rechts) Schnittstellen.....	3
Bild 2: Gehäusevarianten: M12, C/CS-Mount, Platine (Beispielobjektive).....	10
Bild 3: Typischer Design-Flow.....	11
Bild 4: FFC-Stecker phyCAM-P (links: top view, rechts: Lötseite – Beispielabb.)	14
Bild 5: Steckverbinder phyCAM-S.....	19
Bild 6: Kabelverbinder phyCAM-S	19
Bild 7: Abmessungen phyCAM-Leiterplatte	24
Bild 8: Abmessungen phyCAM mit C/CS-Mount Halter	26
Bild 9: Abmessungen phyCAM mit M12-Halter.....	27
Bild 10: Kameraverbindung FFC-Buchse herstellen (phyCAM-P - Shift-Lock)..	33
Bild 11: Kameraverbindung FFC-Buchse herstellen (phyCAM-P – Flip-Lock)...	33
Bild 12: Kameraverbindung stehende FFC-Buchse (phyCAM-P)	34
Bild 13: Kameraverbindung Hirose (phyCAM-S).....	35
Bild 14: Kameraverbindung RJ-45 (phyCAM-S)	36
Bild 15: WinCE Desktop	41
Bild 16: SelCamera Icon	41
Bild 17: SelCamera Programm	42
Bild 18: SelCamera Registry-Hinweis	42
Bild 19: SaveReg Programm.....	42
Bild 20: Demo Programm	43
Bild 21: TXT-Datei wird neu erzeugt	43
Bild 22: Demoprogramm mit Livebild einer Farbkamera	44
Bild 23: VM-006-BW (phyCAM-P) (Vorderseite / Rückseite).....	60
Bild 24: Spektrale Empfindlichkeit VM-006-BW	63
Bild 25: Prinzip Dataline-Shifting	65
Bild 26: VM-007 (phyCAM-P) (mit LED-Beleuchtung, Vorderseite / Rückseite)70	70
Bild 27: Spektrale Empfindlichkeit VM-007-BW	73
Bild 28: Spektrale Empfindlichkeit VM-007-COL	73
Bild 29: Jumperplan VM-007, PL1331.1.....	75
Bild 30: Prinzip Dataline-Shifting	78

Bild 31: CAM_TRIG (Exposure) und Exposure Time	80
Bild 32: Timing Snapshot-Mode VM-007	81
Bild 33: Timing Strobe/LED-OUT VM-007	85
Bild 34: Analog Video Digitizer VM-008 (PL1353.1)	91
Bild 35: Blockschaltbild Analog Video Decoder VM-008	94
Bild 36: BNC-Buchse	97
Bild 37: Mini-DIN – Buchse 4polig	97
Bild 38: Mini-DIN – Buchse 6polig	98
Bild 39: Datenausgabe VD-008	99
Bild 40: Jumperplan VM-008, PL1353.1	101
Bild 41: Maßzeichnung VM-008	102
Bild 42: Lichtleiter Einbaubeispiel 1 (Quelle: Mentor GmbH)	105
Bild 43: Lichtleiter Einbaubeispiel 2 (Quelle: Mentor GmbH)	105
Bild 44: VM-009 (phyCAM-P) (Rückseite / Vorderseite)	108
Bild 45: Spektrale Empfindlichkeit VM-009	111
Bild 46: Jumperplan VM-009, PL1339.0	113
Bild 47: Timing Strobe/LED-OUT VM-009	114
Bild 48: VM-010 (phyCAM-P) (Rückseite / Vorderseite)	116
Bild 49: Spektrale Empfindlichkeit VM-010-BW	119
Bild 50: Spektrale Empfindlichkeit VM-010-COL	119
Bild 51: Jumperplan VM-010, PL1331.1	121
Bild 52: VM-011 (phyCAM-P) (Rückseite / Vorderseite)	123
Bild 53: Spektrale Empfindlichkeit VM-011-BW	126
Bild 54: Spektrale Empfindlichkeit VM-011-COL	126
Bild 55: Jumperplan VM-011, PL1372.0	128
Bild 56: VM-012 (phyCAM-P) (Vorderseite / Rückseite)	134
Bild 57: Spektrale Empfindlichkeit VM-012-BW / COL	137
Bild 58: Jumperplan VM-012, PL1420.0	139
Bild 59: Anordnung der Pixel-Kernel auf dem Sensor-Array	140
Bild 60: Pixelreihenfolge ohne Subsampling	141
Bild 61: Pixelreihenfolge mit Subsampling im Monochrome-Modus	141
Bild 62: Pixelreihenfolge mit Subsampling im Color-Modus	142

Contents

Bild 63 Schreiben des Wertes 0x0284 auf Register 0x09 an Device 0x90.....	144
Bild 64 Lesen des Wertes 0x0284 aus Register 0x09 von Device 0x90.....	145
Bild 65: VM-006-BW-LVDS (phyCAM-S) (Vorderseite / Rückseite).....	155
Bild 66: Spektrale Empfindlichkeit VM-006-BW-LVDS	158
Bild 67: VM-007-LVDS (phyCAM-S) (mit LED-Beleuchtung, Vorder- / Rückseite)	161
Bild 68: Spektrale Empfindlichkeit VM-007-BW-LVDS	164
Bild 69: Spektrale Empfindlichkeit VM-007-COL-LVDS.....	164
Bild 70: Analog Video Digitizer VM-008	169
Bild 71: VM-009-LVDS (phyCAM-S) (Rückseite / Vorderseite).....	170
Bild 72: Spektrale Empfindlichkeit VM-009-LVDS	174
Bild 73: VM-010-LVDS (phyCAM-S) (mit LED-Beleuchtung, Vorder- / Rückseite)	177
Bild 74: Spektrale Empfindlichkeit VM-010-BW-LVDS	180
Bild 75: Spektrale Empfindlichkeit VM-010-COL-LVDS.....	180
Bild 76: VM-011-xxx-LVDS (phyCAM-S+) (Rückseite / Vorderseite).....	183
Bild 77: Spektrale Empfindlichkeit VM-011-BW-LVDS	186
Bild 78: Spektrale Empfindlichkeit VM-011-COL-LVDS.....	186
Bild 79: Jumperplan VM-011-xxx-LVDS, PL1372.0	188
Bild 80: VM-012 (phyCAM-S) (Vorderseite / Rückseite)	193
Bild 81: Spektrale Empfindlichkeit VM-012-BW / COL.....	196
Bild 82: Jumperplan VM-012-xxx-LVDS, PL1420.0	198
Bild 83: Anordnung der Pixel-Kernel auf dem Sensor-Array	199
Bild 84: Pixelreihenfolge ohne Subsampling.....	200
Bild 85: Pixelreihenfolge mit Subsampling im Monochrome-Modus.....	200
Bild 86: Pixelreihenfolge mit Subsampling im Color-Modus	201
Bild 87 Schreiben des Wertes 0x0284 auf Register 0x09 an Device 0x90.....	203
Bild 88 Lesen des Wertes 0x0284 aus Register 0x09 von Device 0x90.....	204
Bild 89: Beispielschaltung phyCAM-P – Interface	217
Bild 90: Beispielschaltung interne phyCAM-S an phyCARD-Basisplatine.....	221
Bild 91: Beispielschaltung phyCARD/phyFLEX-Basisplatine mit externer Kamera.....	223
Bild 92: Anschaltung phyCAM-S/S+ an paralleles CPU-Kamerainterface	225

Tabellenverzeichnis

Tabelle 1: Auswahlkriterien phyCAM-P / phyCAM-S	7
Tabelle 2: Pinbelegung der phyCAM-P - Schnittstelle	15
Tabelle 3: Werte Voltage-Selection - Widerstand.....	17
Tabelle 4: Pinbelegung der phyCAM-S – Schnittstelle (Hirose-Verbinder)	20
Tabelle 5: Pinbelegung der phyCAM-S – Schnittstelle (RJ-45-Buchse)	20
Tabelle 6: Zuordnung LVDS-Datenbits phyCAM-S	22
Tabelle 7: elektrische Spezifikation phyCAM-S Interface	22
Tabelle 8: elektrische Spezifikation phyCAM-S+ Interface	23
Tabelle 9: Technische Daten VM-006-BW (phyCAM-P)	61
Tabelle 10: Erweiterungsstecker VM-006.....	69
Tabelle 11: Technische Daten VM-007(phyCAM-P)	71
Tabelle 12: Konfiguration Snapshot-Mode VM-007	82
Tabelle 13: VM-007-LVDS, X107.....	84
Tabelle 14: Technische Daten VM-008 Analog Video Digitizer.....	92
Tabelle 15: Eingangskonfigurationen VM-008.....	96
Tabelle 16: Signale an MPOUT (CAM_CTRL1)	103
Tabelle 17: Technische Daten VM-009 (phyCAM-P)	109
Tabelle 18: Technische Daten VM-010 (phyCAM-P)	117
Tabelle 19: Technische Daten VM-011 (phyCAM-P)	124
Tabelle 20: Beispiele für Unterauflösungen VM-011	129
Tabelle 21: Technische Daten VM-012 (phyCAM-P)	135
Tabelle 22: Technische Daten VM-006-BW-LVDS (phyCAM-S).....	156
Tabelle 23: VM-006-LVDS, X104.....	159
Tabelle 24: Technische Daten VM-007-LVDS (phyCAM-S)	162
Tabelle 25: VM-007-LVDS, X107	167
Tabelle 26: Technische Daten VM-009-LVDS (phyCAM-S)	171
Tabelle 27: Technische Daten VM-010-LVDS (phyCAM-S)	178
Tabelle 28: Technische Daten VM-011-xxx-LVDS (phyCAM-S+).....	184
Tabelle 29: Beispiele für Unterauflösungen VM-011	189

Contents

Tabelle 30: Technische Daten VM-012-xxx-LVDS (phyCAM-S+)	194
Tabelle 31: Übersicht Designentwurf phyCAM-P.....	215

Revision History

Rev.No.	Änderungen	Autor	Datum
1	Initial Release	M. Klahr	01.03.2010
2	VM-009, VM-010 hinzugefügt	M. Klahr	12.05.2011
3	VM-008 hinzugefügt, phyCAM-S+ hinzugefügt	M. Klahr	01.02.2012
4	VM-011 hinzugefügt	D. Heer	08.11.2012
5	Jumperpläne aktualisiert	D. Heer	29.11.2012
	Default-Settings VM-011 (4.6.2) geändert Abschnitt 6: Referenzdesigns aktualisiert, Erweiterung für phyCAM-S+, Absatznumerierung korrigiert	M. Klahr	25.02.2013
6	VM-011: Abschnitt „variable Auflösung“ hinzugefügt.	M. Klahr	07.03.2013
7	VM-011: Techn. Daten: Clock-Frequenz korrigiert	D. Bender	03.06.2013
8	Änderungen in Kapitel 2.2.4, 2.2.5, 3.2.3, 3.2.4 Abschnitt 3.3 (ff.), 4.2.5.1, 4.5.5.1, 5.2.3.1, 5.5.3.1 eingefügt gerinfügige Änderungen technischer Daten	D. Bender	12.11.2013
9	VM-012 hinzugefügt (Kapitel 4.7, 5.7)	M. Klahr	23.01.2015

Inhalt

1 Einleitung

Die digitalen Kamerabooks der phyCAM – Serien ermöglichen eine einfache und effiziente Ausstattung von Microcontroller-Designs mit Bildverarbeitungstechnologie.

Kamerabooks mit phyCAM - Interface können direkt mit dem digitalen Kamerainterface der PHYTEC- Microcontrollerbooks verbunden werden. Dies ermöglicht die einfache Integration von Kamera-technologie in kompakte, kundenspezifisch gestaltete Produkte. Viele BSPs der PHYTEC-Controllerboards beinhalten bereits die entsprechenden Softwaretreiber für die phyCAM – Module. Durch die offene Schnittstellendefinition können phyCAM-Module auch zusammen mit anderen Microcontrollern bzw. Hardware-Designs eingesetzt werden, die eine entsprechende Kameraschnittstelle besitzen.

Die Schnittstellen der phyCAM – Produkte sind innerhalb der jeweiligen Produktserien identisch. Dies ermöglicht es, verschiedene Kamerabooks mit der gleichen Applikationsschaltung zu verbinden. Damit ist eine Skalierbarkeit während der Designphase und in zukünftigen Designvarianten möglich.

Um eine optimale Anpassung an die jeweiligen Anforderung der konkreten Applikation zu ermöglichen, gibt es zwei grundsätzliche Schnittstellen-Systeme: phyCAM-P und phyCAM-S.
Beide werden im Folgenden ausführlich vorgestellt.

Das phyCAM – Interface wird von verschiedenen, leistungsfähigen 32-Controllern unterstützt, beispielsweise der Marvell PXA – Reihe, den Freescale i.MX – Controllern und der Texas Instruments OMAP - Familie. Zusammen mit den verschiedenen Varianten der Kamerabooks entsteht ein Baukasten-System, aus dem der Produktentwickler die optimale Kombination auswählen kann.

Jede Kamera ist wahlweise als reine Platinenversion oder mit Objektivhaltern für C/CS-Mount oder M12-Objektive erhältlich. So

kann die Anpassung an die optischen Anforderungen der Applikation ebenfalls auf einfache Weise erfolgen.

1.1 phyCAM-Schnittstellenkonzepte

Das phyCAM – Konzept umfasst zwei grundlegende Schnittstellenmodelle:

- phyCAM-P – parallele Datenverbindung
- phyCAM-S – serielle LVDS-Datenverbindung

Die Eigenschaften der Datenverbindung haben Einfluss auf bestimmte Merkmale des Gerätedesigns.

Entsprechend den Anforderungen der Systemarchitektur sollte daher zunächst die passende Variante - phyCAM-P oder phyCAM-S – ausgewählt werden.

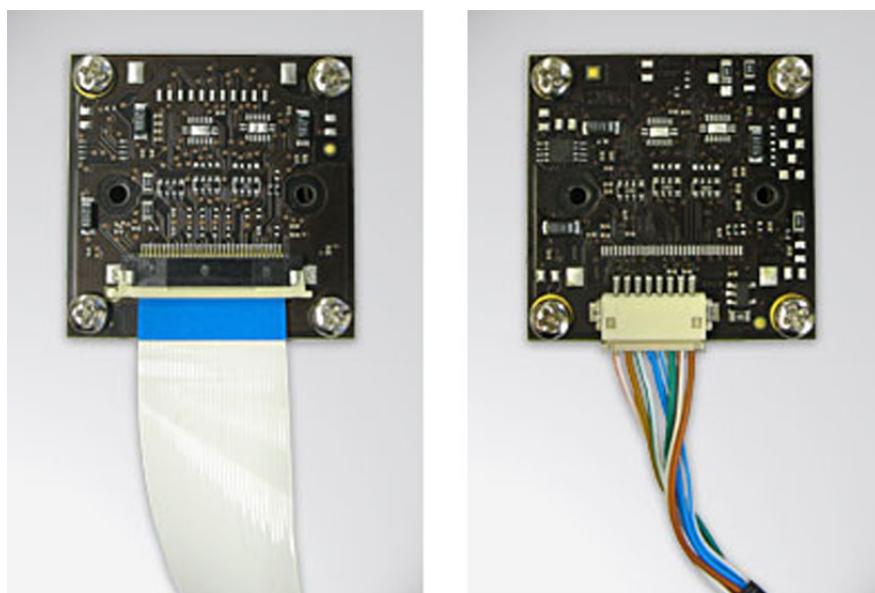


Bild 1: phyCAM-P (links) und phyCAM-S (rechts) Schnittstellen

Unabhängig von der elektrischen Ausführung der Schnittstelle transportieren die phyCAM-Schnittstellen jeweils die folgenden Signale zwischen Kamera und Applikationsboard:

- Stromversorgung der Kamera
- Taktversorgung zur Kamera
- Bilddaten von der Kamera
- Steuerdatenbus (I²C) für die Kamerakonfiguration
- eventuell Zusatzfunktionen (nur phyCAM-P)

Im Folgenden sind die wichtigsten Merkmale der beiden Schnittstellen-Varianten aufgeführt:

1.1.1 phyCAM-P

Die parallele Variante der phyCAM-Schnittstelle bietet einen äußerst einfachen und kostengünstigen Weg zur Integration der Kamera in ein System.

Die Daten- und Steuersignale werden parallel über ein 33 poliges FFC-Kabel übertragen. Dies reduziert den Interface-Aufwand auf ein Minimum und ermöglicht dennoch eine Kompatibilität der Kameratypen. Reservierte Pins erlauben den Zugriff auf spezielle Funktionen wie z.B. Triggereingang oder Lichtsteuerung.

Bilddaten können mit bis zu 10 Bit Graustufenauflösung bzw. Farbtiefe übertragen werden (Farbtiefe pro Kanal).

phyCAM-P eignet sich besonders für die geräteinterne Installation von Kameras. Die Leitungslänge kann bis zu 30 cm betragen.

Das phyCAM-P – Interface wird von der phyCORE – Modulserie unterstützt. Ebenso können phyFLEX – Module optional eine passende parallele Kameraschnittstelle besitzen.

1.1.2 phyCAM-S

Beim phyCAM-S Interface erfolgt die Datenübertragung über ein serielles LVDS-Interface. Inklusive Spannungsversorgung und Steuersignalen benötigt phyCAM-S nur 8 Adern.

Dies bringt drei wesentliche Vorteile mit sich:

- Der Gerätedesigner erhält mehr Freiheitsgrade; das Kabel ist einfacher zu verlegen. Innerhalb eines Gerätes kann die Kabelverbindung über verhältnismäßig dünne und flexible Leitungen erfolgen, bei denen die LVDS-Paare verdrillt sind (Twisted Pair). Die Kameraboard besitzen kompakte Hirose-Steckverbinder, die sich optimal in ein geräteinternes Verkabelungskonzept integrieren lassen.
Aufgrund der differentiellen Datenübertragung sind günstige EMV-Eigenschaften, besonders bei längeren Leitungen, gegeben.
- Die Leitungslänge kann bis zu 5 m betragen. Dies ermöglicht bei Bedarf eine Trennung von Kamerakopf und Hauptgerät. Die Verbindung kann dabei z.B. über ein CAT-5e – Kabel, verbunden mit RJ-Steckern, erfolgen.
- Bei phyCAM-S sind die Pegel der Datenverbindung normiert. Dies vereinfacht Designs, die eine Austauschbarkeit von verschiedenen Kameratypen erlauben.

Sowohl die phyCARD- als auch die phyFLEX – Microcontroller-boards lassen sich zusammen mit phyCAM-S – Kameras betrieben. Passende Boards sind bereits mit LVDS-Kamerainterface ausgestattet. So hat der Entwickler nicht nur voll skalierbare Rechenleistung, sondern auch zusätzliche Designsicherheit auf Controllerseite, denn die phyCARD-Serie wächst mit zukünftig verfügbaren Microcontrollern mit, ohne Kompatibilität zu verlieren.

Eigenschaften von LVDS

LVDS (Low Voltage Differential Signaling) ist ein Schnittstellen-Standard für schnelle Datenübertragung. LVDS ist standardisiert nach

ANSI/TIA/EIA-644-1995. Er beschreibt die physikalische Schicht, nicht die darauf aufsetzenden Protokolle.

Wichtige Merkmale sind:

- differenzielle Spannungspegel
- relativ geringe Spannungspegel (low voltage)
- die Signale werden mit einer Konstantstromquelle erzeugt
- Daten werden häufig seriell übertragen

LVDS arbeitet mit einem Spannungshub von 0,3 V. Dabei ist die Differenz der Pegel zweier Adern (des Leitungspaares untereinander) für den Logikzustand ausschlaggebend; nicht der absolute Pegel gegen Masse. Ein Logikwechsel wird demnach also durch Umpolen der Leitungen erzeugt. Der absolute Pegel beträgt 1,2 V, während der Pegelunterschied zwischen den beiden Adern lediglich 0,3 V beträgt. Dies führt u.a. zu günstigen EMV-Eigenschaften.

Allerdings ist aufgrund der niedrigen Pegelunterschiede und hohen Frequenzen ein sorgfältiges Leiterplattendesign erforderlich. Die differentiellen Adernpaare sind üblicherweise verdrillt. Auf kurzen Strecken sind jedoch auch parallel geführte Adern möglich (Flachbandkabel).

Da die wenigsten Kamera-Interfaces einen entsprechenden LVDS-Eingang aufweisen, ist prozessorseitig ein Deserializer erforderlich, der den Datenstrom in einen parallelen Bus mit unsymmetrischem Pegel umwandelt. Umgekehrt wird das Clocksignal zur Kamera mittels eines entsprechenden Treiberbausteins in das LVDS – Format gewandelt.

Microcontrollermodule der phyCARD und der phyFLEX – Serie beinhalten bereits einen Deserializer für die Kameradaten, so dass phyCAM-S – Kameras auf einfache Weise angeschlossen werden können.

1.2 Überblick über die Merkmale

Die folgende Tabelle stellt die wichtigsten Auswahlkriterien für die Wahl des geeigneten Schnittstellenkonzepts gegenüber.

Eigenschaft	phyCAM-P	phyCAM-S
kostenoptimiertes Design	+	
Leitungslänge > 30 cm		+
Kameratyp austauschbar	+	++
mehr als 8 Bit Farbtiefe (pro Kanal)	+	
flexible Kabelverbindung		+
Verwendung besonderer Kamerafunktionen	+	
abgesetzter Kamerakopf		+
hoher Datendurchsatz	+	
günstige EMV-Eigenschaften		+
Einsatz mit phyCORE – Modul	+	
Einsatz mit phyCARD – Modul		+
Einsatz mit phyFLEX – Modul	+ *)	++

*) falls das Modul eine optionale parallele Kameraschnittstelle besitzt

Tabelle 1: Auswahlkriterien phyCAM-P / phyCAM-S

Grundsätzlich kann mit phyCAM-P Kameraboard ein sehr einfaches Schaltungsdesign realisiert werden, welches mit wenigen Bauelementen auf Prozessorseite auskommt. Es kann eine Anpassung an genau ein bestimmtes Board erfolgen. Dadurch ist der Schaltungsaufwand sehr kostenoptimal.

Je nach eingesetzter Kamera und Prozessor sind im einfachsten Fall nur Leitungsverbindungen zwischen Steckverbinder und Kamerainterface des Controllerboards zu ziehen. Gegebenenfalls sind Levelshifter erforderlich, falls Kamera und Controllerschnittstelle unterschiedliche Pegel besitzen.

Soll schließlich der Anschluss verschiedener Kameraboard möglich sein, ist eine variable Pegelanpassung vorzusehen.

Das Schaltungsdesign des Basisboards kann bei phyCAM-P also individuell auf die Anforderungen der Applikation angepasst und variiert werden.

Entsprechende Schaltungsvorschläge finden Sie in *Abschnitt 6*.

Frei konfigurierbare Steuerleitungen ermöglichen beim phyCAM-P – Interface die Beschaltung bestimmter, individueller Zusatzfunktionen der Kamera. Dies können beispielsweise Trigger- und Strobesignale sein oder die dynamische Auswahl der Kamera-Adresse auf dem I²C – Bus. Manche Kameraboads lassen über Jumper unterschiedliche Funktionen dieser Steuerleitungen zu. PHYTEC bietet bei Serienstückzahlen die Lieferung der Kameraboads mit kundenspezifischer Konfiguration an.

phyCAM-P erlaubt also die Verwendung von zusätzlichen interessanten Features des jeweiligen Kameraboads. Da die verschiedenen Kameras unterschiedliche Features bieten, ist es wichtig, beim Schaltungsdesign auf Kompatibilität zu achten, falls die Verwendung mehrere Kameramodule vorgesehen ist.

Im Gegensatz dazu bietet phyCAM-S eine elektrisch vollständig standardisierte Schnittstelle. Neben der Pinbelegung sind die Pegel der Leitungen fest definiert. Wird ein anderes Kameramodul angesteckt sind lediglich die entsprechenden Softwaretreiber zu laden. Eventuelle Zusatzfunktionen der Kamera werden nicht über das Schnittstellenkabel übertragen. Sie sind gegebenenfalls direkt am Kameraboard über einen weiteren Steckverbinder verfügbar. Da für die LVDS-Übertragung und die Pegelanpassung der Signale und die Spannungsversorgung sowohl auf der Kamera als auch auf dem Applikationsboard zusätzliche Komponenten benötigt werden, ist ein phyCAM-S – Design insgesamt etwas aufwändiger, bietet aber darüber hinaus die oben beschrieben Vorteile bezüglich Leitungslänge und –flexibilität sowie EMV-Eigenschaften.

(Beachten Sie, dass phyCARD – und phyFLEX - Module den Deserializer bereits integriert haben, so dass dieser nicht auf der Applikationsplatine vorgesehen werden muss.)

Hinweis:

PHYTEC berät sie gerne bei Auswahl und Design der passenden phyCAM – Schnittstelle.

1.3 Mechanik und optischer Anschluss

Da die mechanische und optische Integration der Kamera in ein Gerät von verschiedenen Faktoren abhängig ist, bietet das phyCAM-Konzept ein modulares System, welches verschiedene Szenarien abdecken kann:

Alle Kamerabboards der phyCAM-Serie besitzen identische Befestigungsmöglichkeiten.

Das Sensorboard besitzt sechs Befestigungspunkte - vier an den Außenkanten der Kamera und zwei in der Mitte neben dem Sensor. Letztere können optisch abgedeckt geliefert werden.

Die mechanischen Abmessungen sind kompatibel, so dass sich die Kamerabboards untereinander austauschen lassen.

Maßzeichnungen der Kameraplatinen finden Sie im Abschnitt „Spezifikation“.

Der optische Anschluss ist ein weiteres wichtiges Kriterium. Das phyCAM-System deckt unterschiedliche Anforderungen an Größe der Kamera einerseits und Qualität und Ausführung des Objektivs andererseits ab.

Jede Kameraplatine ist in folgenden Bauformen erhältlich:

- **M12 – Objektivhalterung**

In dieser Variante wird das Kameraboard mit einem Halter für M12-Objektive (auch als D-Mount bezeichnet) geliefert.

Diese Ausführung ist auch in den Embedded-Video-Kits enthalten.

M12-Objektive sind ein guter Kompromiss zwischen Baugröße und Objektiveigenschaften. Sie sind in vielen Brennweiten- und Blendenvarianten erhältlich.

Zur Befestigung des Kamera-Moduls können die vier Bohrungen am Platinenrand genutzt werden.

- **C/CS-Mount – Halterung**

Diese Objektivhalterung ist eine Lösung für Applikationen, die hohe und höchste Ansprüche an die Qualität der Bildwiedergabe stellen.

Die Halterung besteht aus Kunststoff mit einem Metall-Gewindeeinsatz, der auch die Verstellung des Auflagemaßes ermöglicht. Über einen optionalen Zwischenring erfolgt eine Anpassung des Auflagemaßes zwischen C- und CS-Mount – Objektiven. Das Kameraboard ist mit vier Schrauben an der Halterung befestigt.

C/CS-Mount Objektive bieten nicht nur hervorragende Bildqualität, sondern auch Optionen wie einstellbare Blende, Zoom-Funktion oder sind in telezentrischer Ausführung erhältlich.

- **Platinenversion**

Diese Option gibt dem Entwickler völlige Freiheit im Gerätedesign.

Die Kameraplatine ist zusammen mit Sonderobjektivhaltern einsetzbar oder kann direkt in Gehäusehalterungen integriert werden. Sie eignet sich in dieser Form auch für spezielle Anwendungen, z.B. in der Lasertechnik.

Alle sechs Befestigungspunkte können für das Mechanikkonzept genutzt werden.

Optional kann die Platine mit lichtdicht abgedeckten Innenlöchern geliefert werden.



Bild 2: Gehäusevarianten: M12, C/CS-Mount, Platine (Beispielobjektive)

1.4 Typischer Design-Ablauf

PHYTEC Embedded Imaging bietet mit phyCAM und den PHYTEC Microcontrollermodulen ein Baukastensystem zum Design von kundenspezifischen Geräten.

Die standardisierten phyCAM-Schnittstellen ermöglicht die Kombination derjenigen Komponenten, die optimal zu den gegebenen Systemanforderungen passen.

Die Entwicklung eines individuellen Gerätes mit Kamerafunktionalität läuft dadurch in nur sechs einfachen und leicht zu managenden Schritten ab:

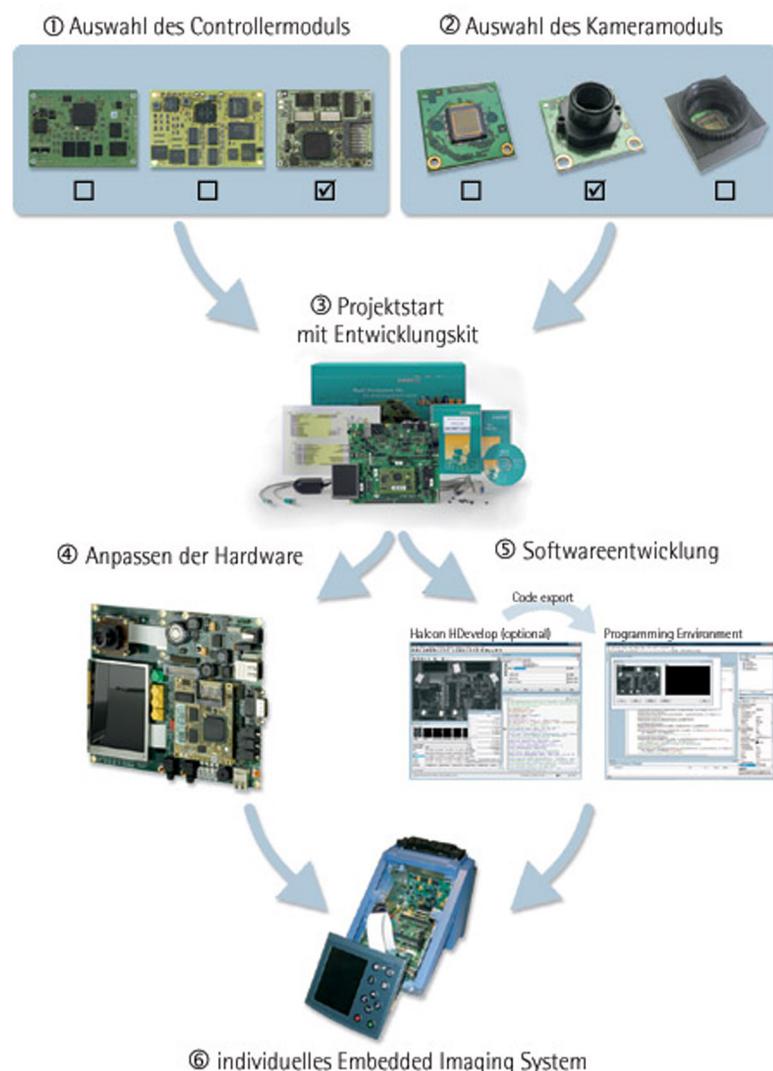


Bild 3: Typischer Design-Flow

1. Auswahl der passenden Controller-Plattform

PHYTEC bietet eine breite Auswahl an 32-Bit - Controllerboards, die viele unterschiedliche Features besitzen. Digital Imaging - Komponenten unterstützen dabei die phyCORE, phyCARD und phyFLEX -Produktreihen.

2. Auswahl des Kameramoduls

Die PHYTEC Produktpalette umfasst Monochrom- und Color-Sensoren unterschiedlicher Auflösungen und Farbformate.

Jedes Kameramodul ist in drei mechanischen Varianten erhältlich. Entsprechend den mechanischen und optischen Gegebenheiten kann zwischen dem reinem Kameraboard und Modulen mit fertig montiertem M12- oder C/CS-Mount-Objektivhalter gewählt werden.

Auch für die Integration analoger Videosignale sind fertige Lösungen vorhanden.

3. Projektstart mit PHYTEC Entwicklungskits

Im Kit sind Controllermodul, Kamera und Basisplatine, sowie alle benötigten Kabel enthalten, um ein lauffähiges System aufzubauen.

Das mitgelieferte Board-Support-Package (BSP) beinhaltet die Softwaretreiber für die Kamera, so dass auch softwareseitig alle notwendigen Voraussetzungen erfüllt sind, um an dem Projekt zu arbeiten. So kann bereits Software entwickelt werden, bevor die eigentliche Applikationshardware vorliegt.

4. Anpassung der Hardware

Ausgehend von der im Kit enthaltenen Basisplatine wird die individuelle Applikationsplatine entworfen. Da die komplexen Schaltungsteile auf dem Modul lokalisiert sind, ist das Design dieser Trägerplatine einfach.

Auf Wunsch unterstützt PHYTEC Sie bei diesem Schritt oder führt die Entwicklung für Sie durch.

5. Entwicklung der Applikationssoftware

Dieser Schritt kann parallel zum Hardware-Design erfolgen,

da dazu die Kit-Hardware verwendet werden kann. So wird wertvolle Entwicklungszeit gespart und zusätzliche Designsicherheit gewonnen.

PHYTEC bietet dazu unter anderem komplexe Bildverarbeitungsbibliotheken, die auf die Modul-BSPs angepasst sind. So können beispielsweise mit der HALCON Embedded – Software, der OpenCV – Bibliothek oder anderen Software-Libraries leistungsstarke Algorithmen in die Anwendung integriert werden.

6. Im Ergebnis entsteht das fertige Gerät

Durch die Vorleistungen, fertige Komponenten im Baukastensystem, Kits zur Entwicklungsunterstützung und Parallelisierung der Entwicklungsschritte ist die Entwicklung in kurzer Zeit möglich. Die Designsicherheit ist aufgrund der geringeren Komplexität deutlich höher als bei einer individuellen Geräte-Entwicklung.
Bei entsprechender Gestaltung des Hard- und Softwaredesigns ist eine Austauschbarkeit der Komponenten zur Skalierung von Kamera- oder Rechnerleistung möglich.

2 Spezifikation

2.1 Spezifikation phyCAM-P Interface

Merkmale der Schnittstelle:

- Daten der Kamera werden parallel zum Interface des Controllers übertragen
- Die Parametrierung der Kamera erfolgt über einen I²C-Bus
- Steckverbinder: 33 pol. FFC-Verbinder 0,5mm Pitch, 0,3 mm Kabeldicke
- Betriebs- und Signalspannungsspegel der Schnittstelle sind abhängig vom Kamerasensor. Die Anpassung erfolgt auf der Basisplatine bzw. falls nötig auf dem Applikationsboard. Zur Erkennung des erforderlichen Pegels stellt die Schnittstelle einen Steuerpin (resistiv) zur Verfügung.
- empfohlene Leitungslänge < 30 cm

Schnittstellensignale:

- Stromversorgung der Kamera
- Masterclock zur Kamera
- Bilddaten und Synchronsignale
- I²C-Bus zur Parametrierung der Kamera und ggf. Sonderfunktionen (abhängig vom Kameraboard)
- Steuerleitungen, optional (Reset, Output-Enable)
- Sondersignale, optional (Trigger, Strobe, I/O-Signale, ...)

2.1.1 Steckverbinder

33pol. FFC/FPC, 0,5mm pitch, 0,3mm thick, contact position bottom

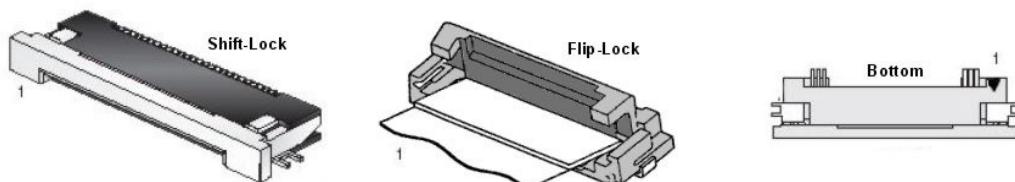


Bild 4: FFC-Stecker phyCAM-P (links: top view, rechts: Lötseite – Beispielabb.)

Passende Anschlusskabel:

Länge	PHYTEC-Bestellnr.
120 mm	WF062
200 mm	WF043
300 mm	WF046

(Kontakttyp A - gleichseitige Kontaktbelegung)

2.1.2 Pinbelegung des phyCAM-P – Steckverbinder

phyCAM-P - Electrical Interface			
Pin	Dir.	Name	Funktion
1	PWR	Vcam	Power Supply Input
2		Vcam	
3	I	CAM_RST	Reset Signal (optional – refer to camera description)
4	-	GND	Ground
5	I/O	CAM_SDA	SDA, I ² C-Interface
6	I	CAM_SCL	SCL, I ² C-Interface
7	I/O	CAM_CTRL1	Camera Dependent Feature (Addr.Sel.,Trigger, I/O...)
8	-	GND	Ground
9	O	CAM_FV	VSYNC
10	O	CAM_LV	H SYNC
11	-	GND	Ground
12	OUT	CAM_DD9	D9
13	OUT	CAM_DD8	D8
14	-	GND	Ground
15	OUT	CAM_DD7	D7
16	OUT	CAM_DD6	D6
17	-	GND	Ground
18	OUT	CAM_DD5	D5
19	OUT	CAM_DD4	D4
20	-	GND	Ground
21	OUT	CAM_DD3	D3
22	OUT	CAM_DD2	D2
23	-	GND	Ground
24	OUT	CAM_DD1	D1
25	OUT	CAM_DD0	D0
26	-	GND	Ground
27	O	CAM_PCLK	Pixel Clock
28	-	GND	Ground
29	I	CAM_MCLK	Master Clock
30	I/O	CAM_CTRL2	Camera Dependent Feature2 (Addr.Sel.,Trigger, I/O...)
31	O	Power Voltage Set	Resistor to GND. Sets Supply and Signal Voltage Level
32	I	CAM_OE	Data Lines Output Enable (optional)
33	PWR	Vcam	Power Supply Input

Bemerkung: PWR=Power, I=Input, O=Output, in Bezug auf die Kamera

Tabelle 2: Pinbelegung der phyCAM-P - Schnittstelle

Hinweise:

- Die Betriebsspannung V_{CAM} kann bei verschiedenen Kameraboarden unterschiedlich sein (siehe Einzelbeschreibung)

der Kameramodule). Auf einem Basisboard, das mehrere phyCAM-Boards unterstützt, muss eine variable Spannungsversorgung vorhanden sein. Über den Widerstandswert an Pin 31 kann die erforderliche Spannung vom Basisboard erkannt und die Spannungsquelle automatisch konfiguriert werden.

- Die Signalspannungen an den Datenleitungen hängen von der Kameravariante ab. Der erforderliche Signalpegel kann über den Widerstandswert an Pin 31 erkannt werden. Auf einem Basisboard, das mehrere phyCAM-Boards unterstützt, müssen Levelshifter vorgesehen werden, die eine entsprechende Pegelumsetzung vornehmen (siehe Referenz-Designs in Abschnitt 6.1).
- Die Pegel der I²C-Schnittstelle entsprechen den Pegeln der Datenleitungen. Die Pull-Up-Widerstände werden auf dem Basis-/Applikationsboard vorgesehen, außer diese sind bereits auf dem entsprechenden Controllermodul vorhanden.
- Die Anschlüsse CAM_CTRL1 / CAM_CTRL2 können – abhängig von dem konkreten Kamerachip – unterschiedliche Funktionen haben. In der Standard-Konfiguration sind sie als Eingang vorzusehen und auf dem Basisboard entweder offen zu lassen oder mit einem Jumper (GND / V_{CAM}) über einen Serienwiderstand von 200 Ω zu verbinden.
Default-Bestückung: GND.
Letzteres dient bei CAM_CTRL1 der Default-Funktion als Address-Select – Leitung der I²C-Schnittstelle, soweit dies vom Kamerasensor unterstützt wird.
CAM_CTRL2 wird in der Default-Funktion als zusätzlicher GND verwendet.
- Die Signalrichtungen der Leitungen FV, LV und PCLK ist „out“, d.h. die Kamera steuert das Kamerainterface des Controllers (sog. „Master-Mode“). Falls die Kamera auch Slave-Mode unterstützt, können diese Signale auch als Eingänge fungieren. Dies ist jedoch optional und muss beim Design der Basisplatinen nicht berücksichtigt werden.

- Das Signal CAM_OE schaltet die Daten- und optional die Synchronsignale in den Tristate-Zustand, sofern der Kamerasensor dies unterstützt (siehe Beschreibung des konkreten Kameramodells). Dieses Feature ist optional. Die CAM_OE – Leitung muss auf der Basisplatine nicht notwendigerweise beschaltet werden (offen = Ausgänge sind aktiviert).

Wichtig:

Die angegebene Pinnumerierung bezieht sich auf den Steckverbinder der Kamera.

Beachten Sie beim Design eigener Applikationsplatinen, dass sich je nach verwendetem FFC-Kabel die Pinbelegung auf dem Applikationsboard spiegeln kann.

2.1.3 Voltage Selection – Widerstand

Pin 31 des Kamera-Steckverbinder ist mit einem Widerstand gegen GND (Betriebsmasse) verbunden.

Der Widerstandswert, der an diesem Pin gegen GND gemessen werden kann, definiert den Spannungspegel für die Betriebsspannung und die Datenleitungen des Kameramoduls.

Auf diese Weise kann sich das Applikationsboard an den notwendigen Pegel anpassen.

Die folgende Tabelle zeigt den Widerstandswert für die entsprechenden Betriebs- und Signalspannungen:

Voltage Selection	
V _{CAM} und Signalpegel	Widerstandswert an Pin 31 gegen GND
3,3 V	0 Ω
2,8 V	220 Ω
1,8 V	1720 Ω

Toleranz: +/- 4%

Tabelle 3: Werte Voltage-Selection - Widerstand

Hinweis:

Die Widerstandswerte sind so gestuft, dass der Widerstand als Fußpunkt-Widerstand im Feedback-Zweig eines einstellbaren Spannungsreglers verwendet werden kann.

2.2 Spezifikation phyCAM-S Interface

Merkmale der Schnittstelle:

- Daten- und Taktsignale der Kamera werden über eine serielle LVDS-Verbindung zum Interface des Controllers übertragen
- Die Parametrierung der Kamera erfolgt über eine I²C-Schnittstelle
- Steckverbinder: 8 poliger 1,25mm Miniaturstecker für Crimp-Verbindung
- Betriebs- und Signalspannungsspegel der I²C-Schnittstelle: 3,3V
- empfohlene maximale Leitungslänge: bis 6 m (mit CAT-5e – Kabel. Die maximale Länge ist abhängig von der Kabelausführung)

Schnittstellensignale:

- Stromversorgung (3,3V)
- Masterclock zur Kamera (LVDS)
- Bilddaten und Synchronsignale (LVDS)
- I²C-Bus zur Parametrierung der Kamera und ggf. Sonderfunktionen (abhängig vom Kameraboard)

2.2.1 Steckverbinder

8 poliger Miniaturstecker Hirose, Rastermaß 1,25mm für Crimp-Kabelverbindung.

Steckertyp auf Kameraboard: Hirose DF13A-8P-1.25H
(PHYTEC-Bestellnr: VM205)

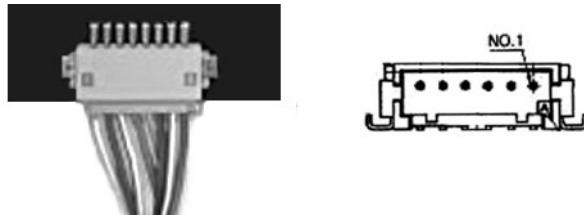


Bild 5: Steckverbinder phyCAM-S

Passendes Gegenstück für Kabelmontage:
Hirose DF13-8S-1.25C (Kontaktgehäuse)
Hirose DF13-2630SCFA (kontakte für AWG 26...30)

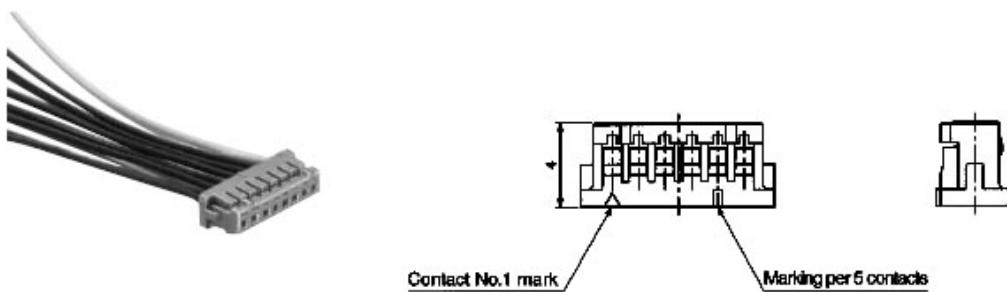


Bild 6: Kabelverbinder phyCAM-S

Bei den Kabeln sind die entsprechenden differentiellen Leitungspaare zumindest zu verdrillen. Die Impedanz der Kabel sollte 100Ω betragen.

Für die geräteexterne Verkabelung und in den PHYTEC Entwicklungskits werden CAT-5 bzw. CAT-7 Kabel verwendet. Diese sind kameraseitig mit Hirose-Steckern ausgestattet und auf der Seite der Basis- bzw. Applikationsplatine mit RJ-45 (8P8C) – Steckern versehen.

2.2.2 Pinbelegung des phyCAM-S – Steckverbinders

Steckerbelegung auf Kameraseite

phyCAM-S - Electrical Interface Camera Board, Hirose DF13A-8P-1.25H			
Pin	Signal	Dir	Funktion
1	LVDS DATEN P	OUT	LVDS-Daten von Kamera
2	LVDS DATEN N	OUT	LVDS-Daten von Kamera
3	LVDS CLOCK N	IN	Master-Clock zur Kamera
4	SDA	I/O	I ² C-Interface (3,3V)
5	SCL	IN	I ² C-Interface (3,3V)
6	LVDS CLOCK P	IN	Master-Clock zur Kamera
7	VCC +3,3V	IN	Versorgungsspannung 3,3V, max. 300 mA
8	GND	-	Betriebsmasse

Signalrichtung in Bezug zur Kameraplatine

Tabelle 4: Pinbelegung der phyCAM-S – Schnittstelle (Hirose-Verbinder)

Bei Verwendung des Hirosesteckers auf der Applikationsplatine wird die gleiche Steckerbelegung empfohlen.

PHYTEC Basisplatinen verwenden eine RJ-45 Buchse für den Anschluss von phyCAM-S – Kameraboard. Dies ermöglicht den Anschluss über CAT-5 Kabel mit Leitungslängen bis zu 6 m (abhängig von Kabeltyp und – qualität).

Belegung RJ-45-Buchse

phyCAM-S - Electrical Interface RJ-45 (8P8C)			
Pin	Signal	Dir	Funktion
1	LVDS DATEN P	IN	LVDS-Daten von Kamera
2	LVDS DATEN N	IN	LVDS-Daten von Kamera
3	LVDS CLOCK N	OUT	Master-Clock zur Kamera
4	SDA	I/O	I ² C-Interface Data (3,3V)
5	SCL	OUT	I ² C-Interface Clock (3,3V)
6	LVDS CLOCK P	OUT	Master-Clock zur Kamera
7	VCC +3,3V	OUT	Versorgungsspannung 3,3V, max. 300 mA
8	GND	-	Betriebsmasse

Signalrichtung in Bezug zur Basisplatine

Tabelle 5: Pinbelegung der phyCAM-S – Schnittstelle (RJ-45-Buchse)

Hinweise:

- LVDS DATEN: Pixeldaten und Synchronsignale als LVDS-Datenstrom von der Kamera. Die Daten müssen in der Regel auf dem Applikationsboard bzw. dem Controllermodul

parallelisiert werden. phyCARD-Module besitzen bereits einen internen Deserializer. Datenformat siehe Abschnitt 2.2.3.

- LVDS CLOCK: Master Clock zur Kamera als LVDS-Signal. Auf der Basisplatine ist ein entsprechender LVDS-Treiberbaustein vorzusehen.
- Versorgungsspannungsbereich: +3,3V (+3,0V...+3,6V) Die Versorgungsspannung muss von der Basisplatine bereitgestellt werden. Die maximale Stromaufnahme des Kameraboard liegt derzeit bei ca. 300 mA. Die Spannungsversorgung sollte jedoch stärker ausgelegt werden, um auch zukünftige Sensoren unterstützen zu können. Bei langen Kamerazuleitungen ist der Spannungsabfall auf der Leitung zu berücksichtigen.
- SCL/SDA: I²C-Interface zur Parametrierung der Kamera und evtl. vorhandener Zusatzfunktionen. Die Kamera verhält sich als I²C Slave. Der I²C-Bus arbeitet mit einer Spannung von 3,3V. Die Pull-Up-Widerstände werden auf dem Basis-/Applikationsboard vorgesehen. Bei der Verwendung langerer Kamerakabel muss die Dimensionierung der Pull-Up-Widerstände sorgfältig vorgenommen werden, damit der Bus einwandfrei funktioniert. Bei der Verwendung von I²C-Treibern oder -Levelshiftern auf dem Basisboard sind dabei die Schaltschwellen der Bausteine zu berücksichtigen.

2.2.3 Format der LVDS-Kameradaten

Die Bilddaten werden von der Kamera als 10 Bit breiter Datenstrom geliefert, wobei 8 Bit die Pixeldaten darstellen und 2 Bit die Synchronsignale *Line Valid* und *Frame Valid* liefern.

Datenbit LVDS	Funktion
D0	Bilddaten D0
D1	Bilddaten D1
D2	Bilddaten D2
D3	Bilddaten D3
D4	Bilddaten D4
D5	Bilddaten D5
D6	Bilddaten D6

D7	Bilddaten D7
D8	Line Valid (LV)
D9	Frame Valid (FV)

Tabelle 6: Zuordnung LVDS-Datenbits phyCAM-S

Hinweis:

Die in den Datenbits enthaltene Information hängt vom verwendeten Sensor ab. So können D[0..7] bei einem monochromen Sensor die Helligkeitsinformation pro Pixel repräsentieren. Bei einem Farbsensor können sequentiell die Daten für RGB-Farbauszüge in Bayer-Pattern-Format oder als aufbereitete Daten beispielsweise in RGB oder YUV ausgegeben werden (siehe Spezifikation des jeweiligen Kameraboard).

2.2.4 elektrische Spezifikation phyCAM-S Interface

Die nachfolgende Tabelle gibt die Spezifikation der phyCAM-S – Schnittstelle auf der Empfängerseite (Basisplatine) an.

	Symbol	min.	typ.	max.	Unit
Supply Voltage	V_{CAM}	3.0	3.3	3.6	V
LVDS-Deserializer					
PCLK Frequency	f_{PCLK}	16	-	40	MHz
Reference Clock Duty Cycle	-	-	50	-	%
Differential Threshold High Voltage	V_{TH}	-	+15	-	mV
Differential Threshold Low Voltage	V_{TL}	-	-15	-	mV
Input Current	I_{IN}	-20	± 1	+20	μA
Shunt	R_{SHUNT}		100		Ω
LVDS-Driver (MCLK)					
MCLK frequency	f_{MCLK}	-	-	200	MHz
Differential output voltage	$ V_{OD} $	-	350	-	mV
Impedance	-		100		Ω

Tabelle 7: elektrische Spezifikation phyCAM-S Interface

Wichtig:

- PCLK muss kontinuierlich anliegen. Das bedeutet, dass der Pixeltakt keine Drop-Outs aufweisen darf. Dies ist erforderlich, damit der Deserializer sich auf den LVDS-Datenstrom synchronisieren kann.

- Beim Einschalten von phyCAM-S – Modulen muss die Versorgungsspannung monoton ansteigen (keine Dropouts). Andernfalls ist es möglich, daß die internen Reset-Schaltungen des Kameramoduls nicht korrekt arbeiten. Dies kann dazu führen, daß die Kamera kein Bildsignal ausgibt.

2.2.5 elektrische Spezifikation phyCAM-S+ Interface

Das phyCAM-S+ Interface stellt eine Weiterentwicklung des phyCAM-S Interfaces in Bezug auf die mögliche Taktfrequenz dar. Das phyCAM-S+ Interface kann Kameresignale mit einem Pixeltakt *PCLK* bis zu 80 MHz übertragen.

Es ist weitgehend kompatibel zum phyCAM-S Interface. phyCAM-S Kameras können an ein Microcontrollerboard mit phyCAM-S+ Interface angeschlossen werden, sofern die minimale Taktfrequenz von *PCLK* 20 MHz nicht unterschreitet.

Kameras mit phyCAM-S+ Spezifikation können an ein Microcontrollerboard mit phyCAM-S Interface angeschlossen werden, wenn sie mit einer maximalen *PCLK*-Frequenz von 40 MHz betrieben werden.

	Symbol	min.	typ.	max.	Unit
Supply Voltage	V_{CAM}	3.0	3.3	3.6	V
LVDS-Deserializer					
PCLK Frequency	f_{PCLK}	20	-	80	MHz
Reference Clock Duty Cycle	-	-	50	-	%
Differential Threshold High Voltage	V_{TH}	-	+15	-	mV
Differential Threshold Low Voltage	V_{TL}	-	-15	-	mV
Input Current	I_{IN}	-20	± 1	+20	μA
Shunt	R_{SHUNT}		100		Ω
LVDS-Driver (MCLK)					
MCLK frequency	f_{MCLK}	-	-	200	MHz
Differential output voltage	$ V_{ODI} $	-	350	-	mV
Impedance	-		100		Ω

Tabelle 8: elektrische Spezifikation phyCAM-S+ Interface

Wichtig:

- PCLK muss kontinuierlich anliegen. Das bedeutet, dass der Pixeltakt keine Drop-Outs aufweisen darf. Dies ist erforderlich, damit der Deserializer sich auf den LVDS-Datenstrom synchronisieren kann.
- Beim Einschalten von phyCAM-S – Modulen muss die Versorgungsspannung monoton ansteigen (keine Dropouts). Andernfalls ist es möglich, daß die internen Reset-Schaltungen des Kameramoduls nicht korrekt arbeiten. Dies kann dazu führen, daß die Kamera kein Bildsignal ausgibt.

2.3 Mechanische Spezifikation

Toleranzen:

PCB-Abmessungen: $\pm 0,25$ mm

Bohrungen: $\pm 0,1$ mm

Kunststoffteile: $\pm 0,5$ mm

Alle Angaben vorläufig

2.3.1 Abmessungen Kameraboard

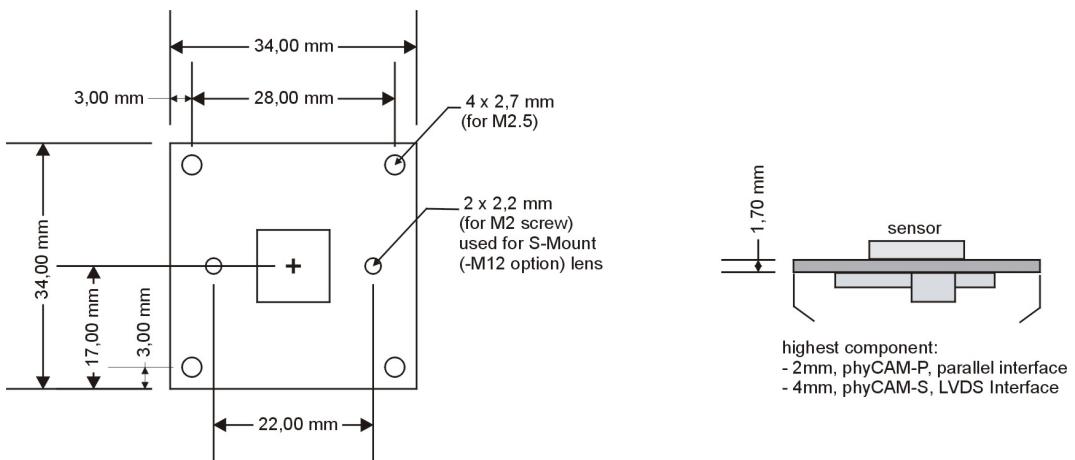


Bild 7: Abmessungen phyCAM-Leiterplatte

Kabelabgang nach oben in Bezug auf Sensor-Standard-Ausleserichtung.

Um die äußereren Befestigungsbohrungen befindet sich ein runder, metallisierter Bereich mit $d=5\text{mm}$, auf dem Schrauben oder Befestigungselemente aufliegen können.

Bei den inneren Bohrungen beträgt dieser Auflagebereich $d=4,5\text{mm}$ und ist nicht metallisiert.

Sollen Befestigungselemente diesen Bereich überragen, sind isolierende Werkstoffe zu verwenden, damit sicher verhindert wird, dass Kurzschlüsse zwischen Leiterbahnen entstehen können.

Beachten Sie in diesem Fall auch bitte die Positionen von Bauelementen abhängig von der Modellvariante.

Die inneren Befestigungsbohrungen ($2,2\text{ mm}$) können lichtdicht abgedeckt geliefert werden. Beachten Sie in diesem Fall, dass die verwendeten Stopfen sensorseitig ca. $2,5\text{mm}$ abstehen.

Der Steckverbinder für Strobe/Trigger-Signale hat eine Höhe von $4,9\text{ mm}$ (für Kamerabboards, die diese Funktion besitzen).

Hinweise:

Da Objektive das Bild umkehren, wird das Board üblicherweise mit Kabelabgang nach unten montiert, um ein aufrechtes Bild zu erhalten. Die Ausleserichtung kann bei vielen Kameras softwaremäßig umgekehrt werden, so dass auch eine andere Montagerichtung möglich ist.

2.3.2 Abmessungen C/CS-Mount-Objektivhalter

Kameraboard mit Objektivhalter für C/CS-Mount Objektive

Bestelloption: -H

Der Halter besitzt einen verstellbaren Messingeinsatz zur Feinanpassung des Objektiv-Auflagemaßes. Der Einsatz kann mit einer Madenschraube fixiert werden.

Für C-Mount-Objektive wird zusätzlich ein entsprechender Adapterring aufgeschraubt.

Eine Seite des Halters ist mit Gewindelöchern zur Befestigung versehen. Die Befestigung kann mit Schrauben 4 x M2,5 oder mittels eines Fotogewindes 1/4“ erfolgen.

Standardmäßig erfolgt der Kabelabgang in Richtung der Befestigungsbohrungen. Das Sensorboard kann in 90° Schritten gedreht werden, so dass die Befestigung von jeder Seite aus möglich ist.

Gehäusematerial: Polyoxymethylen (POM, Delrin), schwarz

C/CS-Mount-Gewindeguss: Messing

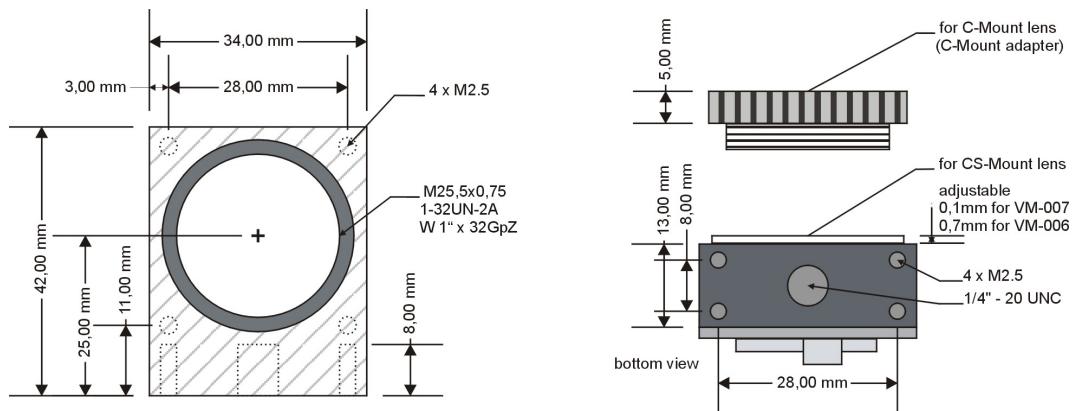


Bild 8: Abmessungen phyCAM mit C/CS-Mount Halter

2.3.3 Abmessungen M12-Objektivhalter

Kameraboard mit Objektivhalter für M12 / 0.5 Objektive (S-Mount)
Bestelloption: -M12

Der Halter ist mittels 2 mm-Schrauben auf dem Kameraboard verschraubt (innere 2,2 mm-Bohrungen).

Das Kameramodul kann über die vier 2,7 mm – Bohrungen der Leiterplatte befestigt werden (2,5 mm – Schrauben).

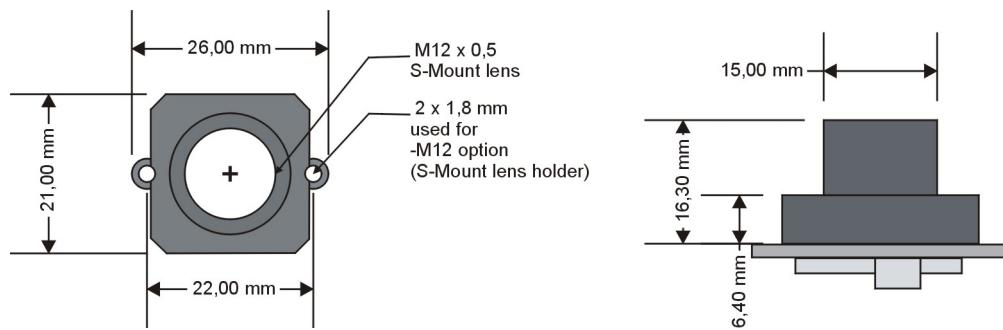


Bild 9: Abmessungen phyCAM mit M12-Halter

3 Inbetriebnahme mit PHYTEC Development-Kits

Die Entwicklungskits von PHYTEC stellen eine ideale Basis für die Erprobung und die ersten Design-Schritte mit phyCAM-Kamera-boards dar.

Für bestimmte Kombinationen aus Microcontrollerboard und Kameramodul bieten wir bereits fertig zusammengestellte Kits an. Sollte die von Ihnen gewünschte Kombination nicht verfügbar sein, empfehlen wir, zunächst ein ähnlich ausgestattetes Kit in Betrieb zu nehmen und dann im zweiten Schritt die von Ihnen gewünschte Kamera an das Kit anzuschließen.

Das Kit bildet weiter die Ausgangsbasis Ihres Entwicklungsprojekts. Zum einen kann mit Hilfe des Kits bereits Anwendungssoftware entwickelt und getestet werden, bevor Ihre eigene, angepasste Hardware vorliegt.

Es ist außerdem eine optimale Plattform, um spezielle Hardwareerweiterungen auszutesten, bevor Sie eine aufwändige Applikationsplatine erstellen. Dieser optionale Schritt sichert Ihr Design ab und stellt gleichzeitig der Softwareentwicklung eine Möglichkeit zur Verfügung, die Adaption der hinzugefügten Hardwarekomponenten vorzunehmen.

Erweiterungen lassen sich einfach über die Erweiterungsschnittstellen der im Kit enthaltenen Basisplatinen anbinden. Im einfachsten Fall genügt ein frei verdrahteter Lochraster-Aufbau.

Wir beraten Sie gerne bezüglich der optimalen Vorgehensweise zur Realisierung Ihres Projektes.

3.1 Einstieg in das Entwicklungskit

Bevor Sie Kamera und Bildverarbeitungsfunktionen ausprobieren empfehlen wir Ihnen, sich zunächst mit den grundlegenden Funktionen des Kits und der zugehörigen Entwicklungsumgebung vertraut zu machen.

Jedes Kit enthält ein Quick-Start-Manual, welches Sie durch die Installation der Software und die Inbetriebnahme der Hardware führt.

3.2 Anschluss und Inbetriebnahme der Kamera

3.2.1 Softwarevoraussetzungen

Hinweis:

Im Folgenden werden die Kits je nach Linux-Betriebssystem oder Windows CE Betriebssystem unterschieden. Je nach Version/Kernel-Stand kann die Inbetriebnahme der Software im Detail vom der beschriebenen Vorgehensweise abweichen.

3.2.1.1 Embedded Linux

Die digitalen Kamerabooks von PHYTEC werden durch die passenden Kameratreiber im PHYTEC Linux-BSP des Embedded Controllerboards unterstützt. Die Liste der unterstützten Kamerabooks wird dabei ständig erweitert. Welche Kamerabooks in der jeweiligen Distribution (Kernelversion) eingebunden sind, kann im Treiberverzeichnis des Systems abgefragt werden. Das Treiberverzeichnis ist versionsabhängig, zum Beispiel unter:

`..../lib/modules/<Kernelversion>/kernel/drivers/media/video/...`

Die Bezeichnung des Kameratreibers bezieht sich dabei immer auf den verwendeten Kamerachip. Bei Abwärtskompatibilität wird der zuerst eingeführte Treibername fortgeführt.

Zum Beispiel:

Kamerabezeichnung	Treiberbezeichnung
VM-006-Serie (Aptina MT9M001-Sensor)	mt9m001
VM-007-Serie (Aptina MT9V022-Sensor)	mt9v022
VM-009-Serie (Aptina MT9M131-Sensor)	mt9m111
VM-010-Serie (Aptina MT9V024-Sensor)	mt9v022
VM-011-Serie (Aptina MT9P031/006-Sensor)	mt9p031

Die Typenbezeichnungen weiterer Kamerasensoren finden Sie in den technischen Beschreibungen der Kameras in *Abschnitt 4*.

Der Zugriff auf den Treiber erfolgt über das *Video4Linux 2 – Interface* (V4L2) des Kameratreibers aus einer eigenen Applikation heraus. Andererseits können auch freie Multimedia Frameworks wie zum Beispiel der *GStreamer* über das V4L2 Interface auf den Treiber zugreifen.

Welche V4L2-Funktionen von den Treibern unterstützt werden, kann durch Abfragen (*Capability Querying*) ermittelt werden. Dieser Mechanismus und die Beschreibung der Funktionen selbst sind in den allgemeinen Beschreibungen für V4L2 erläutert (siehe *Video for Linux Two API Specification*).

Um schnell Kamerafunktionen zu testen und ein Kamerabild zur Anzeige zu bringen ist es von Vorteil, mit einem einfachen Tool zu arbeiten.

PHYTEC stellt zu diesem Zweck Scripts für den in der Linux-Welt verbreiteten *GStreamer* zur Verfügung. Der *GStreamer* kann ohne Programmieraufwand, durch einfache Skript-Aufrufe konfiguriert werden. Die von PHYTEC mitgelieferten Skripte verwenden den *GStreamer* zum Darstellen und Übertragen von Bilddatenströmen. Weiterhin können Einzelbilder oder Bildfolgen in verschiedenen Formaten gespeichert werden.

In diesen Skripten wird ebenfalls gezeigt, wie die *GStreamer*-Beispiele um den Zugriff auf die Kameraregister erweitert werden können. Die Wunschkonfiguration kann vom Anwender in einer editierbaren Textdatei durch An- und Abwahl der Registerzugriffe eingestellt werden. Eine Erweiterung der Datei durch den Anwender ist ebenfalls möglich. Die Vorgehensweise ist in dem separaten Dokument „*LAN-052-d_AppNote_Set_Cam_Register*“ erläutert.

Je nach BSP-Version gibt es viele weitere Programme und Programmierbeispiele, z.B.:

- ...\\v4l2_c-examples\\...
(Zugriff auf die v4l2-Schnittstelle aus eigenen C - Programmen)
- ...\\opencv_examples\\...
(Zugriff auf die v4l2-Schnittstelle aus OpenCV)
- ...\\gstreamer_examples\\tools\\...
(Zugriff auf die Register der Kameramodule über den I²C - Bus)

3.2.1.2 Windows CE 6.0

Die digitalen Kamerabooks von PHYTEC werden durch die passenden Kameratreiber im PHYTEC Windows CE-BSP des Embedded Controllerboards unterstützt. Die Liste der unterstützten Kamerabooks wird dabei ständig erweitert.

Welche Kamerabooks in der jeweiligen Distribution eingebunden sind, wird z.B. durch Aufruf der Funktion *Start/Settings/Control Panel/SelCamera* sichtbar gemacht.

Siehe dazu Abschnitt 3.2.4.2 Windows CE Demoprogramm starten die Vorgehensweise zum Prüfen der angeschlossenen Kamera.

Die Schnittstelle des Treibers ist dabei *DirectShow* – kompatibel. Der Zugriff auf den Kameratreiber wird in einem von PHYTEC mitgelieferten Demoprogramm gezeigt. Dieses Demoprogramm kann als Referenz für den Zugriff aus einer eigenen Applikation heraus verwendet werden.

Das Demoprogramm beinhaltet die Grundfunktionen:

- Livebildanzeige,
- Livebild einfrieren
- aktuelles Bild im BMP Format speichern
- aktuelles Bild im RAW Format speichern
- Lesen und Schreiben von frei wählbaren Registerinhalten des Kamerasensors.

Durch kameraspezifische Addons, z.B. Farbkorrekturen bei den COL-Modellen, werden Zusatzfunktionen bereitgestellt.

Die gewünschten Register-Settings können vom Anwender in einer editierbaren Textdatei durch An- und Abwahl der Registerzugriffe eingestellt werden. Eine Erweiterung der Datei durch den Anwender ist ebenfalls möglich. Die Vorgehensweise ist in dem separaten Dokument „*LAN-052-d_AppNote_Set_Cam_Register*“ erläutert.

3.2.2 Hardwarevoraussetzungen

Für die Inbetriebnahme der Kamera benötigen Sie folgende Komponenten:

- PHYTEC Microcontroller Kit
- Kameramodul, idealerweise mit Objektivhalter und Objektiv
- Verbindungskabel zwischen Kameraboard und Basisplatine

Wenn Sie das entsprechende PHYTEC-Kit als Embedded Imaging Kit bestellt haben, sind die bereits alle zur Inbetriebnahme notwendigen Hardwarekomponenten im Kit enthalten.

Sowohl eine Erweiterung eines vorhandenen PHYTEC-Kits um eine Kamera als auch die Ergänzung eines bestehenden Video-Kits um weitere Kameras ist bei vorhandenem Treiber und vorhandener phyCAM-S / phyCAM-P Schnittstelle möglich.

3.2.3 Kamera anschließen

3.2.3.1 Vorbereitungen

Bevor Sie die Kamera anstecken und in Betrieb nehmen, führen Sie die ersten Schritte der „Quick Start Instructions“ des jeweiligen Kits durch. Um die Scripts auf dem Modul zu starten, befolgen Sie die Punkte zum Herstellen einer seriellen Verbindung mit dem Modul. Sie können dabei das in der Anleitung vorgeschlagene Terminalprogramm oder ein eigenes Terminalprogramm verwenden.

Um gespeicherte Bilddateien an einen PC (Host) per Ethernet zu übertragen, befolgen Sie die Punkte zum Herstellen einer FTP-Verbindung. Sie können dabei den in der Anleitung vorgeschlagenen FTP-Server oder einen eigenen FTP-Server verwenden.

3.2.3.2 phyCAM-P Kamera anschließen

Machen Sie das System spannungsfrei, bevor Sie die Kamera anschließen.

Hinweis:

Gehen Sie beim Anschluß der Kameras vorsichtig vor, da die Bügel der Buchsen sonst leicht abbrechen.

Öffnen Sie die Verriegelung der 33-poligen FFC-Buchse an der Kamera. Prüfen Sie dazu zunächst, welche Ausführung des Steckverbinders bei Ihnen vorliegt. Das Kameramodul kann mit einem Shift-Lock-Typ oder einem Flip-Lock-Typ ausgestattet sein.

Shift-Lock-Steckverbinder:

Ziehen Sie den Bügel der Buchse in Richtung Kabelzuführung und heben diesen leicht an.

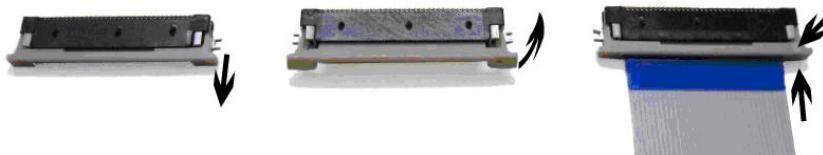


Bild 10: Kameraverbindung FFC-Buchse herstellen (phyCAM-P - Shift-Lock)

Stecken Sie dann das 33-polige FFC-Kabel mit den Kontaktflächen nach unten in die FFC-Buchse bis zum spürbaren Anschlag. Die Verstärkung des FFC-Kabels (meist farblich hervorgehoben) zeigt dabei zum Bügel der Buchse.

Verriegeln Sie die FFC-Buchse, indem Sie den Bügel wieder herunterdrücken und dann bis zum Anschlag hineinschieben.

Flip-Lock-Steckverbinder:

Klappen Sie die Verriegelung nach oben auf.



Bild 11: Kameraverbindung FFC-Buchse herstellen (phyCAM-P – Flip-Lock)

Stecken Sie dann das 33-polige FFC-Kabel mit den Kontaktflächen nach unten in die FFC-Buchse bis zum spürbaren Anschlag. Die

Verstärkung des FFC-Kabels (meist farblich hervorgehoben) zeigt dabei zum Bügel der Buchse.

Verriegeln Sie die FFC-Buchse, indem Sie den Bügel vorsichtig herunterdrücken.

Im Kit wird ein FFC-Kabel vom Typ A (gleichseitig abisoliert und verstärkt) mitgeliefert. Dadurch erfolgt im Kit die richtige Signalzuordnung zwischen Kamera und Basisplatine.

Die Position der Kamerabuchse auf der Basisplatine, finden Sie im Hardwaremanual des Kits. Parallel zur Steckerbezeichnung (z.B. X100) findet sich bei einigen Basisplatinen auch der Aufdruck „CAM“ auf der Platine. Bei der phyCAM-P Schnittstelle handelt es sich dabei um eine 33-polige FFC-Buchse, die auf der Platine stehend oder liegend ausgeführt sein kann.

Das Einstecken des FFC Kabels erfolgt analog zu dem Einstecken des Kabels in die Kamera FFC-Buchse.

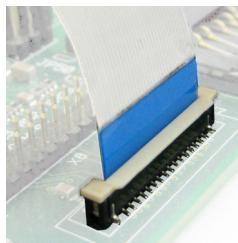


Bild 12: Kameraverbindung stehende FFC-Buchse (phyCAM-P)

Hinweis:

In der stehenden Ausführung der FFC-Buchse ist die Kontaktierung ebenfalls auf der dem Bügel gegenüberliegenden Seite.

3.2.3.3 phyCAM-S Kamera anschließen

Es wird empfohlen die Kamera im spannungsfreien Zustand an das System anzuschließen.

Für die Kameraverbindung eines phyCAM-S Systems wird ein Kamera-Adapterkabel mit einem 8-poligen Hirose-Stecker und einem RJ-45-Stecker auf der anderen Seite benötigt (z.B.: PHYTEC WK216-0.5). Der Hirose Stecker wird in das passende Gegenstück auf dem Kameraboard gesteckt. Zur Orientierung befinden sich auf der Oberseite zwei Führungsnasen (siehe Bild 13). Diese müssen beim Einstecken in den entsprechenden Aussparungen der Kamerabuchse einrasten.

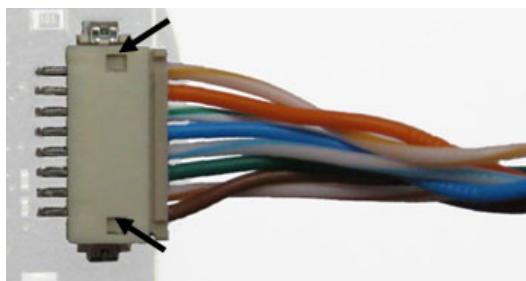


Bild 13: Kameraverbindung Hirose (phyCAM-S)

Die Position der Kamerabuchse auf der Basisplatine, finden Sie im entsprechenden Hardwaremanual des Kits. Parallel zur Steckerbezeichnung (z.B. X100) findet sich bei einigen Basisplatinen auch der Aufdruck „CAM“ auf der Platine. Bei der phyCAM-S Schnittstelle handelt es sich dabei um eine RJ-45-Buchse.

Achtung:

Auf dem Board befindet sich in der Regel auch eine Ethernet RJ-45-Buchse. Vergewissern Sie sich, dass es sich bei der gewählten Kamera RJ-45-Buchse nicht um die Ethernetbuchse handelt.

Der RJ-45-Stecker des Kamerakabels wird nun in die RJ-45-Kamera-Buchse auf der Basisplatine gesteckt.



Bild 14: Kameraverbindung RJ-45 (*phyCAM-S*)

Der Bügel am Stecker dient dabei gleichzeitig als Verpolungsschutz und als Arretierung. Schieben Sie den RJ-45-Stecker in die Buchse, bis er hörbar einrastet.

3.2.4 Demoapplikationen starten

3.2.4.1 Linux Beispieldokumente starten

Bevor sie die mitgelieferten Beispiele verwenden, sollten Sie sich vergewissern ob der entsprechende Treiber zur Verfügung steht. Die PHYTEC Embedded Video Kits sind in der Auslieferungsvariante mit der im Kit enthaltenen Kamera vorkonfiguriert.

Hinweis:

Für einige Controller-Modelle sind erweiterte Dokumentationen zur Inbetriebnahme der Kameras vorhanden. Bitte prüfen Sie, ob mit Ihrem Kit eine *phyCAM - Getting_Started* Dokumentation in digitaler Form mitgeliefert wurde.

Bei Verwendung einer anderen Kamera müssen gegebenenfalls kernelspezifische Einstellungen vorgenommen werden. Zum Beispiel die Einstellung der Kamera und zugehöriger Parameter bei den „boot-args“. Diese sind in der entsprechenden Quickstart oder *phyCAM - Getting_Started* Dokumentation der Linux Software nachzulesen.

Achtung:

Die Scripte in dem Startverzeichnis sind nicht optimiert (z.B. bezüglich Framerate, Farbumrechnung, Auflösung usw.). Zur optimalen Beurteilung des Kamerasensors verwenden Sie bitte die kameraspezifischen Beispiele in den Unterverzeichnissen.

Starten Sie nun das System und verfolgen den Bootvorgang auf dem Terminal ihrer seriellen Verbindung.



```
mx27-camera mx27-camera.0: initialising
mx27-camera mx27-camera.0: Camera clock frequency: 66500000
mx27-camera mx27-camera.0: Using EMMA

OSELAS (R) -phyCARD (PTXdist-1.99.19-1/2010-02-08T16:41:34+0100)

***  PHYTEC BSP PD09.2.0R3 based on OSELAS(R) ***

phyCARD login:
```

Loggen Sie sich im System ein und lassen Sie sich mit dem `>ls<`-Befehl die vorhandenen Dateien und Unterverzeichnisse in Ihrem Home-Verzeichnis anzeigen.



```
OSELAS (R) -phyCARD (PTXdist-1.99.19-1/2010-02-08T16:41:34+0100)

***  PHYTEC BSP PD09.2.0R3 based on OSELAS(R) ***

phyCARD login: root
root@phyCARD:~ ls
gstreamer_examples
root@phyCARD:~
```

Wechseln Sie in das Unterverzeichnis mit den *GStreamer* - Beispielen (cd xxx mit „xxx“ = Name des Verzeichnisses). Lassen Sie sich erneut den Inhalt des Verzeichnisses ausgeben.

```
COM1 - PuTTY
[...]
***  PHYTEC BSP PD09.2.0R3 based on OSELAS(R)  ***

phyCARD login: root
root@phyCARD:~ cd gststreamer_examples/
root@phyCARD:~/gststreamer_examples ls
bwcam-fbdev_640x480          colcam-save_jpg_full_res
bwcam-mpeg4                  colcam-save_raw_full_res
bwcam-save_jpg_full_res      colcam-xv
bwcam-save_raw_full_res      func.sh
bwcam-xv                     register-settings-mt9m001.txt
colcam-fbdev_640x480          register-settings-mt9v022.txt
colcam-mpeg4
root@phyCARD:~/gststreamer_examples
```

Die Dateien ohne Endungen sind die ausführbaren Scripts. Die Datei mit der Erweiterung .sh ist ein Shell-Script, in dem allgemeine Einstellungen für die Demoscripts durchgeführt werden. Dateien mit der Erweiterung .txt beinhalten erweiterte Register-Settings für das *GStreamer-PlugIn „i2c file“* (Details finden Sie in dem Dokument „*LAN-052-d_AppNote_Set_Cam_Register*“).

Die Demoscripts sind wie folgt aufgebaut:

- Einbindung des Shell Scripts (z.B.: `dirname \$0`/func.sh)
- Verwendung von Funktionen aus der Shell Script
(z.B.: init_dev bw)
- starten des *GStreamers* (z.B.: gst-launch !)
- starten verschiedenen Funktionen des *GStreamers*
(z.B.: v4l2src ! |)

Zum Start eines Scripts geben Sie die gewünschte Datei auf der Konsole ein (z.B.: ./colcam-fbdev_640x480 <ENTER>).

Informationen zum freie Multimedia Framework *GStreamer* und dessen Funktion finden Sie unter www.gstreamer.net.

Ein allgemeines Handling des *GStreamers* ist in dem jeweiligen *BSP-Phytec-Quickstart* beschrieben.

An dieser Stelle eine Auswahl einiger Demoscripts:

Demoscript	Funktion	Besonderheiten
Anzeige eines Livebilds		
<i>bwcam-fbdev_640x480</i>	Die Bilddaten einer monochromen Kamera werden kontinuierlich in den Framebuffer des Systems geschrieben und sind somit auf dem Display sichtbar.	Das Anzeigebild ist für ein Display mit 640x480 Bildpunkte ausgelegt. Bei anderen Displayauflösungen ist die passende Auflösung einzustellen.
<i>colcam-fbdev_640x480</i>	Die Bilddaten einer color Kamera werden kontinuierlich in den Framebuffer des Systems geschrieben und sind somit auf dem Display sichtbar.	Das Anzeigebild ist für ein Display mit 640x480 Bildpunkte ausgelegt. Bei anderen Displayauflösungen ist die passende Auflösung einzustellen.
<i>alle anderen fbdev Scripte</i>	Bilddaten in den Framebuffer des Systems schreiben.	Beispiele mit unterschiedlichen Auflösungen und ROI Funktionen.
Speichern eines Bilds (Eine Übertragung der gespeicherten Datei an den Host-PC ist über die FTP Verbindung möglich)		
<i>bwcam-save_raw_full_res</i>	Speichert die Bilddaten einer monochromen Kamera in die Datei „bw_image.raw“.	Die Bilddaten werden ohne Overhead 1:1 in die Datei geschrieben.
<i>colcam-save_raw_full_res</i>	Speichert die Bilddaten einer color Kamera in die Datei „col_image.raw“.	Die Bilddaten werden ohne Overhead und ohne Farbumrechnung 1:1 in die Datei geschrieben.
<i>bwcam-save_jpg_full_res</i>	Wandelt die Bilddaten einer monochromen Kamera in ein JPEG-Format und schreibt die Daten dann in die Datei „bw_image.jpg“.	Die Bilddaten werden im JPEG-Format gespeichert.
<i>colcam-save_jpg_full_res</i>	Wandelt die Bilddaten einer color Kamera in ein JPEG-Format und schreibt die Daten dann in die Datei „col_image.jpg“.	Die Bilddaten werden im JPEG-Format gespeichert.
Netzwerkübertragung von kontinuierlichen Bilddaten		
<i>bwcam_xv</i>	Übertragung eines unkomprimierten monochromen Bild-	Nur in Verbindung mit einer Ethernetverbindung und einem X-Server auf der

	Datenstroms an einen Host.	Gegenstelle verwendbar. (vor dem Aufruf muß das Ausgabedisplay initialisiert werden „export DISPLAY=<IP>:0“).
<i>colcam_xv</i>	Übertragung eines unkomprimierten color Bild-Datenstroms an einen X-Server (Host).	Nur in Verbindung mit einer Ethernetverbindung und einem X-Server auf der Gegenstelle verwendbar. (vor dem Aufruf muß das Ausgabedisplay initialisiert werden „export DISPLAY=<IP>:0“).
<i>bwcam_mpeg4</i> <i>Hinweise:</i> <i>Nicht bei allen Kit-Varianten verfügbar</i> <i>Wenn der Controller weitere Codecs unterstützt, finden Sie mehr Beispiele in den Unterverzeichnissen der Kameras</i>	Übertragung eines komprimierten monochromen Bild-Datenstroms an einen X-Server (Host).	Nur in Verbindung mit einer Ethernetverbindung und passender Gegenstelle (Host mit GStreamer) verwendbar. Um dieses Beispiel Nutzen zu können sind noch Anpassungen notwendig (z.B. IP-Adresse). Achtung: Dieses Beispiel ist nur auf bestimmten Controllern lauffähig. Die Verwendung bedarf tiefergehender Linux-Kenntnisse!
<i>colcam_mpeg4</i> <i>Hinweise:</i> <i>Nicht bei allen Kit-Varianten verfügbar</i> <i>Wenn der Controller weitere Codecs unterstützt, finden Sie mehr Beispiele in den Unterverzeichnissen der Kameras</i>	Übertragung eines komprimierten Farbbild-Datenstroms an einen Host.	Nur in Verbindung mit einer Ethernetverbindung und passender Gegenstelle (Host mit GStreamer) verwendbar. Um dieses Beispiel Nutzen zu können sind noch Anpassungen notwendig (z.B. IP-Adresse). Achtung: Dieses Beispiel ist nur auf bestimmten Controllern lauffähig. Die Verwendung bedarf tiefergehender Linux-Kenntnisse!

Hinweis:

Die Scripte werden von PHYTEC fortlaufend erweitert und angepasst. Je nach Kernelversion, Controllerboard und Kameraboard kann es zu Abweichungen der genannten Beispiele kommen.

Scripte die speziell für einen Kamera/Kamerasensor erstellt worden sind, befinden sich in separaten Unterverzeichnissen die durch den Kamerasensornamen oder Beschreibungen gekennzeichnet sind.
Beachten Sie, dass einige Scripte auch abhängig von der Hardwareplattform sind (z.B. nur phyCARD oder nur phyCORE - Plattform).

3.2.4.2 Windows CE Demoprogramm starten

Starten Sie nun das System und verfolgen den Bootvorgang, bis der Windows Desktop erscheint.



Bild 15: WinCE Desktop

Prüfen Sie zuerst, ob die Kamera-Konfiguration der von Ihnen angeschlossenen Kamera entspricht. Starten Sie dazu das Programm SelCamera: *Start/Settings/Control Panel/SelCamera*.



SelCamera

Bild 16: SelCamera Icon

Ist die installierte Kamera nicht als *Current* angezeigt, wählen Sie die diese aus, indem Sie die entsprechende Schaltfläche antippen.

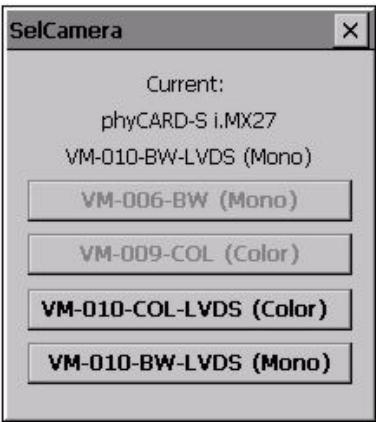


Bild 17: SelCamera Programm

Es erscheint ein Fenster mit dem Hinweis, die Änderungen der Registry-Einstellungen dauerhaft zu speichern:

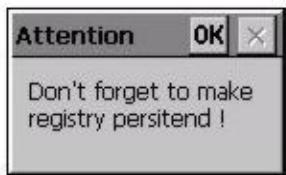


Bild 18: SelCamera Registry-Hinweis

Dies können Sie durch den Aufruf des Programms *SaveReg.exe* welches sich im Pfad *My Device/Windows/...* befindet tätigen.



Bild 19: SaveReg Programm

Starten Sie danach das System neu, damit die Änderungen wirksam werden.

Hinweise:

- Das Speichern in der *Registry* muss bei einem Kameratreiberwechsel durchgeführt werden.
- **Die Änderung ist erst nach einem Neustart des Systems wirksam.**

Starten Sie nun das Programm *CameraApp.exe* welches sich im Windows-Verzeichnis (*My Device/Windows/...*) des Embedded Systems befindet.

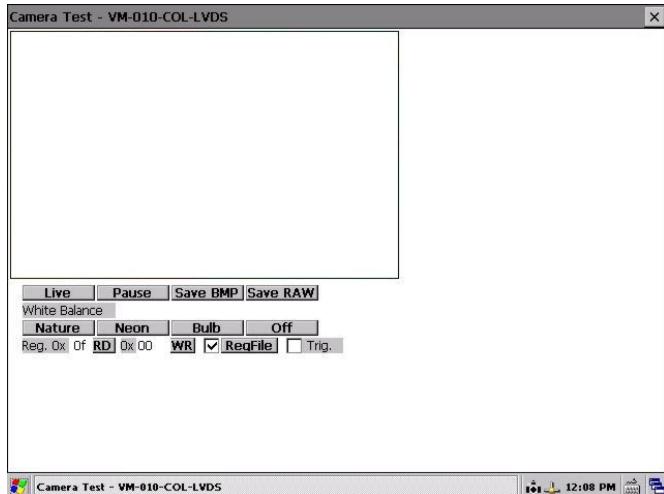


Bild 20: Demo Programm

Beim ersten Start bzw. falls die Konfigurationsdatei „*register-settings-xxx.txt*“ (xxx = Sensortyp) verloren gegangen ist. Wird – Datei wird die TXT-Datei neu generiert und in das Verzeichnis /NandFlash/... eingespielt.

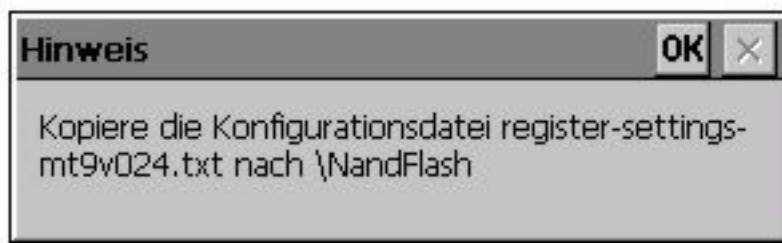


Bild 21: TXT-Datei wird neu erzeugt

Nun kann ein Live-Bild von der angeschlossenen Kamera angefordert und auf dem Display des Kits dargestellt werden. Betätigen Sie dazu die Schaltfläche *Live* des Demoprogramms:

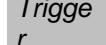
phyCAM-Serie



Bild 22: Demoprogramm mit Livebild einer Farbkamera

Das Demoprogramm beinhaltet folgende Funktionen:

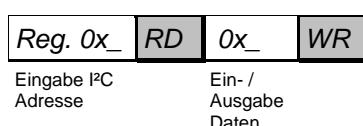
Schaltfläche	Funktion	Besonderheiten
Grundfunktionen		
Live	Die Bilddaten werden kontinuierlich in das Ausgabefenster geschrieben und sind somit auf dem Display sichtbar.	Das Anzeigebild ist der Displayauflösung im Kit angepasst. Bei Farbbildern erfolgt gegebenenfalls eine Umrechnung in ein Anzeigefarbformat (z.B. bei Bayer Pattern Kameras)
Pause	Die kontinuierliche Bildanforderung wird gestoppt und das letzte Bild auf dem Bildschirm eingefroren.	Durch erneutes Betätigen der Live Taste wird der Datenstrom wieder kontinuierlich angefordert und dargestellt.
Save BMP	Wandelt die Bilddaten der Kamera in ein BMP-Format und schreibt die Daten dann in die Datei „capture.bmp“.	Das Bild wird dazu in der maximalen Auflösung angefordert und im Grundverzeichnis gespeichert.
Save RAW	Speichert die Bild-Rohdaten der Kamera unbearbeitet in die Datei „capture.raw“. (z.B. Bayer Pattern Format bei	Das Bild wird dazu in der maximalen Auflösung angefordert und im Grundverzeichnis gespeichert.

	bestimmten Farbkameras)	
Reg. 0x_  0x_ 	Lesen (RD) oder Schreiben (WR) eines Kameraregisters. (siehe Abschnitt unten) Hinweis: Nicht alle Kameraregister sind zum Schreiben freigegeben.	Angaben erfolgen hexadezimal. Achtung: Diese Einstellungen können zu undefinierten Zuständen in der Kamera führen.
mögliche Add-On Funktionen (je nach Kameratyp und Demoprogrammversion)		
White Balance:    	Liegen die Farb-Bilddaten im Bayer Pattern Format (RGGB) vor, werden die einzelnen Farbkanäle bei der Umrechnung in ein RGB Farbformat gewichtet.	Beispielwichtung VM-007 / VM-010: Nature $\Rightarrow R = 1,3 / G = 1 / B = 0,8$ Neon $\Rightarrow R = 1,0 / G = 1 / B = 1,9$ Bulb $\Rightarrow R = 0,6 / G = 1 / B = 2,1$ OFF $\Rightarrow R = 1,0 / G = 1 / B = 1,0$
<input checked="" type="checkbox"/> 	<input checked="" type="checkbox"/> aktiviert / deaktiviert die Verwendung eines Registerfiles.  öffnet einen Dialog zur Auswahl der Registerdatei (siehe unten)	Bei aktiverter Funktion wird die gewählte txt-Datei verwendet. Um die Verwendung der txt-Datei auch nach einem Neustart des Systems zu erreichen, muss die Änderung mittels „savereg“ gespeichert werden.
<input checked="" type="checkbox"/> 	aktiviert / deaktiviert den Single-Mode der Kamera.	Achtung: Die Aufnahme erfolgt nur bei einem externen Triggerimpuls (Jumperstellung auf der Platine beachten).

Hinweise:

- Lesen und Schreiben von Kameraregistern**

Durch direktes Lesen und Beschreiben der Register des Kamerasensors können gezielt Einstellungen des jeweiligen Sensors beeinflusst und exakt an die Bedürfnisse der Anwendung angepasst werden.
Die Eingabe erfolgt dabei mit Hilfe der Register-Eingabemaske des Programms:



Zum Lesen des Wertes aus einem bestimmten Register geben Sie im Feld *Reg* die I²C-Adresse des Registers hexadezimal ein

und drücken dann die Schaltfläche *RD*.

Das Ergebnis der Abfrage wird im Feld hinter *RD* ausgegeben.

Um einen Registerwert zu verändern, geben Sie die I²C-Adresse des Registers im Feld *Reg* ein und den zu schreibenden Wert im Datenfeld hinter *RD* ein. Drücken Sie dann die Schaltfläche *WR*.

Beachten Sie, dass nicht alle Register beschrieben werden können. Änderungen der Registerwerte können dazu führen, dass die Kamera in einen undefinierten Zustand gerät und nicht mehr ordnungsgemäß arbeitet.

- **Verwendung eines Register-Files**

Die Verwendung eines Register-Files ermöglicht die Anpassung der Registerwerte des Kamerasensors ohne die Werte jedes Mal von Hand eingeben zu müssen.

Dazu wird eine Textdatei (txt) verwendet, in welcher der gesamte Registersatz definiert wird. Sie können diese Datei entsprechend Ihren Vorgaben anpassen. Am besten erzeugen Sie dazu eine Kopie der Konfigurationsdatei „register-settings-xxx.txt“ (xxx = Sensortyp).

Nehmen Sie in Ihrer Konfigurationsdatei die gewünschten Änderungen vor.

Drücken Sie die Schaltfläche *Regfile*, um die Konfigurationsdatei auszuwählen, die Sie benutzen möchten.

Setzen Sie das Häkchen vor der Schaltfläche *Regfile*, um die Verwendung des Register-Files zu aktivieren.

Hinweise:

- Wenn das Häkchen nicht gesetzt ist, werden nur die Default-Werte des Kameratreibers geladen.
- Die Einstellungen wirken sich erst beim nächsten Programmstart aus. Konfigurationsdaten werden also nicht direkt übernommen, sondern nur beim Start des Demoprogramms.
- Die Vorgehensweise ist in dem separaten Dokument „LAN-052-d_AppNote_Set_Cam_Register“ erläutert.
- Wenn Sie erreichen möchten, dass die Einstellungen auch nach dem Neustart des Systems erhalten bleiben, erreichen Sie dies

durch den Aufruf des Programms *SaveReg.exe* welches sich im Pfad *My Device/Windows/...*

Ansonsten gehen die Einstellungen der Funktion wieder verloren.

3.2.5 Abhilfe bei Problemen

In diesem Abschnitt möchten wir Ihnen Tipps für die Schritt-für-Schritt – Fehlersuche geben, falls die Inbetriebnahme nicht gleich erfolgreich sein sollte.

3.2.5.1 Displaytest

Linux:

Geben Sie auf der Konsole folgenden Befehl ein:

fbtest <ENTER>

Auf dem Display erscheinen verschiedene geometrische Formen und Farbmuster.

WinCE:

Prüfen Sie die Farben des Desktop Bildschirms

möglicher Fehler:

Es wird kein Bild auf dem Display dargestellt:

Abhilfe:

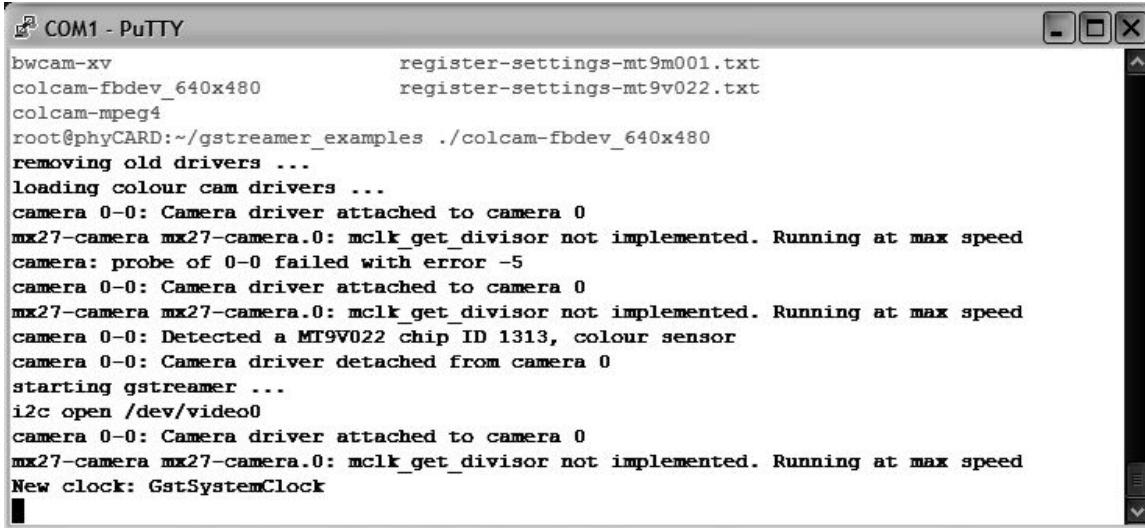
- prüfen Sie den Anschluss zum Display
- prüfen Sie die die Backlight-Verbindung

3.2.5.2 Kamera-Livebild testen

Linux:

Rufen Sie über die Konsole eine Datei auf, mit zu ihrer Kamera (monochrom / color) passenden Farbvariante und dem zu Ihrem Display passende Auflösung. Beispiel:

./colcam-fbdev_640x480 <ENTER>



```
COM1 - PuTTY
bwcam-xv          register-settings-mt9m001.txt
colcam-fbdev_640x480  register-settings-mt9v022.txt
colcam-mpeg4
root@phyCARD:~/gstreamer_examples ./colcam-fbdev_640x480
removing old drivers ...
loading colour cam drivers ...
camera 0-0: Camera driver attached to camera 0
mx27-camera mx27-camera.0: mclk_get_divisor not implemented. Running at max speed
camera: probe of 0-0 failed with error -5
camera 0-0: Camera driver attached to camera 0
mx27-camera mx27-camera.0: mclk_get_divisor not implemented. Running at max speed
camera 0-0: Detected a MT9V022 chip ID 1313, colour sensor
camera 0-0: Camera driver detached from camera 0
starting gstreamer ...
i2c open /dev/video0
camera 0-0: Camera driver attached to camera 0
mx27-camera mx27-camera.0: mclk_get_divisor not implemented. Running at max speed
New clock: GstSystemClock
```

Abhängig von der BSP-Version versucht die Script-Datei selbstständig, den richtigen Treiber zu laden bzw. prüft, ob der voreingestellte Treiber geladen werden konnte. Wird eine entsprechende Kamera gefunden so erfolgt darüber eine Meldung:
camera 0-0: Detected a MT9V022 chip ID 1313, colour sensor
und das Livebild wird auf dem Bildschirm dargestellt.

WinCE:

Demoprogramm starten. <Live> Taste betätigen.

möglicher Fehler:

Es wird keine Kamera erkannt.

Linux:

```

COM1 - PuTTY
root@phyCARD:~/gstreamer_examples ls
bwcam-fbdev_640x480          colcam-save_jpg_full_res
bwcam-mpeg4                   colcam-save_raw_full_res
bwcam-save_jpg_full_res       colcam-xv
bwcam-save_raw_full_res       func.sh
bwcam-xv                      register-settings-mt9m001.txt
colcam-fbdev_640x480          register-settings-mt9v022.txt
colcam-mpeg4
root@phyCARD:~/gstreamer_examples ./colcam-fbdev_640x480
removing old drivers ...
loading colour cam drivers ...
camera 0-0: Camera driver attached to camera 0
mx27-camera mx27-camera.0: mclk_get_divisor not implemented. Running at max speed
camera: probe of 0-0 failed with error -5
camera 0-0: Camera driver attached to camera 0
mx27-camera mx27-camera.0: mclk_get_divisor not implemented. Running at max speed
camera: probe of 0-0 failed with error -5
unable to load camera driver, exit
root@phyCARD:~/gstreamer_examples

```

WinCE:

Fenster bleibt leer.

Abhilfe:

- prüfen Sie den Anschluss zur Kamera
- *Linux*: prüfen Sie ob die Kamera vom Kernel unterstützt wird
- *Linux*: prüfen Sie die Aktualität der *GStreamer* Beispiele
- *Linux*: versuchen Sie den Kameratreiber per Hand zu laden, indem Sie den *modprobe* Befehl verwenden. (Nur möglich wenn Kameratreiber nicht im Kernel integriert ist.)
- *WinCE*: prüfen Sie mit *SelCam*, ob die die richtige Kamera eingestellt ist.

möglicher Fehler:

Livebild wird zeitversetzt und mit langsamer Framerate dargestellt

Abhilfe:

Dies ist kein Fehler. Bedingt durch mehrere Faktoren ist eine Livebildanzeige mit höchster Framerate nicht immer möglich. Folgende Faktoren können hier eine Rolle spielen:

- Bilddatenmengen (z.B.: Bildauflösung, Farbformat usw.)
- zwischengeschaltete Algorithmen können viel Rechenleistung benötigen.

- Umrechnung von Farbformaten (z.B. Bayer Pattern nach RGB) benötigt Rechenleistung.
- unterschiedliche Rechenleistungen und Multimedia-Unterstützung der Controller. Möglicherweise werden nicht alle Multimedia-Beschleuniger von der Demo-Anwendung unterstützt.
- *Linux: GStreamer* ist als modularer Framework nicht geschwindigkeitsoptimiert.

In diesem Fall sollten die Bilddatenmenge und die verwendeten Algorithmen der Aufgabenstellung angepasst werden.

3.3 Registereinstellungen der Kameramodule verändern

Die KameraSENSOREN bieten vielfältige Möglichkeiten, die Bildaufnahme zu beeinflussen.

Die entsprechenden Einstellungen werden in den REGISTERN der KAMERA vorgenommen. Diese REGISTER können DURCH die I²C-SCHNITTSTELLE gelesen und beschrieben werden. VIELE EINSTELLUNGEN werden DURCH den KAMERATREIBER bereits AUTOMATISCH entsprechend der TREIBERAUFRUFE gesetzt.

MANCHE SPEZIELLEREN EINSTELLUNGEN können NICHT über TREIBERFUNKTIONEN verändert werden. DER ANWENDUNGSPROGRAMMIERER hat die Möglichkeit, DIREKT auf die REGISTER der KAMERA zuzugreifen und die Werte entsprechend anzupassen.

3.3.1 Grundlagen

Die digitalen phyCAM-MODULE werden durch die passenden KAMERATREIBER im PHYTEC BSP DES Embedded-CONTROLLERBOARDS unterstützt.

Die Bezeichnungen der Treiber entsprechen dabei den Namen des auf dem KAMERAMODUL befindlichen SENSORCHIPS.

Beispiele:

- VM-006-Serie (Aptina mt9m001)
- VM-007-Serie (Aptina mt9v022)
- VM-009-Serie (Aptina mt9m131)

- VM-010-Serie (Aptina mt9v024)

Dabei ist die entsprechende Ausbaustufe je nach BSP unterschiedlich und wird kontinuierlich durch neue Kameratasoren erweitert. Bitte prüfen Sie vor der Verwendung der Kameras, welche Kameratreiber vom der jeweiligen BSP-Version unterstützt werden.

Linux:

Der Zugriff auf den Linux-Treiber erfolgt über das Video4Linux 2 – Interface (V4L2) des Kameratreibers aus einer eigenen Applikation heraus. Andererseits können auch freie Multimedia Frameworks wie zum Beispiel der GStreamer über das V4L2 Interface auf den Treiber zugreifen.

Welche V4L2-Funktionen von den Treibern unterstützt werden, kann durch Abfragen (Capability Querying) ermittelt werden. Dieser Mechanismus und die Beschreibung der Funktionen selbst sind in den allgemeinen Beschreibungen für V4L2 erläutert (siehe Video for Linux Two API Specification).

Windows CE / Windows Embedded Compact:

Die Schnittstelle des Treibers der Windows Embedded – Versionen ist DirectShow - kompatibel. Der Zugriff auf den Kameratreiber wird in einem von PHYTEC mitgelieferten Demoprogramm gezeigt. Dieses Demoprogramm kann als Referenz für den Zugriff aus einer eigenen Applikation heraus verwendet werden.

Weitere Informationen sind in den Kurzbeschreibungen des jeweiligen Treibers zu finden.

Werden Einstellungen im Kameratasor gewünscht, die vom Treiber noch nicht unterstützt werden, so ist eine direkte Beeinflussung der Kameraregister über APIs/Funktionen möglich.

Da dies ein Sonderfall des Kamerazugriffs darstellt, wird im Folgenden auf diesen direkten Zugriff eingegangen.

3.3.2 Allgemeiner Zugriff auf die Kameraregister

Wichtig

Die Werte mancher Register sind für die korrekte Funktion der Kamera und die störungsfreie Bildaufnahme wichtig.

Die Veränderung dieser Registerwerte kann zu fehlerhafter Bilddarstellung oder zur Instabilität des Systems führen. Aus diesem Grund ist die direkte Beeinflussung der Register unter Linux nur im Debug-Modus möglich. Prüfen Sie vor der Veränderung von Werten daher gründlich, inwieweit dies die Funktion der Kamera oder die Stabilität des Systems beeinflussen kann.

Einige Register werden vom jeweiligen Kameratreiber verwaltet. Das heißt die Veränderung bestimmter Registerinhalte kann Auswirkungen auf den Ablauf im Treiber haben, bzw. kann der Treiber auch bestimmte Inhalte wieder zurücksetzen

3.3.2.1 Allgemeiner Zugriff unter Linux

Um auf die Kameraregister zugreifen zu können, stehen die V4L2 APIs *VIDIOC_DBG_G_REGISTER* und *VIDIOC_DBG_S_REGISTER* zur Verfügung.

Achtung

Die Funktionen können nur verwendet werden, wenn der entsprechende Treiber im Debug-Modus (*CONFIG_VIDEO_ADV_DEBUG*) kompiliert wurde.

In der PHYTEC-Distribution sind die mitgelieferten Kameratreiber bereits im Debug-Modus erstellt worden.

Die Registerfunktionen können vom Anwender in seine eigenen Applikation integriert werden. Im Vorfeld einer solchen Integration ist es von Vorteil, die Wirkung bestimmter Register-Settings zu testen und mit einfachen Tools sichtbar zu machen.

PHYTEC stellt zu diesem Zweck ein Plug-in für den in der Linux-Welt verbreiteten *GStreamer* zur Verfügung. Der *GStreamer* kann ohne Programmieraufwand, durch einfache Skript-Aufrufe konfiguriert werden. Die von PHYTEC mitgelieferten Skripte verwenden den *GStreamer* zum Darstellen und Übertragen von Bilddatenströmen. Weiterhin können Einzelbilder oder Bildfolgen in verschiedenen Formaten gespeichert werden.

3.3.2.2 Allgemeiner Zugriff unter Windows Embedded

Unter WinCE erfolgt der Zugriff auf die Kameraregister über allgemeine I²C Schreib- und Lesebefehle. Die entsprechenden I²C Funktionen sind im PHYTEC-BSP enthalten und werden vom Kameratreiber verwendet.

Die Registerfunktionen können vom Anwender in seine eigenen Applikation integriert werden. Im Vorfeld einer solchen Integration ist es von Vorteil, die Wirkung bestimmter Register-Settings zu testen und mit einfachen Tools sichtbar zu machen.

PHYTEC stellt zu diesem Zweck ein Demoprogramm zur Verfügung. Mit Diesem können die Registeradressen und Registerwerte direkt von der Programmoberfläche eingegeben oder gelesen werden. Parallel dazu kann das Livebild dargestellt werden und die Wirkung der Registermanipulation direkt sichtbar gemacht werden.

3.3.3 Setzen der Kameraregister durch eine Konfigurationsdatei

Während der Inbetriebnahme oder dem Anpassen der Kameraeigenschaften an eine Applikation ist es von Vorteil nicht nur einzelnen Kameraregister, sondern mehrere Kameraregistern in einem Schritt einzustellen.

Hierzu wird von PHYTEC eine Register - Konfigurationsdatei und die entsprechenden Tools zum verwenden dieser Datei zur Verfügung gestellt. Diese Datei kann vom Anwender selbst editiert und angepasst werden.

3.3.3.1 Aufbau der Konfigurationsdatei

Eine Beispiel-Konfigurationsdatei wird als TXT-Datei von PHYTEC für die entsprechende Kamera mitgeliefert. Der Name ist frei wählbar. Der Aufbau der Datei ist vorgegeben.

Zur einfachen Unterscheidung wurde von PHYTEC der Name des Sensors mit in den Dateiname integriert.

Beispiele:

- „register-settings-mt9v022.txt“ (für VM-007)

- „register-settings-mt9m001.txt“ (für VM-006)
- „register-settings-mt9m131.txt“ (für VM-009)

Der Aufbau eines Registerzugriffs ist wie folgt gestaltet.

chip-address, register-address, value, [mode]

chip-address = I²C-Basisadresse des Kamerasensors,
Format: hexadezimal 8-Bit
(mt9v022 = 0x48 / mt9m001 = 0x5d)
register-address = Adresse des zu verändernden Registers in
der Kamera. Format: hexadezimal 8-Bit
value = in das Register zu schreibender Wert
Format: wahlweise hexadezimal 16-Bit (0x...) oder dezimal
mode = Ermöglicht eine logische Verknüpfung des
aktuellen Registerinhalts mit dem als *value*
übergebenen Wert (optional).
Mögliche Parameter:
a (and, logische Und-Verknüpfung)
o (or, logische Oder-Verknüpfung),
x (xor, logische Exklusiv-Oder-Verknüpfung)

Das Zeichen # leitet einen Kommentar ein.

So kann die An- oder Abwahl kann durch ein der Zeile vorgesetztes „#“ erfolgen.

In den von PHYTEC vorgefertigten Beispielen zu den
Kamerasensoren sind viele verschiedene Optionen bereits enthalten.
Durch Entfernen des #-Zeichens am Zeilenanfang kann die
entsprechende Option aktiviert werden.

Im Folgenden soll der Gain-Wert (elektrische Signalverstärkung) des
MT9V022 auf den Faktor x2 gesetzt werden. Dazu ist das #-Zeichen
in den entsprechenden Zeilen entfernt worden (fett markiert).

```
-----
# set MT9V022 AGC
# =====
# set AGC automatic
#0x48,0xAF,0x0002,o # automatic = on

# set AGC manual
0x48,0xAF,0xFFFF,a # automatic = off
#0x48,0x35,0x0010    # set gain = 1.00
#0x48,0x35,0x0014    # set gain = 1.25
#0x48,0x35,0x0018    # set gain = 1.50
#0x48,0x35,0x001C    # set gain = 1.75
0x48,0x35,0x0020    # set gain = 2.00
#0x48,0x35,0x0024    # set gain = 2.25
#0x48,0x35,0x0028    # set gain = 2.50
#0x48,0x35,0x002C    # set gain = 2.75
#0x48,0x35,0x0030    # set gain = 3.00
...
-----
```

Nach Verwendung der veränderten Skriptdatei wird das Bild mit einem festen Verstärkungswert *Gain* = 2,00 generiert. Weitere Einstellungen wie z.B. zum Abschalten der AEC und der automatischen BLC finden Sie in den von PHYTEC mitgelieferten Beispielsettings.

Weiterführende Beschreibungen der Registerbelegungen der Kamerasensoren finden Sie auf der Homepage des entsprechenden Kamerasensor Herstellers (mt9m001, mt9v022 siehe www.aptina.com).

Zum einfachen Editieren der Script- und Textdateien empfiehlt sich die Verwendung einer FTP-Verbindung zum Embedded Controller. Auf diese Art und Weise können die Dateien auf den PC übertragen werden, um sie dort zu editieren.

Die Beispiel-Konfigurationsdatei für die verschiedenen Kamerasensoren finden Sie für:

- **Linux** direkt im Verzeichnis wo die Beispielscripte für den GStreamer abgelegt sind .../gstreamer_examples/...

- **Windows** im Verzeichnis .../NandFlash/ . . . Sollte die Registerdatei an dieser Stelle aus versehen gelöscht oder umbenannt werden, so wird vom Kamera-Demoprogramm eine default-Datei eingespielt.

Hinweis

Werden mehrere Schreiboperationen auf dem gleichen Register angegeben, so werden diese in genau dieser Reihenfolge ausgeführt. Dies bedeutet in der Regel, dass der zuletzt geschriebene Wert in dem Register steht.

Achten Sie daher darauf, dass Sie nicht mehrere Optionen aktivieren.

Bei der Verwendung der logischen Operatoren (AND, OR, XOR) kann die Verwendung mehrerer Schreiboperationen nützlich sein, um bestimmte Teile eines Registers zu verändern.

Beispiel:

Den Wert 0x35 in das untere Byte des Registers schreiben, ohne das obere Byte zu verändern

```
chip-address, register-address, 0xFF00,a # unteres Byte  
löschen  
chip-address, register-address, 0x0035,o # Wert 0x35  
dort einschreiben
```

3.3.4 Verwendung der Konfigurationsdatei unter Linux

3.3.4.1 Zugriff per GStreamer

In den von PHYTEC mitgelieferten Skripten wird gezeigt, wie die *GStreamer*-Beispiele um den Zugriff auf die Kameraregister erweitert werden können. Die Wunschkonfiguration kann vom Anwender in der editierbaren Textdatei durch An- und Abwahl der Registerzugriffe eingestellt werden. Eine Erweiterung der Datei durch den Anwender ist ebenfalls möglich.

3.3.4.2 Voraussetzungen

- Verwenden des im Debug-Modus kompilierten Kameratreibers. In der PHYTEC-Distribution sind die mitgelieferten Treiber im Debug-Modus erstellt worden.
- GStreamer - Plug-in zum direkten Registerzugriff (Bestandteil der PHYTEC Distribution).

3.3.4.3 Einbinden der Konfigurationsdatei unter Linux

Als Ausgangspunkt wird das PHYTEC-Skript mit dem *GStreamer*-Beispiel für die Aufnahme eines einzelnen jpeg-Bilds vom Kameramodul VM-007-BW (mt9v022) in schwarz/weiss gewählt („*bwcam-save_jpg_full_res*“).

Inhalt

```
-----  
#!/bin/sh  
  
. `dirname $0`/func.sh  
  
init_dev bw  
[ $? -ne 0 ] && exit 1  
  
guess_res  
  
echo "starting gstreamer ..."  
gst-launch \  
    v4l2src num-buffers=1 ! \  
    video/x-raw-gray$FRAME_SIZE ! \  
    ffmpegcolorspace ! \  
    video/x-raw-yuv$FRAME_SIZE ! \  
    jpegenc ! \  
    filesink location=bw_image.jpg  
-----
```

Dieses Beispiel nimmt ein Bild „bw_image.jpg“ im jpeg-Format auf. Der KameraSensor VM-007-BW (mt9v022) arbeitet dabei im Default-Modus mit automatischen Einstellungen AGC/AEC und automatische BLC.

Um das Setzen bestimmter Register durchführen zu können, muss das Plug-in, welches die gewünschte I²C Register aus einer Datei abarbeiten kann, mit aufgeführt werden.

Das Plug-in „i2c file=[Name der Textdatei] show=0 !“ wird zu diesem Zweck zwischen Initialisierung und der Bildanforderung platziert.

```
-----  
...  
V4L2src num-buffers=1 ! \  
i2c file=register-settings-mt9v022.txt show=0 ! \  
video/x-raw-gray$FRAME_SIZE ! \  
...  
-----
```

Die angegebene Text-Datei (z.B.: „register-settings-mt9v022.txt“) wird dazu direkt in das Arbeitsverzeichnis kopiert. Die Einstellung „show=1“ bewirkt eine zusätzliche Ausgabe der Registerzugriffe auf der seriellen Schnittstelle.

Weitere Parameter des "i2c-plugin" werden durch Eingabe des Befehls "gst-inspect i2c" aufgelistet.

Hinweis:

Bei Systemen mit mehreren Kameras, kann durch den Parameter addr=[Hexadresse des Device am i2c Bus] die gleiche Textdatei für Kameras mit unterschiedlichen i2c-Adressen verwendet werden. Die in der Textdatei befindlichen i2c-Device-Adresse wird durch den "addr-Parameter" überschrieben.

Beispiel für video-device_0 an Adresse 0x48 und video-device_1 an Adresse 0x4c:

```
- i2c addr=0x48 file=register-settings-mt9v022.txt  
show=0 dev=/dev/video0 ! \  
- i2c addr=0x4c file=register-settings-mt9v022.txt  
show=0 dev=/dev/video1 ! \
```

3.3.5 Verwendung der Konfigurationsdatei unter Windows

3.3.5.1 Zugriff über das Windows Demoprogramm

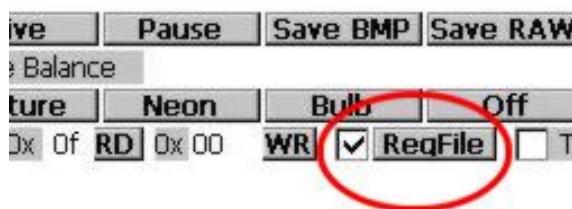
In dem von PHYTEC mitgelieferten Demoprogramm ist ein Einbinden der Konfigurationsdatei direkt durch An- oder Abwahl von der Programmoberfläche möglich.

3.3.5.2 Voraussetzungen

Es befindet sich eine Konfigurationsdatei auf dem System.
Beispielsweise unter .../NandFlash/... (Bestandteil der PHYTEC Distribution).

3.3.5.3 Einbinden der Konfigurationsdatei unter Windows

Starten Sie das Programm *CameraApp.exe* welches sich im Windows-Verzeichnis (*My Device/Windows/...*) des embedded Systems befindet.



Mit Betätigung der Taste <Regfile> können Sie eine Register – Konfigurationdatei auswählen. Durch An- und Abwahl des Aktivierungskästchens wird die gewählte Registersettings - Datei aktiviert oder deaktiviert.

Wird die Änderung nach Beendigung des Demoprogramms durch „savereg“ gespeichert, erfolgt die Verwendung der TXT-Datei auch nach einem Neustart.

Sollte die Registerdatei in .../NandFlash/... aus Versehen gelöscht oder umbenannt werden, so wird vom Kamera-Demoprogramm beim nächsten Start eine default-Datei eingespielt.

4 Technische Spezifikation Kamerabboards (phyCAM-P)

In diesem Abschnitt finden Sie die Eigenschaften und technischen Daten der einzelnen Kamerabboards.

Für jede Kamera sind Sonderfunktionen und Konfigurationsmöglichkeiten gesondert beschrieben.

4.1 VM-006-BW – phyCAM-P

1,3 Megapixel - monochrom

4.1.1 Technische Daten

Charakteristische Merkmale

- 1,3 Megapixel-Sensor monochrom
- phyCAM-P – Schnittstelle
- Framerate bis 30 fps
- Rolling Shutter
- High Dynamic Range
- Externer Trigger und Strobe
- Multiplexer für dynamische 8 / 10-Bit – Umschaltung (optional)
- 3 I/O-Kanäle
- zusätzlicher Steckverbinder mit Trigger, Strobe und I/O auf dem Kameraboard (optional)

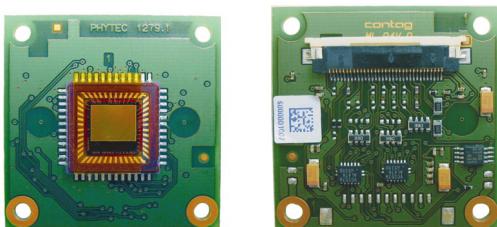


Bild 23: VM-006-BW (phyCAM-P) (Vorderseite / Rückseite)

Spezifikation

Funktion	VM-006-BW	VM-006-BW-MUX
Kameracharakteristik		
Auflösung	1,3 Mpixel	1,3 Mpixel
Auflösung (H x V)	1280 x 1024	1280 x 1024
Sensorgröße	1/2" 6,66 x 5,32 mm	1/2" 6,66 x 5,32 mm
Pixelgröße	5,2 x 5,2 µm	5,2 x 5,2 µm
Farbe / monochrom	monochrom	monochrom
Sensortechnologie	CMOS	CMOS
Sensorchip	Aptina MT9M001	Aptina MT9M001
Scan-System	progressive	progressive
Shutter-Typ	rolling	rolling
Bildrate (fps) (volle Auflösung)	bis 30 fps	bis 30 fps
Video-Auflösung	n/a	n/a
Empfindlichkeit	1,2 V/lux-sec	1,2 V/lux-sec
Dynamikbereich	68,2 dB	68,2 dB
hoher Dynamikbereich	-	-
Belichtungszeit	programmierbar	programmierbar
Verstärkung	x1...x15	x1...x15
AEC	-	-
AGC	-	-
Gammakorrektur	-	-
Weißabgleich/AWB	n/a	n/a
ext. Trigger / Sync.	Trigger / Strobe	Trigger / Strobe
ROI	ja	ja
Skipping	2 / 4 / 8	2 / 4 / 8
Mirror	programmierbar	programmierbar
Image Processor	-	-
LED-Beleuchtung	-	-
Sonderfunktionen	Siehe Kapitel 4.1.4	Siehe Kapitel 4.1.4

elektrisches Interface		
Videoausgang Typ	digital	digital
Anschluss	phyCAM-P	phyCAM-P
Datenformat	8 / 10 Bit parallel	8 / 10 Bit parallel
Interface-Mode	Y8 / Y10	Y8 / Y10
Dataline-Shifting	-	ja
Kameraeinstellung	I ² C	I ² C
Versorgungsspannung	3,3 V	3,3 V
Leistungsaufnahme	363 mW	363 mW
Leistungsaufn. Standby	294 µW	294 µW

mechanische Daten		
Objektivanschluss	kein / M12 / C-CS	kein / M12 / C-CS
Objektiv	-	-
Gehäuse	-	-
Abmessungen (mm)	34 x 34	34 x 34
Befestigung	4 x M2,5	4 x M2,5
Gehäusefarbe	-	-
Gewicht (PCB)	7 g	7 g
Betriebstemperatur	0...70°C	0...70°C

Anschlüsse		
Signalausgang	FFC 33 pol.	FFC 33 pol.
Trigger / Sync.	FFC + Molex 11 pol.	FFC + Molex 11 pol.
Iris-Ansteuerung	-	-
Sonderfunktionen	-	-

n/a: nicht zutreffend. Alle Angaben können technischen Änderungen unterliegen

Tabelle 9: Technische Daten VM-006-BW (phyCAM-P)

Interface-Charakteristik

	Symbol	min	typ	max	Einheit
Betriebsspannung	V_{CAM}	3,0	3,3	3,6	V
Stromaufnahme	I_{CAM}	-	125	-	mA
Input high voltage	V_{IH}	$V_{CAM} - 0,3$	-	$V_{CAM} + 0,3$	V
Input low voltage	V_{IL}	-0,3	-	0,8	V
Output high voltage	V_{OH}	$V_{CAM} - 0,3$	-	-	V
Output low voltage	V_{OL}	-	-	0,2	V
Voltage Set Resistor	R_{31}	-	0	2	Ω
Betriebstemperatur	T_{OP}	0	-	70	$^{\circ}\text{C}$
Lagertemperatur	T_{STG}	-40	-	125	$^{\circ}\text{C}$

	Symbol	min	typ	max	Einheit
Masterclock Frequenz	f_{MCLK}	1	-	48	MHz
Clock Tastverhältnis	dutycycle _{MCLK}	45	50	55	%
MCLK zu PCLK delay	t_{CP}	-	10	-	ns
PCLK zu data valid	t_{PD}	-	-	1	ns
PCLK zu Sync high	t_{PVH}	-	-	7	ns
PCLK zu Sync low	t_{PVL}	-	-	13	ns
I ² C Taktrate	f_{I2C}	-	100	-	kHz

Datenformate

monochrom:

- Y8 : 8 Bit Graustufenauflösung
- Y10: 10 Bit Graustufenauflösung

Hinweise

- Durch entsprechende Beschaltung des Interfaces kann jede beliebige niedrigere Farb- / Graustufenauflösung erzielt werden. Dazu werden die entsprechenden niederwertigen unteren Datenleitungen der Kamera nicht verbunden und die höherwertigen entsprechend rechtsbündig an das Controllerinterface angeschlossen. Manche Controller erlauben auch eine softwaremäßige Konfiguration der Schnittstelle.
- Die Option –MUX erlaubt eine dynamische Umschaltung zwischen Y8 und Y10 (siehe 4.1.4.1)

Spektrale Empfindlichkeit

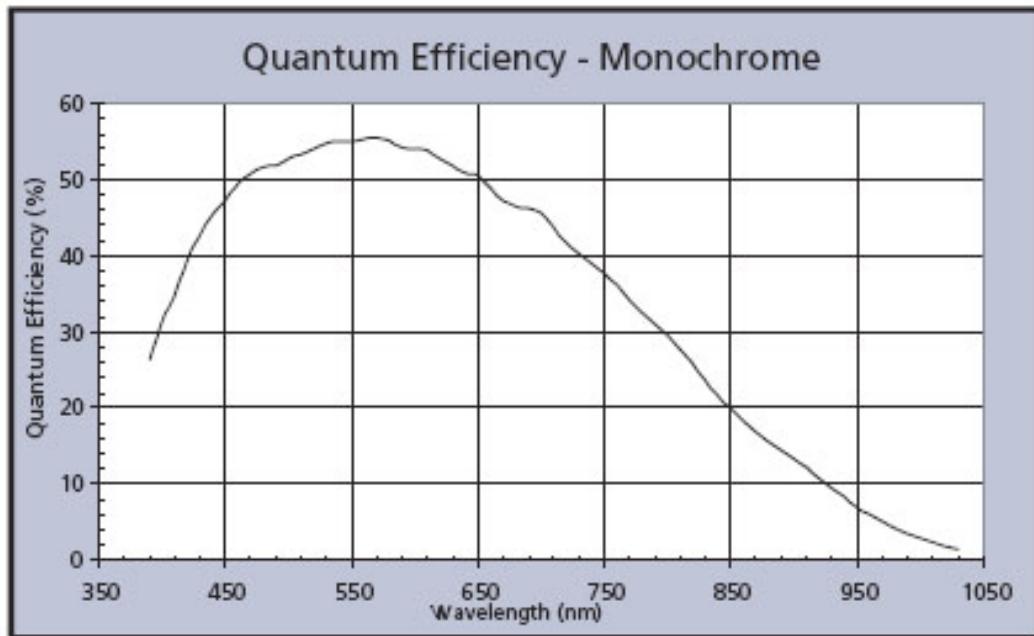


Bild 24: Spektrale Empfindlichkeit VM-006-BW

Hinweis

Detaillierte Technische Daten entnehmen Sie bitte dem Datenblatt des Kamerasensors.

4.1.2 I²C Adressen

Device	I ² C-Adresse	Konfiguration	Variante
Kamerasensor	0xBA		alle
Bus-Multiplexer / I/O	0x82		-MUX

Die I²C-Adressen sind hexadezimal in 8 Bit – Darstellung angegeben. In Linux wird ggf. mit 7 Bit – Darstellung gearbeitet. In diesem Fall ist der Adresswert eine Stelle nach rechts zu verschieben.

Die Angabe bezieht sich auf die Schreibadresse (Bit 0 = 0), die Leseadresse ist entsprechend Bit 1 = 1 um 1 erhöht.

4.1.3 Feature Pins

Signal	Pin	Funktion	I/O	Konfiguration
CAM_CTRL1	7	external Trigger	I	R105=0R
CAM_CTRL2	30	GND	-	fest mit Masse verbunden
CAM_RST	3	/Camera Reset	I	aktiv low
CAM_OE	32	n/a (offen)	-	R103=NOMT, R104=0R
		/Data Output Enable	I	aktiv low R103=0R, R104=NOMT

Hinweise

Konfiguration: Interne Konfiguration des Kameraboard, um diese Funktion zu aktivieren.

Falls mehrere Funktionen für einen Pin verfügbar sind, ist die Default-Konfiguration fettgedruckt.

Sonderkonfigurationen können bei Serienlieferungen von PHYTEC vorkonfiguriert werden. Bitte sprechen Sie dazu mit unseren Vertriebsmitarbeitern.

NOMT = not mounted = unbestückt

4.1.4 Sonderfunktionen VM-006-BW

4.1.4.1 Dataline-Shifting

Diese Funktion ist nur in der –MUX–Version verfügbar.

Die Kameraschnittstelle des eingesetzten Microcontrollers kann unterschiedliche Datenbusbreiten unterstützen.

Je nach verwendetem Controller können beispielsweise 8 Bit breite Datenleitungen oder 10 Bit breite Datenleitungen unterstützt sein.

Manche Interfaces lassen sich auch per Software entsprechend konfigurieren.

Die Datenbreite – also die Genauigkeit der Pixeldaten – kann durch die Anforderungen der Applikation bestimmt sein.

Wird beispielsweise eine Auflösung von 10 Bit gefordert, so werden statisch alle 10 Datenleitungen der Kamera mit dem Interface des Controllers verbunden. Werden nur 8 Bit benötigt, bleiben die unteren

2 Bit der Kamera-Datenleitungen unberücksichtigt. Nur die oberen 8 Leitungen werden LSB-bündig an das Controller-Interface angeschlossen.

In manchen Anwendungsfällen ist es wünschenswert, die Datenbreite während des Betriebs dynamisch ändern zu können.

Beispiel:

Zur genauen Auswertung von Bilddaten werden 10-Bit breite Bilddaten benötigt. Für die Darstellung eines Sucher-Vorschaubilds auf dem Display ist jedoch der 8-Bit Modus günstiger, da hier keine Umrechnung der Datenbreite für das Display erfolgen muss.

Manche Kameraschnittstellen unterstützen diese Umformatierung des Datenstroms bereits.

Bei anderen Controllern, die dies nicht unterstützen (z.B. Marvell PXA-270 / PXA-320), kann ein Kameraboard mit –MUX – Option eingesetzt werden.

In diesem Fall befindet sich auf dem Kameraboard ein Umschalter, der per I²C gesteuert wird. Dieser Umschalter ermöglicht ein Zuordnen der oberen 8 Datenbits D[9..2] auf D[7..0] (siehe *Bild 25*)

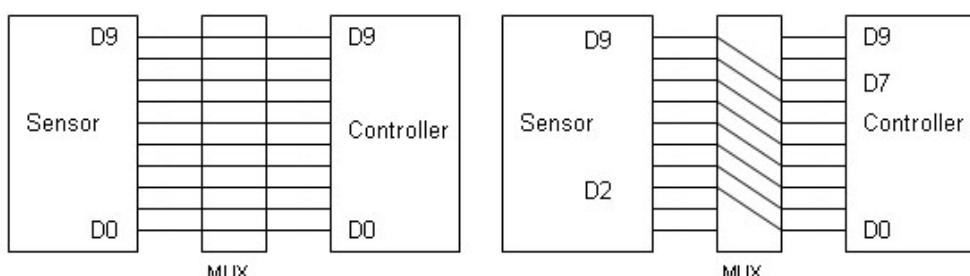


Bild 25: Prinzip Dataline-Shifting

Die Umschaltung der Datenleitungen erfolgt über Datenbit 0 des I²C-Portbausteins an I²C-Adresse 0x82, Registeradresse 0x01:

Datenbit	Zustand	Funktion	Bemerkung
0	0	10 Bit Bilddaten	Dataline-Shifting inaktiv (default)
0	1	8 Bit Bilddaten	Dataline-Shifting aktiv

Hinweise:

- Das Datenbit 0 muss zuvor als Ausgang konfiguriert werden.

- Die übrigen Bits der entsprechenden Register dürfen nicht verändert werden, da sie für den I/O-Port zuständig sind.
- Nähere Informationen zum Ansprechen des Devices finden Sie im Datenblatt des Portbausteins PCA9536.

Registerbelegung:

Dataline-Shifting								
Device 0x82 – Register 0x00								
Bit	D7	D6	D5	D4	D3	D2	D1	D0
Function	-	-	-	-	IO_3	IO_2	IO_1	Dataline Shift

Dataline-Shifting – Data-Direction Register								
Device 0x82 – Register 0x03								
Bit	D7	D6	D5	D4	D3	D2	D1	D0
Function	-	-	-	-	DIR IO_3	DIR IO_2	DIR IO_1	0

Zuordnung der Datenleitungen:

Bilddatenleitung	Sensordaten	
	Shifting inaktiv	Shifting aktiv
CAM_DD0	D0	D2
CAM_DD1	D1	D3
CAM_DD2	D2	D4
CAM_DD3	D3	D5
CAM_DD4	D4	D6
CAM_DD5	D5	D7
CAM_DD6	D6	D8
CAM_DD7	D7	D9
CAM_DD8	D8	D8
CAM_DD9	D9	D9

4.1.4.2 Trigger

Der Triggereingang ermöglicht es, im Snapshot-Modus des Sensors den Zeitpunkt der Bildaufnahme durch ein Signal zu steuern. Ein High-Level am Triggereingang löst eine Bildaufnahme aus.

Im *Continuos-Video Mode* (Livebild, Standardeinstellung) soll das Triggersignal gegen GND gehalten werden oder der Eingang unbeschaltet bleiben.

Einzelheiten zur Triggerung finden Sie im Datenblatt des Kameratasors.

Der Triggereingang ist am CAM_CTRL1 – Pin des phyCAM-P Steckers verfügbar (wenn R105 bestückt ist).

Weiterhin ist er zusätzlich an Pin 3 des Erweiterungssteckers vorhanden.

4.1.4.3 Strobe

Der Strobe-Ausgang zeigt mit einem High-Impuls an, dass der Bildsensor das gesamte Pixel-Array zurückgesetzt hat.

Das Signal kann als Indikator verwendet werden, dass eine vollständige Bildaufnahme stattgefunden hat.

Einzelheiten zum Strobe-Signal finden Sie im Datenblatt des Kamerasensors.

Das Strobe-Signal ist an Pin 4 des Erweiterungssteckers verfügbar.

4.1.4.4 Reset

Ein Low-Pegel am Reset-Eingang versetzt den Sensor in den Reset-Zustand. Alle Register werden auf die Default-Einstellungen gesetzt. Der Eingang sollte mit dem /RESET-Signal des Microcontroller-Boards verbunden werden.

Während des Betriebs des Kamerasensors muss das Signal High-Pegel besitzen.

Hinweis: Das Reset-Signal setzt nicht den I/O-Baustein und die Multiplexer zurück (-MUX – Option).

4.1.4.5 Output-Enable

Ein High-Pegel am Output-Enable – Eingang versetzt die Signalleitungen CAM_DD[0...9] sowie CAM_LV, CAM_FV, CAM_PCLK und STROBE in den Tri-State - Zustand.

In der Variante –MUX steht diese Funktion nicht zur Verfügung und darf nicht aktiviert werden.

Im Standard-Auslieferungszustand ist diese Funktion nicht verfügbar und die Ausgänge sind immer aktiv.

4.1.4.6 I/O-Port

In der Variante –MUX stellt das Kameraboard am Erweiterungsstecker drei frei konfigurierbare I/O-Signale zur Verfügung. Diese Signale können über den Portbaustein an der I²C-Adresse 0x82 gesetzt bzw. gelesen werden:

I/O-Port – Output Register								
Device 0x82 – Register 0x00								
Bit	D7	D6	D5	D4	D3	D2	D1	D0
Function	-	-	-	-	IO_3	IO_2	IO_1	Dataline Shift

I/O-Port – Input Register								
Device 0x82 – Register 0x01								
Bit	D7	D6	D5	D4	D3	D2	D1	D0
Function	1	1	1	1	IO_3	IO_2	IO_1	Dataline Shift

Dataline-Shifting – Data-Direction Register								
Device 0x82 – Register 0x03								
Bit	D7	D6	D5	D4	D3	D2	D1	D0
Function	-	-	-	-	DIR IO_3	DIR IO_2	DIR IO_1	0

Über das Data-Direction-Register wird die Funktion des entsprechenden Pins als Eingang (DIR_IO_x = 1, default) oder Ausgang (DIR_IO_x = 0) definiert.

Das Input-Register erlaubt das Lesen der anliegenden Signalpegel.

Über das Output-Register kann der logische Pegel für diejenigen Bits gesetzt werden, die auf Ausgang konfiguriert sind.

Beachten Sie, dass Datenbit 0 für das Dataline-Shifting verwendet wird und die entsprechenden Einstellungen nicht unabsichtlich verändert werden dürfen.

Weiterführende Informationen zur Programmierung und elektrischen Parametern der I/O-Ports finden Sie im Datenblatt des Portbausteins PCA 9536.

4.1.4.7 Erweiterungsstecker

Optional kann auf dem Kameraboard ein 11 poliger 1,25mm - Erweiterungsstecker installiert werden, über den zusätzliche Signale verfügbar sind.

Der Stecker ist vom Typ Molex PicoBlade (Typ 53261 liegend / 53398 stehend).

Erweiterungsstecker VM-006 (optional)			
Pin	Signal	Dir	Funktion
1	Vcam	-	Versorgungsspannung Kamera
2	GND	-	Masse
3	CAM_TRG	IN	Triggereingang (opt. auch an CAM_CTRL1)
4	CAM_STROBE	OUT	Strobe-Ausgang
5	CAM_CTRL1	-	CAM_CTRL1 des phyCAM-P Steckers
6	CAM_SDA	I/O	I ² C Datenleitung von phyCAM-P-Stecker
7	CAM_SCL	O	I ² C Clockleitung von phyCAM-P-Stecker
8	IO_1	I/O	konfigurierbarer I/O-Pin (nur -MUX-Version)
9	IO_2	I/O	konfigurierbarer I/O-Pin (nur -MUX-Version)
10	IO_3	I/O	konfigurierbarer I/O-Pin (nur -MUX-Version)
11	GND	-	Masse

Signalrichtung in Bezug zur Kameraplatine

Tabelle 10: Erweiterungsstecker VM-006

4.1.5 Entwicklungskits

Zur Inbetriebnahme der Kamera und Unterstützung der Entwicklung sind Entwicklungskits für verschiedene Controller-Plattformen und Betriebssysteme erhältlich.

Das Sortiment an passenden Kits wird ständig erweitert.

Bitte informieren Sie sich auf unserer Webseite über aktuell erhältliche Kits.

Der PHYTEC-Vertrieb berät sie gerne bei der Zusammenstellung von Kits und Komponenten.

4.2 VM-007 – phyCAM-P

Wide-VGA – monochrom /color

Hinweis:

Die Baureihe VM-007 ist nicht mehr lieferbar.

Angaben in diesem Abschnitt dienen nur zur Referenz.

Das Nachfolgeprodukt ist die Serie VM-010.

4.2.1 Technische Daten

Charakteristische Merkmale

- Wide-VGA – Sensor (360.960 Pixel)
- monochrom (VM-007-BW) oder color (VM-007-COL)
- phyCAM-P – Schnittstelle
- Framerate bis 60 fps
- Global Shutter
- Externer Trigger und Strobe
- Multiplexer für dynamische 8 / 10-Bit – Umschaltung (optional)
- LED-Beleuchtung (optional)
- zusätzlicher Steckverbinder mit Trigger, Strobe und I/O auf dem Kameraboard (optional)



Bild 26: VM-007 (phyCAM-P) (mit LED-Beleuchtung, Vorderseite / Rückseite)

Spezifikation

Funktion	VM-007-BW	VM-007-BW-MUX	VM-007-COL	VM-007-COL-MUX
Kameracharakteristik				
Auflösung	WVGA	WVGA	WVGA	WVGA
Auflösung (H x V)	752 x 480	752 x 480	752 x 480	752 x 480
Sensorgröße	1/3" 4,51 x 2,88 mm			
Pixelgröße	6,0 x 6,0 µm			
Farbe / monochrom	monochrom	monochrom	color	color
Sensortechnologie	CMOS	CMOS	CMOS	CMOS
Sensorchip	Aptina MT9V022	Aptina MT9V022	Aptina MT9V022	Aptina MT9V022
Scan-System	progressive	progressive	progressive	progressive
Shutter-Typ	global	global	global	global
Bildrate (fps) (volle Auflösung)	bis 60 fps	bis 60 fps	bis 60 fps	bis 60 fps
Video-Auflösung	n/a	n/a	n/a	n/a
Empfindlichkeit	4,8 V/lux-sec	4,8 V/lux-sec	4,8 V/lux-sec	4,8 V/lux-sec
Dynamikbereich	>55 dB linear	>55 dB linear	>55 dB linear	>55 dB linear
hoher Dynamikbereich	>80...100 dB	>80...100 dB	>80...100 dB	>80...100 dB
Belichtungszeit	programmierbar	programmierbar	programmierbar	programmierbar
Verstärkung	x1...x4	x1...x4	x1...x4	x1...x4
AEC	ja, abschaltbar	ja, abschaltbar	ja, abschaltbar	ja, abschaltbar
AGC	ja, abschaltbar	ja, abschaltbar	ja, abschaltbar	ja, abschaltbar
Gammakorrektur	-	-	-	-
Weißabgleich/AWB	n/a	n/a	manual	manual
ext. Trigger / Sync.	Trigger / Strobe	Trigger / Strobe	Trigger / Strobe	Trigger / Strobe
ROI	ja	ja	ja	ja
Binning	2x2 / 4x4	2x2 / 4x4	nicht verwendbar	nicht verwendbar
Mirror	programmierbar	programmierbar	programmierbar	programmierbar
Image Processor	-	-	-	-
LED-Beleuchtung	optional	optional	optional	optional
Sonderfunktionen	Siehe Kapitel 4.2.5	Siehe Kapitel 4.2.5	Siehe Kapitel 4.2.5	Siehe Kapitel 4.2.5

elektrisches Interface				
Videoausgang Typ	digital	digital	digital	digital
Anschluss	phyCAM-P	phyCAM-P	phyCAM-P	phyCAM-P
Datenformat	8 / 10 Bit parallel	8 / 10 Bit parallel	8 / 10 Bit parallel	8 / 10 Bit parallel
Interface-Mode	Y8 / Y10	Y8 / Y10	8/10 Bit RGGB (Bayer)	8/10 Bit RGGB (Bayer)
Dataline-Shifting	-	ja	-	ja
Kameraeinstellung	I ² C	I ² C	I ² C	I ² C
Versorgungsspannung	3,3 V	3,3 V	3,3 V	3,3 V
Leistungsaufnahme	320 mW	320 mW	320 mW	320 mW
Leistungsaufn. Standby	100 µW	100 µW	100 µW	100 µW

mechanische Daten				
Objektivanschluss	kein / M12 / C-CS			
Objektiv	-	-	-	-
Gehäuse	-	-	-	-
Abmessungen (mm)	34 x 34	34 x 34	34 x 34	34 x 34
Befestigung	4 x M2.5	4 x M2.5	4 x M2.5	4 x M2.5
Gehäusefarbe	-	-	-	-
Gewicht (PCB)	7 g	7 g	7 g	7 g
Betriebstemperatur	-25...85°C	-25...85°C	-25...85°C	-25...85°C

Anschlüsse				
Signalausgang	FFC 33 pol.	FFC 33 pol.	FFC 33 pol.	FFC 33 pol.
Trigger / Sync.	FFC + JST 3 pol.	FFC + JST 3 pol.	FFC / JST 3 pol.	FFC + JST 3 pol.
Iris-Ansteuerung	-	-	-	-
Sonderfunktionen	-	-	-	-

n/a: nicht zutreffend. Alle Angaben können technischen Änderungen unterliegen

Tabelle 11: Technische Daten VM-007(phyCAM-P)

Interface-Charakteristik

	Symbol	min	typ	max	Einheit
Betriebsspannung	V_{CAM}	3,0	3,3	3,6	V
Stromaufnahme	I_{CAM}		100	-	mA
Input high voltage	V_{IH}	$V_{CAM} - 0,5$	-	$V_{CAM} + 0,3$	V
Input low voltage	V_{IL}	-0,3	-	0,8	V
Output high voltage	V_{OH}	$V_{CAM} - 0,7$	-	-	V
Output low voltage	V_{OL}	-	-	0,3	V
Voltage Set Resistor	R_{31}	-	0	2	Ω
Betriebstemperatur	T_{OP}	-25	-	85	$^{\circ}\text{C}$
Lagertemperatur	T_{STG}	-25	-	125	$^{\circ}\text{C}$

	Symbol	min	typ	max	Einheit
Masterclock Frequenz	f_{MCLK}	13	-	27	MHz
Clock Tastverhältnis	dutycycle _{MCLK}	45	50	55	%
MCLK zu PCLK delay	t_{CP}	3	7	11	ns
PCLK zu data valid	t_{PD}	-2	0	2	ns
PCLK zu Sync high	t_{PVH}	-2	0	2	ns
PCLK zu Sync low	t_{PVL}	-2	0	2	ns
Data Setup-Time	t_{SD}	14	16	-	ns
Data Hold Time	t_{HD}	14	16	-	ns
I ² C Taktrate	f_{I2C}	-	100	-	kHz

Datenformate

monochrom (VM-007-BW):

- Y8 : 8 Bit Graustufenauflösung
- Y10: 10 Bit Graustufenauflösung

color (VM-007-COL):

- RGGB (Bayer-Pattern) bis 10 Bit Farbtiefe

Hinweise

- Durch entsprechende Beschaltung des Interfaces kann jede beliebige niedrigere Farb- / Graustufenauflösung erzielt werden. Dazu werden die entsprechenden niederwertigen unteren Datenleitungen der Kamera nicht verbunden und die höherwertigen entsprechend rechtsbündig an das Controllerinterface angeschlossen. Manche Controller erlauben auch eine softwaremäßige Konfiguration der Schnittstelle.
- Die Option –MUX erlaubt eine dynamische Umschaltung zwischen 8- und 10 Bit Datenbreite (siehe 4.2.5.2)

Spektrale Empfindlichkeit

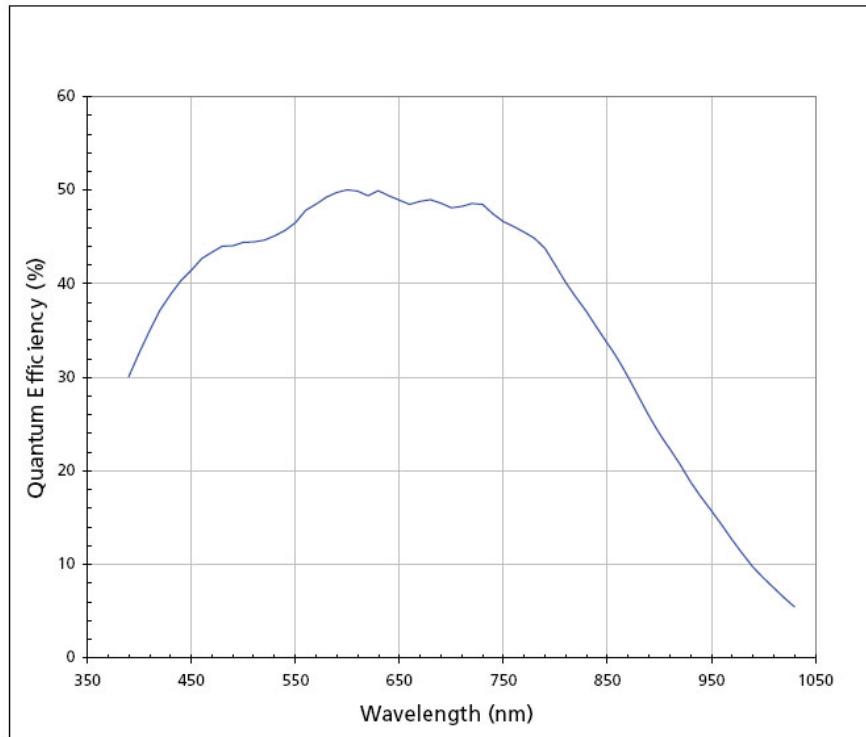


Bild 27: Spektrale Empfindlichkeit VM-007-BW

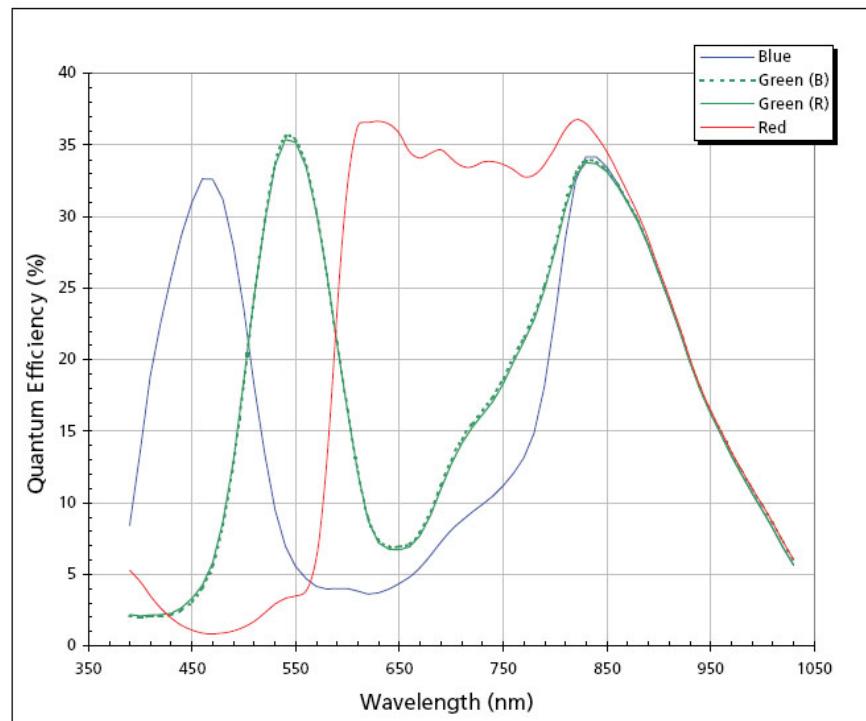


Bild 28: Spektrale Empfindlichkeit VM-007-COL

Hinweis

Detaillierte Technische Daten entnehmen Sie bitte dem Datenblatt des Kamerasensors.

4.2.2 I²C Adressen

Device	I ² C-Adresse	Konfiguration			Variante	
		CAM_CTRL1	J102	J101		
Kamerasensor	0x90	GND	2-4	1-2	alle	
		x	1-2			
	0x98	V _{CAM}	2-4	1-2		
		x	2-3			
	0xB0	GND	2-4	2-3		
		x	1-2			
	0xB8	V _{CAM}	2-4	2-3		
		x	2-3			
Bus-Multiplexer / LED	0x82				-MUX -LED	

Die I²C-Adressen sind hexadezimal in 8 Bit – Darstellung angegeben. In Linux wird ggf. mit 7 Bit – Darstellung gearbeitet. In diesem Fall ist der Adresswert eine Stelle nach rechts zu shiften.

Die Angabe bezieht sich auf die Schreibadresse (Bit 0 = 0), die Leseadresse ist entsprechend Bit 1 = 1 um 1 erhöht.

Default-Einstellung (fettgedruckt):

0x90 (CAM_CTRL1 = low)

0x98 (CAM_CTRL1 = high)

4.2.3 Feature Pins

Signal	Pin	Funktion	I/O	Konfiguration
CAM_CTRL1	7	I²C-Adress-Select	I	J102:2-4, J104:NOMT
		Strobe Output	O	J102:1-2 od. 2-3, J104:0R
CAM_CTRL2	30	GND	-	J103:1-2
		Trigger Input	I	J103:2-3
CAM_RST	3	/Camera Reset	I	aktiv low
CAM_OE	32	Data Output Enable	I	R103=0R, R104=NOMT aktiv high
		n/a (offen)	-	R103=NOMT, R104=0R

Hinweise

Konfiguration: Interne Konfiguration des Kameraboard, um diese Funktion zu aktivieren.

Falls mehrere Funktionen für einen Pin verfügbar sind, ist die Default-Konfiguration fettgedruckt.

Sonderkonfigurationen können bei Serienlieferungen von PHYTEC vorkonfiguriert werden. Bitte sprechen Sie dazu mit unseren Vertriebsmitarbeitern.

NOMT = not mounted = unbestückt

4.2.4 Jumperplan VM-007

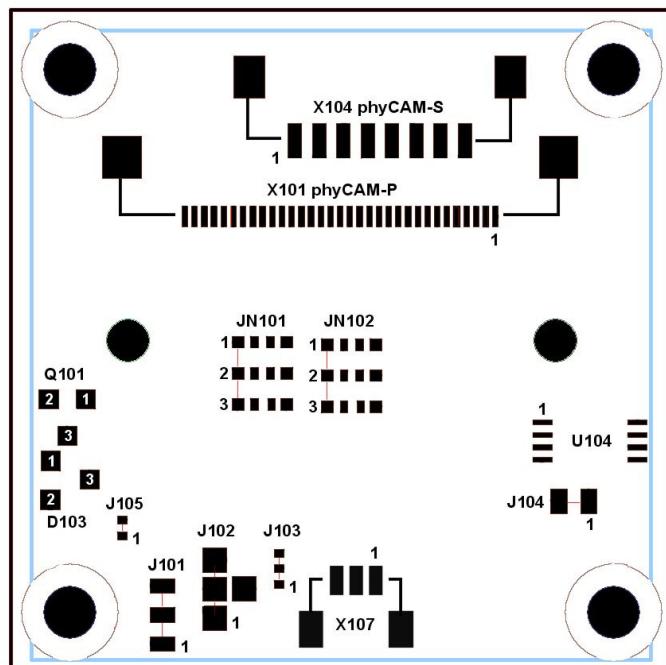


Bild 29: Jumperplan VM-007, PL1331.1

4.2.5 Sonderfunktionen VM-007

4.2.5.1 Window / Binning

Je nach gewünschter Auflösung und Anforderungen der Applikation können verschiedene Verfahren zur Reduzierung der Auflösung benutzt werden:

- *Window:*
Das Bild wird nur von einem Teilbereich des Sensors ausgelesen (*Region of Interest – ROI*). Pixel außerhalb dieses Feldes werden übersprungen. Dieses Verfahren verringert die effektive Größe des Bildfensters auf dem Sensor, was bei der Berechnung der Optik berücksichtigt werden muss.
Der Beginn des Bildfensters kann auf dem physikalischen Sensor verschoben werden, wodurch elektronisches Schwenken möglich ist.
- *Binning:*
Beim Binning werden benachbarte Pixel zusammengefasst. Dadurch steigt die effektive Größe eines Pixels und die Lichtempfindlichkeit nimmt zu.
Bei Farbsensoren ist zu beachten, daß direkt benachbarte Pixel unterschiedlicher Farbe zusammengefasst werden, daher ist diese Methode bei den Farbsensoren nicht zu verwenden (siehe Sensordatenblatt).

Hinweis:

Bei Aktivierung des Binning-Modes ändert sich die Polarität des Pixelclock. Achten Sie darauf, daß die Einstellung der qualifizierenden Clockflanke von Sensor und CPU-Kamerainterface übereinstimmen.

4.2.5.2 Dataline-Shifting

Diese Funktion ist nur in der –MUX-Version verfügbar.

Die Kameraschnittstelle des eingesetzten Microcontrollers kann unterschiedliche Datenbusbreiten unterstützen.

Je nach verwendetem Controller können beispielsweise 8 Bit breite Datenleitungen oder 10 Bit breite Datenleitungen unterstützt sein.

Manche Interfaces lassen sich auch per Software entsprechend konfigurieren.

Die Datenbreite – also die Genauigkeit der Pixeldaten – kann durch die Anforderungen der Applikation bestimmt sein.

Wird beispielsweise eine Auflösung von 10 Bit gefordert, so werden statisch alle 10 Datenleitungen der Kamera mit dem Interface des Controllers verbunden. Werden nur 8 Bit benötigt, bleiben die unteren 2 Bit der Kamera-Datenleitungen unberücksichtigt. Nur die oberen 8 Leitungen werden LSB-bündig an das Controller-Interface angeschlossen.

In manchen Anwendungsfällen ist es wünschenswert, die Datenbreite während des Betriebs dynamisch ändern zu können.

Beispiel:

Zur genauen Auswertung von Bilddaten werden 10-Bit breite Bilddaten benötigt. Für die Darstellung eines Sucher-Vorschaubilds auf dem Display ist jedoch der 8-Bit Modus günstiger, da hier keine Umrechnung der Datenbreite für das Display erfolgen muss.

Manche Kameraschnittstellen unterstützen diese Umformatierung des Datenstroms bereits.

Bei anderen Controllern, die dies nicht unterstützen (z.B. Marvell PXA-270 / PXA-320), kann ein Kameraboard mit –MUX – Option eingesetzt werden.

In diesem Fall befindet sich auf dem Kameraboard ein Umschalter, der per I²C gesteuert wird. Dieser Umschalter ermöglicht ein Zuordnen der oberen 8 Datenbits D[9..2] auf D[7..0] (siehe *Bild 25*)

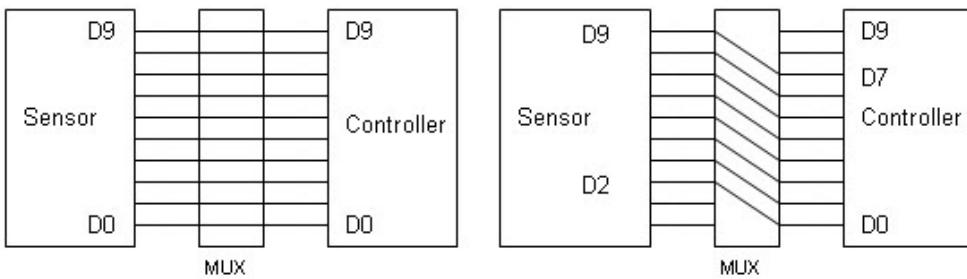


Bild 30: Prinzip Dataline-Shifting

Die Umschaltung der Datenleitungen erfolgt über Datenbit 0 des I²C-Portbausteins an I²C-Adresse 0x82, Registeradresse 0x01:

Datenbit	Zustand	Funktion	Bemerkung
0	0	10 Bit Bilddaten	Dataline-Shifting inaktiv (default)
0	1	8 Bit Bilddaten	Dataline-Shifting aktiv

Hinweise:

- Das Datenbit 0 muss zuvor als Ausgang konfiguriert werden.
- Die übrigen Bits der entsprechenden Register dürfen nicht verändert werden, da sie für den I/O-Port zuständig sind.
- Nähere Informationen zum Ansprechen des Devices finden Sie im Datenblatt des Portbausteins PCA9536.

Registerbelegung:

Dataline-Shifting								
Device 0x82 – Register 0x00								
Bit	D7	D6	D5	D4	D3	D2	D1	D0
Function	-	-	-	-	-	TP101	LED	Datalin e Shift

Dataline-Shifting – Data-Direction Register								
Device 0x82 – Register 0x03								
Bit	D7	D6	D5	D4	D3	D2	D1	D0
Function	-	-	-	-	-	DIR TP101	0	0

Zuordnung der Datenleitungen:

Bilddatenleitung	Sensordaten	
	Shifting inaktiv	Shifting aktiv
CAM_DD0	D0	D2
CAM_DD1	D1	D3
CAM_DD2	D2	D4
CAM_DD3	D3	D5
CAM_DD4	D4	D6
CAM_DD5	D5	D7
CAM_DD6	D6	D8
CAM_DD7	D7	D9
CAM_DD8	D8	D8
CAM_DD9	D9	D9

4.2.5.3 Trigger

Der Triggereingang ermöglicht es, den Zeitpunkt der Bildaufnahme durch ein externes Signal zu steuern.

Das Triggersignal wird dabei extern (außerhalb der Kameraplatine) generiert und dem EXPOSURE-Eingang zugeführt.

Die Verwendung des EXPOSURE-Signals ist in verschiedenen Modi möglich (siehe Handbuch zum Bildsensor Aptina MT9M022 bzw. MT9V024). In dieser Dokumentation wird die Verwendung im Snapshot-Mode beschrieben.

Weiterführende Informationen zum Snapshot-Mode finden Sie im Datenblatt des Kamerasensors und in der TechNote TN0960_Snapshot des Sensorherstellers.

Hinweis: Die Verwendung des EXPOSURE-Signal (CAM_TRIG) ist ab Platinenversion PL1331.0 möglich.

Der Triggereingang ist am CAM_CTRL2 – Pin des phyCAM-P Steckers verfügbar (wenn J103 auf 2-3 bestückt ist).

Weiterhin ist er zusätzlich an Pin 1 des Erweiterungssteckers X107 vorhanden.

4.2.5.3.1 Triggerung im Snapshot-Mode

Im Snapshot-Mode wird die Aufnahme eines Bilds durch einen low/high Pegelübergang am EXPOSURE-Eingang (CAM_TRIG) des

Bildsensors gestartet (das CAM_TRIG-Signal ist high-aktiv).

Danach beginnt die Belichtung des Bildsensors für die Dauer der Exposure Time, welche im Register 0x0B vorgegeben werden muss. Nach Abschluss der Belichtungszeit erfolgt die Ausgabe der Bilddaten am Dateninterface der Kamera. Dieser Ablauf ist in Bild 31 dargestellt.

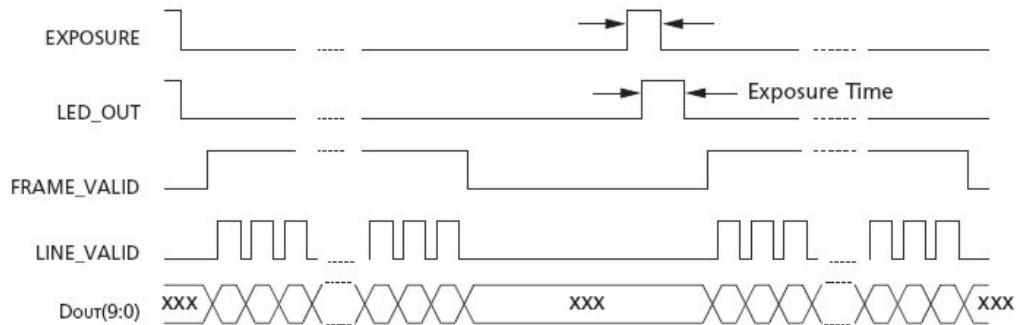
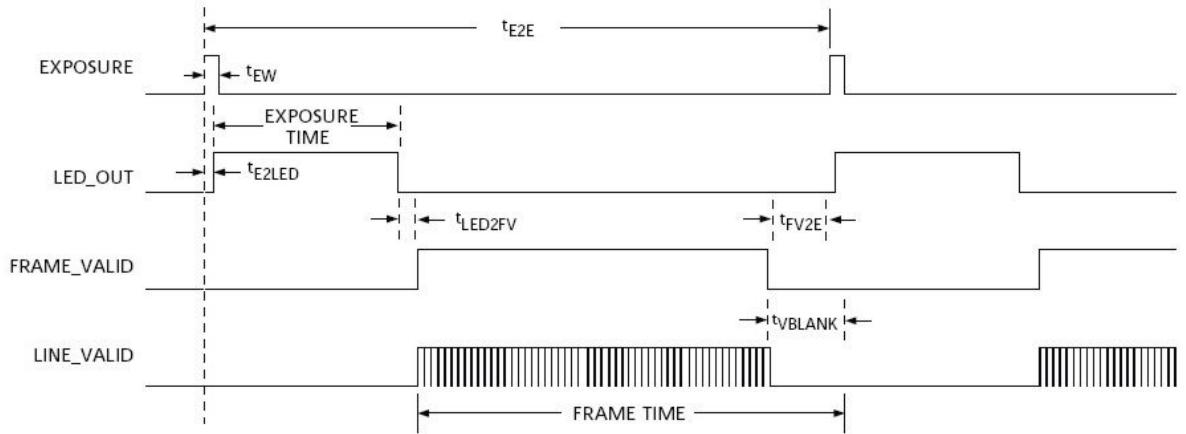


Bild 31: CAM_TRIG (Exposure) und Exposure Time

Wird das CAM_TRIG-Signal über das Frame-Ende hinaus aktiv gehalten, so erfolgt eine weitere Bildaufnahme im Sensor. Somit können Einzelbilder als auch Bildsequenzen aufgenommen werden. Soll eine Bildsequenz in einem bestimmten zeitlichen Abstand aufgenommen werden, so kann dies über die Frequenz des CAM_TRIG-Signals gesteuert werden. Ein CAM_TRIG-Impuls während einer aktiven Bildgenerierung ist nicht zulässig.

Nach Abschluss der Belichtungszeit erfolgt die Ausgabe der Bilddaten am Dateninterface der Kamera (siehe *Bild 32*).



- Notes:
1. Not drawn to scale.
 2. Frame readout shortened for clarity.
 3. Progressive scan readout mode shown.
 4. $t_{LED2FV} + t_{FV2E} + t_{E2LED} = t_{VBLANK} + t_{LEDOFF}$.

Quelle: Aptina TN0960.fm – Rev.B 8/06 EN

Bild 32: Timing Snapshot-Mode VM-007

Symbol	Beschreibung	Wert
t_{E2E}	EXPOSURE signal period	EXPOSURE TIME + FRAME TIME + t_{LEDOFF} (MIN)
t_{EW}	EXPOSURE signal pulse width	1 SYSCLK-cycles (MIN)
t_{E2LED}	EXPOSURE to LED_OUT	1 row-time
t_{LED2FV}	LED_OUT to FRAME_VALID	5 row-times + 25 SYSCLK-cycles
t_{FV2E}	FRAME_VALID to EXPOSURE	[R0x06 - 4] row-times - 21 SYSCLK-cycles (MIN)
t_{VBLANK}	Vertical blanking time	R0x06 row-times + 4 SYSCLK-cycles
t_{LEDOFF}	Required time between successive exposures (not shown in Bild 32)	2 row-times + 4 SYSCLK-cycles (MIN)

- Notes:
1. See "Row-Time Definition" on TN0960 for the row-time unit definition.
 2. SYSCLK-cycle unit is defined as the reciprocal of the SYSCLK input frequency.
 3. To change exposure time, change the total shutter width register (R0x0B).
 4. To change frame rate, change the t_{E2E} value

Zur Aktivierung des Snapshot-Mode müssen folgende Register gesetzt werden:

Register	Name	Bit	Bit Name	Bit Beschreibung	Wert
0x07	Chip control	3	Sensor master / slave mode	0 = slave mode 1 = master mode	1
0x07	Chip control	4	Sensor snapshot mode	0 = snapshot disabled 1 = snapshot mode enabled	1
0x07	Chip control	5	Stereoscopy mode	0 = stereoscopy disabled 1 = stereoscopy enabled	0
0x07	Chip control	6	Stereoscopic master / slave mode	0 = stereoscopic master 1 = stereoscopic slave	0
0x07	Chip control	8	Simultaneous / sequential mode	0 = sequential mode 1 = simultaneous mode	1
0x20	Reserved	2	CR enable	0 = normal operation 1 = CR enabled	1
0x20	Reserved	9	RST enable	0 = normal operation 1 = RST enabled	1
0xAF	AGC/AEC enable	0	AEC enable	0 = disable AEC 1 = enable AEC	0

Tabelle 12: Konfiguration Snapshot-Mode VM-007

Die Funktionen „automatic black level correction“ und „automatic gain correction“ sind für die kontinuierliche Aufnahme von Bildern optimiert. Im Snapshot-Mode sollten diese Funktionen deshalb auf manuell gesetzt werden. (Black-Level-Register 0x47 Bit 0 = “1”, Gain-Register 0xAF Bit 1 = “0”)

In den von PHYTEC mitgelieferten Linux-Kameratreibern ist bei der Standard-Bildaufnahme der Snapshot-Mode deaktiviert.
Ab der Linux-Treiberversion V2.6.31 ist die Auswahl bei der Bildanforderung zwischen Snapshot- oder Master-Mode vorgesehen. Dies kann dann über einen direkten Treiberaufruf ausgewählt werden.

Die mitgelieferten gStreamer-Beispiele sind zum Testen des Snapshot-Mode, bedingt durch die Struktur des gStreamers, nicht geeignet.

Weiter Informationen zu den verschiedenen Modi finden Sie im Datenblatt des Bildsensors.

4.2.5.3.2 Konfiguration des Triggereingangs

Das CAM_TRIG-Signal ist auf der Kameraplatine mit einem Pull-Down-Widerstand von $4,7\text{ k}\Omega$ versehen. Zum Auslösen eines Triggerimpulses muss das Signal aktiv nach V_{CAM} (3,3V) getrieben werden.

Das Signal CAM_TRIG steht auf der Kameraplatine an mehreren Stellen zur Verfügung (ab Platinenversion PL1331.1):

(a) auf dem Steckverinder X101

Das Kameraboard kann so konfiguriert werden, dass das EXPOSURE-Signal (CAM_TRIG) auf dem Pin CAM_CTRL2 (Pin 30, X101) des FFC-Kabels verfügbar ist.

Das Signal CAM_CTRL2 ist in der Standardvariante mit GND verbunden. Zur Verwendung von CAM_CTRL2 als Triggereingang muss der Jumper J103 auf dem Kameraboard auf die Position 2-3 gesetzt werden:

Signal	Pin	Funktion	I/O	Konfiguration
CAM_CTRL2	30	GND	-	J103:1-2
		Trigger Input	I	J103: 2-3

Achtung:

Die CAM_TRIG-Funktion stellt ein Eingangssignal dar. Achten Sie beim Anschluss des phyCAM-P – Kabels darauf, dass die verwendete Basisplatine diese Funktion unterstützt bzw. entsprechend konfiguriert ist.

Bei den PHYTEC-Basisplatinen ist die CAM_CTRL2 Leitung standardmäßig mit GND verbunden.

Prüfen Sie vor Verwendung des EXPOSURE-Signals über X101 die Beschaltungsmöglichkeiten der Standard-Basisplatine.

Bei kundenspezifisch angepassten Basisplatinen ist die Verwendung des Signals problemlos möglich.

(b) auf dem Steckverbinder X107

Das CAM_TRIG-Signal ist auch an dem Steckverbinder X107 des Kameraboard verfügbare. Dies ermöglicht den Anschluss von externen Triggerquellen direkt an das Kameraboard.

Pin	Dir	Funktion
1	I	EXPOSURE / TRIGGER_IN
2	-	GND (Signalmasse)
3	O	LED_OUT / STROBE

Tabelle 13: VM-007-LVDS, X107

Steckverbinder-Typ: JST BM03B-SRSS-TB
passendes Steckergehäuse: JST SHR-03V-S

Hinweis: Wir empfehlen, jeweils nur eine der Anschlussmöglichkeiten zu einer Zeit zu benutzen.

4.2.5.4 Strobe / LED-OUT

Das Signal Strobe / LED-OUT signalisiert den Zeitraum, in dem das Pixel-Array belichtet wird. Während dieser Zeit ist der Ausgang logisch high.

Das Signal ist während der gesamten Belichtungszeit (Exposure Time) des Bildsensors aktiv. Dies ist der Zeitraum, in welchem der Sensor tatsächlich lichtempfindlich ist.

Abhängig davon, ob die aktuelle Belichtungszeit größer oder kleiner als die benötigte Auslesezeit des Frames ist, ergeben sich dabei zwei leicht unterschiedliche Timing-Verläufe (*Bild 33*).

Beachten Sie, dass die Daten erst im folgenden Frame ausgelesen werden. Belichtung und Auslesen eines bestimmten Bilds liegen also in verschiedenen Frames.

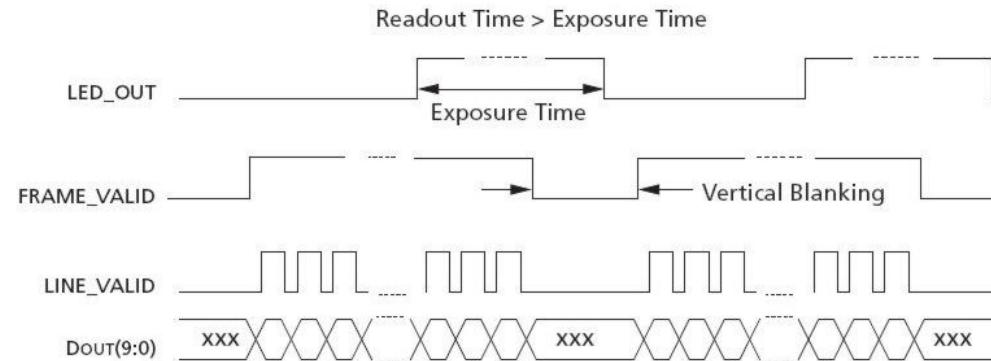
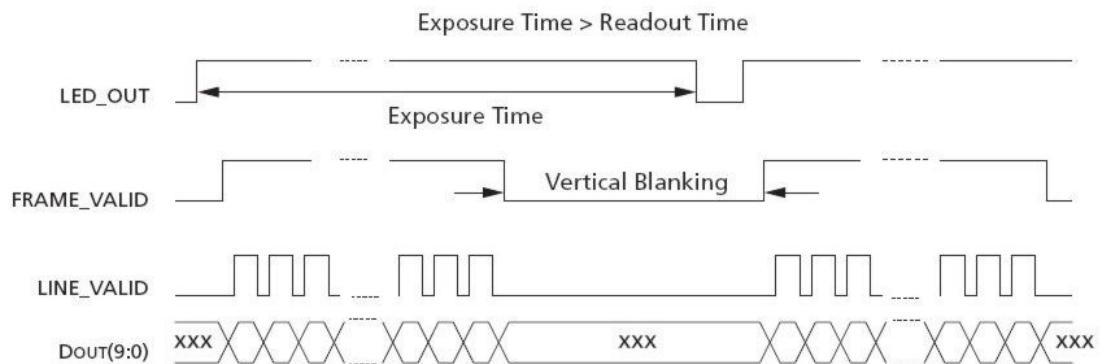
Simultaneous Master Mode Synchronization Waveforms #1**Simultaneous Master Mode Synchronization Waveforms #2**

Bild 33: Timing Strobe/LED-OUT VM-007

Das Signal ist an folgenden Anschlüssen verfügbar:

- CAM_CTRL1 (Pin 7) des phyCAM-P – Steckers
(optional, abhängig von der Konfiguration des Kameraboard)
- Pin 3 des Erweiterungssteckers X107
- Das Signal kann direkt die auf dem Kameraboard befindlichen LEDs ansteuern (Option).

4.2.5.4.1 Konfiguration des Strobe-Signals

Die Aktivierung und die Definition der Polarität des LED_OUT-Signals erfolgt im Sensorregister 0x1B:

Register, 0x1B, LED_OUT		
Bit 0	Disable LED_OUT	Disable LED_OUT output. When cleared, the output pin LED_OUT is pulsed high when the sensor is undergoing exposure
Bit1	Invert LED_OUT	Invert polarity of LED_OUT output. When set, the output pin LED_OUT is pulsed low when the sensor is undergoing exposure

In den von PHYTEC mitgelieferten Linux-Kameratreibern ist das LED_Out-Signal per default eingeschaltet und high-aktiv. Weiter Informationen zu den verschiedenen Modi finden Sie im Handbuch zum Bildsensor.

Hinweis: Die Verwendung des LED_OUT-Signals ist ab Platinenversion PL1331.0 möglich.

4.2.5.4.2 Verwendung zur Steuerung externer Lichtquellen

Das Strobe/LED_OUT-Signal ist an folgenden Anschlüssen verfügbar (ab Platinenversion PL1331.1):

(a) auf dem Steckverbinder X101 (phyCAM-P)

Das phyCAM-P – Interface besitzt konfigurierbare Pins, deren Funktion an die Features des jeweiligen Kameraboard angepasst werden kann. Das Kameraboard kann so konfiguriert werden, dass das Strobe/LED_OUT Signal auf dem Pin CAM_CTRL1 (Pin 7, X101) des FFC-Kabels verfügbar ist.

Das Signal CAM_CTRL1 ist in der Grundvariante mit dem Signal CAM_ADR0 verbunden. Deshalb müssen die Jumper auf dem Kameraboard wie folgt eingestellt werden:

J102: 1-2 und J104: geschlossen:

Signal	Pin	Funktion	I/O	Konfiguration
CAM_CTRL1	7	I ² C-Adress-Select	I	J102:2-4, J104:NOMT
		Strobe Output	O	J102:1-2 od. 2-3, J104:0R

Achtung:

Die Strobe/LED_OUT-Funktion stellt ein Ausgangssignal dar. Achten Sie beim Anschluss des phyCAM-P – Kabels darauf, dass die verwendete Basisplatine diese Funktion unterstützt bzw. entsprechend konfiguriert ist.

Der CAM_CTRL1-Pin der Basisplatine muss als Eingang konfiguriert sein. Andernfalls kann die Kameraplatine beschädigt werden.

Bei den PHYTEC-Basisplatinen ist die CAM_CTRL1 Leitung per default mit GND verbunden.

Daher dürfen Sie Kameras, bei denen die LED_OUT – Funktion auf CAM_CTRL1 konfiguriert ist, **nicht** mit einer Standard-Basisplatine betrieben.

Bei kundenspezifisch angepassten Basisplatinen ist die Verwendung des Signals problemlos möglich.

(b) auf dem Steckverbinder X107

Das LED_OUT-Signal ist auch an dem Steckverbinder X107 des Kameraboard verfügbare. Dies ermöglicht den Anschluss von gesteuerten Lichtquellen direkt vom Kameraboard aus.

Pin	Dir	Funktion
1	I	EXPOSURE / TRIGGER_IN
2	-	GND (Signalmasse)
3	O	LED_OUT / STROBE

Steckverbinder-Typ: JST BM03B-SRSS-TB

passende Steckergehäuse: JST SHR-03V-S

Hinweis: Wir empfehlen, jeweils nur eine der Anschlussmöglichkeiten zu einer Zeit zu benutzen.

4.2.5.4.3 Verwendung zur Steuerung der internen LEDs

In der Bestückungsvariante VM-007-xxx-LED befinden sich auf der Platine zwei rote 5mm LEDs (ca. 10.000mcd, 630nm).

Die Steuerung dieser LEDs kann direkt über das Strobe/LED-OUT – Signal erfolgen.

Dabei werden die LEDs direkt über das vom Bildsensor generiertem LED_OUT-Signal angesteuert. Diese Funktion kann entweder per

Hardware (Öffnen von J105) oder per Software (Disable LED_OUT Bit 0, Reg 0x1B) deaktiviert werden.

4.2.5.5 Reset

Ein Low-Pegel am Reset-Eingang versetzt den Sensor in den Reset-Zustand. Alle Register werden auf die Default-Einstellungen gesetzt. Der Eingang sollte mit dem /RESET-Signal des Microcontroller-Boards verbunden werden.

Während des Betriebs des Kamerasensors muss das Signal High-Pegel besitzen.

Hinweis: Das Reset-Signal setzt nicht den I/O-Baustein und die Multiplexer zurück (-MUX – Option).

4.2.5.6 Output-Enable

Ein Low-Pegel am Output-Enable – Eingang versetzt die Signalleitungen CAM_DD[0...9] in den Tri-State - Zustand. In der Variante –MUX steht diese Funktion nicht zur Verfügung und darf nicht aktiviert werden.

Hinweise:

Die Synchronsignale werden nicht in den Tri-State – Zustand versetzt. Das Kameraboard kann so konfiguriert werden, dass die Ausgänge immer aktiv sind (siehe Abschnitt 4.2.3).

4.2.5.7 LED-Beleuchtung

In der Bestückungsvariante VM-007-xxx-LED befinden sich auf der Platine zwei rote 5mm-LEDs (ca. 10.000mcd, 630nm). Diese LEDs können zur Beleuchtung des aufzunehmenden Objekts verwendet werden.

Hinweis:

Die LEDs können in der Platinenversion und zusammen mit dem M12-Objektivhalter verwendet werden.

Die Steuerung dieser LEDs kann über unterschiedliche Methoden erfolgen:

(a) automatische Ansteuerung mittels Strobe/LED_OUT – Signal

Die LEDs werden direkt über das vom Bildsensor generiertem LED_OUT-Signal angesteuert. Sie sind also während der Belichtungsphase des Sensors eingeschaltet und ansonsten ausgeschaltet.

- Während des Livebild-Betriebs blinken / flackern die LEDs.
- Bei triggergesteuerter Bildaufnahme sind die LEDs nur kurz während der Aufnahme aktiv.
- Dieser Modus spart Strom, da die LEDs nur eingeschaltet sind, wenn sie zur Belichtung benötigt werden.

Details zu diesem Modus finden Sie in Abschnitt 4.2.5.4.3.

(b) manuelle Ansteuerung

Die LEDs können auch über den I²C-GPIO-Expander (Option) auf der Kameraplatine manuell ein- und ausgeschaltet werden. Das Ein- und Ausschalten erfolgt über die I²C- Schnittstelle des Kameraboard und kann für eine schaltbare Dauerbeleuchtung verwendet werden. In diesem Fall muss die automatische Ansteuerung über LED_OUT deaktiviert werden. Dies kann entweder per Hardware (Öffnen von J105) oder per Software (Disable LED_OUT Bit 0, Reg 0x1B) geschehen.

Die LEDs können (zusammen) über Bit D1 des I²C-Bausteins geschaltet werden:

LED-Funktion (manuell)								
Device 0x82 – Register 0x00								
Bit	D7	D6	D5	D4	D3	D2	D1	D0
Function	-	-	-	-	-	TP101	LED	DataLine Shift

LED-Funktion (manuell) – Data-Direction Register								
Device 0x82 – Register 0x03								
Bit	D7	D6	D5	D4	D3	D2	D1	D0
Function	-	-	-	-	-	DIR TP101	0	0

Beachten Sie, dass Datenbit 0 für das Dataline-Shifting verwendet wird und die entsprechenden Einstellungen nicht unabsichtlich verändert werden dürfen.

4.2.6 Entwicklungskits

Zur Inbetriebnahme der Kamera und Unterstützung der Entwicklung sind Entwicklungskits für verschiedene Controller-Plattformen und Betriebssysteme erhältlich.

Das Sortiment an passenden Kits wird ständig erweitert.

Bitte informieren Sie sich auf unserer Webseite über aktuell erhältliche Kits.

Der PHYTEC-Vertrieb berät sie gerne bei der Zusammenstellung von Kits und Komponenten.

4.3 VM-008 – phyCAM-Analog Video Digitizer

Wide-VGA / monochrom, color

Hinweis: Der Video-Digitizer VM-008 besitzt sowohl ein phyCAM-P als auch ein phyCAM-S – Interface.

4.3.1 Technische Daten

Charakteristische Merkmale

- Anschlussmöglichkeit für 4 analoge Videosignale
- verschiedene Eingangskonfigurationen möglich:
4 x Composite oder
3 x Composite-Signal und 1 x S-Video-Signal
- geeignet für PAL und NTSC Videoquellen
- Videoprozessor: Helligkeit, Farbe, Kontrast, Schärfe einstellbar
- integrierter Scaler
- phyCAM-S – Schnittstelle und
- phyCAM-P - Schnittstelle
- Framerate 25 fps (PAL) bzw. 30 fps (NTSC)
- frei konfigurierbare Status-LEDs an allen analogen Eingängen, über I²C-Bus ansteuerbar
- integriertes 4 kbit EEPROM für die Speicherung von spezifischen Daten, über I²C-Bus ansteuerbar
- Anschlussmöglichkeit für eine externe Spannungsquelle zur Versorgung von analogen Kameras



Bild 34: Analog Video Digitizer VM-008 (PL1353.1)

Spezifikation

Funktion	VM-008
Videokonverter	
Auflösung	(W)VGA
Pixels (H x V)	720 x 576 (PAL) 720 x 480 (NTSC)
Sensorgröße	n/a
Pixelgröße	n/a
Farbe / monochrom	Farbe und monochrom
Sensortechnologie	n/a
Digitizer	Techwell 9910
Scan-System	interlaced
Shutter-Typ	n/a
Bildrate (fps)	20 fps (PAL) 30 fps (NTSC)
Composite-Eingänge	3 (+1)
S-Video Eingänge	1
Sonderfunktionen	Parameter EEPROM 4kBit Status LED 4x rot, 4x grün

elektrisches Interface	
Videoausgang Typ	digital
Anschluss	phyCAM-P und phyCAM-S
Datenformat	8 Bit parallel / 8 Bit seriell
Interface-Mode	YCrCb 4:2:2 (ITU-R 601 / ITU-R656)
Dataline-Shifting	-
Kameraeinstellung	I ² C
Versorgungsspannung	3,3V
Leistungsaufnahme	315 mW (digitizing)
Leistungsaufn. Standby	106 mW (power-down mode)

mechanische Daten	
Abmessungen (mm)	100 x 34
Befestigung	4 x M2.5
Gehäusefarbe	-
Gewicht (PCB)	70 g
Betriebstemperatur	-25...70°C

Ansschlüsse	
Videoeingänge (abhängig von Variante)	3 x BNC, 1 x Mini-DIN 4 4 x BNC (composite) 4 x Mini-DIN 6 (Multifunktion)
Signalausgang	FFC 33 pol (phyCAM-P) Hirose DF13A 8 pol (phyCAM-S)
Ext. Stromversorgungs- eingang für Kameras	JST B2B-ZR-SM3 (2 pol)

n/a: nicht zutreffend. Alle Angaben können technischen Änderungen unterliegen

Tabelle 14: Technische Daten VM-008 Analog Video Digitizer

Interface-Charakteristik

	Symbol	min	typ	max	Einheit
Betriebsspannung	V_{CAM}	3,15	3,3	3,6	V
Stromaufnahme	I_{CAM}	-	95	120	mA
Digital Input high voltage	V_{IH}	2,0	-	V_{CAM}	V
Digital Input low voltage	V_{IL}	-	-	0,8	V
Output high voltage	V_{OH}	2,4	-	V_{CAM}	V
Output low voltage	V_{OL}	0	0,2	0,4	V
Voltage Set Resistor	R_{31}	-	0	2	Ω
Video Input Amplitude	$V_{VIDEO\ IN}$	0,5	1,00	1,40	V
Video Input Impedance	-		75		Ω
Camera Supply Voltage	V_{AUX}	-	-	14	V
Camera Supply Current	$V_{AUX\ (TOTAL)}$	-	-	1000	mA
Betriebstemperatur	T_{OP}	-20	-	85	$^{\circ}C$
Lagertemperatur	T_{STG}	-20	-	85	$^{\circ}C$

	Symbol	min	typ	max	Einheit
PCLK	f_{PCLK}	24	27	30	MHz
PCLK Duty Cycle	-	-	-	55	%
I ² C Taktrate	f_{I2C}	-	-	400	kHz

	Symbol	min	typ	max	Einheit
LVDS-Treiber					
Output differential voltage	$ V_{OD} $	200	270	-	mV
V_{OD} change between complementary out states	$ DV_{OD} $	-	-	35	mV
Output offset voltage	V_{OS}	0,78	1,1	1,3	mV
V_{OS} change between complementary out states	$ DV_{OS} $	-	-	35	mV
Output current when short to GND	I_{OS}	-	± 30	± 40	mA
Output current in Tri-State	I_{OZ}	-	± 1	± 10	μA
LVDS-Empfänger *)					
Abschlusswiderstand	R_{SHUNT}	-	100	-	Ω

*) besitzt keinen LVDS Takteingang, Abschlusswiderstand aus Kompatibilitätsgründen.

Datenformate

monochrom:

- Y8 (processed)

color:

- YCrCb 4:2:2 (ITU-R 601 / ITU-R 656)

Hinweis

Bei geringen Farbamplitudenwerten oder schwarz/weiß-Videosignalen wird automatisch ein Y8-Datenstrom erzeugt.

4.3.2 Funktionsübersicht und Blockschaltbild

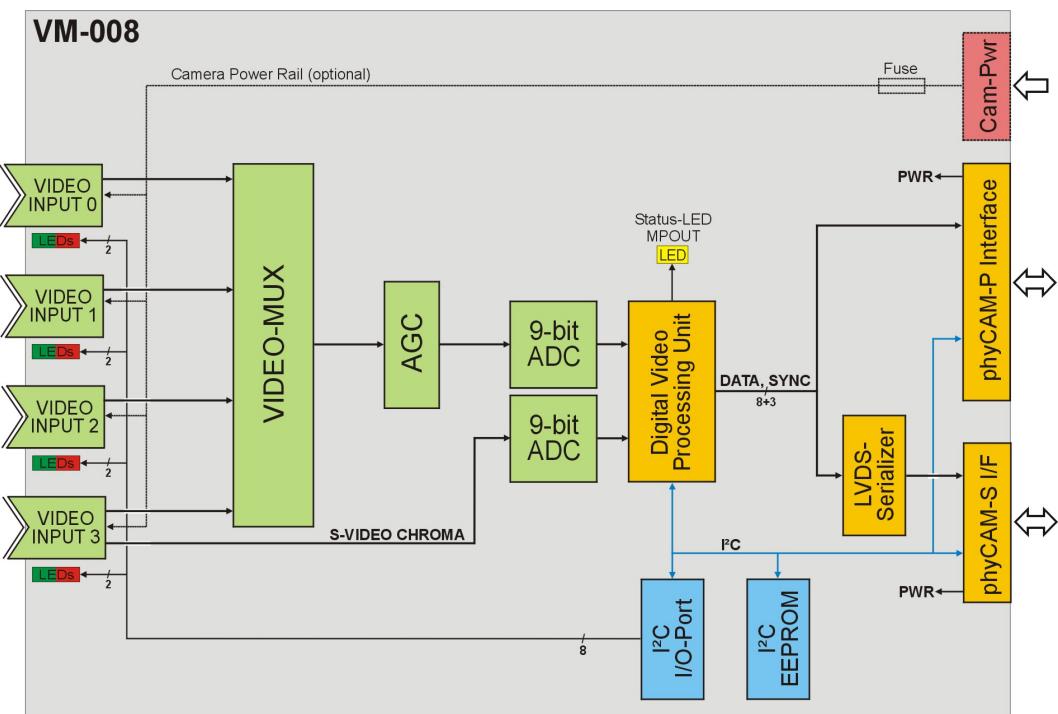


Bild 35: Blockschaltbild Analog Video Decoder VM-008

Der VM-008 besitzt vier Eingänge für analoge Videosignale. Die Eingänge können verschieden konfiguriert werden. Es können bis zu vier Composite – Videoquellen angeschlossen werden oder bis zu drei Composite-Quellen und eine S-Video – Quelle (an Eingang 3). Entsprechend dem Einsatzzweck können verschiedene Eingangsbuchsen bestückt werden.

Die Videoeingänge sind über einen Analog-Multiplexer (Quellenumschalter) mit dem Composite-Eingang des A/D-Wandlers verbunden.

Zu einem Zeitpunkt kann jeweils eine Videoquelle digitalisiert werden. Der Eingangskanal kann per Software ausgewählt werden.

Wahlweise kann an Kanal 3 eine S-Videoquelle angeschlossen werden. Das Luma-Signal wird dabei über den Multiplexer in den Composite-ADC eingespeist, der in dieser Konfiguration das Y-Signal digitalisiert (Helligkeitsanteil). Das Chroma-Signal (Farbanteil) wird von einem separaten A/D-Wandler digitalisiert.

Die weitere Signalverarbeitung (Syncronsignal-Erkennung, Farbdemodulation, Bildkorrektur, Skalierung und Signalformatierung) erfolgt rein digital in der Video Processing Unit (VPU).

Per Software können dabei u.a. folgende Parameter eingestellt werden:

- Verstärkungsregelung (wahlweise AGC)
- Helligkeit, Kontrast, Farbsättigung, Farbton (nur NTSC), Schärfe
- Bildskalierung (frei wählbare Reduzierung der Bildgröße)
- Farb- oder Monochromausgabe

Die Konfigurierung erfolgt über die I²C-Schnittstelle.

Die Bilddaten stehen in digitaler Form an der phyCAM-P – Schnittstelle als paralleler Datenstrom (8 Bit Daten, HSYNC, VSYNC und Pixelclock) zur Verfügung.

Alternativ werden die Daten als serieller LVDS-Datenstrom an der phyCAM-S – Schnittstelle ausgegeben.

Das Datenformat ist YCrCb 4:2:2 (ITU-R 601 oder ITU-R 656 – kompatibel).

Es sollte jeweils nur eine Ausgabeschnittstelle (phyCAM-P oder phyCAM-S) benutzt werden.

Der VM-008 besitzt einen internen Oszillator. Die Einspeisung eines externen Master Clocks (MCLK) ist nicht erforderlich.

Das Digitizer Board besitzt einige Zusatzfunktionen:

Neben jeder Eingangsbuchse befinden sich jeweils zwei LEDs (rot und grün), die vom Anwenderprogramm über die I²C-Schnittstelle gesteuert werden können. Sie können zur Statusanzeige verwendet werden (z.B. grün = Eingangssignal erkannt, rot = Kanal wird gerade digitalisiert).

Mittels Kunststoff-Lichtleiter können die Anzeigen leicht an der Frontblende eines Geräts neben den Anschlussbuchsen visualisiert werden.

Eine weitere LED kann bei Bedarf das Statussignal *MPOUT* des Video-Prozessors anzeigen, dem per Software verschiedene Funktionen zugeordnet werden können. (Das Statussignal ist auch am phyCAM-P – Stecker verfügbar.)

Anwenderdaten (Parameter usw.) können in einem serielllem EEPROM auf dem Board gespeichert werden. Lese- und Schreibzugriffe erfolgen über die I²C-Schnittstelle.

Optional kann die Spannungsversorgung von angeschlossenen Kameras über die Eingangssteckverbinder erfolgen. Dazu kann das Board mit 6poligen Mini-DIN – Steckern bestückt werden, bei denen zwei Pins für die Spannungsversorgung zur Verfügung stehen. Die Versorgungsspannung wird über einen Steckverbinder extern zugeführt.

4.3.3 Signaleingänge

Alle Video-Signaleingänge haben eine Eingangsimpedanz von 75Ω.

Die Signaleingänge können mit verschiedenen Buchsen bestückt werden (*Tabelle 15*).

Configuration	Input 0	Input 1	Input 2	Input 3
Configuration 1	Composite	Composite	Composite	Composite
	BNC	BNC	BNC	BNC
Configuration 2	Composite	Composite	Composite	S-Video
	BNC	BNC	BNC	Mini-DIN 4
Configuration 3	Composite+Pwr	Composite+Pwr	Composite+Pwr	Composite+Pwr
	Mini-DIN 6	Mini-DIN 6	Mini-DIN 6	Mini-DIN 6
Configuration 4	Composite+Pwr	Composite+Pwr	Composite+Pwr	S-Video+Pwr
	Mini-DIN 6	Mini-DIN 6	Mini-DIN 6	Mini-DIN 6

Composite = CBVS; Pwr = Kamera-Stromversorgung

Tabelle 15: Eingangskonfigurationen VM-008

Eingang 3 kann wahlweise als Composite oder als S-Video-Eingang benutzt werden. Die Umschaltung erfolgt per Software. Für die

Verwendung als S-Video-Eingang muss das Board an diesem Eingang mit einer Mini-DIN – Buchse (4polig oder 6polig) bestückt sein.

In der Standardvariante wird die Konfiguration 2 ausgeliefert.
Unser Vertrieb berät Sie gerne über kundenspezifische Versionen.

Die Lage der Eingangsbuchsen finden Sie im Jumperplan *Bild 40*.

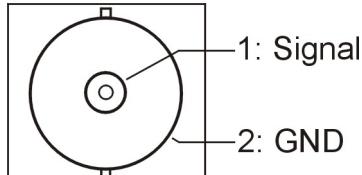


Bild 36: BNC-Buchse

VM-008 - Composite Video Input (BNC Connector)			
Pin	Signal	Dir	Funktion
1	Composite Video In	IN	Composite (CVBS) Video Eingang
2	GND	-	Signal Ground

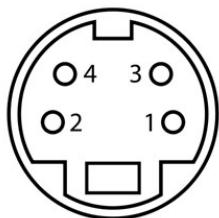


Bild 37: Mini-DIN – Buchse 4polig

VM-008 - S-Video Input (Mini-DIN Connector)			
Pin	Signal	Dir	Funktion
1	GND	-	Signal Ground
2	GND	-	Signal Ground
3	S_LUMA	IN	S-Video Helligkeitssignal (Y) oder Composite
4	S_CHROMA	IN	S-Video Farbsignal (C) (nur Kanal 3)

Sicht auf Buchse / Stecker: Lötseite

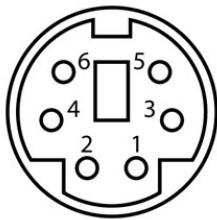


Bild 38: Mini-DIN – Buchse 6polig

VM-008 - Multi-Input (Mini-DIN Connector)			
Pin	Signal	Dir	Funktion
1	GND	-	Power Ground
2	V_CAM_EXT	OUT	Power Out – Versorgungsausgang für Kamera
3	GND	-	Signal Ground
4	GND	-	Signal Ground
5	S_LUMA	IN	S-Video Helligkeitssignal (Y) oder Composite
6	S_CHROMA	IN	S-Video Farbsignal (C) (nur Eingang 3)

Sicht auf Buchse / Stecker: Lötseite

Hinweis:

Der S-Video-Eingang steht nur an Kanal 3 zur Verfügung.
An allen Kanälen kann jedoch der *S_LUMA* – Eingang auch als Composite-Eingang verwendet werden.

4.3.4 phyCAM-Schnittstellen

Der VM-008 Video-Digitizer besitzt sowohl eine phyCAM-P als auch eine phyCAM-S – Schnittstelle:

- die parallele phyCAM-P – Schnittstelle X300 befindet sich auf der Unterseite der Platine
- die serielle phyCAM-S – Schnittstelle wird über den Steckverbinder X305 an der Oberseite der Platine angeschlossen.

Hinweise:

- Eine gleichzeitige Verwendung beider Schnittstellen ist nicht möglich.
- Das *CAM_MCLK*-Signal der phyCAM-P – Schnittstelle wird nicht benötigt. Pin 29 ist auf dem Digitizer-Board offen.

- Der Masterclock-Kanal der phyCAM-S – Schnittstelle wird nicht benötigt. Das Signalpaar LVDS_CLOCK_P und LVDS_CLOCK_N sind auf dem Digitizer-Board mit $100\ \Omega$ abgeschlossen. Ein Taktsignal muss nicht eingespeist werden.

Die Übertragung der Bilddaten erfolgt im 8-Bit – Format. Dabei werden zu jedem Pixel nacheinander zwei Byte übertragen, die jeweils Farb- und Helligkeitsinformation enthalten (*Bild 39*).

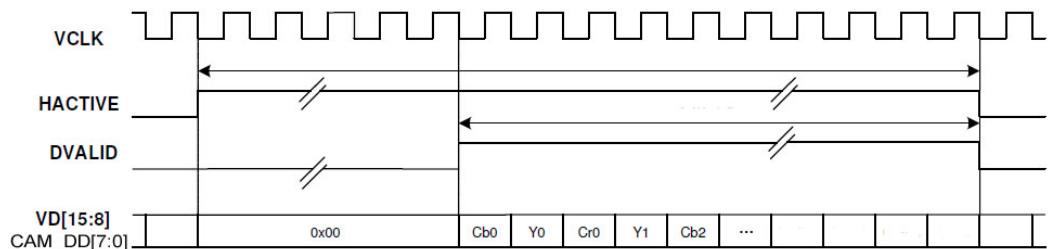


Bild 39: Datenausgabe VD-008

Es wird jeweils zuerst die Farbinformation ausgegeben (beginnend mit Cb0) und dann die Helligkeitsinformation, beginnend mit Y0. Eine Sequenz aus vier Byte enthält also die Farbinformation von einem Pixel und die Helligkeitsinformation von zwei Pixeln (YCrCb 4:2:2 – Auflösung).

Beachten Sie, dass der Videoprozessor im 8-Bit – Modus konfiguriert sein muss. Die unteren 8 Datenleitungen VD[7:0] des Videoprozessors werden dabei nicht benutzt. Die oberen Datenleitungen VD[15:8] sind mit den Datenausgängen CAM_DD[7:0] verbunden.

Weitere Informationen zur Konfiguration des Videoprozessors finden Sie im Datenblatt des Prozessors Techwell TW 9910.

4.3.5 I²C Adressen

Device	I ² C-Adresse	Jumper Konfiguration
NTSC/PAL-Converter (TW9910)	0x8A	J300: 1-2
	0x88	J300: 2-3
LED Control (PCA9538)	0xE0	J302: 2-3; J303: 2-3
	0xE2	J302: 2-3; J303: 1-2
	0xE4	J302 :1-2; J303 :2-3
	0xE6	J302 :1-2; J303 :1-2
EEPROM Bank0 (M24C04)	0xA4	J304: 1-2; J305: 2-3
EEPROM Bank1 (M24C04)	0xA6	

Die I²C-Adressen sind hexadezimal in 8 Bit - Darstellung angegeben. In Linux wird ggf. mit 7 Bit - Darstellung gearbeitet. In diesem Fall ist der Adresswert eine Stelle nach rechts zu shiften.

Die Angabe bezieht sich auf die Schreibadresse (Bit 0 = 0), die Leseadresse ist entsprechend Bit 1 = 1 um 1 erhöht.

Die Default-Einstellungen sind fettgedruckt.

Hinweis:

Mit den Jumpern J304 und J305 kann die I²C-Adresse des EEPROMs angepasst werden, z.B. falls Adresskonflikte mit anderen Devices am Bus besteht (siehe nachstehende Tabelle).

Device	I ² C-Adresse	Jumper Konfiguration	
		J304	J305
EEPROM Bank0 (M24C04)	0xA4	1-2	2-3
EEPROM Bank1 (M24C04)	0xA6		
EEPROM Bank0 (M24C04)	0xA0	2-3	2-3
EEPROM Bank1 (M24C04)	0xA2		
EEPROM Bank0 (M24C04)	0xA8	2-3	1-2
EEPROM Bank1 (M24C04)	0xAA		
EEPROM Bank0 (M24C04)	0xAC	1-2	1-2
EEPROM Bank1 (M24C04)	0xAE		

4.3.6 Feature Pins (nur phyCAM-P)

Signal	Pin	Funktion	I/O	Konfiguration
CAM_CTRL1	7	Multi-Purpose Out	O	R314=0R: MPOUT-Signal R314=NOMT: offen
CAM_CTRL2	30	not connected	-	offen
CAM_RST	3	/Converter Reset	I	R322=0R: Reset via CAM_RST R322=NOMT: kein Reset

Die Pinbezeichnung bezieht sich auf den Verbinder X300.

Hinweise

Konfiguration: Interne Konfiguration des Konverterboards, um diese Funktion zu aktivieren.

Falls mehrere Funktionen für einen Pin verfügbar sind, ist die Default-Konfiguration fettgedruckt.

Sonderkonfigurationen können bei Serienlieferungen von PHYTEC vorkonfiguriert werden. Bitte sprechen Sie dazu mit unseren Vertriebsmitarbeitern.

NOMT = not mounted = unbestückt

4.3.7 Maßzeichnung / Jumperplan VM-008

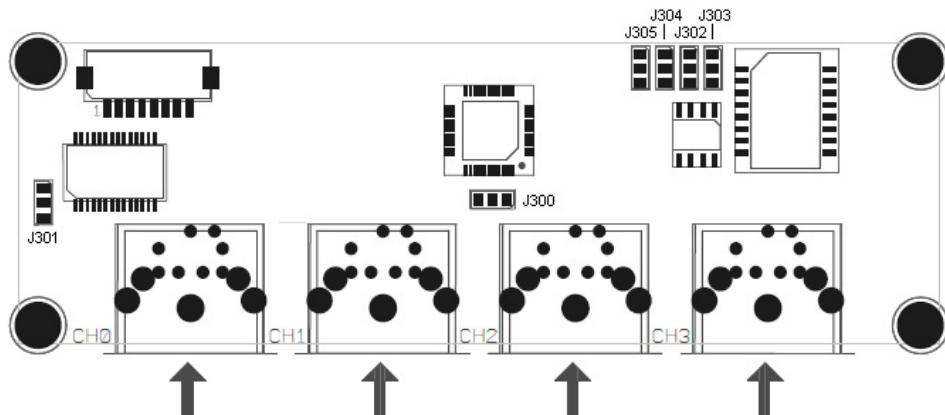
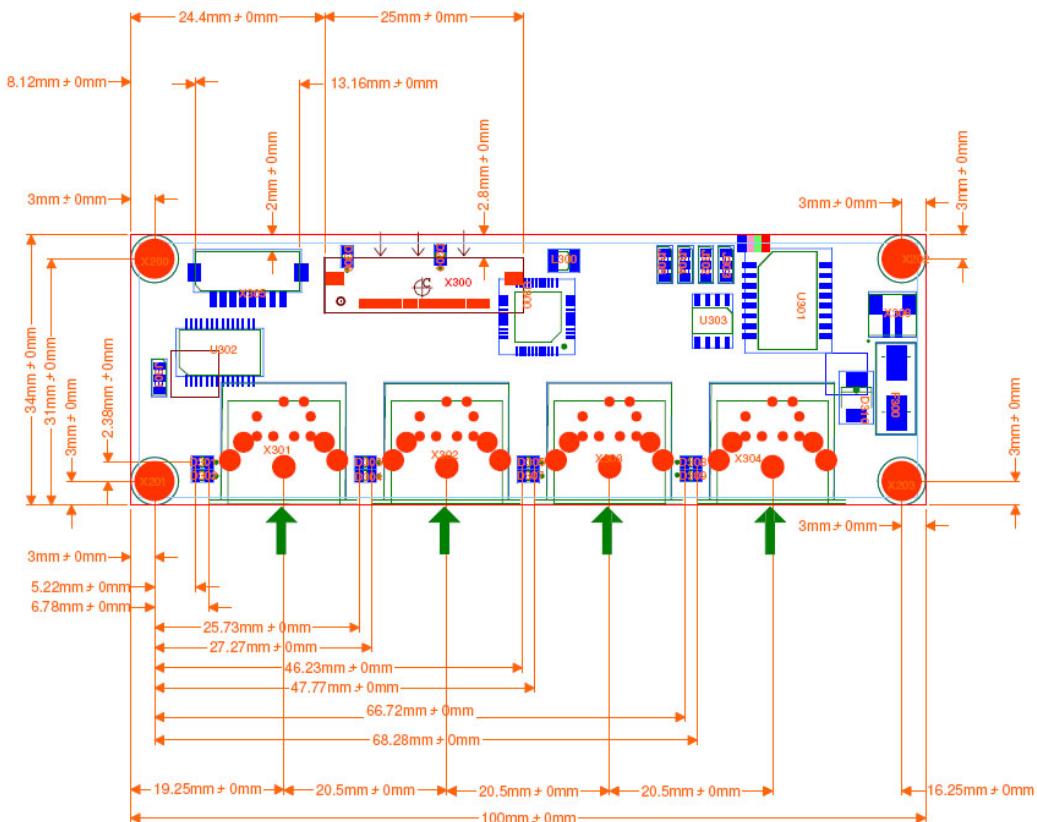


Bild 40: Jumperplan VM-008, PL1353.1



Lötspuren blau= Oberseite / rot= Unterseite (Toleranzen siehe Abschnitt 2.3)

Bild 41: Maßzeichnung VM-008

4.3.8 Sonderfunktionen VM-008

4.3.8.1 Power-LED

Das Board ist mit einer grünen LED (D200) ausgestattet, die anzeigt, dass Betriebsspannung anliegt.

Die LED ist auf der Leiterplatte mit *PWR* bezeichnet.

4.3.8.2 Multi-Purpose Output

Der Multi-Purpose Output (*MPOUT*) des Videokonverters bietet die Möglichkeit, verschiedene Status-Signale auszugeben. In der Standard-Konfiguration liegt das ausgewählte Signal an der mit

MPOUT bezeichneten LED an. Der Ausgang kann jedoch auch über die *CAM_CTRL1* Leitung der phyCAM-P-Schnittstelle abgefragt werden, wenn der Widerstand R314 bestückt wird.

Über *MPOUT* können die in *Tabelle 16* aufgelisteten Informationen ausgeben werden.

Signal	Beschreibung
Video Loss	1 = Es konnte kein Videosignal erkannt werden. 0 = Ein Videosignal liegt an.
H-Lock	1 = Die H-Sync PLL ist eingerastet. 0 = Die H-Sync PLL ist nicht eingerastet.
S-Lock	1 = Die Sub-Carrier PLL ist eingerastet. 0 = Die Sub-Carrier PLL ist nicht eingerastet.
V-Lock	1 = Die V-Sync PLL ist eingerastet. 0 = Die V-Sync PLL ist nicht eingerastet.
MONO	1 = Es konnte kein Farbsignal detektiert werden. 0 = Ein Farbsignal liegt an.
DET50	1 = Eine 50 Hz - Quelle wurde erkannt. 0 = Eine 60 Hz - Quelle wurde erkannt.
FIELD	1 = Halbbild mit ungeraden Zeilen wird dekodiert. 0 = Halbbild mit geraden Zeilen wird dekodiert.
RTCO	Real Time Control
0	(wenn RTSEL = 1111)

Tabelle 16: Signale an MPOUT (CAM_CTRL1)

Die Status-LED *MPOUT* (D306) leuchtet gelb, wenn das Signal aktiv (1) ist.

Die Konfiguration, welche Statusinformation über MPOUT ausgegeben wird, kann im Register 0x19 (VBICNTL) des Videoprozessors vorgenommen werden. (Beachten Sie, dass sich das oberste Bit von RTSEL im Register 0x17 befindet.)

Hinweis:

Die Statusinformationen können unabhängig von *MPOUT* auch per Software über die I²C-Schnittstelle abgefragt werden (Statusregister 0x01 - Chip Status Register 1 des Video-Prozessors).

4.3.8.3 Status-LEDs

An jedem der vier analogen Videoeingänge der VM-008 befindet sich jeweils eine rote und eine grüne LED. Die LEDs werden mit einem GPIO-Expander über die I²C-Schnittstelle angesteuert. Aus der Anwendersoftware heraus können unterschiedliche

Statusinformationen angezeigt werden (z. B. ob ein Videosignal anliegt oder nicht). Die LEDs sind auf der Konverterplatine so platziert, dass das Licht optional über einen Lichtleiter an ein Gehäuse weitergeleitet werden kann. Hierfür können beispielsweise Lichtleiter von Mentor verwendet werden (siehe Beispiele unten).

Die Ansteuerung der LEDs erfolgt über den I²C Baustein „LED Control“ (siehe *Abschnitt 4.3.5*).

Um die LED-Funktion zu aktivieren, müssen alle Bits des Data-Direction-Registers auf logisch 0 gesetzt werden.

Danach kann die Steuerung der LEDs über das Output-Register erfolgen.

Hinweis:

Die Aktivierung einer LED erfolgt durch Einschreiben einer 0 in das entsprechende Bit:

Bitwert	LED-Zustand
0	LED ein
1	LED aus (default)

LED-Control – Output Register								
Device 0xE0* – Register 0x01								
Bit	D7	D6	D5	D4	D3	D2	D1	D0
Function	LED CH2 ROT	LED CH2 GRÜN	LED CH2 ROT	LED CH2 GRÜN	LED CH1 ROT	LED CH1 GRÜN	LED CH0 ROT	LED CH0 GRÜN

LED-Control – Data-Direction Register								
Device 0xE0* – Register 0x03								
Bit	D7	D6	D5	D4	D3	D2	D1	D0
Function	0	0	0	0	0	0	0	0

*) Default-Adresse, siehe *Abschnitt 4.3.5*

Beachten Sie, dass das Data-Direction Register im Default-Zustand auf 0xFF gesetzt ist. Das Register muss vor Benutzung der LED-Funktion auf 0x00 gesetzt werden.

Weitere Informationen zur Programmierung des Portbausteins finden Sie im Datenblatt zum PCA9538.

Zur Visualisierung der LEDs an der Frontblende können Kunststoff-Lichtleiter der Firma Mentor GmbH, Erkrath (www.mentor-bauelemente.de) verwendet werden.

Die Position der LEDs auf der Platine ist für folgende Lichtleitsysteme optimiert, die einfach von vorn in die Frontblende eingedrückt werden:

A) aufgesetzt

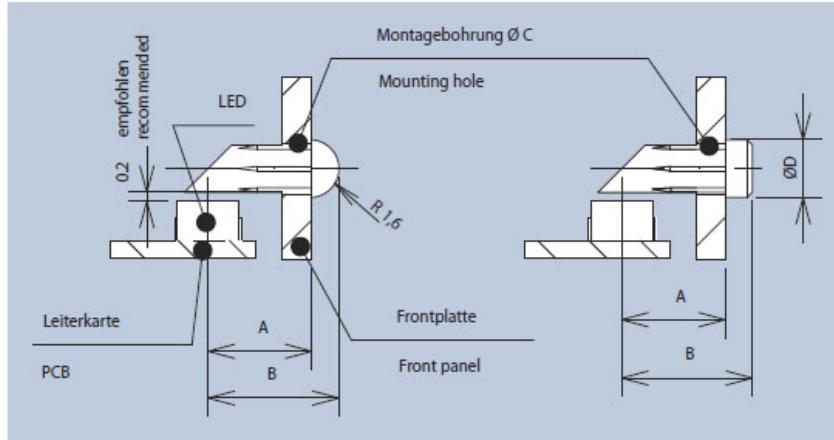


Bild 42: Lichtleiter Einbaubeispiel 1 (Quelle: Mentor GmbH)

A	B	C	D	Typ	Mentor – Artikelnummer
5,7	7,2	2,8	3,2	sphärisch (Bild 42 links)	1282.3000
5,7	7,2	2,8	3,2	planar (Bild 42 rechts)	1282.4000

B) versenkt

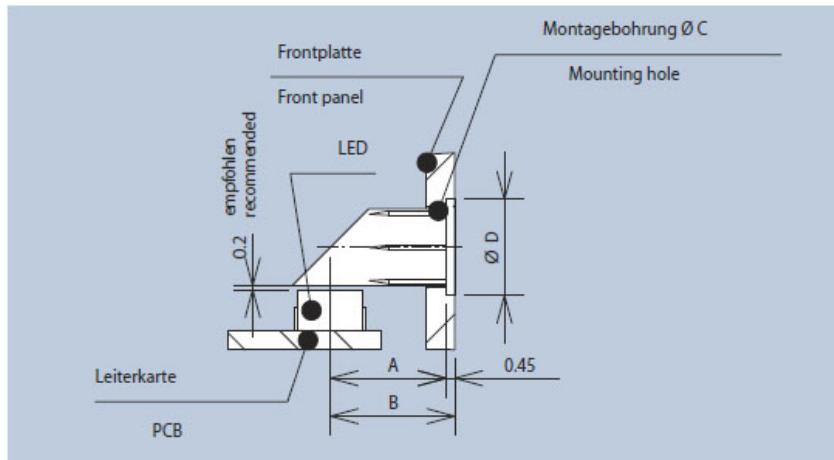


Bild 43: Lichtleiter Einbaubeispiel 2 (Quelle: Mentor GmbH)

A	B	C	D	Typ	Mentor – Artikelnummer
6,2	6,6	2,8	3,2	Senkkopf (Bild 43)	1282.1200

4.3.8.4 EEPROM

In dem EEPROM des VM-008 können bis zu 4 kbit anwendungsspezifische Daten gespeichert werden. Dies können z.B. Parameter der Anwendung, Statusinformationen, Seriennummer usw. sein. Der Speicherplatz steht vollständig der Anwendung zur Verfügung.

Die Ansteuerung erfolgt über die I²C-Schnittstelle. Das 4 kbit – EEPROM ist in zwei Bänke aufgeteilt. Die Adressen, unter denen die beiden Bänke angesprochen werden können, finden Sie in *Abschnitt 4.3.5.*

Beachten Sie, dass ggf. auf der Basisplatine ebenfalls EEPROMs vorhanden sind. Setzen Sie die Konfigurationsjumper J304 / J305 so, dass sich kein Adresskonflikt zu anderen I²C-Bausteinen ergibt.

Weitere Informationen zur Programmierung des EEPROMs finden Sie im Datenblatt des Bausteins M24C04.

4.3.8.5 Spannungsversorgung für Kameras

Diese Option ermöglicht eine Einkabellösung für Videoquellen, die damit gleichzeitig aus dem VM-008 mit Strom versorgt werden können. Um dies nutzen zu können, müssen 6-polige Mini-DIN-Buchsen bestückt sein.

Die Spannungsversorgung für die Kameras wird nicht auf dem Board erzeugt, sondern extern eingespeist. Es kann eine Gleichspannung bis max. 14 V verwendet werden. Der maximale Eingangsstrom (Summe aller Kameras) darf bis 1 A betragen.

Die Einspeisung der Kamera-Betriebsspannung erfolgt am Steckverbinder X306:

Pin	Dir	Funktion
1	-	GND (Betriebsmasse)
2	IN	Eingang Kamera-Versorgungsspannung (positiv zu GND)

Steckverbinder-Typ: JST B2B-ZR-SM3
passendes Steckergehäuse: JST ZHR-2

Die Spannungsversorgung ist intern durch eine Diode gegen Verpolung geschützt und mit einem Pufferkondensator 10µF versehen. Die Miniatusicherung F300 unterbricht die Stromversorgung bei Überlast. In der Standard-Variante wird eine 1A Sicherung bestückt. Bei Bedarf können auch kleinere Werte eingesetzt werden.

Beachten Sie, dass die Versorgungsspannung an Pin 2 positiv in Bezug auf GND sein muss. Pin 1 von X306 ist mit der Betriebsmasse GND des Video-Decoders galvanisch verbunden. Es darf keine Potentialdifferenz zwischen dem negativen Pol der Kameraversorgung und dem GND-Potential des Video-Decoders bestehen.

4.3.9 Befestigungsbohrungen

Die Befestigungsbohrungen X200, X201, X202, X203 können zur Optimierung des EMV-Verhaltens bei Bedarf über Kondensatoren oder Widerstände mit GND verbunden werden.

Die Positionen CB208, CB209, CB210 und CB211 können dazu mit SMD-Bauelementen der Baugröße 0805 bestückt werden.

4.3.10 Entwicklungskits

Zur Inbetriebnahme der Kamera und Unterstützung der Entwicklung sind Entwicklungskits für verschiedene Controller-Plattformen und Betriebssysteme erhältlich.

Das Sortiment an passenden Kits wird ständig erweitert.
Bitte informieren Sie sich auf unserer Webseite über aktuell
erhältliche Kits.

Der PHYTEC-Vertrieb berät sie gerne bei der Zusammenstellung von Kits und Komponenten.

4.4 VM-009 – phyCAM-P 1,3 Mpixel / color / SOC

4.4.1 Technische Daten

Charakteristische Merkmale

- 1,3 Megapixel-Sensor color
- phyCAM-P – Schnittstelle
- Framerate bis 30 fps
- Rolling Shutter
- SOC – System on Chip: Integrierter Bildprozessor
- RGB, YUV und Rohdaten (Bayer Pattern) – Ausgabe
- integrierte Farbkorrektur, Gamma, Schärfeanpassung, Lens-shade-Korrektur, Digital Zoom
- automatischer Weissabgleich (AWB) und Schwarzreferenz (ABR), automatischer Flimmerfilter
- schnelle Belichtungsregelung
- Strobe-Ausgang (Beleuchtungssteuerung etc.)
- zusätzlicher Steckverbinder für Strobe-Ausgang auf dem Kameraboard (optional)



Bild 44: VM-009 (phyCAM-P) (Rückseite / Vorderseite)

Spezifikation

Funktion	VM-009
Kameracharakteristik	
Auflösung	1,3 Mpixel
Auflösung (H x V)	1280 x 1024
Sensorgröße	1/3" 4,6 x 3,7 mm
Pixelgröße	3,6 x 3,6 µm
Farbe / monochrom	color
Sensortechnologie	CMOS
Sensorchip	Aptina MT9M131
Scan-System	progressive
Shutter-Typ	rolling
Bildrate (fps) (volle Auflösung)	bis 30 fps
Video-Auflösung	n/a
Empfindlichkeit	1,0 V/lux-sec
Dynamikbereich	71 dB
hoher Dynamikbereich	-
Belichtungszeit	programmierbar
Verstärkung	programmierbar
AEC	ja
AGC	ja
Gammakorrektur	ja
Weißabgleich/AWB	ja / ja
ext. Trigger / Sync.	Strobe
ROI	ja
Skipping	2 / 4
Mirror	programmierbar
Image Processor	ja
LED-Beleuchtung	-
Sonderfunktionen	sharpening, lens shade corr., color control...

elektrisches Interface	
Videoausgang Typ	digital
Anschluss	phyCAM-P
Datenformat	8 / 10 Bit parallel
Interface-Mode	YUV, RGB-565, RGB-555, RGB-444, Raw RGGB (Bayer, processed)
Dataline-Shifting	-
Kameraeinstellung	I²C
Versorgungsspannung	2,8 V
Leistungsaufnahme	170 mW
Leistungsaufn. Standby	TBD

mechanische Daten	
Objektivanschluss	kein / M12 / C-CS
Abmessungen (mm)	34 x 34
Befestigung	4 x M2.5
Gewicht (PCB)	7 g
Betriebstemperatur	-25...70°C

Anschlüsse	
Signalausgang	FFC 33 pol.
Trigger / Sync.	FFC + JST 3 pol.

n/a: nicht zutreffend. Alle Angaben können technischen Änderungen unterliegen

Tabelle 17: Technische Daten VM-009 (phyCAM-P)

Interface-Charakteristik

	Symbol	min	typ	max	Einheit
Betriebsspannung	V_{CAM}	2,5	2,8	3,1	V
Stromaufnahme	I_{CAM}	-	-	160	mA
Input high voltage	V_{IH}	2,0	-	V_{CAM}	V
Input low voltage	V_{IL}	-0,3	-	0,9	V
Output high voltage	V_{OH}	$V_{CAM} - 0,3$	-	V_{CAM}	V
Output low voltage	V_{OL}	0	-	0,3	V
Voltage Set Resistor	R_{31}	215	220	224	Ω
Betriebstemperatur	T_{OP}	-25	-	70	$^{\circ}\text{C}$
Lagertemperatur	T_{STG}	-30	-	80	$^{\circ}\text{C}$

	Symbol	min	typ	max	Einheit
Masterclock Frequenz	f_{MCLK}	-	-	54	MHz
Clock Tastverhältnis	dutycycle _{MCLK}	40	50	60	%
MCLK zu PCLK delay	t_{CP}	7	9	15	ns
PCLK zu data valid	t_{PD}	4	8	P	ns
PCLK zu Sync high	t_{PVH}	4	8	P	ns
PCLK zu Sync low	t_{PVL}	4	8	P	ns
Data Setup-Time	t_{SD}	4	8	P	ns
Data Hold Time	t_{HD}	4	8	P	ns
I ² C Taktrate	f_{I2C}	-	100	-	kHz

Note: P= $\frac{1}{2}$ PCLK Period

Datenformate

monochrom:

- Y8 (processed)

color:

- YCrCb 4:2:2
- RGB 565 (16 Bit Farbtiefe)
- RGB 555 (15 Bit Farbtiefe)
- RGB 444 (12 Bit Farbtiefe)
- ITU-R BT.656 marker-embedded
- RGGB (processed Bayer, aus Color-Prozessor)
- RGGB (Bayer-Pattern, Sensor-Rohdaten)

Hinweise

- Durch entsprechende Beschaltung des Interfaces kann jede beliebige niedrigere Farb- / Graustufenauflösung erzielt werden. Dazu werden die entsprechenden niederwertigen unteren Datenleitungen der Kamera nicht verbunden und die

höherwertigen entsprechend rechtsbündig an das Controllerinterface angeschlossen. Manche Controller erlauben auch eine softwaremäßige Konfiguration der Schnittstelle.

Spektrale Empfindlichkeit

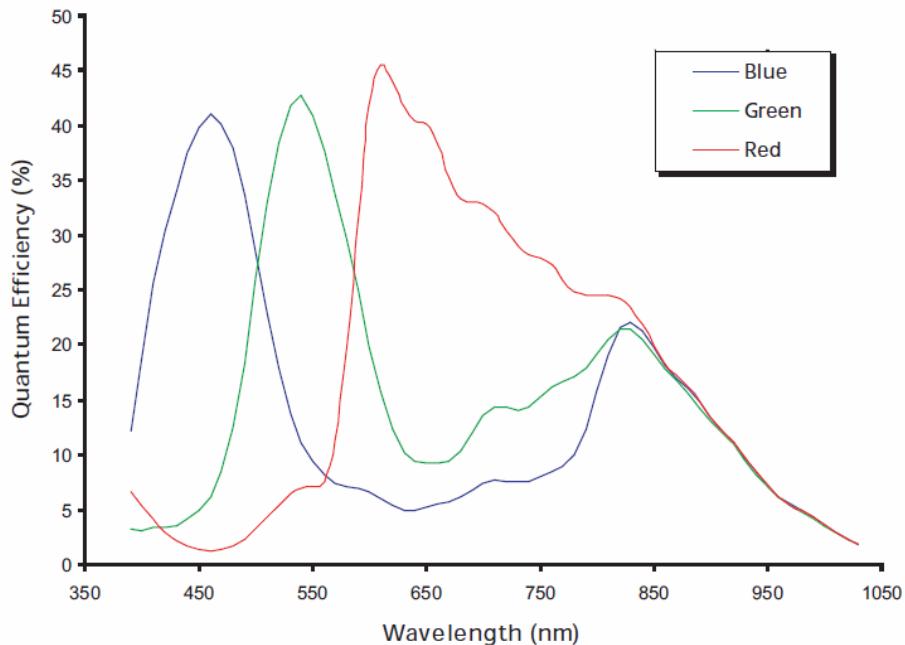


Bild 45: Spektrale Empfindlichkeit VM-009

4.4.2 I²C Adressen

Device	I ² C-Adresse	Konfiguration		Variante
		CAM_CTRL1	J101	
Kamerasensor	0x90	GND	2-4	alle
		x	1-2	
	0xBA	V _{CAM}	2-4	
		x	2-3	

Die I²C-Adressen sind hexadezimal in 8 Bit – Darstellung angegeben. In Linux wird ggf. mit 7 Bit – Darstellung gearbeitet. In diesem Fall ist der Adresswert eine Stelle nach rechts zu shiften.

Die Angabe bezieht sich auf die Schreibadresse (Bit 0 = 0), die Leseadresse ist entsprechend Bit 1 = 1 um 1 erhöht.

Default-Einstellung (fettgedruckt):
0x90 (J101: 1-2)

4.4.3 Feature Pins

Signal	Pin	Funktion	I/O	Konfiguration
CAM_CTRL1	7	I ² C-Adress-Select	I	J101:2-4, J102:NOMT
		Strobe Output	O	J101:1-2 od. 2-3, J102:0R
		offen	-	J101:1-2 od. 2-3, J102:NOMT
CAM_CTRL2	30	Standby	I	J103:2-3 und J104:NOMT
		Without Standby	-	J103:1-2
CAM_RST	3	/Camera Reset	I	aktiv low
CAM_OE	32	Data Output Enable	I	J105:2-3
		Always Enable	-	J105:1-2

Hinweise

Konfiguration: Interne Konfiguration des Kameraboard, um diese Funktion zu aktivieren.

Falls mehrere Funktionen für einen Pin verfügbar sind, ist die Default-Konfiguration fettgedruckt.

Sonderkonfigurationen können bei Serienlieferungen von PHYTEC vorkonfiguriert werden. Bitte sprechen Sie dazu mit unseren Vertriebsmitarbeitern.

NOMT = not mounted = unbestückt

4.4.4 Jumperplan VM-009

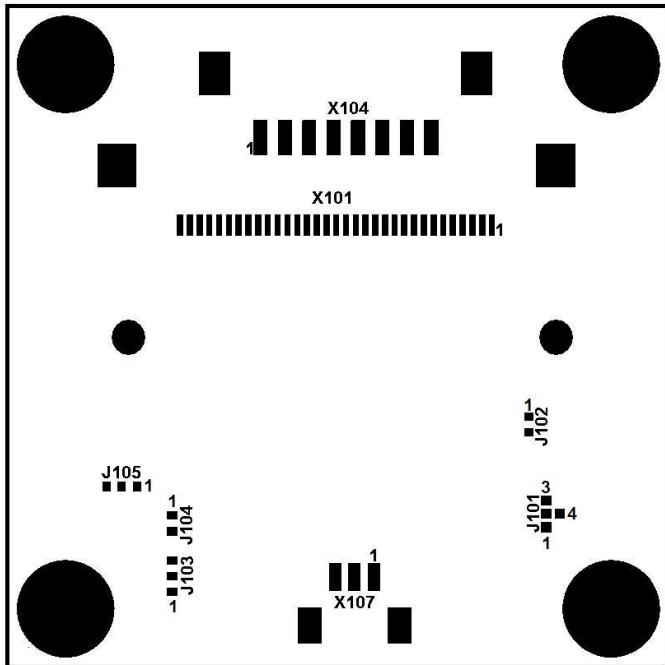


Bild 46: Jumperplan VM-009, PL1339.0

4.4.5 Sonderfunktionen VM-009

4.4.5.1 Strobe

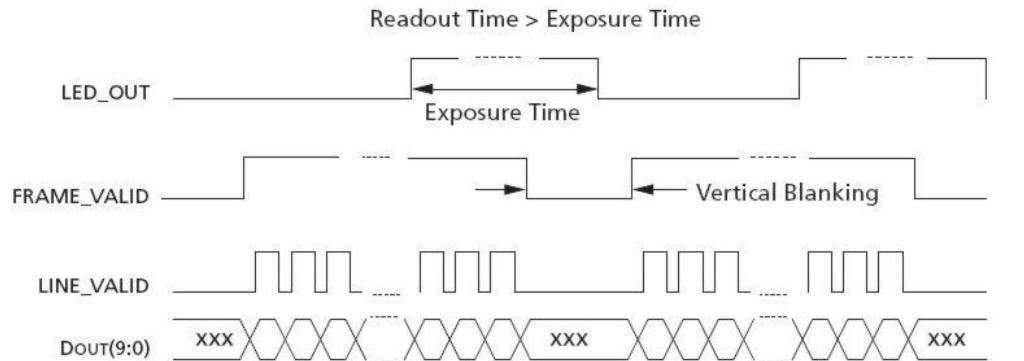
Das Signal Strobe signalisiert den Zeitraum, in dem das Pixel-Array belichtet wird. Während dieser Zeit ist der Ausgang logisch high.

Das Signal ist während der gesamten Belichtungszeit (Exposure Time) des Bildsensors aktiv. Dies ist der Zeitraum, in welchem der Sensor tatsächlich lichtempfindlich ist.

Abhängig davon, ob die aktuelle Belichtungszeit größer oder kleiner als die benötigte Auslesezeit des Frames ist, ergeben sich dabei zwei leicht unterschiedliche Timing-Verläufe (Bild 47).

Beachten Sie, dass die Daten erst im folgenden Frame ausgelesen werden. Belichtung und Auslesen eines bestimmten Bilds liegen also in verschiedenen Frames.

Simultaneous Master Mode Synchronization Waveforms #1



Simultaneous Master Mode Synchronization Waveforms #2

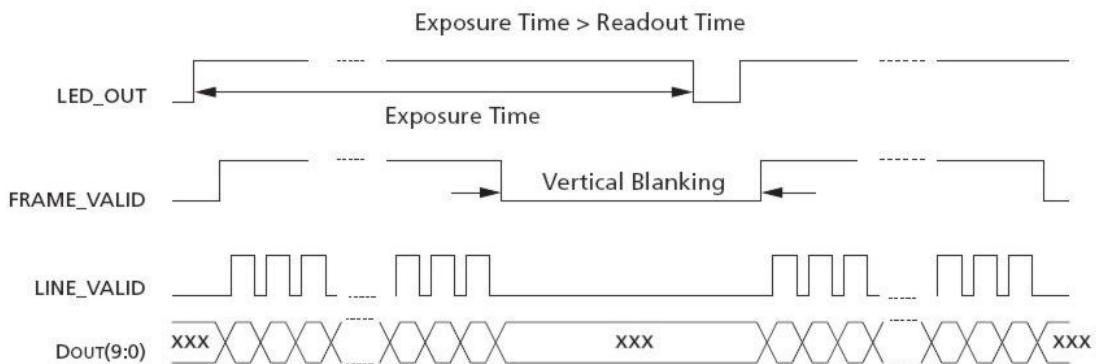


Bild 47: Timing Strobe/LED-OUT VM-009

Das Signal ist an folgenden Anschlüssen verfügbar:

- CAM_CTRL1 (Pin 7) des phyCAM-P – Steckers
(optional, abhängig von der Konfiguration des Kameraboard)
- Pin 3 des Erweiterungssteckers X107

4.4.5.2 Reset

VM-007 und VM-009 arbeiten beim Reset identisch. Bitte lesen Sie das Kapitel 4.1.4.4.

4.4.5.3 Output-Enable

VM-007 und VM-009 arbeiten beim Output-Enable identisch. Bitte lesen Sie das Kapitel 4.1.4.5.

4.4.5.4 Image Processor

Der integrierte Image Processor (image flow processor, IFP) erlaubt es, eine Vielzahl von Bildvorverarbeitungsfunktionen bereits auf dem Kameramodul auszuführen. Beispiele für diese Funktionen sind unter anderem: Gammakorrektur, Farbkorrektur, Sharpening, Lens shading correction und On-the-fly defect correction.

Hinweis

Detaillierte Technische Daten entnehmen Sie bitte dem Datenblatt des Kamerasensors.

4.4.6 Entwicklungskits

Zur Inbetriebnahme der Kamera und Unterstützung der Entwicklung sind Entwicklungskits für verschiedene Controller-Plattformen und Betriebssysteme erhältlich.

Das Sortiment an passenden Kits wird ständig erweitert.

Bitte informieren Sie sich auf unserer Webseite über aktuell erhältliche Kits.

Hinweise

- Bei Verwendung eines Embedded Video Kits mit i.MX-Controller ist eine Unterstützung erst ab der Leiterplattenversion PL1280.5 möglich. Das Interface der Vorgänger Versionen arbeitet mit 3,3Volt und würde die Kamera zerstören.
- Derzeit existieren keine Embedded Video-Kits mit PXA270 und VM-009 Unterstützung. Das Interface arbeitet mit 3,3Volt und würde die Kamera zerstören.

Der PHYTEC-Vertrieb berät sie gerne bei der Zusammenstellung von Kits und Komponenten.

4.5 VM-010 – phyCAM-P

Wide-VGA, Global Shutter, monochrom / color

4.5.1 Technische Daten

Charakteristische Merkmale

- Wide-VGA – Sensor (360.960 Pixel)
- monochrom (VM-010-BW) oder color (VM-010-COL)
- phyCAM-P – Schnittstelle
- Framerate bis 60 fps
- Global Shutter
- Externer Trigger und Strobe
- Multiplexer für dynamische 8 / 10-Bit – Umschaltung (optional)
- LED-Beleuchtung (optional)
- zusätzlicher Steckverbinder mit Trigger, Strobe und I/O auf dem Kameraboard (optional)

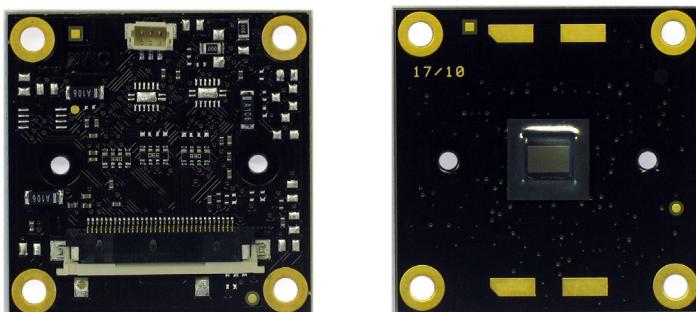


Bild 48: VM-010 (phyCAM-P) (Rückseite / Vorderseite)

Spezifikation

Funktion	VM-010-BW	VM-010-BW-MUX	VM-010-COL	VM-010-COL-MUX
Kameracharakteristik				
Auflösung	WVGA	WVGA	WVGA	WVGA
Auflösung (H x V)	752 x 480	752 x 480	752 x 480	752 x 480
Sensorgröße	1/3" 4,51 x 2,88 mm	1/3" 4,51 x 2,88 mm	1/3" 4,51 x 2,88 mm	1/3" 4,51 x 2,88 mm
Pixelgröße	6,0 x 6,0 µm	6,0 x 6,0 µm	6,0 x 6,0 µm	6,0 x 6,0 µm
Farbe / monochrom	monochrom	monochrom	color	color
Sensortechnologie	CMOS	CMOS	CMOS	CMOS
Sensorchip	Aptina MT9V024	Aptina MT9V024	Aptina MT9V024	Aptina MT9V024
Scan-System	Progressive	progressive	progressive	progressive
Shutter-Typ	Global	global	global	global
Bildrate (fps) (volle Auflösung)	bis 60 fps	bis 60 fps	bis 60 fps	bis 60 fps
Video-Auflösung	n/a	n/a	n/a	n/a
Empfindlichkeit	4,8 V/lux-sec	4,8 V/lux-sec	4,8 V/lux-sec	4,8 V/lux-sec
Dynamikbereich	>55 dB linear	>55 dB linear	>55 dB linear	>55 dB linear
hoher Dynamikbereich	>100 dB	>100 dB	>100 dB	>100 dB
Belichtungszeit	programmierbar	programmierbar	programmierbar	programmierbar
Verstärkung	x1...x4	x1...x4	x1...x4	x1...x4
AEC	ja, abschaltbar	ja, abschaltbar	ja, abschaltbar	ja, abschaltbar
AGC	ja, abschaltbar	ja, abschaltbar	ja, abschaltbar	ja, abschaltbar
Gammakorrektur	-	-	-	-
Weißabgleich/AWB	n/a	n/a	manuell	manuell
ext. Trigger / Sync.	Trigger / Strobe	Trigger / Strobe	Trigger / Strobe	Trigger / Strobe
ROI	ja	ja	ja	ja
Binning	2x2 / 4x4	2x2 / 4x4	nicht verwendbar	nicht verwendbar
Mirror	programmierbar	programmierbar	programmierbar	programmierbar
Image Processor	-	-	-	-
LED-Beleuchtung	optional	optional	optional	optional
Sonderfunktionen	Siehe Kapitel 4.5.5	Siehe Kapitel 4.5.5	Siehe Kapitel 4.5.5	Siehe Kapitel 4.5.5
elektrisches Interface				
Videoausgang Typ	digital	digital	digital	digital
Anschluss	phyCAM-P	phyCAM-P	phyCAM-P	phyCAM-P
Datenformat	8 / 10 Bit parallel	8 / 10 Bit parallel	8 / 10 Bit parallel	8 / 10 Bit parallel
Interface-Mode	Y8 / Y10	Y8 / Y10	8/10 Bit RGGB (Bayer)	8/10 Bit RGGB (Bayer)
Dataline-Shifting	-	ja	-	ja
Kameraeinstellung	I ² C	I ² C	I ² C	I ² C
Versorgungsspannung	3,3 V	3,3 V	3,3 V	3,3 V
Leistungsaufnahme	165 mW	165 mW	165 mW	165 mW
Leistungsaufn. Standby	115 µW	115 µW	115 µW	115 µW
mechanische Daten				
Objektivanschluss	kein / M12 / C-CS	kein / M12 / C-CS	kein / M12 / C-CS	kein / M12 / C-CS
Objektiv	-	-	-	-
Gehäuse	-	-	-	-
Abmessungen (mm)	34 x 34	34 x 34	34 x 34	34 x 34
Befestigung	4 x M2.5	4 x M2.5	4 x M2.5	4 x M2.5
Gehäusefarbe	-	-	-	-
Gewicht (PCB)	7 g	7 g	7 g	7 g
Betriebstemperatur	-25...85°C	-25...85°C	-25...85°C	-25...85°C
Anschlüsse				
Signalausgang	FFC 33 pol.	FFC 33 pol.	FFC 33 pol.	FFC 33 pol.
Trigger / Sync.	FFC + JST 3 pol.	FFC + JST 3 pol.	FFC / JST 3 pol.	FFC + JST 3 pol.
Iris-Ansteuerung	-	-	-	-
Sonderfunktionen	-	-	-	-

n/a: nicht zutreffend. Alle Angaben können technischen Änderungen unterliegen

Tabelle 18: Technische Daten VM-010 (phyCAM-P)

Interface-Charakteristik

(ohne LED-Beleuchtung)

	Symbol	min	typ	max	Einheit
Betriebsspannung	V_{CAM}	3,0	3,3	3,6	V
Stromaufnahme	I_{CAM}	-	50	200	mA
Input high voltage	V_{IH}	$V_{CAM} - 1,4$	-	-	V
Input low voltage	V_{IL}		-	1,3	V
Output high voltage	V_{OH}	$V_{CAM} - 0,3$	-	-	V
Output low voltage	V_{OL}	-	-	0,3	V
Voltage Set Resistor	R_{31}	-	0	2	Ω
Betriebstemperatur	T_{OP}	-30	-	105	$^{\circ}C$
Lagertemperatur	T_{STG}	-30	-	105	$^{\circ}C$

	Symbol	min	typ	max	Einheit
Masterclock Frequenz	f_{MCLK}	13	26,6	27	MHz
Clock Tastverhältnis	dutycycle _{MCLK}	45	50	55	%
MCLK zu PCLK delay	t_{CP}	4	6	8	ns
PCLK zu data valid	t_{PD}	-3	0,6	3	ns
PCLK zu LV	t_{PFLR}	5	7	9	ns
PCLK zu FV	t_{PFLR}	5	7	9	ns
Data Setup-Time	t_{SD}	14	16	-	ns
Data Hold Time	t_{HD}	14	16	-	ns
I ² C Taktrate	f_{I2C}	-	100	400	kHz

Datenformate

monochrom (VM-010-BW):

- Y8 : 8 Bit Graustufenauflösung
- Y10: 10 Bit Graustufenauflösung

color (VM-010-COL):

- RGGB (Bayer-Pattern) bis 10 Bit Farbtiefe

Hinweise

- Durch entsprechende Beschaltung des Interfaces kann jede beliebige niedrigere Farb- / Graustufenauflösung erzielt werden. Dazu werden die entsprechenden niederwertigen unteren Datenleitungen der Kamera nicht verbunden und die höherwertigen entsprechend rechtsbündig an das Controllerinterface angeschlossen. Manche Controller erlauben auch eine softwaremäßige Konfiguration der Schnittstelle.
- Die Option –MUX erlaubt eine dynamische Umschaltung zwischen 8- und 10 Bit Datenbreite (siehe 4.2.5.2)

Spektrale Empfindlichkeit

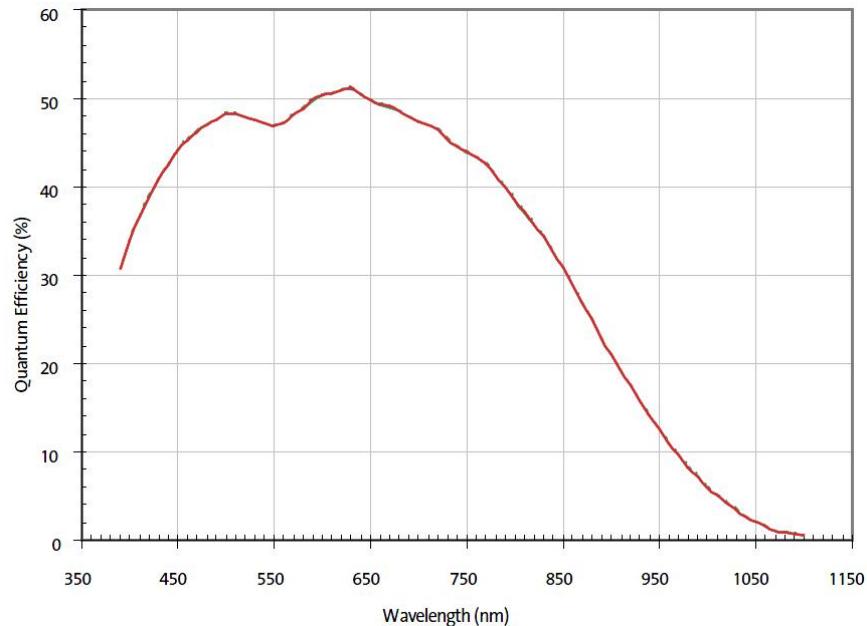


Bild 49: Spektrale Empfindlichkeit VM-010-BW

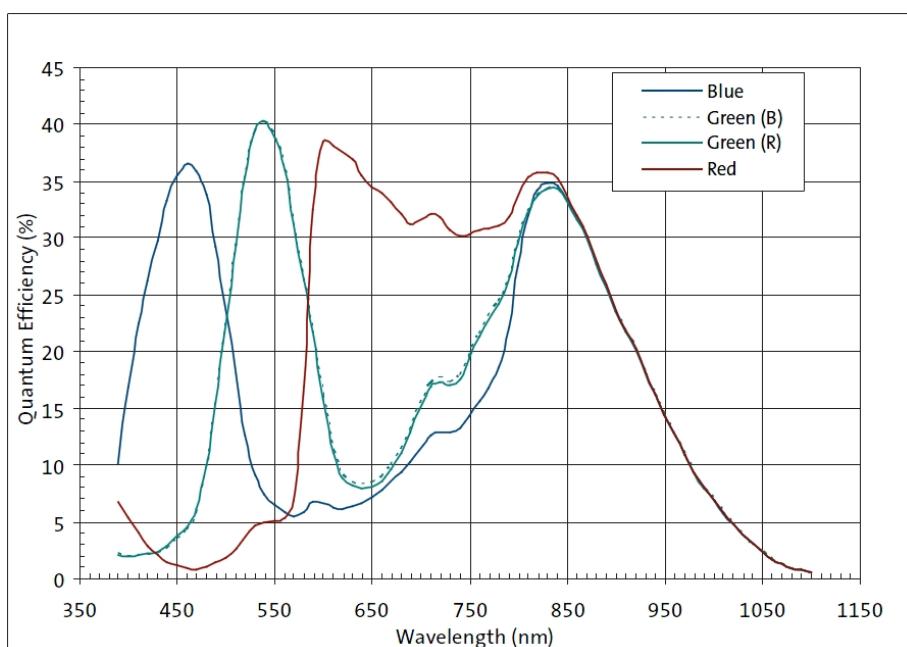


Bild 50: Spektrale Empfindlichkeit VM-010-COL

Hinweis

Detaillierte Technische Daten entnehmen Sie bitte dem Datenblatt des Kamerasensors.

4.5.2 I²C Adressen

Device	I ² C-Adresse	Konfiguration			Variante	
		CAM_CTRL1	J102	J101		
Kamerasensor	0x90	GND	2-4	1-2	alle	
		x	1-2			
	0x98	V _{CAM}	2-4	1-2		
		x	2-3			
	0xB0	GND	2-4	2-3		
		x	1-2			
	0xB8	V _{CAM}	2-4	2-3		
		x	2-3			
Bus-Multiplexer / LED	0x82				-MUX -LED	

Die I²C-Adressen sind hexadezimal in 8 Bit – Darstellung angegeben. In Linux wird ggf. mit 7 Bit – Darstellung gearbeitet. In diesem Fall ist der Adresswert eine Stelle nach rechts zu shiften.

Die Angabe bezieht sich auf die Schreibadresse (Bit 0 = 0), die Leseadresse ist entsprechend Bit 1 = 1 um 1 erhöht.

Default-Einstellung (fettgedruckt):

0x90 (CAM_CTRL1 = low)

0x98 (CAM_CTRL1 = high)

4.5.3 Feature Pins

Signal	Pin	Funktion	I/O	Konfiguration
CAM_CTRL1	7	I²C-Adress-Select	I	J102:2-4, J104:NOMT
		Strobe Output	O	J102:1-2 od. 2-3, J104:0R
CAM_CTRL2	30	GND	-	J103:1-2
		Trigger Input	I	J103:2-3
CAM_RST	3	/Camera Reset	I	aktiv low
CAM_OE	32	Data Output Enable	I	R103=0R, R104=NOMT
		n/a (offen)	-	aktiv high R103=NOMT, R104=0R

Hinweise

Konfiguration: Interne Konfiguration des Kameraboard, um diese Funktion zu aktivieren.

Falls mehrere Funktionen für einen Pin verfügbar sind, ist die Default-Konfiguration fettgedruckt.

Sonderkonfigurationen können bei Serienlieferungen von PHYTEC vorkonfiguriert werden. Bitte sprechen Sie dazu mit unseren Vertriebsmitarbeitern.

NOMT = not mounted = unbestückt

4.5.4 Jumperplan VM-010

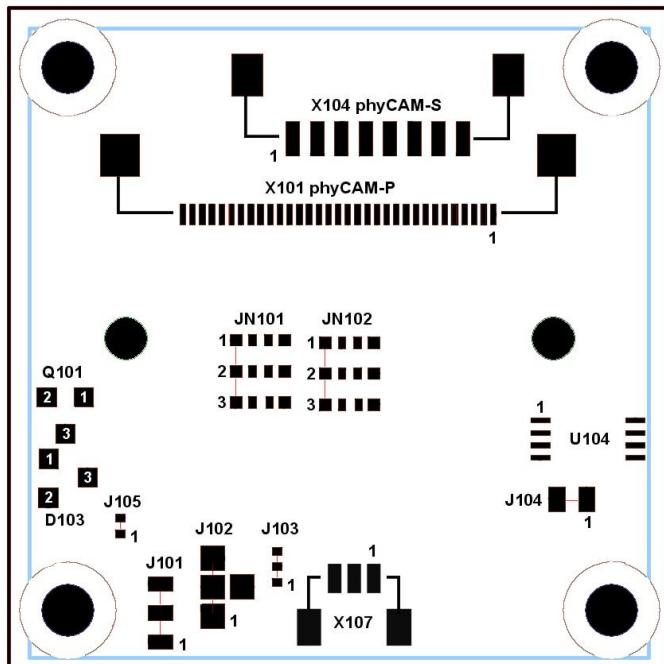


Bild 51: Jumperplan VM-010, PL1331.1

4.5.5 Sonderfunktionen VM-010

4.5.5.1 Window / Binning

VM-007 und VM-010 verhalten sich bezüglich der Window- und Binning-Funktionen identisch. Bitte lesen Sie das Kapitel 4.2.5.1.

4.5.5.2 Dataline-Shifting

VM-007 und VM-010 arbeiten beim Dataline-Shifting identisch. Bitte lesen Sie das Kapitel 4.2.5.2.

4.5.5.3 Trigger

Bei der VM-007 und VM-010 arbeitet der Trigger identisch. Bitte lesen Sie das Kapitel 4.2.5.3.

4.5.5.4 Strobe / LED-OUT

Bei der VM-007 und VM-010 arbeitet der Strobe identisch. Bitte lesen Sie das Kapitel 4.2.5.4.

4.5.5.5 Reset

VM-007 und VM-010 arbeiten beim Reset identisch. Bitte lesen Sie deswegen das Kapitel 4.1.4.4.

4.5.5.6 Output-Enable

VM-007 und VM-010 arbeiten beim Output-Enable identisch. Bitte lesen Sie deswegen das Kapitel 4.1.4.5.

4.5.5.7 LED-Beleuchtung

Die LED-Beleuchtung bei der VM-007 und VM-010 arbeiten identisch. Bitte lesen Sie das Kapitel 4.2.5.7.

4.5.6 Entwicklungskits

Zur Inbetriebnahme der Kamera und Unterstützung der Entwicklung sind Entwicklungskits für verschiedene Controller-Plattformen und Betriebssysteme erhältlich.

Das Sortiment an passenden Kits wird ständig erweitert.

Bitte informieren Sie sich auf unserer Webseite über aktuell erhältliche Kits.

Der PHYTEC-Vertrieb berät sie gerne bei der Zusammenstellung von Kits und Komponenten.

4.6 VM-011 – phyCAM-P 5 MPixel – monochrom / color

4.6.1 Technische Daten

Charakteristische Merkmale

- 5 MPixel – Sensor (5.038.848 Pixel)
- monochrom (VM-011-BW) oder color (VM-011-COL)
- phyCAM-P – Schnittstelle
- Framerate: 15 fps (volle Auflösung)
- Framerate: 60 fps bei HD 720p
- Rolling Shutter
- Externer Trigger und Strobe
- zusätzlicher Steckverbinder mit Trigger, Strobe (optional)

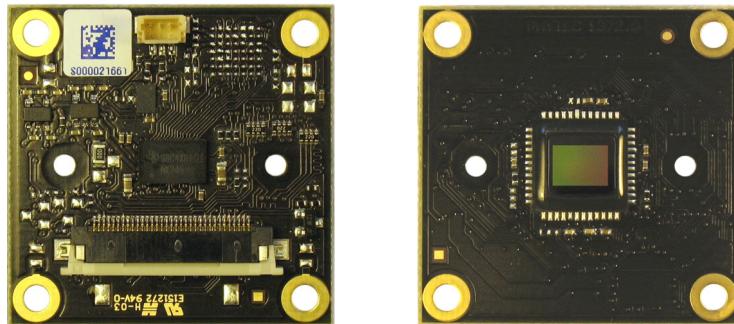


Bild 52: VM-011 (phyCAM-P) (Rückseite / Vorderseite)

Spezifikation

Funktion	VM-011-BW	VM-011-COL
Kameracharakteristik		
Auflösung	5 MPixel	5 MPixel
Auflösung (H x V)	2592 x 1944	2592 x 1944
Sensorgröße	1/2.5" 5,7 mm x 4,28 mm	1/2.5" 5,7 mm x 4,28 mm
Pixelgröße	2,2 µm x 2,2 µm	2,2 µm x 2,2 µm
Farbe / monochrom	monochrom	color
Sensortechnologie	CMOS	CMOS
Sensorchip	Aptina MT9P031	Aptina MT9P006
Scan-System	progressive	progressive
Shutter-Typ	rolling	rolling
Bildrate (fps)	15 fps (volle Auflösung) 60 fps bei HD 720p	15 fps (volle Auflösung) 60 fps bei HD 720p
Video-Auflösung	n/a	n/a
Empfindlichkeit	1,4 V/lux-sec	1,76 V/lux-sec
Dynamikbereich	70,1 dB	67,74 dB
hoher Dynamikbereich	n/a	n/a
Belichtungszeit	programmierbar	programmierbar
Verstärkung	programmierbar	programmierbar
AEC	n/a	n/a
AGC	n/a	n/a
Gammakorrektur	n/a	n/a
Weißabgleich/AWB	n/a	manuell
ext. Trigger / Sync.	Trigger / Strobe	Trigger / Strobe
ROI	ja	ja
Skipping	2x2 / 3x3	2x2 / 3x3
Binning	2x2 / 4x4	2x2 / 4x4
Mirror	programmierbar	programmierbar
Image Processor	n/a	n/a
LED-Beleuchtung	n/a	n/a
Sonderfunktionen	Siehe Kapitel 4.6.5	Siehe Kapitel 4.6.5

elektrisches Interface		
Videoausgang Typ	digital	digital
Anschluss	phyCAM-P	phyCAM-P
Datenformat	8 / 10 Bit parallel	8 / 10 Bit parallel
Interface-Mode	Y8 / Y10	8/10 Bit RGGB (Bayer)
Dataline-Shifting	n/a	n/a
Kameraeinstellung	I ² C	I ² C
Versorgungsspannung	2,8 V	2,8 V
Leistungsaufnahme	450 mW	450 mW
Leistungsaufn. Standby	2 mW	2 mW

mechanische Daten		
Objektivanschluss	kein / M12 / C-CS	kein / M12 / C-CS
Objektiv	n/a	n/a
Gehäuse	n/a	n/a
Abmessungen (mm)	34 x 34	34 x 34
Befestigung	4 x M2.5	4 x M2.5
Gehäusefarbe	n/a	n/a
Gewicht (PCB)	5 g	5 g
Betriebstemperatur	-25...70°C	-25...70°C

Ansschlüsse		
Signalausgang	FFC 33 pol.	FFC 33 pol.
Trigger / Sync.	FFC + JST 3 pol.	FFC / JST 3 pol.
Iris-Ansteuerung	n/a	n/a
Sonderfunktionen	n/a	n/a

n/a: nicht zutreffend. Alle Angaben können technischen Änderungen unterliegen

Tabelle 19: Technische Daten VM-011 (*phyCAM-P*)

Interface-Charakteristik

	Symbol	min	typ	max	Einheit
Betriebsspannung	V_{CAM}	2,6	2,8	3,1	V
Stromaufnahme	I_{CAM}	tbd	202	tbd	mA
Input high voltage ¹	V_{IH}	2,1	2,8	-	V
Input low voltage ¹	V_{IL}	-	0	0,7	V
Input high voltage ²	$V_{IH\text{Trigger}}$	2	2,8	3,3	V
Input low voltage ²	$V_{IL\text{Trigger}}$	-	0	0,8	V
Output high voltage ³	V_{OH}	2,2	-	-	V
Output low voltage ³	V_{OL}	-	-	0,5	V
Output high voltage ⁴	$V_{OH\text{Strobe}}$	1,9	2,8	-	V
Output low voltage ⁴	$V_{OL\text{Strobe}}$	-	0,16	0,4	V
Voltage Set Resistor	R_{31}	215	220	224	Ω
Betriebstemperatur ⁵	T_{OP}	-25*	-	70	$^{\circ}\text{C}$
Lagertemperatur ⁵	T_{STG}	-25*	-	70	$^{\circ}\text{C}$

¹ CAM_SDA, CAM_SCL, CAM_MCLK, CAM_CTRL1, CAM_CTRL2, CAM_RST und CAM_OE

² CAM_TRIGGER

³ $I = \pm 100\mu\text{A}$ / CAM_DD0 to CAM_DD9, CAM_FV, CAM_LV, CAM_SDA und CAM_SCL

⁴ CAM_STROBE

⁵ -30°C ohne die optionale Trigger/Strobe-Buchse X2

	Symbol	min	typ	max	Einheit
Masterclock Frequenz	f_{MCLK}	6	-	96	MHz
Clock Tastverhältnis	dutycycle _{MCLK}	40	50	60	%
MCLK zu PCLK delay	t_{CP}	11,5	17,7	19,1	ns
PCLK zu data valid	t_{PD}	0,8	2,1	3,9	ns
PCLK zu FV high	t_{PFH}	2,8	4,3	5,9	ns
PCLK zu FV low	t_{PFL}	2,4	4,2	5,9	ns
PCLK zu LV high	t_{PLH}	2,2	3,5	5,9	ns
PCLK zu LV low	t_{PLL}	2,6	4,1	5,9	ns
I ² C Taktrate	f_{I2C}	-	100	400	kHZ

Datenformate

monochrom (VM-011-BW):

- Y8 : 8 Bit Graustufenauflösung
- Y10: 10 Bit Graustufenauflösung

color (VM-011-COL):

- RGGB (Bayer-Pattern) bis 10 Bit Farbtiefe

Hinweis:

Durch entsprechende Beschaltung des Interfaces kann eine niedrigere Farb- / Graustufenauflösung erzielt werden.

Dazu werden die niederwertigen unteren Datenleitungen der Kamera nicht verbunden und die höherwertigen rechtsbündig an das Controllerinterface angeschlossen. Manche Controller erlauben auch eine softwaremäßige Konfiguration der Schnittstelle.

Spektrale Empfindlichkeit

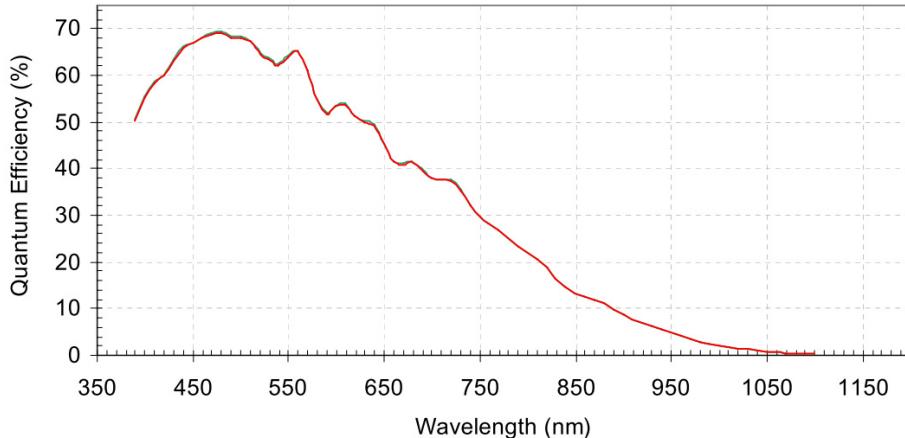


Bild 53: Spektrale Empfindlichkeit VM-011-BW

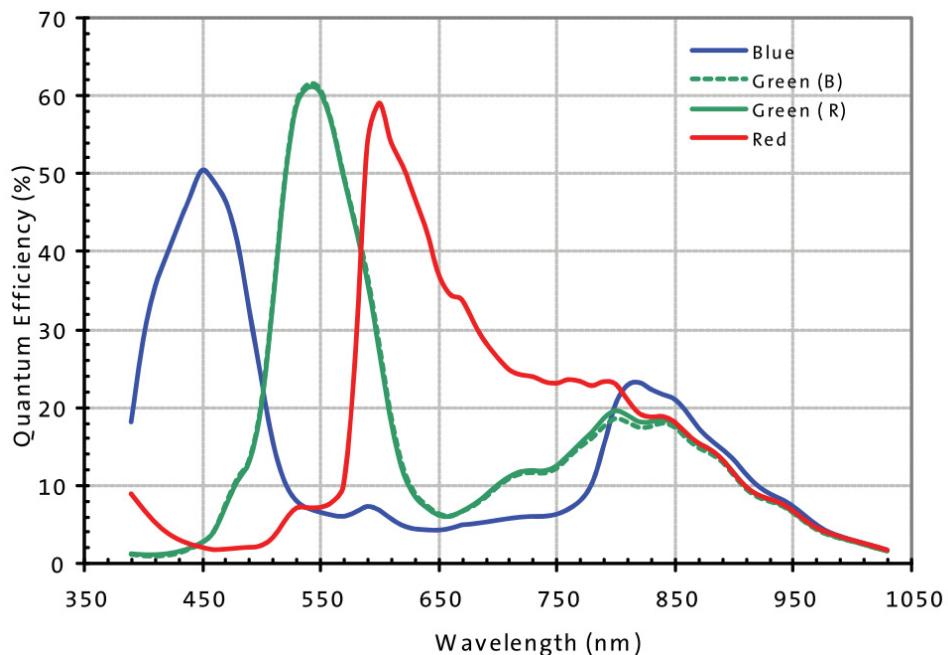


Bild 54: Spektrale Empfindlichkeit VM-011-COL

Hinweis

Detaillierte technische Daten entnehmen Sie bitte dem Datenblatt des Kameratasors.

4.6.2 I²C Adressen

Device	I ² C-Adresse	Konfiguration		Variante
		CAM_CTRL1	J11	
Camera Sensor	0x90	x	2+3	all
		GND	2+4	
	0xBA	x	1+2	
		V _{CAM}	2+4	

Device	I ² C-Adresse	Konfiguration			Variante
		J13	J14	J15	
EEPROM	0xA0	1+2	1+2	1+2	optional
	0xA2	2+3	1+2	1+2	
	0xA4	1+2	2+3	1+2	
	0xA6	2+3	2+3	1+2	
	0xA8	1+2	1+2	2+3	
	0xAA	2+3	1+2	2+3	
	0xAC	1+2	2+3	2+3	
	0xAE	2+3	2+3	2+3	

Default-Konfiguration des Kamerasensors (fett gedruckt):
0x90 (CAM_CTRL1 = low)

Die I²C-Adressen sind hexadezimal in 8 Bit – Darstellung angegeben.
In Linux wird ggf. mit 7 Bit – Darstellung gearbeitet. In diesem Fall
ist der Adresswert eine Stelle nach rechts zu shiften.
Die Angabe bezieht sich auf die Schreibadresse (Bit 0 = 0), die
Leseadresse ist entsprechend Bit 1 = 1 um 1 erhöht.

4.6.3 Feature Pins

Signal	Pin	Funktion	I/O	Konfiguration
CAM_CTRL1	7	offen	-	J8:NOMT, J11:nicht 2+4
		I²C-Adress-Select	I	J8:NOMT, J11:4+2
		Strobe Output	O	J8:1+2, J11: nicht 2+4
		CAM_D0	O	J8:2+3, J11: nicht 2+4
CAM_CTRL2	30	GND	-	J3:NOMT, J4:1+2
		Trigger Input	I	J3:2+3, J4:NOMT
		/Standby	I	J3:1+2, J4:NOMT
		offen	-	J3:NOMT, J4:NOMT
		CAM_D1	O	J3:NOMT, J4:2+3
CAM_RST	3	/Camera Reset	I	aktiv low
CAM_OE	32	offen	-	J6:1+2
		Data Output Enable	I	J6:2+3
CAM_MCLK	29	Master Clock	I	J1:2+3
		Offen	-	J1:1+2

Hinweise

Konfiguration: Interne Konfiguration des Kameraboard, um diese Funktion zu aktivieren.

Falls mehrere Funktionen für einen Pin verfügbar sind, ist die Default-Konfiguration fettgedruckt.

Sonderkonfigurationen können bei Serienlieferungen von PHYTEC vorkonfiguriert werden. Bitte sprechen Sie dazu mit unseren Vertriebsmitarbeitern.

NOMT = not mounted = unbestückt

„nicht x+y“ = dieser Jumper muss sich in einer anderen als der angegebenen Stellung befinden.

4.6.4 Jumperplan VM-011

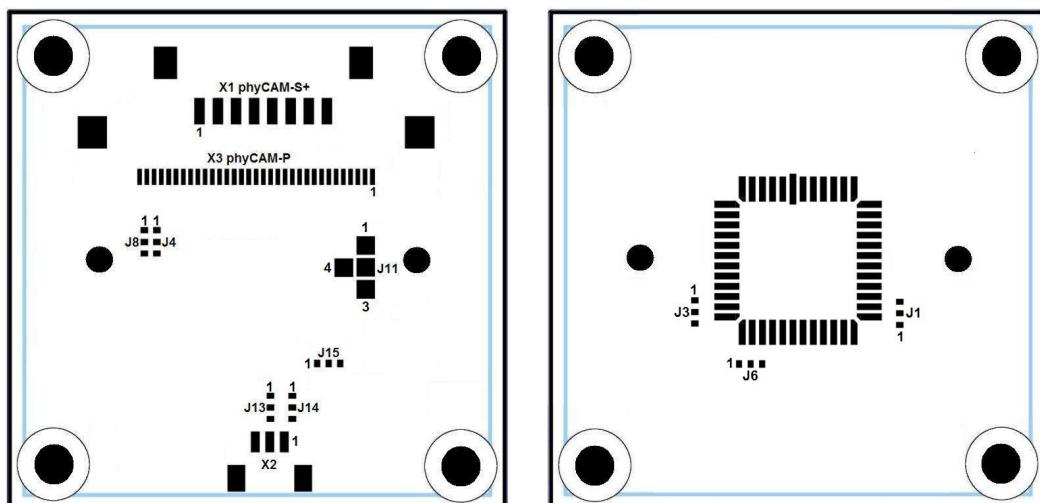


Bild 55: Jumperplan VM-011, PL1372.0

4.6.5 Sonderfunktionen VM-011

4.6.5.1 Variable Auflösung

Der Kamerasensor der VM-011 ermöglicht – wie andere phyCAM-Module auch – die Verringerung der effektiven Bildauflösung durch verschiedene Verfahren. Dadurch lassen sich Bildausschnitt und die erzeugte Datenmenge optimal an die Anforderungen der Anwendung anpassen. Durch die Reduzierung der Auflösung kann außerdem die Bildwiederholrate erhöht werden.

Tabelle 20 listet einige Beispiele für typische Unterauflösungen für die VM-011 auf:

Image Resolution	Resolution options			
	Name	max. Frame rate	Mode	Format
2592 x 1944	-	15	window	1/2.5"
2048 x 1536	QXGA	21	window	1/3"
1920 x 1080	FullHD	31	window	1/3"
1600 x 1200	UXGA	31	window	1/4"
1280 x 1024	SXGA	42	window	1/4.5"
1280 x 720	HD	60	binning	1/2.5"
		63	window	1/5.5"
1024 x 768	XGA	63	skipping	1/3"
		47	binning	1/3"
		90	window	1/6"
800 x 600	SVGA	90	skipping	1/4"
		65	binning	1/4"
		123	window	1/6.5"
640 x 480	VGA	123	skipping	1/2.5"
		53	binning	1/2.5"

Tabelle 20: Beispiele für Unterauflösungen VM-011

Je nach gewünschter Auflösung und Anforderungen der Applikation können verschiedene Verfahren zur Reduzierung der Auflösung benutzt werden (Spalte „Mode“):

- *window*:

Das Bild wird nur von einem Teilbereich des Sensors ausgelesen (*Region of Interest – ROI*). Pixel außerhalb dieses

Feldes werden übersprungen. Dieses Verfahren verringert die effektive Größe des Bildfensters auf dem Sensor, was bei der Berechnung der Optik berücksichtigt werden muss.

Der Beginn des Bildfensters kann auf dem physikalischen Sensor verschoben werden, wodurch elektronisches Schwenken möglich ist.

- *binning:*

Beim Binning werden benachbarte Pixel zusammengefasst.

Dadurch steigt die effektive Größe eines Pixels und die Lichtempfindlichkeit nimmt zu.

Bei Farbsensoren ist zu beachten, daß nicht direkt benachbarte Pixel zusammengefasst werden, sondern die nächsten Pixel der gleichen Farbe (siehe Sensordatenblatt).

- *skipping:*

Beim Auslesen werden Pixel übersprungen. Die effektive Sensorfläche wird daher bei der Reduzierung der Auflösung nicht oder nur geringer verkleinert. Dies ist ggf. bei der Berechnung der Optik oder beim Umschalten zwischen verschiedenen Modi nützlich (elektronischer Zoom).

Gegenüber Binning ist das Skipping-Verfahren schneller.

4.6.5.2 Trigger / Bulb Exposure

Der Triggereingang stellt folgende Sonderfunktionen zur Verfügung:

- Im Snapshot-Modus des Sensors wird der Zeitpunkt der Bildaufnahme gesteuert. Ein Low-Level am Triggereingang löst eine Bildaufnahme aus.
- Im Bulb Exposure-Modus des Sensors wird die Belichtungszeit über den Triggereingang gesteuert.

Einzelheiten zur Triggerung finden Sie im Datenblatt des Kamerasensors.

Der Triggereingang ist am CAM_CTRL2 – Pin des phyCAM-P Steckers verfügbar (wenn J3 auf 2+3 steht und J4 nicht bestückt ist). Weiterhin ist er zusätzlich an Pin 1 des Erweiterungssteckers X2 vorhanden.

Belegung des Erweiterungssteckers X2

Pin	Dir	Funktion
1	I	EXPOSURE / TRIGGER_IN
2	-	GND (Signalmasse)
3	O	STROBE

Steckverbinder-Typ: JST BM03B-SRSS-TB
passende Steckergehäuse: JST SHR-03V-S

Hinweis

Der Triggereingang kann im Sensor invertiert werden, so dass dieser Eingang high- oder lowaktiv arbeiten kann.

4.6.5.3 Strobe

Der Strobe-Ausgang wird während der Belichtungszeit des Bildsensors auf einen High-Pegel gezogen.
Einzelheiten zum Strobe-Signal finden Sie im Datenblatt des Kamerasensors.

Das Signal ist an folgenden Steckverbindern verfügbar:::

- *CAM_CTRL1* - Pin 7 des phyCAM-P Steckers (optional, abhängig von der Konfiguration des Kameramoduls)
- Pin 3 des Erweiterungssteckers X2

4.6.5.4 Reset

Ein Low-Pegel am Reset-Eingang versetzt den Sensor in den Reset-Zustand. Alle Register werden auf die Default-Einstellungen gesetzt. Der Eingang sollte mit dem /RESET-Signal des Microcontroller-Boards verbunden werden. (Es ist zu gewährleisten, dass das /RESET-Signal erst nach Anlegen der Spannung deaktiviert wird.)
Während des Betriebs des Kamerasensors muss das Signal High-Pegel besitzen.

4.6.5.5 Output-Enable

Ein High-Pegel am Output-Enable – Eingang (*CAM_OE*, Pin 32 des phyCAM-P-Verbinders) versetzt die Signalleitungen *CAM_DD[0...9]*

sowie CAM_LV, CAM_FV, CAM_PCLK und STROBE in den Tri-State - Zustand.

Diese Funktion wird aktiviert, indem Jumper J6 auf 2+3 gesetzt wird. Im Standard-Auslieferungszustand ist J6=1+2, wodurch die Ausgänge unabhängig vom Pegel des *CAM_OE*-Signals immer aktiv sind.

4.6.5.6 I²C-EEPROM (optional)

Das Kameramodul VM-011 kann optional mit einem EEPROM ausgestattet werden. In diesem können anwendungsspezifische Daten (z.B. Kalibrierungsdaten) gespeichert werden.

Das EEPROM ist vom Typ M24C02-RMC6TG und besitzt eine Speichergröße von 2 kBit. Die Default I²C-Adresse lautet 0xAE. Alternative Adressen können per Jumper eingestellt werden (siehe Kapitel 4.6.2).

Datenübertragungsrate: 100 kHz Standard Mode / 400 kHz Fast Mode

Weitere Informationen finden Sie im Datenblatt des EEPROMs.

4.6.5.7 12 Bit Dateninterface

Der Sensor besitzt ein 12 Bit breites Daten-Interface, von dem der phyCAM-P Standard bis zu 10 Bit unterstützt (CAM_D[11..2]):

Zuordnung der Datenleitungen

Image Data Out	Sensor Interface
CAM_CTRL1*	D0
CAM_CTRL2*	D1
CAM_DD0	D2
CAM_DD1	D3
CAM_DD2	D4
CAM_DD3	D5
CAM_DD4	D6
CAM_DD5	D7
CAM_DD6	D8
CAM_DD7	D9
CAM_DD8	D10
CAM_DD9	D11

*) nur aktiv, wenn Jumper entsprechend eingestellt sind

Für Anwendungen mit hohen Anforderungen an die Farbtiefe kann das Kameramodul so konfiguriert werden, dass alle 12 Datenleitungen des Kamerasensors herausgeführt werden. Dazu besteht die Möglichkeit, die beiden offenen niederwertigen Bits D0 und D1 auf CAM_CTRL1 und CAM_CTRL2 zu führen. Es bedarf hierzu einer entsprechenden Konfiguration der Jumper J3, J4, J8 und J11 (siehe Kapitel 4.6.3).

Beachten Sie, dass in diesem Fall auch die Applikationsplatine entsprechend beschaltet werden muss.

4.6.5.8 Onboard MCLK Erzeugung

Bei Bedarf besteht die Möglichkeit, einen Oszillator auf dem Kameraboard zu bestücken. Dieser kann den Masterclock MCLK für den Kamerasensor erzeugen. Damit ist es nicht mehr erforderlich, den MCLK-Takt über Pin 29 des phyCAM-P - Steckers einzuspeisen. Zur Verwendung des internen Masterclocks muss XT1 bestückt sein und Jumper J1 auf 1+2 gesetzt werden.

4.6.6 Entwicklungskits

Zur Inbetriebnahme der Kamera und Unterstützung der Entwicklung sind Entwicklungskits für verschiedene Controller-Plattformen und Betriebssysteme erhältlich.

Das Sortiment an passenden Kits wird ständig erweitert.
Bitte informieren Sie sich auf unserer Webseite über aktuell
erhältliche Kits.

Der PHYTEC-Vertrieb berät sie gerne bei der Zusammenstellung von
Kits und Komponenten.

4.7 VM-012 – phyCAM-P 1,3 MPixel Global Shutter – monochrom /color

4.7.1 Technische Daten

Charakteristische Merkmale

- 1,3 MPixel – Sensor (1.310.720 Pixel)
- monochrom (VM-012-BW) oder color (VM-012-COL)
- phyCAM-P – Schnittstelle
- Framerate: 37 fps (volle Auflösung)
- Framerate: 130 fps bei VGA
- Global Shutter und Rolling Shutter (umschaltbar)
- Externer Trigger und Strobe
- zusätzlicher Steckverbinder mit Trigger, Strobe (optional)



Bild 56: VM-012 (phyCAM-P) (Vorderseite / Rückseite)

Spezifikation

Funktion	VM-012-BW	VM-012-COL
Kameracharakteristik		
Auflösung	1,3 MPixel	1,3 MPixel
Auflösung (H x V)	1280 x 1024	1280 x 1024
Sensorgröße	1/2" 6,18 mm x 4,95 mm	1/2" 6,18 mm x 4,95 mm
Pixelgröße	4,8 µm x 4,8 µm	4,8 µm x 4,8 µm
Farbe / monochrom	monochrom	color
Sensortechnologie	CMOS	CMOS
Sensorchip	ON Semiconductor VITA 1300 (NOIV2SN1300A-QDC)	ON Semiconductor VITA 1300 (NOIV2SE1300A-QDC)
Scan-System	progressive	progressive
Shutter-Typ	global oder rolling	global oder rolling
Bildrate (fps)	37 fps (volle Auflösung) 130 fps bei VGA	37 fps (volle Auflösung) 130 fps bei VGA
Video-Auflösung	n/a	n/a
Empfindlichkeit	4,6 V/lux sec (bei 550 nm)	4,6 V/lux sec (bei 550 nm)
Dynamikbereich	60 dB (Rolling Shutter Mode) 53 dB (Global Shutter Mode)	60 dB (Rolling Shutter Mode) 53 dB (Global Shutter Mode)
hoher Dynamikbereich	90 dB	90 dB
Belichtungszeit	programmierbar	programmierbar
Verstärkung	programmierbar	programmierbar
AEC	ja, abschaltbar	ja, abschaltbar
AGC	ja, abschaltbar	ja, abschaltbar
Gammakorrektur	n/a	n/a
Weißabgleich/AWB	n/a	n/a
ext. Trigger / Sync.	Trigger / Strobe	Trigger / Strobe
ROI	ja, bis zu 8	ja, bis zu 8
Skipping	2x2	2x2
Binning	2x2	2x2
Mirror	n/a	n/a
Image Processor	n/a	n/a
LED-Beleuchtung	n/a	n/a
Sonderfunktionen	siehe Kapitel 4.7.7	siehe Kapitel 4.7.7
elektrisches Interface		
Videoausgang Typ	digital	digital
Anschluss	phyCAM-P	phyCAM-P
Datenformat	8 / 10 Bit parallel	8 / 10 Bit parallel
Interface-Mode	Y8 / Y10	8 / 10 Bit RGGB (Bayer)
Dataline-Shifting	n/a	n/a
Kameraeinstellung	I ² C	I ² C
Versorgungsspannung	3,3 V	3,3 V
Leistungsaufnahme	450 mW	450 mW
Leistungsaufn. Standby	26 mW	26 mW
mechanische Daten		
Objektivanschluss	kein / M12 / C-CS	kein / M12 / C-CS
Objektiv	n/a	n/a
Gehäuse	n/a	n/a
Abmessungen (mm)	34 x 34	34 x 34
Befestigung	4 x M2.5	4 x M2.5
Gehäusefarbe	n/a	n/a
Gewicht (PCB)	5 g	5 g
Betriebstemperatur	-25...85°C	-25...85°C
Anschlüsse		
Signalausgang	FFC 33 pol.	FFC 33 pol.
Trigger / Sync.	FFC + JST 3 pol.	FFC / JST 3 pol.
Iris-Ansteuerung	n/a	n/a
Sonderfunktionen	n/a	n/a

n/a: nicht zutreffend. Alle Angaben können technischen Änderungen unterliegen

Tabelle 21: Technische Daten VM-012 (phyCAM-P)

Interface-Charakteristik

	Symbol	min.	typ.	max.	Einheit
Betriebsspannung	V_{CAM}	3,1	3,3	3,6	V
Stromaufnahme	I_{CAM}	tbd	450	tbd	mA
Input high voltage	V_{IH}	2	-	$V_{CAM} + 0,3$	V
Input low voltage	V_{IL}	-0,3	-	0,8	V
Output high voltage	V_{OH}	2,8	-	-	V
Output low voltage	V_{OL}	-	-	0,2	V
Voltage Set Resistor	R_{31}	-	0	2	Ω
Betriebstemperatur ¹	T_{OP}	-25	-	85	$^{\circ}\text{C}$
Lagertemperatur ¹	T_{STG}	-25	-	85	$^{\circ}\text{C}$

¹ -30°C ohne die optionale Trigger/Strobe-Buchse

	Symbol	min.	typ.	max.	Einheit
Masterclock Frequenz	f_{MCLK}	20	-	62	MHz
Clock Tastverhältnis	dutycycle _{MCLK}	40	50	60	%
Input Clock jitter	t_j	-	20	-	ps
MCLK zu PCLK delay	t_{CP}		tbd.		ns
PCLK zu data valid	t_{PD}		tbd.		ns
PCLK zu FV high	t_{PFH}		tbd.		ns
PCLK zu FV low	t_{PFL}		tbd.		ns
PCLK zu LV high	t_{PLH}		tbd.		ns
PCLK zu LV low	t_{PLL}		tbd.		ns
I ² C Taktrate ²	f_{I2C}	-	100	400	kHZ

² der I²C-Master muss das Verfahren des Clock-Streching unterstützen

Datenformate

monochrom (VM-012-BW):

- Y8 : 8 Bit Graustufenauflösung
- Y10: 10 Bit Graustufenauflösung

color (VM-012-COL):

- RGGB (Bayer-Pattern) 8 Bit Farbtiefe
- RGGB (Bayer-Pattern) 10 Bit Farbtiefe

Hinweis:

Durch entsprechende Beschaltung des Interfaces kann eine niedrigere Farb- / Graustufenauflösung erzielt werden.

Dazu werden die niederwertigen unteren Datenleitungen der Kamera nicht verbunden und die höherwertigen rechtsbündig an das Controllerinterface angeschlossen. Manche Controller erlauben auch eine softwaremäßige Konfiguration der Schnittstelle.

Spektrale Empfindlichkeit

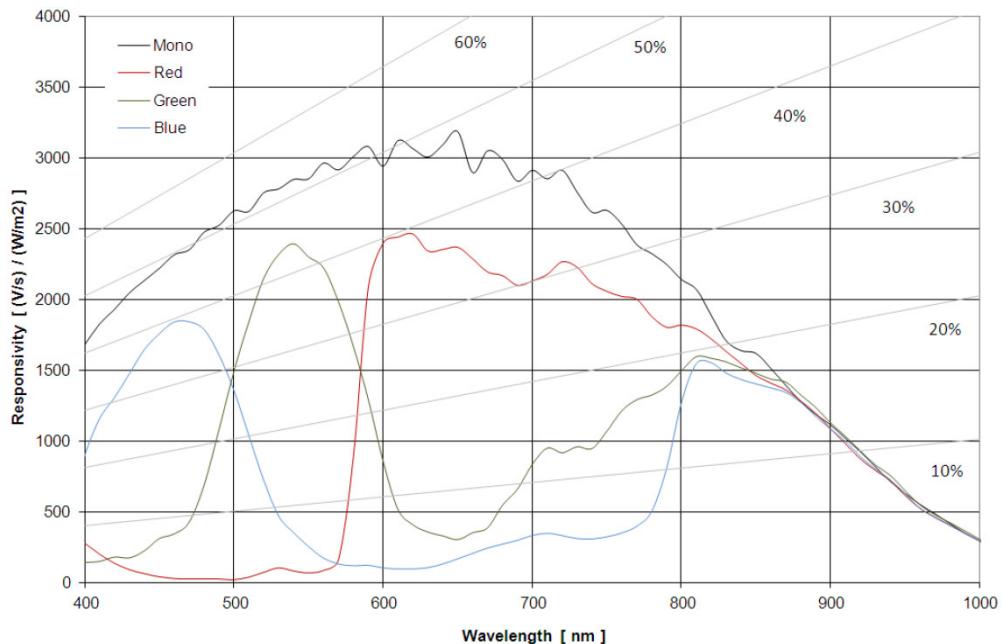


Bild 57: Spektrale Empfindlichkeit VM-012-BW / COL

Hinweis

Detaillierte technische Daten entnehmen Sie bitte dem Datenblatt des Kamerasensors.

4.7.2 I²C Adressen

Device	I ² C-Adresse	Konfiguration					Variante
		CAM_CTRL1	J11	J9	J10		
Kamerasensor	0x90	GND	1-2	2-4	1-2	alle	
		x	x	2-3			
	0x98	V _{CAM}	1-2	2-4	1-2		
		x	x	1-2			
	0xB0	GND	1-2	2-4	2-3		
		x	x	2-3			
	0xB8	V _{CAM}	1-2	2-4	2-3		
		x	x	1-2			

Device	I ² C-Adresse	Konfiguration			Variante
		J2	J3	J4	
EEPROM	0xA0	1+2	1+2	1+2	optional
	0xA2	2+3	1+2	1+2	
	0xA4	1+2	2+3	1+2	
	0xA6	2+3	2+3	1+2	
	0xA8	1+2	1+2	2+3	
	0xAA	2+3	1+2	2+3	
	0xAC	1+2	2+3	2+3	
	0xAE	2+3	2+3	2+3	

Default-Konfiguration des Kamerasensors (fett gedruckt):
0x90 (CAM_CTRL1 = low)

Die I²C-Adressen sind hexadezimal in 8 Bit – Darstellung angegeben.
In Linux wird ggf. mit 7 Bit – Darstellung gearbeitet. In diesem Fall
ist der Adresswert eine Stelle nach rechts zu shiften.
Die Angabe bezieht sich auf die Schreibadresse (Bit 0 = 0), die
Leseadresse ist entsprechend Bit 1 = 1 um 1 erhöht.

4.7.3 Feature Pins

Signal	Pin	Funktion	I/O	Konfiguration
CAM_CTRL1	7	offen	-	J11:NOMT
		I²C-Adress-Select	I	J11:1+2
		Monitor Out	O	J11:2+3
CAM_CTRL2	30	GND	-	J5:1+2
		Trigger Input	I	J5:2+3
		offen	-	J53:NOMT
CAM_RST	3	/Camera Reset	I	aktiv low
CAM_OE	32	intern / reserviert	-	default: Eingang ohne Funktion
CAM_MCLK	29	Master Clock	I	J1:2+3
		offen	-	J1:1+2

Hinweise

Konfiguration: Interne Konfiguration des Kameraboard, um diese Funktion zu aktivieren.

Falls mehrere Funktionen für einen Pin verfügbar sind, ist die Default-Konfiguration fettgedruckt.

Sonderkonfigurationen können bei Serienlieferungen von PHYTEC vorkonfiguriert werden. Bitte sprechen Sie dazu mit unseren Vertriebsmitarbeitern.

NOMT = not mounted = unbestückt

„nicht x+y“ = dieser Jumper muss sich in einer anderen als der angegebenen Stellung befinden.

4.7.4 Jumperplan VM-012

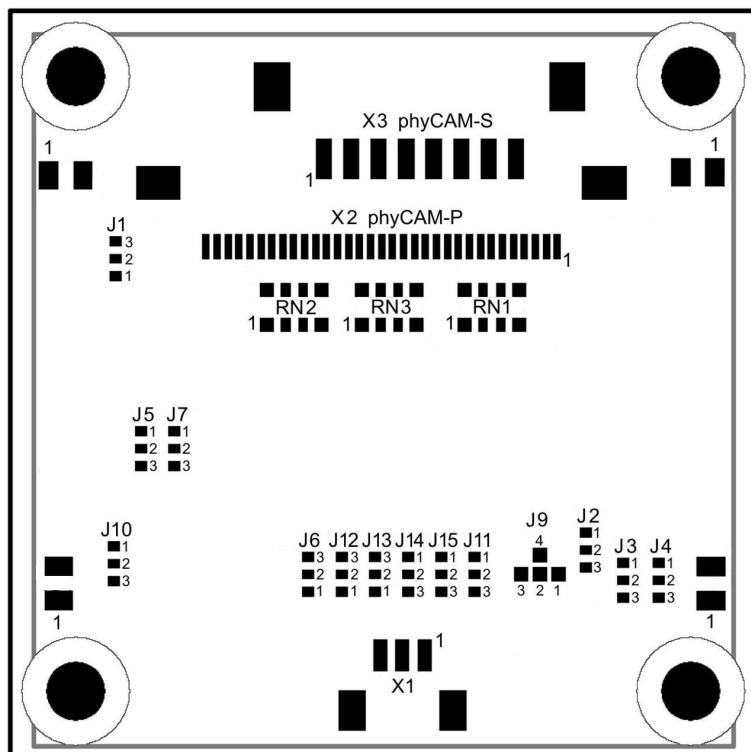


Bild 58: Jumperplan VM-012, PL1420.0

4.7.5 Pixelreihenfolge VM-012

Bedingt durch den internen Aufbau des Kamerasensors VITA 1300 werden Pixel nicht konsekutiv sequenziell entsprechend der physikalischen Anordnung auf dem Sensor entsprechend ausgegeben. Die Zeilen des Pixel-Arrays sind vielmehr in so genannte Kernels unterteilt, die Gruppen aus jeweils 8 Pixeln darstellen (8 Pixel in x-Richtung je Zeile):

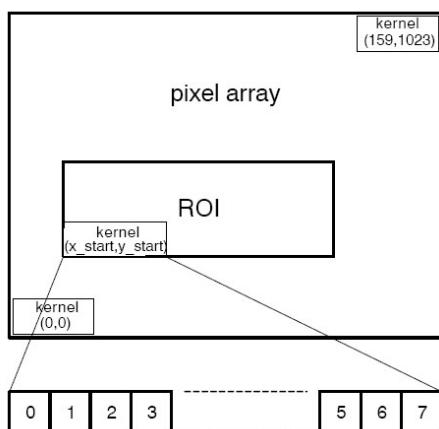


Bild 59: Anordnung der Pixel-Kernel auf dem Sensor-Array

Die Reihenfolge, in der die Pixeldaten ausgegeben werden, ist an den Kernels orientiert und abhängig vom Subsampling-Modus.

- (a) kein Subsampling

Die Pixelreihenfolge ist in geraden und ungeraden Kernels unterschiedlich entsprechend der folgenden Grafik:

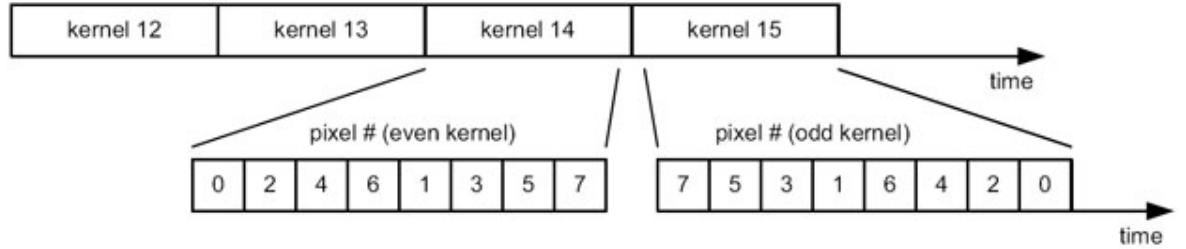


Bild 60: Pixelreihenfolge ohne Subsampling

(b) mit Subsampling (monochromer Sensor)

Im Subsampling-Modus werden zwei benachbarte Kernels zu einem Kernel zusammengefasst (siehe Grafik). Dadurch wird die Anzahl der ausgegebenen Pixel halbiert. Es werden immer die geraden Pixel entnommen.

Im Gegensatz zur Betriebsart ohne Subsampling gibt es keinen Unterschied in der Pixelreihenfolge von geraden und ungeraden Kernels.

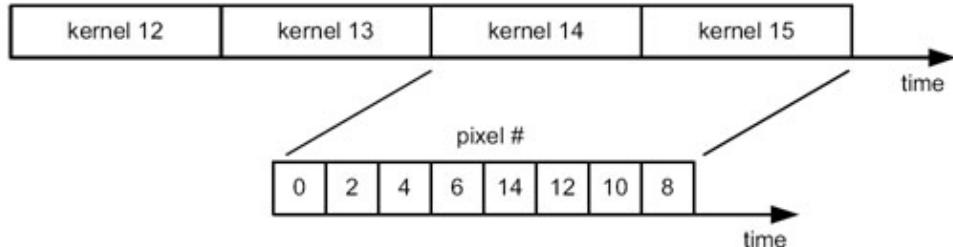


Bild 61: Pixelreihenfolge mit Subsampling im Monochrome-Modus

(c) mit Subsampling (color Sensor)

Im Subsampling-Modus werden zwei benachbarte Kernels zu einem Kernel zusammengefasst (siehe Grafik). Dadurch wird die Anzahl der ausgegebenen Pixel halbiert. Es werden immer 2 benachbarte Pixel entnommen und dann 2 Pixel übersprungen.

Im Gegensatz zur Betriebsart ohne Subsampling gibt es keinen Unterschied in der Pixelreihenfolge von geraden und ungeraden Kernels.

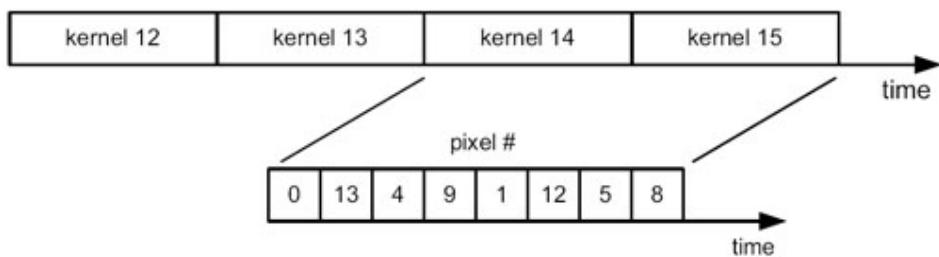


Bild 62: Pixelreihenfolge mit Subsampling im Color-Modus

Hinweise

Die ausgegebenen Pixel müssen durch die nachfolgende Verarbeitungseinheit (in der Regel durch Software) in die richtige Reihenfolge gebracht werden bzw. die Pixelreihenfolge bei der Verarbeitung berücksichtigt werden.

Bei der Definition einer ROI auf dem Sensor-Array müssen die ROI-Ränder mit den Kernel-Grenzen übereinstimmen. Idealerweise wird der Beginn einer ROI so organisiert, dass er immer auf den gleichen Kernel-Typ (gerade Kernels) fällt.

Hinweis

Phytec liefert eine Bibliotheks- und GStreamer-Funktion zum Sortieren der Kernels mit den Development-Kits mit. Weitere Informationen dazu finden Sie in der Application Note „VM-012 Remapping“.

4.7.6 Beschreibung des I²C Interface VM-012

Die phyCAM Schnittstellen besitzen zur Kommunikation mit den Komponenten auf den Kameraboard (Sensor, EEPROM, usw.) eine I²C Schnittstelle. Diese ist sowohl bei phyCAM-P als auch bei phyCAM-S(+) vorhanden.

Von der CPU können über die I²C-Schnittstelle alle Register des Kamerasensors entsprechend der gewünschten Konfiguration eingestellt werden.

Der auf der VM-012 befindliche Sensor VITA 1300 verwendet ein SPI-Interface für den Zugriff auf seine Register.

Auf der VM-012 sorgt ein zusätzlicher Microcontroller für die Umsetzung des I²C-Busses auf den SPI-Bus.

Daraus ergeben sich einige Besonderheiten, die beim I²C Zugriff auf den Kamerasensor beachtet werden müssen.

Die I²C Schnittstelle der VM-012 ist mit einer Wortbreite von 8 Bit organisiert:

- 8 Bit Deviceadresse
- 8 Bit Registeradresse
- 2 x 8 Bit Datenzugriffe

Der Zugriff auf die I²C Schnittstelle der VM-012 erfolgt immer als 16-Bit Write- oder 16-Bit Read-Sequenz.

Entsprechend der I²C Spezifikation werden Schreib- und Lesezugriffe durch den Zustand des LSB in der Deviceadresse unterschieden.

- Schreibzugriff: LSB in der Deviceadresse = 0
- Lesezugriff: LSB in der Deviceadresse = 1

4.7.6.1 16-Bit Schreibsequenz

Eine typische Bytefolge zum Schreiben in ein 16 Bit-Register des Kamerasensors ist in Bild 63 gezeigt. Die Sequenz wird vom Master durch das Startbit eingeleitet, gefolgt von der Registeradresse und zwei Daten-Bytes. Dabei wird der höherwertige Teil des 16 Bit breiten Datenwerts zuerst gesendet und dann der niederwertige Teil.

Die VM-012 liefert nach jedem Byte die Empfangsbestätigung (ACK). Alle 16 Datenbits müssen übertragen werden, bevor das Register aktualisiert wird. Der Master beendet den Schreibvorgang durch Senden des Stop-Bits.

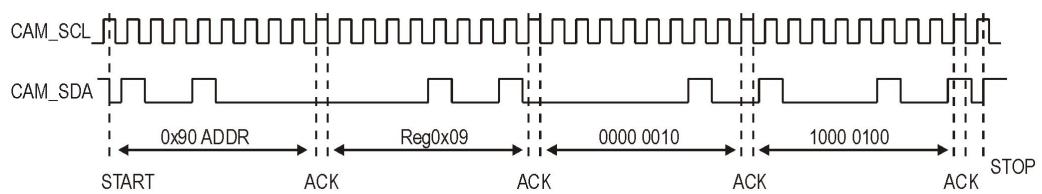


Bild 63 Schreiben des Wertes 0x0284 auf Register 0x09 an Device 0x90

Hinweis

Erst nach der vollständigen Übernahme der beiden Daten-Bytes wird der Datenwert über die SPI-Schnittstelle in das angegebene Register des Kamerasensors übertragen.

Ein weiterer I²C-Zugriff darf erst nach Beendigung des internen SPI-Schreibzugriffs erfolgen. Zur Einhaltung dieser Vorgabe können zwei Methoden verwendet werden:

Methode 1:

Es wird eine feste Zeit nach einem I²C Schreibzugriff gewartet, bevor ein nächster I²C-Befehl gesendet wird. In der Firmware-Version V0.4 der VM-012 müssen mindestens 250µs nach einem I²C-Write-Befehl gewartet werden.

Methode 2:

Verwendung des Statusflags „SPI_WRITE“ im VM012_STATUS-Register 0x99.

Das Statusflag wird vom Microcontroller des Kameramoduls verwaltet.

Nach dem Erkennen eines Schreibbefehls wird dieses Bit automatisch gesetzt und nach Beendigung des SPI-Schreibvorgangs zurückgenommen. Das Status-Register wird im nachfolgenden Abschnitt beschrieben.

Hinweis

Der Zugriff auf die Register: VM012-STATUS, VM012-CONTROL und auf VM012_FIRMWARE ist ohne Einhaltung von Wartezeiten möglich. Weiterhin ist der Zugriff auf diese Register auch während der noch aktiven SPI-Schreibsequenz möglich.

4.7.6.2 16-Bit Lesesequenz

Eine typische 16-Bit Lesesequenz ist in Bild 64 dargestellt. Zunächst muß der Master die Adressen des Registers senden, dessen Inhalt gelesen werden soll. Dazu wird in einer Schreibsequenz nur die Registeradresse an das Kameramodul gesendet.

Danach wird vom Master ein Lesevorgang über einen 16 Bit-Wert begonnen, indem er ein erneutes Start-Bit und die Deviceadresse mit gesetztem LSB (Lesekennung) sendet.

Mit den folgenden Clock-Takten sendet das Kameramodul in zwei Datenbytes den 16 Bit breiten Registerinhalt. Dabei wird zuerst das High-Byte und dann das Low-Byte übertragen. Der Master sendet nach jeder 8-Bit-Übertragung ein Bestätigungs-Bit (ACK). Die Datenübertragung wird beendet, indem der Master ein No-Acknowledge-Bit (NACK) nach den 16 Bit Daten sendet.

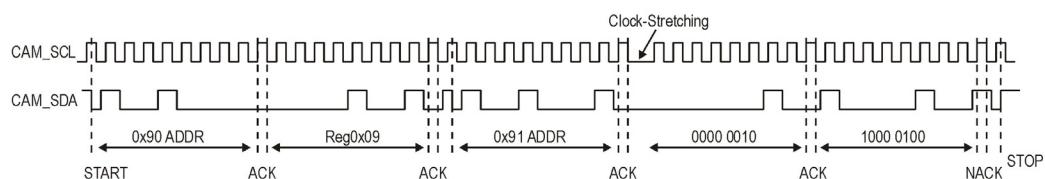


Bild 64 Lesen des Wertes 0x0284 aus Register 0x09 von Device 0x90

Hinweis:

Nach dem einleitenden Schreibbefehl innerhalb der Lesesequenz muss keine Wartezeit eingehalten werden. Es kann sofort der nachfolgende Lesebefehl begonnen werden.

Nachdem der Microcontroller der VM-012 den einleitenden I²C-Write-Befehl und die Deviceadresse mit gesetztem Lesebit empfangen hat, benötigt er in der Regel ca. 200µs zur Bearbeitung des internen SPI-Lesebefehls. In dieser Zeit muß der Master an der I²C-Schnittstelle warten, bevor er mit dem Einlesen der Daten beginnen kann. Dazu wird vom Microcontroller der VM-012 der Mechanismus des „Clock-Stretching“ verwendet. Das „Clock-Stretching“ wird nur einmal vor dem ersten Datenbyte verwendet. Das zweite Datenbyte wird sofort nach Anforderung gesendet.

Hinweis:

Der I²C-Master muss das Verfahren des *Clock-Stretching* unterstützen.

4.7.6.3 I²C Registerzuordnung

4.7.6.3.1 Paging

Der Kamerasensor VITA 1300 auf der VM-012 besitzt eine Registermap mit 511 Registern. Eine Vielzahl von I²C-Routinen unterstützen jedoch nur einen Adressraum von 255 Registern. Deshalb wurde der I²C-Adressraum auf der VM-012 durch Verwendung eines Page-Bits erweitert.

Page-Bit	I ² C-Registeradresse der VM-012	Registeradresse des VITA 1300 Kamerasensors
0	0x00 bis 0xFF	0x000 bis 0x0FF
1	0x00 bis 0xFF	0x100 bis 0x1FF

Die adressierte Registeradresse des Kamerasensors entspricht also der an der I²C-Schnittstelle übergebenen Registeradresse zuzüglich des Werts des Page-Bits als MSB:

Sensor-Registeradresse = Page-Bit · 0x100 + I²C-Register-Adresse.

Das „PAGE_BIT“ befindet sich im „VM012_CONTROL“ Register.

Informationen zu den Registern des Kamerasensors VITA 1300 finden Sie im Datenblatt des Sensors.

4.7.6.3.2 Control- und Statusregister

Hinweis:

Die folgende Registerbeschreibung bezieht sich auf die Firmware-Version V0.5

Zur Steuerung des Microcontrollers auf dem Kameramodul und zum Auslesen von Statusinformationen werden in die Registermap des Kamerasensors drei zusätzliche Register eingeblendet.

Über den Lese- bzw. Schreibzugriff auf diese Register kann der I²C-Master direkt den Microcontroller der VM-012 ansprechen..

Dafür werden drei Adressen verwendet, die im Adressraum des VITA 1300 nicht belegt sind.

I ² C Register Adresse der VM-012	Page-Bit	Read	Write	Funktion
0x97	x	ja	nein	Firmware-Version der VM-012
0x98	x	ja	ja	VM_012_CONTROL Register
0x99	x	ja	nein	VM_012_STATUS Register

x = keinen Einfluss

Hinweis:

Diese drei Adressen werden nicht an das SPI Interface des Kamera-sensors weitergeleitet, sondern nur im Microcontroller ausgewertet. Diese drei Register unterliegen keinen Wartezeiten beim Lesen oder Schreiben auf der I²C Schnittstelle.

Registerbeschreibung VM012_FIRMWARE; 0x97 (151 dezimal)

0x97 – VM012_FIRMWARE					
Bit	Bit Name	Bit Beschreibung	Default Hex (Dec)	zulässige Werte (Dec)	Read/ Write
7...0	MINOR_REVISION	Version Firmware Nachkommastelle	-	0...255	R
15...8	MAJOR_REVISION	Version Firmware Vorkommastelle	-	0...255	R

Registerbeschreibung VM012_CONTROL; 0x98 (152 dezimal)

0x98 – VM012_CONTROL					
Bit	Bit Name	Bit Beschreibung	Default Hex (Dec)	zulässige Werte (Dec)	Read/ Write
0	PAGE_BIT	Auswahl Register-Page des Kamerasensors: 0 = Register 0x000 bis 0x0FF 1 = Register 0x100 bis 0x1FF Der Zustand des PAGE_BITs bleibt nach dem Kamerareset erhalten	0	0 ; 1	R/W
1	AUTO_SENSOR_RESET	Auto Software-Reset Kamerasensor 0 = Grundzustand 1 = Reset Kamerasensor auslösen Es wird das Reset-Signal des Kamerachips aktiviert und die Spannungsversorgungen des Kamerachips abgeschaltet. Nach einer Wartezeit von 100ms werden die Spannungen wieder zugeschaltet und der Reset wieder deaktiviert. Danach wird das Bit selbstständig zurückgesetzt.	0	0 ; 1	R/W
2	SENSOR_RESET	Bildsensor Reset aktivieren 0 = Grundzustand 1 = Es wird das Reset-Signal des Kamerachips aktiviert und die Spannungsversorgungen des Kamerachips abgeschaltet. Erst wenn das Bit vom Anwender zurückgesetzt wird, werden die Spannungen wieder zugeschaltet und der Reset deaktiviert. Diese Funktion kann benutzt werden, um das Kameramodul in einen energie-sparenden Modus zu versetzen.	0	0 ; 1	R/W
3...7	RESERVED	reserviert für interne / zukünftige Funktionen	-	-	-
8	VM-012_RESET	Software-Reset Kameramodul 0 = Grundzustand 1 = Reset Kameramodul auslösen Wenn dieses Bit gesetzt wird, dann erfolgt ein Reset des Kamerasensors und der Microcontroller auf dem Sensorboard führt ein Softwarereset durch. Danach stehen alle Register wieder auf den Default-Werten.	0	0 ; 1	R/W
9...15	RESERVED	reserviert für interne / zukünftige Funktionen	-	-	-

Registerbeschreibung VM012_STATUS; 0x99 (153 dezimal)

0x99 – VM012_STATUS					
Bit	Bit Name	Bit Beschreibung	Default Hex (Dec)	zulässige Werte (Dec)	Read/Write
0	SPI_READ	0 = SPI-READ-Vorgang ist inaktiv 1 = SPI-READ-Vorgang läuft. Es darf nur auf die Register 0x97, 0x98 und 0x99 zugegriffen werden. Hinweis: Beim Verwendung von Clock-Stretching erfolgt die Bearbeitung innerhalb des I²C Zugriffszyklus. Eine besondere Beachtung des Flags ist nicht erforderlich.	0	0 ; 1	R
1	SPI_WRITE	0 = SPI-WRITE-Vorgang ist inaktiv 1 = SPI-WRITE-Vorgang läuft. Es darf nur auf die Register 0x97, 0x98 und 0x99 zugegriffen werden.	0	0 ; 1	R
2..15	RESERVED	reserviert für interne / zukünftige Funktionen	-	-	-

4.7.7 Sonderfunktionen VM-012

4.7.7.1 Windowing / ROI

Der Kamerasensor der VM-012 ermöglicht – wie andere phyCAM-Module auch – die Verringerung der effektiven Bildauflösung durch Definition von Auslesefenstern (Window oder ROI = Region of Interest). Dadurch lässt sich auch die erzeugte Datenmenge optimal an die Anforderungen der Anwendung anpassen. Durch die Reduzierung der Auflösung kann außerdem die Bildwiederholrate erhöht werden. Abhängig von der Betriebsart können mehrere ROIs definiert werden:

- Global Shutter Mode: bis zu 8 ROIs
- Rolling Shutter Mode: bis zu 1 ROI

Beachten Sie, daß bei Verwendung mehrerer ROIs die Ausgabereihenfolge der Pixel nach wie vor von der Lage der Pixel auf dem Sensor bestimmt wird. ROIs maskieren also den Sensor, sie bestimmen aber nicht die Reihenfolge der Pixel. Gegebenenfalls werden die aktiven Pixel mehrerer ROIs verschachtelt.

4.7.7.2 Trigger

Der Triggereingang stellt folgende Sonderfunktionen zur Verfügung:

- **Triggered Shutter Master Mode**
In diesem Modus wird der Zeitpunkt der Bildaufnahme durch das Trigger-Signal gesteuert. Eine steigende Flanke Triggereingang löst eine Bildaufnahme aus. Die Belichtungszeit wird durch die Registereinstellungen des Sensors gesteuert.
- **Pipelined Shutter Slave Mode**
In diesem Modus wird der Zeitpunkt der Bildaufnahme und die Belichtungszeit über den Triggereingang gesteuert.
Eine steigende Flanke startet die Bildaufnahme, eine fallende Flanke beendet die Aufnahme.

Hinweise

Der Trigger darf nicht in der Frame Overhead Time (FOT) aktiviert werden. Zur Erkennung des Bildanfangs kann die *First Line Indication* des Monitor-Signals verwendet werden, s. unten.
Einzelheiten zur Triggerung finden Sie im Datenblatt des Kameratasors.

Der Triggereingang ist am CAM_CTRL2 – Pin des phyCAM-P Steckers verfügbar (wenn J5 auf 2+3 steht).
Weiterhin ist er zusätzlich an Pin 1 des Erweiterungssteckers X2 vorhanden.

Belegung des Erweiterungssteckers X2

Pin	Dir	Funktion
1	I	TRIGGER0_IN
2	-	GND (Signalmasse)
3	O	MONITOR_OUT

Steckverbinder-Typ: JST BM03B-SRSS-TB
passende Steckergehäuse: JST SHR-03V-S

4.7.7.3 Monitor out

Der Monitor-Ausgang kann wahlweise auf das Monitor0 oder Monitor1 – Signal des VITA1300 konfiguriert werden:

Signal		Funktion	I/O	Konfiguration
MONITOR_OUT		MONITOR0	O	J7:2-3
		MONITOR1	O	J7:1-2

Das Signal *MONITOR_OUT* ist an folgenden Steckverbindern verfügbar::

- *CAM_CTRL1* - Pin 7 des phyCAM-P Steckers (optional, abhängig von der Konfiguration des Kameramoduls: J11 = 2-3)
- Pin 3 des Erweiterungssteckers X2

Die Funktion des Signals kann im Register *MONITOR_SELECT* des Sensors eingestellt werden.

Übersicht über die Funktionen:

Funktion	Monitor0	Monitor1	Bemerkung
0	x	x	konstant low
Integration Time	x		1 während Belichtung
ROT Indication	x	x	'1' during ROT, '0' outside
Dual/Triple Slope Integration		x	asserted during DS/TS FOT sequence
Start of x-Readout Indication	x	x	
Black Line Indication		x	'1' during black lines, '0' outside
Frame Start Indication	x		
Start of ROT Indication		x	
First Line Indication	x		'1' during first line, '0' for all others
Start of X-readout Indication for Black Lines	x		
Start of X-readout Indication for Image Lines		x	

(ROT = Row Overhead Time, FOT = Frame Overhead Time)

4.7.7.4 Reset

Ein Low-Pegel am Reset-Eingang versetzt den Bildsensor in den Reset-Zustand. Alle Register des Bildsensors werden auf die Default-Einstellungen gesetzt.

Der Eingang sollte mit dem /RESET-Signal des Microcontroller-Boards verbunden werden. Das /RESET Signal sollte erst nach Anlegen der Spannung und MCLK deaktiviert wird.

Während des Betriebs des Kamerasensors muss das Reset-Signal High-Pegel besitzen.

Durch Aktivierung des Signals wird ein Reset des Kamera-Sensors ausgelöst und die Sensor-Spannungsversorgung abgeschaltet. Die Sensorversorgung bleibt ausgeschaltet so lange das Reset-Signal aktiv (low) gehalten wird. Wird das Reset-Signal inaktiv (high) so ist ein I²C-Zugriff auf die VM-012 Register nach ca. 100 ms möglich.

Ein Sensor-Reset kann auch durch Software ausgelöst werden. Dazu wird das Bit *AUTO_SENSOR_RESET* auf 1 gesetzt. Das Bit wird nach Ende des Sensor-Reset-Zyklus' automatisch zurückgesetzt.

Der Bildsensor kann per Software dauerhaft in den Reset-Zustand versetzt werden wobei die Stromversorgung des Sensors abgeschaltet ist. Dies kann beispielsweise dazu genutzt werden, die Stromaufnahme des Kameramoduls zu reduzieren.

Dieser Zustand kann erreicht werden, indem das Bit *SENSOR_RESET* auf 1 gesetzt wird. Der Sensor bleibt in dem Zustand, bis das Bit wieder auf 0 gesetzt wird. Danach wird die Versorgungsspannung des Bildsensors wieder eingeschaltet und der Reset deaktiviert. Nach ca. 100 ms ist ein Zugriff auf den Sensor wieder möglich.

Hinweise:

- Nach einem Sensor-Reset sind alle Register des Bildsensors auf ihre Default-Werte gesetzt.
- Führen Sie keine Registerzugriffe auf den Bildsensor aus, während sich der Sensor im Resetzustand befindet.
- Auf die in die Register-Map eingeblendeten Kontroll- und Statusregister kann auch während eines Sensor-Resets zugegriffen werden.

Ein vollständiger Reset des Kameramoduls kann ausgelöst werden durch

- Aus- und Einschalten der Betriebsspannung des Kameramoduls
- per Software durch Aktivierung des Bits *VM-012_RESET*

Der vollständige Reset kann durch Setzen des Bits *VM-012_RESET* ausgelöst werden. Danach führen der Bildsensor und der interne Microcontroller einen Reset durch.

Alle Register werden auf ihre Default-Werte zurückgesetzt.
Das Bit *VM-012_RESET* wird automatisch zurückgesetzt.

Hinweis:

Eine Änderung der I²C-Adresse wird erst nach Durchführung eines vollständigen Reset übernommen.

4.7.7.5 Output-Enable

Der Output-Enable – Eingang (Pin 32) besitzt bei diesem Kameramodul keine Funktion. Daten- und Signalleitungen sind unabhängig vom Zustand dieses Eingangs immer aktiv.
Der Pin ist intern kontaktiert und besitzt die gleiche Eingangscharakteristik wie die übrigen Eingangspins.

4.7.7.6 I²C-EEPROM (optional)

Das Kameramodul VM-012 kann optional mit einem EEPROM ausgestattet werden. In diesem können anwendungsspezifische Daten (z.B. Kalibrierungsdaten) gespeichert werden.

Das EEPROM ist vom Typ M24C02-RMC6TG und besitzt eine Speichergröße von 2 kBit. Die Default I²C-Adresse lautet 0xAE. Alternative Adressen können per Jumper eingestellt werden (siehe Kapitel 4.7.2).

Datenübertragungsrate: 100 kHz Standard Mode / 400 kHz Fast Mode

Weitere Informationen finden Sie im Datenblatt des EEPROMs.

4.7.7.7 Onboard MCLK Erzeugung

Bei Bedarf besteht die Möglichkeit, einen Oszillator auf dem Kameraboard zu bestücken. Dieser kann den Masterclock MCLK für den Kamerasensor erzeugen. Damit ist es nicht mehr erforderlich, den MCLK-Takt über Pin 29 des phyCAM-P – Steckers einzuspeisen. Zur Verwendung des internen Masterclocks muss OZ1 bestückt sein und Jumper J1 auf 1+2 gesetzt werden.

4.7.8 Entwicklungskits

Zur Inbetriebnahme der Kamera und Unterstützung der Entwicklung sind Entwicklungskits für verschiedene Controller-Plattformen und Betriebssysteme erhältlich.

Das Sortiment an passenden Kits wird ständig erweitert.

Bitte informieren Sie sich auf unserer Webseite über aktuell erhältliche Kits.

Der PHYTEC-Vertrieb berät sie gerne bei der Zusammenstellung von Kits und Komponenten.

5 Technische Spezifikation Kamerabboards (phyCAM-S)

5.1 VM-006-BW-LVDS – phyCAM-S 1,3 Mpixel / monochrom

5.1.1 Technische Daten

Charakteristische Merkmale

- 1,3 Megapixel-Sensor monochrom
- phyCAM-S – Schnittstelle
- Framerate bis 30 fps
- Rolling Shutter
- High Dynamic Range
- Externer Trigger und Strobe
- zusätzlicher Steckverbinder mit Trigger, Strobe und I/O auf dem Kameraboard (optional)

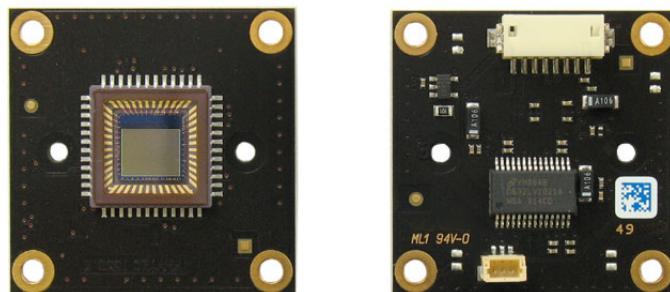


Bild 65: VM-006-BW-LVDS (phyCAM-S) (Vorderseite / Rückseite)

Spezifikation

Funktion	VM-006-BW-LVDS
Kameracharakteristik	
Auflösung	1,3 Mpixel
Auflösung (H x V)	1280 x 1024
Sensorgröße	1/2" 6,66 x 5,32 mm
Pixelgröße	5,2 x 5,2 µm
Farbe / monochrom	monochrom
Sensortechnologie	CMOS
Sensorchip	Aptina MT9M001
Scan-System	progressive
Shutter-Typ	rolling
Bildrate (fps) (volle Auflösung)	bis 30 fps
Video-Auflösung	n/a
Empfindlichkeit	1,2 V/lux-sec
Dynamikbereich	68,2 dB
hoher Dynamikbereich	
Belichtungszeit	programmierbar
Verstärkung	x1...x15
AEC	-
AGC	-
Gammakorrektur	-
Weißabgleich/AWB	n/a
ext. Trigger / Sync.	Trigger / Strobe
ROI	ja
Skipping	2 / 4 / 8
Mirror	programmierbar
Image Processor	-
LED-Beleuchtung	-
Sonderfunktionen	Siehe Kapitel 5.1.3

elektrisches Interface	
Videoausgang Typ	digital
Anschluss	phyCAM-S
Datenformat	8 Bit seriell
Interface-Mode	Y8
Dataline-Shifting	-
Kameraeinstellung	I ² C
Versorgungsspannung	3,3 V
Leistungsaufnahme	538 mW
Leistungsaufn. Standby	100 mW*

mechanische Daten	
Objektivanschluss	kein / M12 / C-CS
Objektiv	-
Gehäuse	-
Abmessungen (mm)	34 x 34
Befestigung	4 x M2.5
Gehäusefarbe	-
Gewicht (PCB)	7 g
Betriebstemperatur	0...70°C

Ansschlüsse	
Signalausgang	Hirose 8 pol. Crimp
Trigger / Sync.	JST 3 pol. Crimp
Iris-Ansteuerung	-
Sonderfunktionen	-

n/a: nicht zutreffend. Alle Angaben können technischen Änderungen unterliegen

*) abhängig von der MCLK-Frequenz

Tabelle 22: Technische Daten VM-006-BW-LVDS (*phyCAM-S*)

Interface-Charakteristik

	Symbol	min	typ	max	Einheit
Betriebsspannung	V_{CAM}	3,0	3,3	3,6	V
Stromaufnahme	I_{CAM}	-	156		mA
Input high voltage	V_{IH}	$V_{CAM} - 0,3$	-	$V_{CAM} + 0,3$	V
Input low voltage	V_{IL}	-0,3	-	0,8	V
Output high voltage	V_{OH}	$V_{CAM} - 0,3$	-	-	V
Output low voltage	V_{OL}	-	-	0,2	V
Voltage Set Resistor	R_{31}	-	0	2	Ω
Betriebstemperatur	T_{OP}	0	-	60	$^{\circ}\text{C}$
Lagertemperatur	T_{STG}	-30	-	85	$^{\circ}\text{C}$

	Symbol	min	typ	max	Einheit
Masterclock Frequenz	f_{MCLK}	16	-	40	MHz
Clock Tastverhältnis	dutycycle_{MCLK}	45	50	55	%
MCLK zu PCLK delay	t_{CP}	-	10	-	ns
PCLK zu data valid	t_{PD}	-	-	1	ns
PCLK zu Sync high	t_{PVH}	-	-	7	ns
PCLK zu Sync low	t_{PVL}	-	-	13	ns
I ² C Taktrate	f_{I2C}	-	100	-	kHz

	Symbol	min	typ	max	Einheit
LVDS-Treiber					
Output differential voltage	IV_{ODI}	200	270	-	mV
V_{OD} change between complementary out states	IDV_{ODI}	-	-	35	mV
Output offset voltage	V_{OS}	0,78	1,1	1,3	mV
V_{OS} change between complementary out states	DV_{OS}	-	-	35	mV
Output current when short to GND	I_{OS}	-	± 30	± 40	mA
Output current in Tri-State	I_{OZ}	-	± 1	± 10	μA
LVDS-Empfänger					
Input differential, positive	V_{IDTH+}	-	-	100	mV
Input differential, negative	V_{IDTH-}	-	-100	-	mV
Abschlusswiderstand	R_{SHUNT}	-	100	-	Ω

Datenformate

monochrom:

- Y8 : 8 Bit Graustufenauflösung

Spektrale Empfindlichkeit

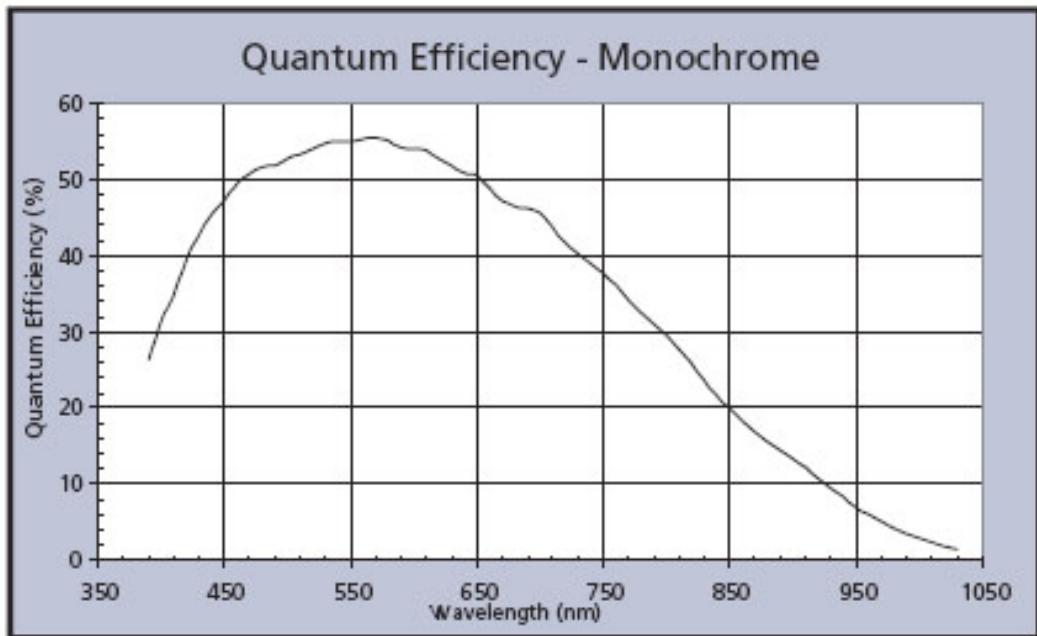


Bild 66: Spektrale Empfindlichkeit VM-006-BW-LVDS

Hinweis

Detaillierte Technische Daten entnehmen Sie bitte dem Datenblatt des Kameratasors.

5.1.2 I²C Adressen

Device	I ² C-Adresse	Konfiguration	Variante
Kameratasor	0xBA		alle

Die I²C-Adressen sind hexadezimal in 8 Bit – Darstellung angegeben.

In Linux wird ggf. mit 7 Bit – Darstellung gearbeitet. In diesem Fall ist der Adresswert eine Stelle nach rechts zu shiften.

Die Angabe bezieht sich auf die Schreibadresse (Bit 0 = 0), die Leseadresse ist entsprechend Bit 1 = 1 um 1 erhöht.

5.1.3 Sonderfunktionen VM-006-BW-LVDS

5.1.3.1 Trigger

Der Triggereingang ermöglicht es, im Snapshot-Modus des Sensors den Zeitpunkt der Bildaufnahme durch ein Signal zu steuern. Ein High-Level am Triggereingang löst eine Bildaufnahme aus.

Im *Continuos-Video Mode* (Livebild, Standardeinstellung) soll das Triggersignal gegen GND gehalten werden oder der Eingang unbeschaltet bleiben.

Einzelheiten zur Triggerung finden Sie im Datenblatt des Kamerasensors.

Der Triggereingang ist an Pin 3 des Erweiterungssteckers vorhanden.

5.1.3.2 Strobe

Der Strobe-Ausgang zeigt mit einem High-Impuls an, dass der Bildsensor das gesamte Pixel-Array zurückgesetzt hat.

Das Signal kann als Indikator verwendet werden, dass eine vollständige Bildaufnahme stattgefunden hat.

Einzelheiten zum Strobe-Signal finden Sie im Datenblatt des Kamerasensors.

Das Strobe-Signal ist an Pin 4 des Erweiterungssteckers verfügbar.

5.1.3.3 Erweiterungsstecker

Pin	Dir	Funktion
1	I	EXPOSURE / TRIGGER_IN
2	-	GND (Signalmasse)
3	O	LED_OUT / STROBE

Tabelle 23: VM-006-LVDS, X104

Steckverbinder-Typ: JST BM03B-SRSS-TB
passende Steckergehäuse: JST SHR-03V-S

5.1.4 Entwicklungskits

Zur Inbetriebnahme der Kamera und Unterstützung der Entwicklung sind Entwicklungskits für verschiedene Controller-Plattformen und Betriebssysteme erhältlich.

Das Sortiment an passenden Kits wird ständig erweitert.

Bitte informieren Sie sich auf unserer Webseite über aktuell erhältliche Kits.

Der PHYTEC-Vertrieb berät sie gerne bei der Zusammenstellung von Kits und Komponenten.

5.2 VM-007-LVDS – phyCAM-S

Wide-VGA – monochrom /color

Hinweis:

Die Baureihe VM-007 ist nicht mehr lieferbar.

Angaben in diesem Abschnitt dienen nur zur Referenz.

Das Nachfolgeprodukt ist die Serie VM-010.

5.2.1 Technische Daten

Charakteristische Merkmale

- Wide-VGA – Sensor (360.960 Pixel)
- monochrom (VM-007-BW-LVDS) *oder*
color (VM-007-COL-LVDS)
- phyCAM-S – Schnittstelle
- Framerate bis 60 fps
- Global Shutter
- Externer Trigger und Strobe
- LED-Beleuchtung (optional)
- zusätzlicher Steckverbinder mit Trigger, Strobe und I/O auf dem Kameraboard (optional)



Bild 67: VM-007-LVDS (*phyCAM-S*) (mit LED-Beleuchtung, Vorder- / Rückseite)

Spezifikation

Funktion	VM-007-BW-LVDS	VM-007-COL-LVDS
Kameracharakteristik		
Auflösung	WVGA	WVGA
Auflösung (H x V)	752 x 480	752 x 480
Sensorgröße	1/3" 4,51 x 2,88 mm	1/3" 4,51 x 2,88 mm
Pixelgröße	6,0 x 6,0 µm	6,0 x 6,0 µm
Farbe / monochrom	monochrom	color
Sensortechnologie	CMOS	CMOS
Sensorchip	Aptina MT9V022	Aptina MT9V022
Scan-System	progressive	progressive
Shutter-Typ	global	global
Bildrate (fps) (volle Auflösung)	bis 60 fps	bis 60 fps
Video-Auflösung	n/a	n/a
Empfindlichkeit	4,8 V/lux-sec	4,8 V/lux-sec
Dynamikbereich	>55 dB linear	>55 dB linear
hoher Dynamikbereich	>80...100 dB	>80...100 dB
Belichtungszeit	programmierbar	programmierbar
Verstärkung	x1...x4	x1...x4
AEC	ja, abschaltbar	ja, abschaltbar
AGC	ja, abschaltbar	ja, abschaltbar
Gammakorrektur	-	-
Weißabgleich/AWB	n/a	manual
ext. Trigger / Sync.	Trigger / Strobe	Trigger / Strobe
ROI	ja	ja
Binning	2x2 / 4x4	nicht verwendbar
Mirror	programmierbar	programmierbar
Image Processor	-	-
LED-Beleuchtung	optional	optional
Sonderfunktionen	Siehe Kapitel 5.2.3	Siehe Kapitel 5.2.3

elektrisches Interface		
Videoausgang Typ	digital	digital
Anschluss	phyCAM-S	phyCAM-S
Datenformat	8 Bit seriell	8 Bit seriell
Interface-Mode	Y8	8 Bit RGGB (Bayer)
Dataline-Shifting	-	-
Kameraeinstellung	I ² C	I ² C
Versorgungsspannung	3,3 V	3,3 V
Leistungsaufnahme	320 mW	320 mW
Leistungsaufn. Standby	100 µW	100 µW

mechanische Daten		
Objektivanschluss	kein / M12 / C-CS	kein / M12 / C-CS
Objektiv	-	-
Gehäuse	-	-
Abmessungen (mm)	34 x 34	34 x 34
Befestigung	4 x M2.5	4 x M2.5
Gehäusefarbe	-	-
Gewicht (PCB)	7 g	7 g
Betriebstemperatur	-25...85°C	-25...85°C

Anschlüsse		
Signalausgang	Hirose 8 pol. Crimp	Hirose 8 pol. Crimp
Trigger / Sync.	JST 3 pol. Crimp	JST 3 pol. Crimp
Iris-Ansteuerung	-	-
Sonderfunktionen	-	-

n/a: nicht zutreffend. Alle Angaben können technischen Änderungen unterliegen

Tabelle 24: Technische Daten VM-007-LVDS (phyCAM-S)

Interface-Charakteristik

	Symbol	min	typ	max	Einheit
Betriebsspannung	V_{CAM}	3,0	3,3	3,6	V
Stromaufnahme	I_{CAM}	-	100	-	mA
Input high voltage	V_{IH}	$V_{CAM} - 0,5$	-	$V_{CAM} + 0,3$	V
Input low voltage	V_{IL}	-0,3	-	0,8	V
Output high voltage	V_{OH}	$V_{CAM} - 0,7$	-	-	V
Output low voltage	V_{OL}	-	-	0,3	V
Betriebstemperatur	T_{OP}	-25	-	85	°C
Lagertemperatur	T_{STG}	-25	-	85	°C

	Symbol	min	typ	max	Einheit
Masterclock Frequenz	f_{MCLK}	13	-	27	MHz
Clock Tastverhältnis	dutycycle _{MCLK}	45	50	55	%
Data Setup-Time	t_{SD}	14	16	-	ns
Data Hold Time	t_{HD}	14	16	-	ns
I ² C Taktrate	f_{I2C}	-	100	-	kHz

	Symbol	min	typ	max	Einheit
LVDS-Treiber					
Output differential voltage	IV_{ODI}	250	-	400	mV
V_{OD} change between complementary out states	IDV_{ODI}	-	-	50	mV
Output offset voltage	V_{OS}	1,0	1,2	1,4	mV
V_{OS} change between complementary out states	DV_{OS}	-	-	35	mV
Output current when short to GND	I_{OS}	-	± 10	± 12	mA
Output current in Tri-State	I_{OZ}	-	± 1	± 10	μA
LVDS-Empfänger					
Input differential, positive	V_{IDTH+}	-	-	100	mV
Input differential, negative	V_{IDTH-}	-	-100	-	mV
Abschlusswiderstand	R_{SHUNT}	-	100	-	Ω

Datenformate

monochrom (VM-007-BW):

- Y8 : 8 Bit Graustufenauflösung

color (VM-007-COL):

- RGGB (Bayer-Pattern) bis 8 Bit Farbtiefe

Spektrale Empfindlichkeit

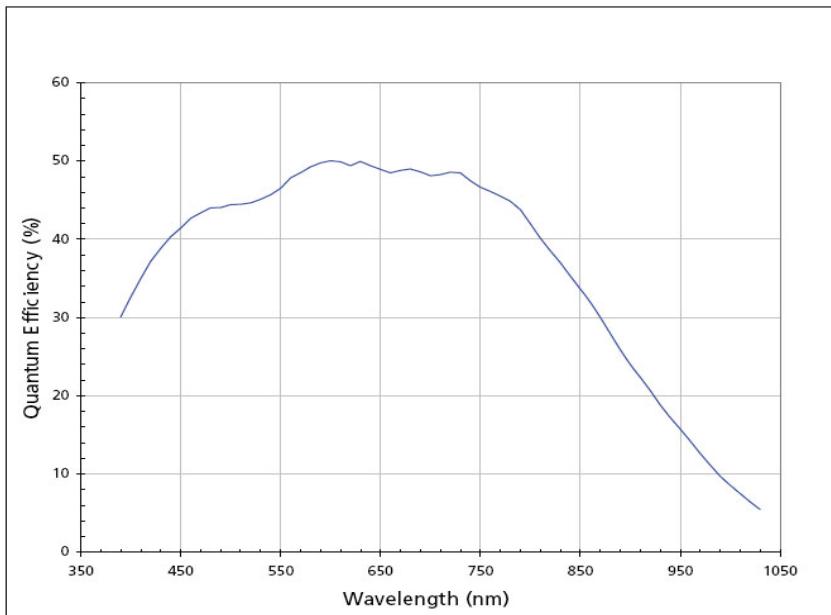


Bild 68: Spektrale Empfindlichkeit VM-007-BW-LVDS

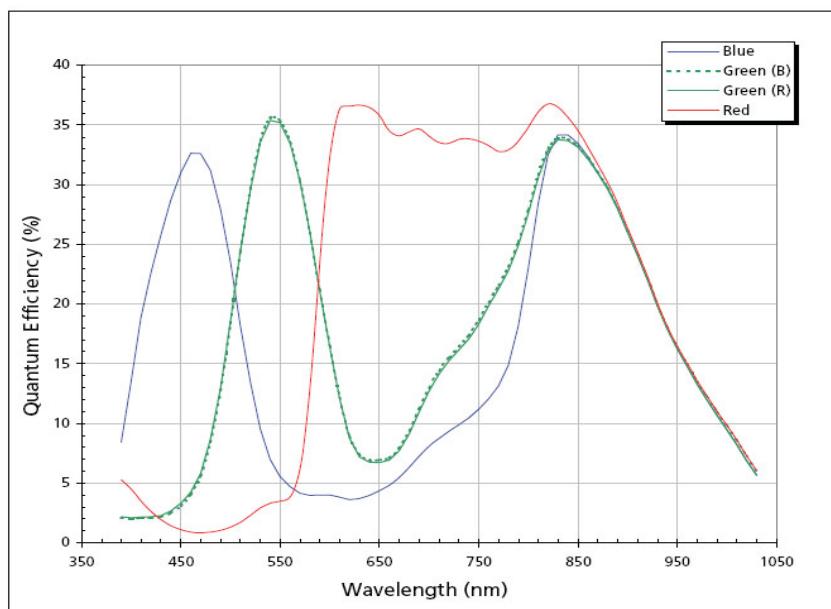


Bild 69: Spektrale Empfindlichkeit VM-007-COL-LVDS

Hinweis

Detaillierte Technische Daten entnehmen Sie bitte dem Datenblatt des Kamerasensors.

5.2.2 I²C Adressen

Device	I ² C-Adresse	Konfiguration		Variante
		J102	J101	
Kamerasensor	0x90	1-2	1-2	alle
	0x98	2-3	1-2	
	0xB0	1-2	2-3	
	0xB8	2-3	2-3	
LED - Steuerung	0x82			-LED

Die I²C-Adressen sind hexadezimal in 8 Bit – Darstellung angegeben. In Linux wird ggf. mit 7 Bit – Darstellung gearbeitet. In diesem Fall ist der Adresswert eine Stelle nach rechts zu verschieben.
Die Angabe bezieht sich auf die Schreibadresse (Bit 0 = 0), die Leseadresse ist entsprechend Bit 1 = 1 um 1 erhöht.

Default-Einstellung (fettgedruckt): 0x90

Zur Lage der Jumper siehe *Bild 29*.

5.2.3 Sonderfunktionen VM-007-LVDS

5.2.3.1 Window / Binning

Je nach gewünschter Auflösung und Anforderungen der Applikation können verschiedene Verfahren zur Reduzierung der Auflösung benutzt werden:

- *Window*:
Das Bild wird nur von einem Teilbereich des Sensors ausgelesen (*Region of Interest – ROI*). Pixel außerhalb dieses Feldes werden übersprungen. Dieses Verfahren verringert die effektive Größe des Bildfensters auf dem Sensor, was bei der Berechnung der Optik berücksichtigt werden muss.
Der Beginn des Bildfensters kann auf dem physikalischen Sensor verschoben werden, wodurch elektronisches Schwenken möglich ist.
- *Binning*:
Beim Binning werden benachbarte Pixel zusammengefasst. Dadurch steigt die effektive Größe eines Pixels und die Lichtempfindlichkeit nimmt zu.

Bei Farbsensoren ist zu beachten, daß direkt benachbarte Pixel unterschiedlicher Farbe zusammengefasst werden, daher ist diese Methode bei den Farbsensoren nicht zu verwenden (siehe Sensordatenblatt).

5.2.3.2 Trigger

Der Triggereingang ermöglicht es, den Zeitpunkt der Bildaufnahme durch ein externes Signal zu steuern.

Das Triggersignal wird dabei extern (außerhalb der Kameraplatine) generiert und dem EXPOSURE-Eingang zugeführt.

Die Verwendung des EXPOSURE-Signals ist in verschiedenen Modi möglich (siehe Handbuch zum Bildsensor). In dieser Dokumentation wird die Verwendung im Snapshot-Mode beschrieben.

Weiterführende Informationen zum Snapshot-Mode finden Sie im Datenblatt des Kamasensors und in der TechNote (TN0960_Snapshot) des Sensorherstellers.

Hinweis: Die Verwendung des EXPOSURE-Signal (CAM_TRIG) ist ab Platinenversion PL1331.0 möglich.

Informationen zur Verwendung des Triggereingangs finden Sie in Abschnitt 4.2.5.3.1.

Der Triggereingang ist an Pin 1 des Erweiterungssteckers X107 vorhanden. Dies ermöglicht den Anschluss von externen Triggerquellen direkt an das Kameraboard.

Das Signal ist auf der Kameraplatine mit einem Pull-Down-Widerstand von $4,7\text{ k}\Omega$ versehen. Zum Auslösen eines Triggerimpulses muss das Signal aktiv nach V_{CAM} (3,3V) getrieben werden.

Pin	Dir	Funktion
1	I	EXPOSURE / TRIGGER_IN
2	-	GND (Signalmasse)
3	O	LED_OUT / STROBE

Tabelle 25: VM-007-LVDS, X107

Steckverbinder-Typ: JST BM03B-SRSS-TB
passende Steckergehäuse: JST SHR-03V-S

5.2.3.3 Strobe / LED-OUT

Das Signal Strobe / LED-OUT signalisiert den Zeitraum, in dem das Pixel-Array belichtet wird. Während dieser Zeit ist der Ausgang logisch high.

Weitere Informationen zu diesem Signal finden Sie in *Abschnitt 4.2.5.4.*

5.2.3.3.1 Verwendung zur Steuerung externer Lichtquellen

Das LED_OUT-Signal ist am Steckverbinder X107 des Kameraboard verfügbare (*Tabelle 25*). Dies ermöglicht den Anschluss von gesteuerten Lichtquellen direkt vom Kameraboard aus.

5.2.3.3.2 Verwendung zur Steuerung der internen LEDs

In der Bestückungsvariante VM-007-xxx-LVDS-LED befinden sich auf der Platine zwei rote 5mm LEDs (ca. 10.000mcd, 630nm). Die Steuerung dieser LEDs kann direkt über das Strobe/LED-OUT – Signal erfolgen.

Dabei werden die LEDs direkt über das vom Bildsensor generiertem LED_OUT-Signal angesteuert. Diese Funktion kann entweder per Hardware (Öffnen von J105) oder per Software (Disable LED_OUT Bit 0, Reg 0x1B) deaktiviert werden.

5.2.3.4 LED-Beleuchtung

In der Bestückungsvariante VM-007-xxx-LVDS-LED befinden sich auf der Platine zwei rote 5mm-LEDs (ca. 10.000mcd, 630nm).

Diese LEDs können zur Beleuchtung des aufzunehmenden Objekts verwendet werden.

Hinweis:

Die LEDs können in der Platinenversion und zusammen mit dem M12-Objektivhalter verwendet werden.

Weitere Informationen zur LED-Beleuchtung finden Sie in *Abschnitt 4.2.5.7.*

5.2.4 Entwicklungskits

Zur Inbetriebnahme der Kamera und Unterstützung der Entwicklung sind Entwicklungskits für verschiedene Controller-Plattformen und Betriebssysteme erhältlich.

Das Sortiment an passenden Kits wird ständig erweitert.

Bitte informieren Sie sich auf unserer Webseite über aktuell erhältliche Kits.

Der PHYTEC-Vertrieb berät sie gerne bei der Zusammenstellung von Kits und Komponenten.

5.3 VM-008 phyCAM-Analog Video Digitizer (LVDS)

Wide-VGA / monochrom, color

Der Video-Digitizer VM-008 für analoge Videosignale ist sowohl mit einer phyCAM-P- als auch mit einer phyCAM-S – Schnittstelle ausgestattet.

Er kann daher in Verbindung mit Controllermodulen eingesetzt werden, die entweder über eine parallele oder eine LVDS-Kameraschnittstelle verfügen.

Detaillierte Informationen zu diesem Produkt finden Sie in Abschnitt 4.3.

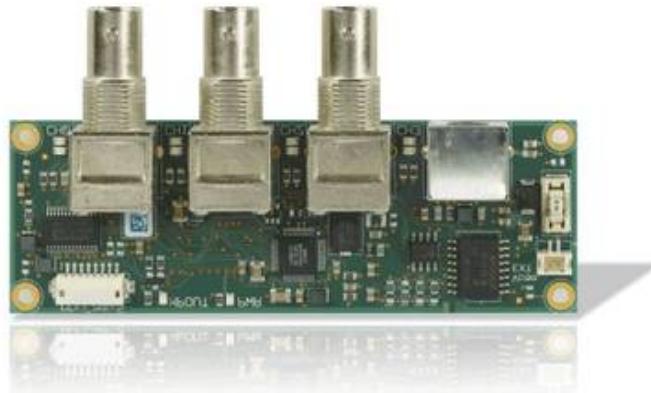


Bild 70: Analog Video Digitizer VM-008

5.4 VM-009 – LVDS – phyCAM-S

1,3 Mpixel / color / SOC

5.4.1 Technische Daten

Charakteristische Merkmale

- 1,3 Megapixel-Sensor color
- phyCAM-S – Schnittstelle
- Framerate bis 30 fps
- Rolling Shutter
- SOC – System on Chip: Integrierter Bildprozessor
- RGB, YUV und Rohdaten (Bayer Pattern) – Ausgabe
- integrierte Farbkorrektur, Gamma, Schärfeanpassung, Lens-shade-Korrektur, Digital Zoom
- automatischer Weissabgleich (AWB) und Schwarzreferenz (ABR), automatischer Flimmerfilter
- schnelle Belichtungsregelung
- Strobe-Ausgang (Beleuchtungssteuerung etc.)
- zusätzlicher Steckverbinder für Strobe-Ausgang auf dem Kameraboard (optional)



Bild 71: VM-009-LVDS (phyCAM-S) (Rückseite / Vorderseite)

Spezifikation

Funktion	VM-009-LVDS
Kameracharakteristik	
Auflösung	1,3 Mpixel
Auflösung (H x V)	1280 x 1024
Sensorgröße	1/3" 4,6 x 3,7 mm
Pixelgröße	3,6 x 3,6 µm
Farbe / monochrom	color
Sensortechnologie	CMOS
Sensorchip	Aptina MT9M131
Scan-System	progressive
Shutter-Typ	rolling
Bildrate (fps) (volle Auflösung)	bis 30 fps
Video-Auflösung	n/a
Empfindlichkeit	1,0 V/lux-sec
Dynamikbereich	71 dB
hoher Dynamikbereich	-
Belichtungszeit	programmierbar
Verstärkung	programmierbar
AEC	ja
AGC	ja
Gammakorrektur	ja
Weißabgleich/AWB	ja / ja
ext. Trigger / Sync.	Strobe
ROI	ja
Skipping	2 / 4
Mirror	programmierbar
Image Processor	ja
LED-Beleuchtung	-
Sonderfunktionen	sharpening, lens shade corr., color control...

elektrisches Interface	
Videoausgang Typ	digital
Anschluss	phyCAM-S
Datenformat	LVDS
Interface-Mode	YUV, RGB-565, RGB-555, RGB-444, Raw RGGB (Bayer, processed)
Dataline-Shifting	-
Kameraeinstellung	I²C
Versorgungsspannung	3.3 V
Leistungsaufnahme	170 mW
Leistungsaufn. Standby	TBD

mechanische Daten	
Objektivanschluss	kein / M12 / C-CS
Abmessungen (mm)	34 x 34
Befestigung	4 x M2.5
Gewicht (PCB)	7 g
Betriebstemperatur	-25...70°C

Anschlüsse	
Signalausgang	Hirose 8 pol. Crimp
Trigger / Sync.	JST 3 pol. Crimp

n/a: nicht zutreffend. Alle Angaben können technischen Änderungen unterliegen

Tabelle 26: Technische Daten VM-009-LVDS (phyCAM-S)

Interface-Charakteristik

	Symbol	min	typ	max	Einheit
Betriebsspannung	V_{CAM}	3,0	3,3	3,6	V
Stromaufnahme	I_{CAM}	-	-	160	mA
Input high voltage	V_{IH}	2,0	2,8	3,1	V
Input high voltage I ² C	$V_{IH\ I2C}$	2,0	3,3	$V_{CAM} + 0,3$	V
Input low voltage	V_{IL}	-0,3	-	0,9	V
Output high voltage	V_{OH}	2,5	-	2,8	V
Output low voltage	V_{OL}	0	-	0,3	V
Betriebstemperatur	T_{OP}	-25	-	70	°C
Lagertemperatur	T_{STG}	-30	-	80	°C

	Symbol	min	typ	max	Einheit
Masterclock Frequenz	f_{MCLK}	-	-	54	MHz
Clock Tastverhältnis	dutycycle _{MCLK}	40	50	60	%
MCLK zu PCLK delay	t_{CP}	7	9	15	ns
PCLK zu data valid	t_{PD}	4	8	P	ns
PCLK zu Sync high	t_{PVH}	4	8	P	ns
PCLK zu Sync low	t_{PVL}	4	8	P	ns
Data Setup-Time	t_{SD}	4	8	P	ns
Data Hold Time	t_{HD}	4	8	P	ns
I ² C Taktrate	f_{I2C}	-	100	-	kHz

Note: P= ½ PCLK Period

	Symbol	min.	typ.	max.	Unit
LVDS-Serializer					
Output differential voltage	IV_{ODI}	250	-	400	mV
V_{OD} change between complementary out states	IDV_{ODI}	-	-	50	mV
Output offset voltage	V_{OS}	1.0	1.2	1.4	mV
V_{OS} change between complementary out states	DV_{OS}	-	-	35	mV
Output current when short to GND	I_{OS}	-	±10	±12	mA
Output current in Tri-State	I_{OZ}	-	±1	±10	µA
LVDS-Receiver					
Input differential, positive	V_{IDTH+}	-	-	100	mV
Input differential, negative	V_{IDTH-}	-	-100	-	mV
Shunt	R_{SHUNT}	-	100	-	Ω

Datenformate

monochrom:

- Y8 (processed)

color:

- YCrCb 4:2:2
- RGB 565 (16 Bit Farbtiefe)
- RGB 555 (15 Bit Farbtiefe)
- RGB 444 (12 Bit Farbtiefe)
- ITU-R BT.656 marker-embedded
- RGGB (processed Bayer, aus Color-Prozessor)
- RGGB (Bayer-Pattern, Sensor-Rohdaten)

Hinweis:

Beachten Sie, dass der Sensor so konfiguriert sein muss, dass ein kontinuierlicher Pixelclock PCLK ausgegeben wird. Dies ist nicht in allen Modi des Sensors gegeben.

Weiterführende Informationen finden Sie auch in der Technical Note TN-09-163 von Aptina.

Insbesondere sind bei der VM-009-LVDS folgende Punkte zu beachten:

- Der interne Scaler des Kamerasensors kann nicht benutzt werden, da dieser Dropouts der Pixelclock verursacht. Verwenden Sie stattdessen den controllerinternen Scaler oder einen Software-Scaler.
- Der interne Scaler bringt keine Erhöhung der Framerate, da das Bild immer erst vollständig belichtet wird. Zur Erhöhung der Framerate sind die Skip-Modi (skip2 = 4-fach schneller, skip4 = 8-fach schneller) geeignet.
- Der Moduls *Bayer Pattern 8 Bit* kann nicht verwendet werden, da er Dropouts der Pixelclock verursacht. Verwenden Sie stattdessen den Modus *Bayer Pattern 8+2 Bit*, wobei die unteren 2 Bit nicht verwendet werden.

- Der Modus *Bayer Pattern 10Bit* kann nicht verwendet werden.
da in diesem Modus die Polarität der Pixelclock negiert ist.
Verwenden Sie stattdessen den Modus *Bayer Pattern 8+2 Bit*.
- Der Low-Power-Modus des Sensors kann nicht verwendet werden.
Verwenden Sie stattdessen den Full-Power-Modus
(dieser ist in den mitgelieferten Treibern fest konfiguriert).

Spektrale Empfindlichkeit

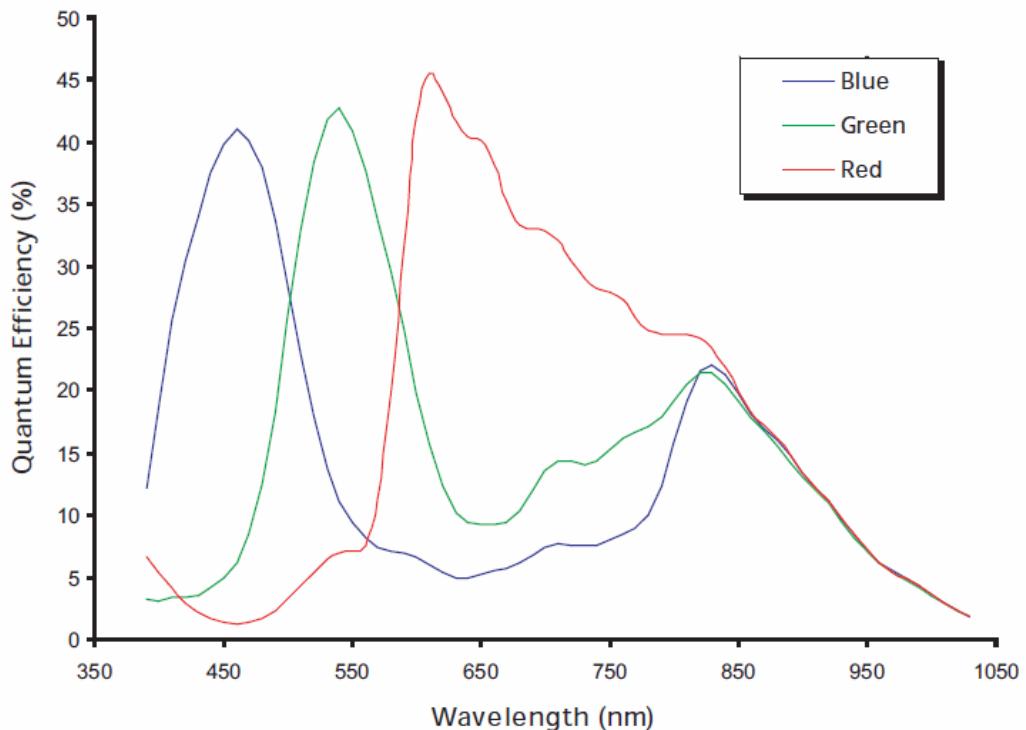


Bild 72: Spektrale Empfindlichkeit VM-009-LVDS

5.4.2 I²C Adressen

Device	I ² C-Adresse	Konfiguration	Variante
		J101	
Kamerasensor	0x90	2-4	alle
		1-2	
		2-4	
	0xBA	2-3	

Die I²C-Adressen sind hexadezimal in 8 Bit – Darstellung angegeben. In Linux wird ggf. mit 7 Bit – Darstellung gearbeitet. In diesem Fall ist der Adresswert eine Stelle nach rechts zu shiften.
Die Angabe bezieht sich auf die Schreibadresse (Bit 0 = 0), die Leseadresse ist entsprechend Bit 1 = 1 um 1 erhöht.

Zur Lage des Jumpers siehe Bild 46.

5.4.3 Sonderfunktionen VM-009-LVDS

5.4.3.1 Strobe

Das Signal Strobe signalisiert den Zeitraum, in dem das Pixel-Array belichtet wird. Während dieser Zeit ist der Ausgang logisch high. Die VM-009-LVDS verhält sich hierbei so wie das Modell VM-009. Bitte lesen Sie das Kapitel 4.4.5.1 für weitere Informationen.

5.4.3.2 Image Processor

Der integrierte Image Processor (image flow processor, IFP) erlaubt es, eine Vielzahl von Bildvorverarbeitungsfunktionen bereits auf dem Kameramodul auszuführen. Beispiele für diese Funktionen sind unter anderem: Gammakorrektur, Farbkorrektur, Sharpening, Lens shading correction und On-the-fly defect correction.

Hinweis

Detaillierte Technische Daten entnehmen Sie bitte dem Datenblatt des Kamerasensors.

5.4.4 Entwicklungskits

Zur Inbetriebnahme der Kamera und Unterstützung der Entwicklung sind Entwicklungskits für verschiedene Controller-Plattformen und Betriebssysteme erhältlich.

Das Sortiment an passenden Kits wird ständig erweitert.

Bitte informieren Sie sich auf unserer Webseite über aktuell erhältliche Kits.

Der PHYTEC-Vertrieb berät sie gerne bei der Zusammenstellung von Kits und Komponenten.

5.5 VM-010-LVDS – phyCAM-S Wide-VGA – monochrom / color

5.5.1 Technische Daten

Charakteristische Merkmale

- Wide-VGA – Sensor (360.960 Pixel)
- monochrom (VM-010-BW-LVDS) *oder*
color (VM-010-COL-LVDS)
- phyCAM-S – Schnittstelle
- Framerate bis 60 fps
- Global Shutter
- Externer Trigger und Strobe
- LED-Beleuchtung (optional)
- zusätzlicher Steckverbinder mit Trigger, Strobe und I/O auf dem Kameraboard (optional)



Bild 73: VM-010-LVDS (phyCAM-S) (mit LED-Beleuchtung, Vorder- / Rückseite)

Spezifikation

Funktion	VM-010-BW-LVDS	VM-010-COL-LVDS
Kameracharakteristik		
Auflösung	WVGA	WVGA
Auflösung (H x V)	752 x 480	752 x 480
Sensorgröße	1/3" 4,51 x 2,88 mm	1/3" 4,51 x 2,88 mm
Pixelgröße	6,0 x 6,0 µm	6,0 x 6,0 µm
Farbe / monochrom	monochrom	color
Sensortechnologie	CMOS	CMOS
Sensorchip	Aptina MT9V024	Aptina MT9V024
Scan-System	progressive	progressive
Shutter-Typ	global	global
Bildrate (fps) (volle Auflösung)	bis 60 fps	bis 60 fps
Video-Auflösung	n/a	n/a
Empfindlichkeit	4,8 V/lux-sec	4,8 V/lux-sec
Dynamikbereich	>55 dB linear	>55 dB linear
hoher Dynamikbereich	>100 dB	>100 dB
Belichtungszeit	programmierbar	programmierbar
Verstärkung	x1...x4	x1...x4
AEC	ja, abschaltbar	ja, abschaltbar
AGC	ja, abschaltbar	ja, abschaltbar
Weißabgleich/AWB	n/a	manuell
ext. Trigger / Sync.	Trigger / Strobe	Trigger / Strobe
ROI	ja	ja
Binning	2x2 / 4x4	nicht verwendbar
Mirror	programmierbar	programmierbar
LED-Beleuchtung	optional	optional
Sonderfunktionen	Siehe Kapitel 5.5.3	Siehe Kapitel 5.5.3

elektrisches Interface		
Videoausgang Typ	digital	digital
Anschluss	phyCAM-S	phyCAM-S
Datenformat	8 Bit seriell	8 Bit seriell
Interface-Mode	Y8	8 Bit RGGB (Bayer)
Dataline-Shifting	-	-
Kameraeinstellung	I ² C	I ² C
Versorgungsspannung	3,3 V	3,3 V
Leistungsaufnahme	300 mW	300 mW
Leistungsaufn. Standby	200 µW	200 µW

mechanische Daten		
Objektivanschluss	kein / M12 / C-CS	kein / M12 / C-CS
Objektiv	-	-
Gehäuse	-	-
Abmessungen (mm)	34 x 34	34 x 34
Befestigung	4 x M2.5	4 x M2.5
Gehäusefarbe	-	-
Gewicht (PCB)	7 g	7 g
Betriebstemperatur	-25...85°C	-25...85°C

Anschlüsse		
Signalausgang	Hirose 8 pol. Crimp	Hirose 8 pol. Crimp
Trigger / Sync.	JST 3 pol. Crimp	JST 3 pol. Crimp
Iris-Ansteuerung	-	-
Sonderfunktionen	-	-

n/a: nicht zutreffend. Alle Angaben können technischen Änderungen unterliegen

Tabelle 27: Technische Daten VM-010-LVDS (phyCAM-S)

Interface-Charakteristik

(ohne LED-Beleuchtung)

	Symbol	min	typ	max	Einheit
Betriebsspannung	V_{CAM}	3,0	3,3	3,6	V
Stromaufnahme	I_{CAM}	-	50	200	mA
Input high voltage	V_{IH}	$V_{CAM} - 1,4$	-		V
Input high voltage I ² C	$V_{IH\ I^2C}$	2,0	3,3	$V_{CAM} + 0,3$	V
Input low voltage	V_{IL}		-	1,3	V
Output high voltage	V_{OH}	$V_{CAM} - 0,3$	-	-	V
Output low voltage	V_{OL}	-	-	0,3	V
Betriebstemperatur	T_{OP}	-25	-	85	°C
Lagertemperatur	T_{STG}	-25	-	85	°C

	Symbol	min	typ	max	Einheit
Masterclock Frequenz	f_{MCLK}	13	26,6	27	MHz
Clock Tastverhältnis	dutycycle _{MCLK}	45	50	55	%
Data Setup-Time	t_{SD}	14	16	-	ns
Data Hold Time	t_{HD}	14	16	-	ns
I ² C Taktrate	f_{I^2C}	-	100	400	kHz

	Symbol	min	typ	max	Einheit
LVDS-Treiber					
Output differential voltage	$ V_{OD} $	250	-	400	mV
V_{OD} change between complementary out states	IDV_{OD}	-	-	50	mV
Output offset voltage	V_{OS}	1,0	1,2	1,4	mV
V_{OS} change between complementary out states	DV_{OS}	-	-	35	mV
Output current when short to GND	I_{OS}	-	± 10	-	mA
Output current in Tri-State	I_{OZ}	-	± 1	-	μA
LVDS-Empfänger					
Input differential, positive	V_{IDTH+}	-	-	100	mV
Input differential, negative	V_{IDTH-}	-	-100	-	mV
Abschlusswiderstand	R_{SHUNT}		100		Ω

Datenformate

monochrom (VM-010-BW-LVDS):

- Y8 : 8 Bit Graustufenauflösung

color (VM-010-COL-LVDS):

- RGGB (Bayer-Pattern) bis 8 Bit Farbtiefe

Spektrale Empfindlichkeit

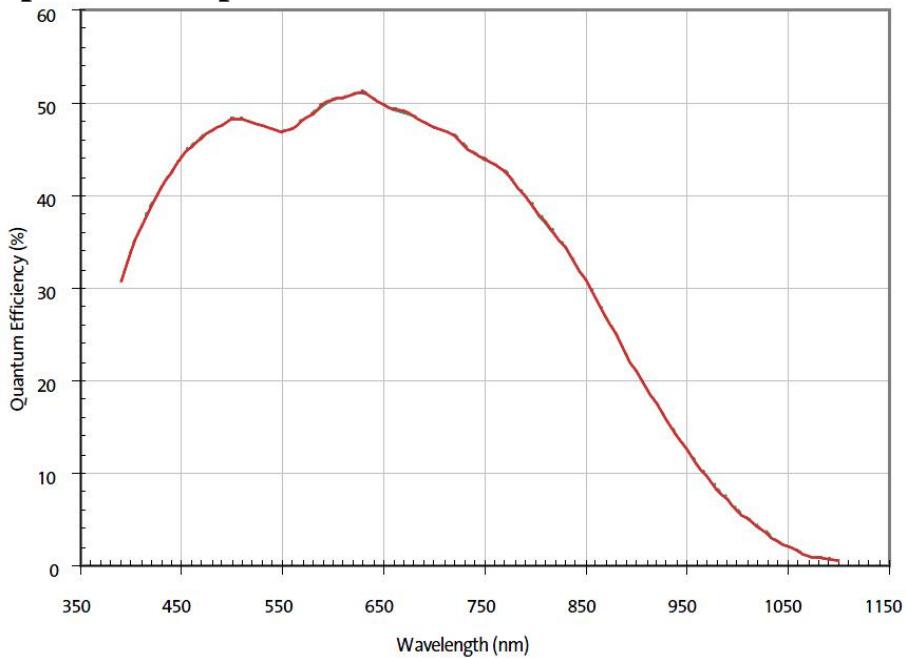


Bild 74: Spektrale Empfindlichkeit VM-010-BW-LVDS

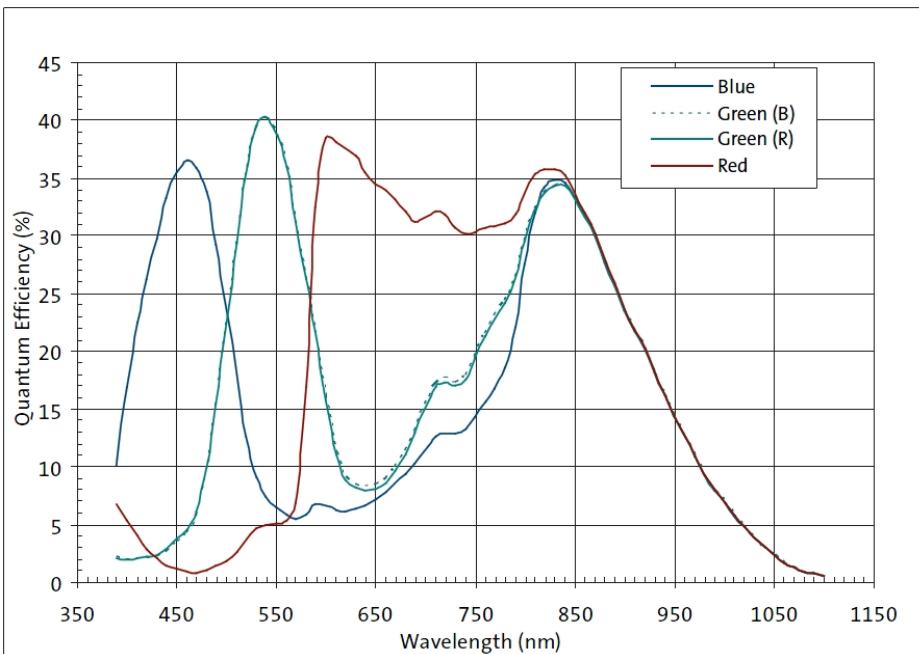


Bild 75: Spektrale Empfindlichkeit VM-010-COL-LVDS

Hinweis

Detaillierte Technische Daten entnehmen Sie bitte dem Datenblatt des Kamerasensors.

5.5.2 I²C Adressen

Device	I ² C-Adresse	Konfiguration		Variante
		J102	J101	
Kamerasensor	0x90	1-2	1-2	alle
	0x98	2-3	1-2	
	0xB0	1-2	2-3	
	0xB8	2-3	2-3	
LED - Steuerung	0x82			-LED

Die I²C-Adressen sind hexadezimal in 8 Bit – Darstellung angegeben. In Linux wird ggf. mit 7 Bit – Darstellung gearbeitet. In diesem Fall ist der Adresswert eine Stelle nach rechts zu verschieben.
Die Angabe bezieht sich auf die Schreibadresse (Bit 0 = 0), die Leseadresse ist entsprechend Bit 1 = 1 um 1 erhöht.

Default-Einstellung (fettgedruckt): 0x90

Zur Lage der Jumper siehe Bild 51.

5.5.3 Sonderfunktionen VM-010-LVDS

5.5.3.1 Window / Binning

VM-007-LVDS und VM-010-LVDS besitzen bezüglich der Window- und Binning-Funktionen die gleichen Verhaltensweisen. Bitte lesen Sie das Kapitel 5.2.3.1.

5.5.3.2 Trigger

Bei der VM-007-LVDS und VM-010-LVDS arbeitet der Trigger identisch. Bitte lesen Sie deswegen das Kapitel 5.2.3.2.

5.5.3.3 Strobe / LED-OUT

Bei der VM-007-LVDS und VM-010-LVDS arbeitet der Strobe identisch. Bitte lesen Sie deswegen das Kapitel 5.2.3.3.

5.5.3.4 LED-Beleuchtung

Die LED-Beleuchtung bei der VM-007-LVDS und VM-010-LVDS arbeiten identisch. Bitte lesen Sie deswegen das Kapitel 5.2.3.4.

5.5.4 Entwicklungskits

Zur Inbetriebnahme der Kamera und Unterstützung der Entwicklung sind Entwicklungskits für verschiedene Controller-Plattformen und Betriebssysteme erhältlich.

Das Sortiment an passenden Kits wird ständig erweitert.

Bitte informieren Sie sich auf unserer Webseite über aktuell erhältliche Kits.

Der PHYTEC-Vertrieb berät sie gerne bei der Zusammenstellung von Kits und Komponenten.

5.6 VM-011 – phyCAM-S+ 5 MPixel – monochrom / color

5.6.1 Technische Daten

Charakteristische Merkmale

- 5 MPixel – Sensor (5.038.848 Pixel)
- monochrom (VM-011-BW-LVDS) oder color (VM-011-COL-LVDS)
- phyCAM-S+ – Schnittstelle
- Framerate bis 12,5 fps
- Rolling Shutter
- Externer Trigger und Strobe
- zusätzlicher Steckverbinder mit Trigger, Strobe (optional)

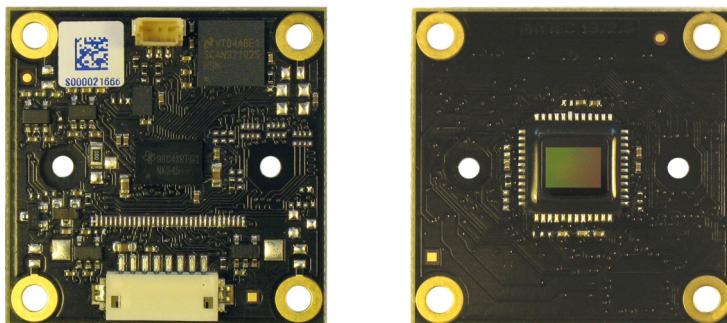


Bild 76: VM-011-xxx-LVDS (phyCAM-S+) (Rückseite / Vorderseite)

Spezifikation

Funktion	VM-011-BW-LVDS	VM-011-COL-LVDS
Kameracharakteristik		
Auflösung	5 MPixel	5 MPixel
Auflösung (H x V)	2592 x 1944	2592 x 1944
Sensorgröße	1/2.5"	1/2.5"
Sensorgröße	5,7 mm x 4,28 mm	5,7 mm x 4,28 mm
Pixelgröße	2,2 µm x 2,2 µm	2,2 µm x 2,2 µm
Farbe / monochrom	monochrom	color
Sensortechnologie	CMOS	CMOS
Sensorchip	Aptina MT9P031	Aptina MT9P006
Scan-System	progressive	Progressive
Shutter-Typ	rolling	Rolling
Bildrate (fps) (volle Auflösung)	bis 12,5 fps	bis 12,5 fps
Video-Auflösung	n/a	n/a
Empfindlichkeit	1,4 V/lux-sec	1,76 V/lux-sec
Dynamikbereich	70,1 dB	67,74 dB
hoher Dynamikbereich	n/a	n/a
Belichtungszeit	programmierbar	programmierbar
Verstärkung	programmierbar	programmierbar
AEC	n/a	n/a
AGC	n/a	n/a
Gammakorrektur	n/a	n/a
Weißabgleich/AWB	n/a	manuell
ext. Trigger / Sync.	Trigger / Strobe	Trigger / Strobe
ROI	ja	ja
Skipping	2x2 / 3x3	2x2 / 3x3
Binning	2x2 / 4x4	2x2 / 4x4
Mirror	programmierbar	programmierbar
Image Processor	n/a	n/a
LED-Beleuchtung	n/a	n/a
Sonderfunktionen	siehe Kapitel 5.6.5	siehe Kapitel 5.6.5

elektrisches Interface		
Videoausgang Typ	digital	digital
Anschluss	phyCAM-S+	phyCAM-S+
Datenformat	8 Bit seriell LVDS	8 Bit seriell LVDS
Interface-Mode	Y8	8 Bit RGGB (Bayer)
Dataline-Shifting	n/a	n/a
Kameraeinstellung	I ² C	I ² C
Versorgungsspannung	3,3 V	3,3 V
Leistungsaufnahme	700 mW	700 mW
Leistungsaufn. Standby	60 mW	60 mW

mechanische Daten		
Objektivanschluss	kein / M12 / C-CS	kein / M12 / C-CS
Objektiv	n/a	n/a
Gehäuse	n/a	n/a
Abmessungen (mm)	34 x 34	34 x 34
Befestigung	4 x M2.5	4 x M2.5
Gehäusefarbe	n/a	n/a
Gewicht (PCB)	5 g	5 g
Betriebstemperatur	-25...70°C	-25...70°C

Anschlüsse		
Signalausgang	Hirose 8 pol. Crimp	Hirose 8 pol. Crimp
Trigger / Sync.	JST 3 pol. Crimp	JST 3 pol. Crimp
Iris-Ansteuerung	n/a	n/a
Sonderfunktionen	n/a	n/a

n/a: nicht zutreffend. Alle Angaben können technischen Änderungen unterliegen

Tabelle 28: Technische Daten VM-011-xxx-LVDS (phyCAM-S+)

Interface-Charakteristik

	Symbol	min	Typ	max	Einheit
Betriebsspannung	V_{CAM}	3,0	3,3	3,6	V
Stromaufnahme	I_{CAM}	-	250	-	mA
Input high voltage ¹	V_{IH}	2,1	3,3	-	V
Input low voltage ¹	V_{IL}	-	0	0,7	V
Input high voltage ²	$V_{IHTrigger}$	2	2,8	3,3	V
Input low voltage ²	$V_{ILTtrigger}$	-	0	0,8	V
Output high voltage ¹	V_{OH}	-	3,3	-	V
Output low voltage ¹	V_{OL}	-	0	0,3	V
Output high voltage ³	$V_{OHS strobe}$	1,9	2,8	-	V
Output low voltage ³	$V_{OLS strobe}$	-	0,16	0,4	V
Betriebstemperatur ⁴	T_{OP}	-25	-	70	°C
Lagertemperatur ⁴	T_{STG}	-25	-	70	°C

¹ CAM_SDA, CAM_SCL, $I=+-100\mu A$ ² CAM_TRIGGER³ CAM_STROBE⁴ auf -30°C erweiterbar ohne Trigger/Strobe-Buchse X2

	Symbol	min	typ	max	Einheit
Masterclock Frequenz	f_{MCLK}	20	-	80	MHz
Clock Tastverhältnis	dutycycle _{MCLK}	40	50	60	%
Data Setup-Time	t_{SD}	0	19,9	59,9	ns
Data Hold Time	t_{HD}	0	0	0	ns
I ² C Taktrate	f_{I2C}	-	100	400	kHz

	Symbol	min	typ	max	Einheit
LVDS-Treiber					
Output differential voltage	IV_{ODI}	200	290	-	mV
Output offset voltage	V_{OS}	1,05	1,1	1,3	mV
V_{OS} change between complementary out states	DV_{OS}	-	-	35	mV
Output current when short to GND	I_{OS}	-	-56	-90	mA
Output current in Tri-State	I_{OZ}	-10	± 1	+10	μA
LVDS-Empfänger					
Input differential, positive	V_{IDTH+}	-	-	100	mV
Input differential, negative	V_{IDTH-}	-100	-	-	mV
Abschlusswiderstand	R_{SHUNT}		100		Ω

Datenformate

monochrom (VM-011-BW-LVDS):

- Y8 : 8 Bit Graustufenauflösung

color (VM-011-COL-LVDS):

- RGGB (Bayer-Pattern) bis 8 Bit Farbtiefe

Spektrale Empfindlichkeit

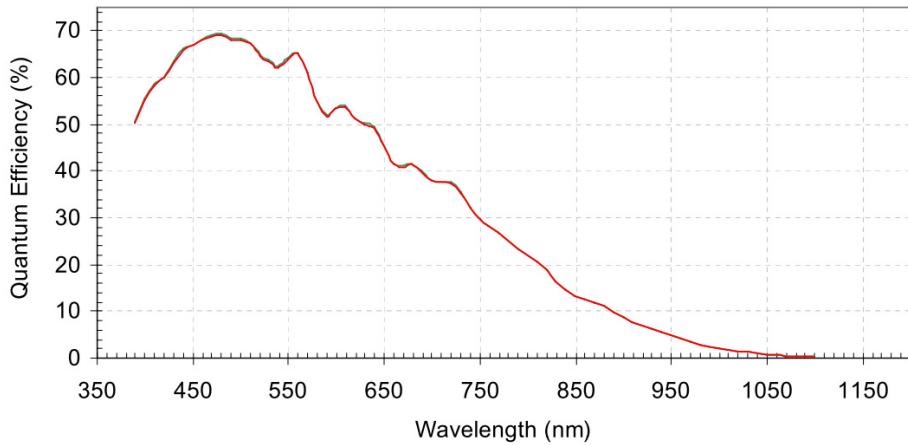


Bild 77: Spektrale Empfindlichkeit VM-011-BW-LVDS

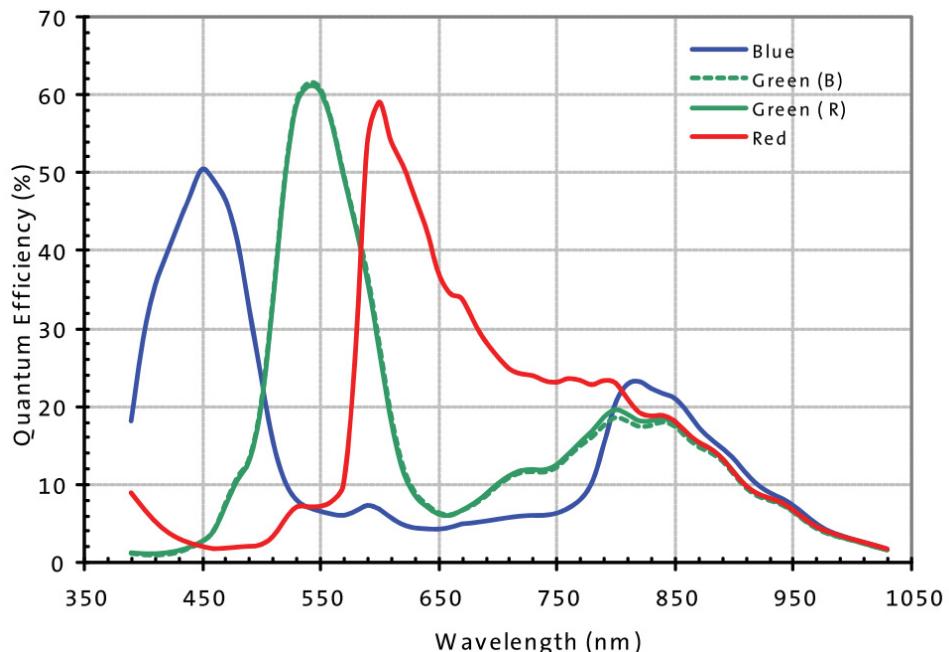


Bild 78: Spektrale Empfindlichkeit VM-011-COL-LVDS

Hinweis

Detaillierte technische Daten entnehmen Sie bitte dem Datenblatt des Kameratasers.

5.6.2 I²C Adressen

Device	I ² C-Address	Konfiguration		Variante
		J11		
Kamerasensor	0x90	2+3		alle
	0xBA	1+2		

Device	I ² C-Adresse	Konfiguration			Variante
		J13	J14	J15	
EEPROM	0xA0	1+2	1+2	1+2	alle
	0xA2	2+3	1+2	1+2	
	0xA4	1+2	2+3	1+2	
	0xA6	2+3	2+3	1+2	
	0xA8	1+2	1+2	2+3	
	0xAA	2+3	1+2	2+3	
	0xAC	1+2	2+3	2+3	
	0xAE	2+3	2+3	2+3	

Default-Adresse des Kamerasensors (fett gedruckt): 0x90

Die I²C-Adressen sind hexadezimal in 8 Bit – Darstellung angegeben. In Linux wird ggf. mit 7 Bit – Darstellung gearbeitet. In diesem Fall ist der Adresswert eine Stelle nach rechts zu shiften.
Die Angabe bezieht sich auf die Schreibadresse (Bit 0 = 0), die Leseadresse ist entsprechend Bit 1 = 1 um 1 erhöht.

5.6.3 Feature Pins

Signal	Pin	Funktion	I/O	Konfiguration
CAM_MCLK	3, 6	Master Clock	I	J1:2+3
		inaktiv (interne Clock)	-	J1:1+2

Hinweise

Konfiguration: Interne Konfiguration des Kameraboard, um diese Funktion zu aktivieren.

Falls mehrere Funktionen für einen Pin verfügbar sind, ist die Default-Konfiguration fettgedruckt.

Sonderkonfigurationen können bei Serienlieferungen von PHYTEC vorkonfiguriert werden. Bitte sprechen Sie dazu mit unseren Vertriebsmitarbeitern.

NOMT = not mounted = unbestückt

Durch Setzen von J1 auf 1+2 wird der Kamerasensor vom optional bestückten internen Oszillatior mit Takt versorgt (siehe Abschnitt 5.6.5.5). An den Pins 3 und 6 von X1 sind dennoch die differenziellen Eingänge des Clock-Receiver vorhanden.
Bei Betrieb mit internem Oszillatior empfehlen wir eine Bestückungsvariante ohne Clock-Receiver.

5.6.4 Jumperplan VM-011-xxx-LVDS

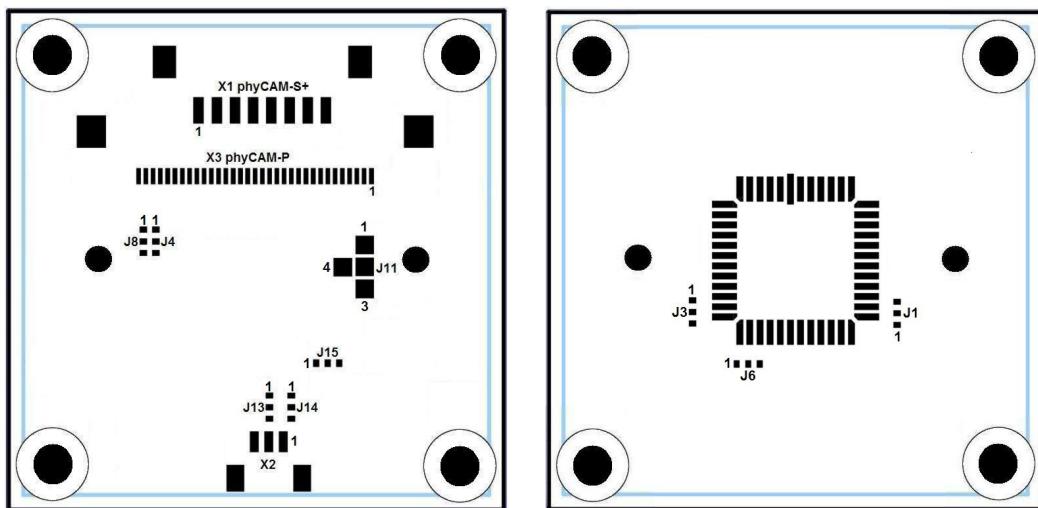


Bild 79: Jumperplan VM-011-xxx-LVDS, PL1372.0

5.6.5 Sonderfunktionen VM-011

5.6.5.1 Variable Auflösung

Der Kamerasensor der VM-011 ermöglicht – wie andere phyCAM-Module auch – die Verringerung der effektiven Bildauflösung durch verschiedene Verfahren. Dadurch lassen sich Bildausschnitt und die erzeugte Datenmenge optimal an die Anforderungen der Anwendung anpassen. Durch die Reduzierung der Auflösung kann außerdem die Bildwiederholrate erhöht werden.

Tabelle 29 listet einige Beispiele für typische Unterauflösungen für die VM-011 auf:

Image Resolution	Resolution options			
	Name	max. Frame rate	Mode	Format
2592 x 1944	-	15	window	1/2.5"
2048 x 1536	QXGA	21	window	1/3"
1920 x 1080	FullHD	31	window	1/3"
1600 x 1200	UXGA	31	window	1/4"
1280 x 1024	SXGA	42	window	1/4.5"
1280 x 720	HD	60	binning	1/2.5"
		63	window	1/5.5"
1024 x 768	XGA	63	skipping	1/3"
		47	binning	1/3"
		90	window	1/6"
800 x 600	SVGA	90	skipping	1/4"
		65	binning	1/4"
		123	window	1/6.5"
640 x 480	VGA	123	skipping	1/2.5"
		53	binning	1/2.5"

Tabelle 29: Beispiele für Unterauflösungen VM-011

Je nach gewünschter Auflösung und Anforderungen der Applikation können verschiedene Verfahren zur Reduzierung der Auflösung benutzt werden (Spalte „Mode“):

- *window*:

Das Bild wird nur von einem Teilbereich des Sensors ausgelesen (*Region of Interest – ROI*). Pixel außerhalb dieses

Feldes werden übersprungen. Dieses Verfahren verringert die effektive Größe des Bildfensters auf dem Sensor, was bei der Berechnung der Optik berücksichtigt werden muss.

Der Beginn des Bildfensters kann auf dem physikalischen Sensor verschoben werden, wodurch elektronisches Schwenken möglich ist.

- *binning:*

Beim Binning werden benachbarte Pixel zusammengefasst.

Dadurch steigt die effektive Größe eines Pixels und die Lichtempfindlichkeit nimmt zu.

Bei Farbsensoren ist zu beachten, daß nicht direkt benachbarte Pixel zusammengefasst werden, sondern die nächsten Pixel der gleichen Farbe (siehe Sensordatenblatt).

- *skipping:*

Beim Auslesen werden Pixel übersprungen. Die effektive Sensorfläche wird daher bei der Reduzierung der Auflösung nicht oder nur geringer verkleinert. Dies ist ggf. bei der Berechnung der Optik oder beim Umschalten zwischen verschiedenen Modi nützlich (elektronischer Zoom).

Gegenüber Binning ist das Skipping-Verfahren schneller.

5.6.5.2 Trigger / Bulb Exposure

Der Triggereingang stellt folgende Sonderfunktionen zur Verfügung:

- Im Snapshot-Modus des Sensors wird der Zeitpunkt der Bildaufnahme gesteuert. Ein Low-Level am Triggereingang löst eine Bildaufnahme aus.
- Im Bulb Exposure-Modus des Sensors wird die Belichtungszeit über den Triggereingang gesteuert.

Einzelheiten zur Triggerung finden Sie im Datenblatt des Kamerasensors.

Der Triggereingang ist am CAM_CTRL2 – Pin des phyCAM-P Steckers verfügbar (wenn J3 auf 2+3 steht und J4 nicht bestückt ist). Weiterhin ist er zusätzlich an Pin 1 des Erweiterungssteckers X2 vorhanden.

Belegung des Erweiterungssteckers X2

Pin	Dir	Funktion
1	I	EXPOSURE / TRIGGER_IN
2	-	GND (Signalmasse)
3	O	STROBE

Steckverbinder-Typ: JST BM03B-SRSS-TB
passende Steckergehäuse: JST SHR-03V-S

Hinweis

Der Triggereingang kann im Sensor invertiert werden, so dass dieser Eingang High- oder Low-Aktiv arbeiten kann.

5.6.5.3 Strobe

Der Strobe-Ausgang wird während der Belichtungszeit des Bildsensors auf einen High-Pegel gezogen.

Einzelheiten zum Strobe-Signal finden Sie im Datenblatt des Kamerasensors.

Das Strobe-Signal ist an Pin 3 des Erweiterungssteckers verfügbar.

5.6.5.4 EEPROM

Das Kameramodul VM-011 kann optional mit einem EEPROM ausgestattet werden. In diesem können anwendungsspezifische Daten (z.B. Kalibrierungsdaten) gespeichert werden.

Das EEPROM ist vom Typ M24C02-RMC6TG und besitzt eine Speichergröße von 2 kBit. Die Default I²C-Adresse lautet 0xAE. Alternative Adressen können per Jumper eingestellt werden (siehe Kapitel 5.6.2).

Datenübertragungsrate: 100 kHz Standard Mode / 400 kHz Fast Mode

Weitere Informationen finden Sie im Datenblatt des EEPROMs.

5.6.5.5 Onboard MCLK Erzeugung

Bei Bedarf besteht die Möglichkeit, einen Oszillator auf dem Kameraboard zu bestücken. Dieser kann den Masterclock MCLK für den Kamerasensor erzeugen. Damit ist es nicht mehr erforderlich, den

MCLK-Takt über die Pins 3/6 des phyCAM-S – Steckers X1 einzuspeisen.

Zur Verwendung des internen Masterclocks muss XT1 bestückt sein und Jumper J1 auf 1+2 gesetzt werden.

5.6.6 Entwicklungskits

Zur Inbetriebnahme der Kamera und Unterstützung der Entwicklung sind Entwicklungskits für verschiedene Controller-Plattformen und Betriebssysteme erhältlich.

Das Sortiment an passenden Kits wird ständig erweitert.

Bitte informieren Sie sich auf unserer Webseite über aktuell erhältliche Kits.

Der PHYTEC-Vertrieb berät sie gerne bei der Zusammenstellung von Kits und Komponenten.

5.7 VM-012 – phyCAM-S+ 1,3 MPixel Global Shutter – monochrom / color

5.7.1 Technische Daten

Charakteristische Merkmale

- 1,3 MPixel – Sensor (1.310.720 Pixel)
- monochrom (VM-012-LVDS-BW) oder color (VM-012-LVDS-COL)
- phyCAM-S+ – Schnittstelle
- Framerate: 37 fps (volle Auflösung)
- Framerate: 130 fps bei VGA
- Global Shutter und Rolling Shutter (umschaltbar)
- Externer Trigger und Strobe
- zusätzlicher Steckverbinder mit Trigger, Strobe (optional)



Bild 80: VM-012 (phyCAM-S) (Vorderseite / Rückseite)

Spezifikation

Funktion	VM-012-LVDS-BW	VM-012-LVDS-COL
Kameracharakteristik		
Auflösung	1,3 MPixel	1,3 MPixel
Auflösung (H x V)	1280 x 1024	1280 x 1024
Sensorgröße	1/2" 6,18 mm x 4,95 mm	1/2" 6,18 mm x 4,95 mm
Pixelgröße	4,8 µm x 4,8 µm	4,8 µm x 4,8 µm
Farbe / monochrom	monochrom	color
Sensortechnologie	CMOS	CMOS
Sensorchip	ON Semiconductor VITA 1300 (NOIV2SN1300A-QDC)	ON Semiconductor VITA 1300 (NOIV2SE1300A-QDC)
Scan-System	progressive	progressive
Shutter-Typ	global oder rolling	global oder rolling
Bildrate (fps)	37 fps (volle Auflösung) 130 fps bei VGA	37 fps (volle Auflösung) 130 fps bei VGA
Empfindlichkeit	4,6 V/lux sec (bei 550 nm)	4,6 V/lux sec (bei 550 nm)
Dynamikbereich	60 dB (Rolling Shutter Mode) 53 dB (Global Shutter Mode)	60 dB (Rolling Shutter Mode) 53 dB (Global Shutter Mode)
hoher Dynamikbereich	90 dB	90 dB
Belichtungszeit	programmierbar	programmierbar
Verstärkung	programmierbar	programmierbar
AEC	ja, abschaltbar	ja, abschaltbar
AGC	ja, abschaltbar	ja, abschaltbar
Gammakorrektur	n/a	n/a
Weißabgleich/AWB	n/a	n/a
ext. Trigger / Sync.	Trigger / Strobe	Trigger / Strobe
ROI	ja, bis zu 8	ja, bis zu 8
Skipping	2x2	2x2
Binning	2x2	2x2
Mirror	n/a	n/a
Image Processor	n/a	n/a
LED-Beleuchtung	n/a	n/a
Sonderfunktionen	Siehe Kapitel 5.7.6	Siehe Kapitel 5.7.6

elektrisches Interface		
Videoausgang Typ	digital	digital
Anschluss	phyCAM-S+	phyCAM-S+
Datenformat	8 Bit seriell LVDS	8 Bit seriell LVDS
Interface-Mode	Y8	8 Bit RGGB (Bayer)
Dataline-Shifting	n/a	n/a
Kameraeinstellung	I²C	I²C
Versorgungsspannung	3,3 V	3,3 V
Leistungsaufnahme	620 mW	620 mW
Leistungsaufn. Standby	85 mW	85 mW

mechanische Daten		
Objektivanschluss	kein / M12 / C-CS	kein / M12 / C-CS
Objektiv	n/a	n/a
Gehäuse	n/a	n/a
Abmessungen (mm)	34 x 34	34 x 34
Befestigung	4 x M2,5	4 x M2,5
Gehäusefarbe	n/a	n/a
Gewicht (PCB)	5 g	5 g
Betriebstemperatur	-25...85°C	-25...85°C

Anschlüsse		
Signalausgang	Hirose 8 pol. Crimp	Hirose 8 pol. Crimp
Trigger / Sync.	JST 3 pol. Crimp	JST 3 pol. Crimp
Iris-Ansteuerung	n/a	n/a
Sonderfunktionen	n/a	n/a

n/a: nicht zutreffend. Alle Angaben können technischen Änderungen unterliegen

Tabelle 30: Technische Daten VM-012-xxx-LVDS (phyCAM-S+)

Interface-Charakteristik

	Symbol	min.	typ.	max.	Einheit
Betriebsspannung	V_{CAM}	3,0	3,3	3,6	V
Stromaufnahme	I_{CAM}	-	200	-	mA
Input high voltage ¹	V_{IH}	2	-	$V_{CAM} +0,3$	V
Input low voltage ¹	V_{IL}	-0,3	-	0,8	V
Output high voltage ¹	V_{OH}	2,8	-	-	V
Output low voltage ¹	V_{OL}	-	-	0,2	V
Betriebstemperatur ²	T_{OP}	-25	-	70	°C
Lagertemperatur ²	T_{STG}	-25	-	70	°C

¹ CAM_SDA, CAM_SCL, $I=+/-100\mu A$

² auf -30°C erweiterbar ohne die optionale Trigger/Strobe-Buchse X2

	Symbol	min	typ	max	Einheit
Masterclock Frequenz	f_{MCLK}	20	-	62	MHz
Clock Tastverhältnis	dutycycle _{MCLK}	40	50	60	%
I ² C Taktrate ²	f_{I2C}	-	100	400	kHz

² der I²C-Master muss das Verfahren des Clock-Stretching unterstützen

	Symbol	min	typ	max	Einheit
LVDS-Treiber					
Output differential voltage	$ V_{OD} $	200	290	-	mV
Output offset voltage	V_{OS}	1,05	1,1	1,3	mV
V_{OS} change between complementary out states	DV_{OS}	-	-	35	mV
Output current when short to GND	I_{OS}	-	-56	-90	mA
Output current in Tri-State	I_{OZ}	-10	± 1	+10	μA
LVDS-Empfänger					
Input differential, positive	V_{IDTH+}	-	-	100	mV
Input differential, negative	V_{IDTH-}	-100	-	-	mV
Abschlusswiderstand	R_{SHUNT}		100		Ω

Datenformate

monochrom (VM-012-BW-LVDS):

- Y8 : 8 Bit Graustufenauflösung

color (VM-012-COL-LVDS):

- RGGB (Bayer-Pattern) bis 8 Bit Farbtiefe

Spektrale Empfindlichkeit

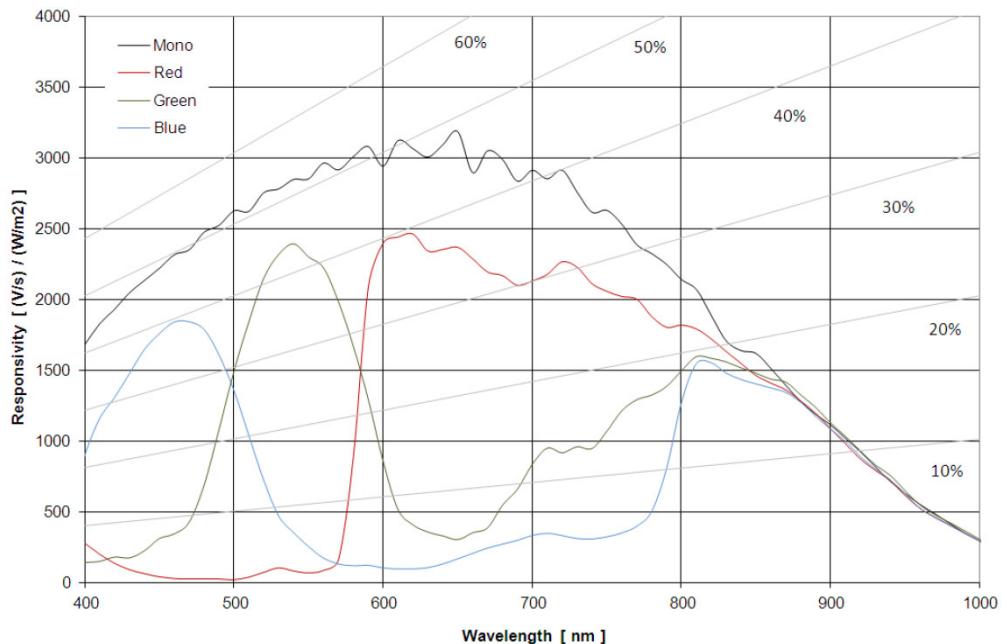


Bild 81: Spektrale Empfindlichkeit VM-012-BW / COL

Hinweis

Detaillierte technische Daten entnehmen Sie bitte dem Datenblatt des Kamerasensors.

5.7.2 I²C Adressen

Device	I ² C-Adresse	Konfiguration		Variante
		J9	J10	
Camera Sensor	0x90	2+3	1+2	alle
	0x98	1+2	1+2	
	0xB0	2+3	2+3	
	0xB8	1+2	2+3	

Device	I ² C-Adresse	Konfiguration			Variante
		J2	J3	J4	
EEPROM	0xA0	1+2	1+2	1+2	optional
	0xA2	2+3	1+2	1+2	
	0xA4	1+2	2+3	1+2	
	0xA6	2+3	2+3	1+2	
	0xA8	1+2	1+2	2+3	
	0xAA	2+3	1+2	2+3	
	0xAC	1+2	2+3	2+3	
	0xAE	2+3	2+3	2+3	

Default-Konfiguration des Kamerasensors (fett gedruckt):
0x90

Die I²C-Adressen sind hexadezimal in 8 Bit – Darstellung angegeben.
In Linux wird ggf. mit 7 Bit – Darstellung gearbeitet. In diesem Fall
ist der Adresswert eine Stelle nach rechts zu shiften.

Die Angabe bezieht sich auf die Schreibadresse (Bit 0 = 0), die
Leseadresse ist entsprechend Bit 1 = 1 um 1 erhöht.

5.7.3 Jumperplan VM-012-xxx-LVDS

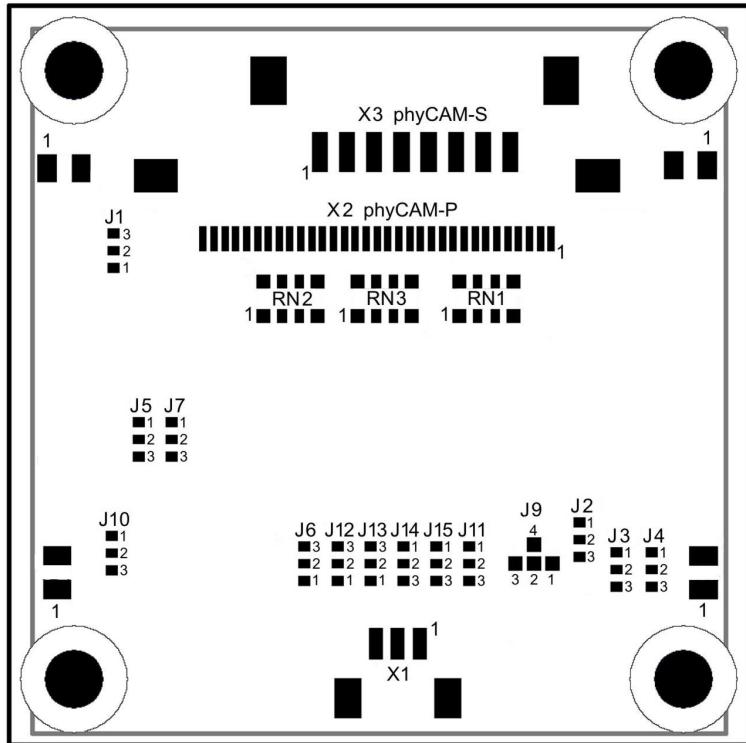


Bild 82: Jumperplan VM-012-xxx-LVDS, PL1420.0

5.7.4 Pixelreihenfolge VM-012

Bedingt durch den internen Aufbau des Kamerasensors VITA 1300 werden Pixel nicht konsekutiv sequenziell entsprechend der physikalischen Anordnung auf dem Sensor entsprechend ausgegeben. Die Zeilen des Pixel-Arrays sind vielmehr in so genannte Kernels unterteilt, die Gruppen aus jeweils 8 Pixeln darstellen (8 Pixel in x-Richtung je Zeile):

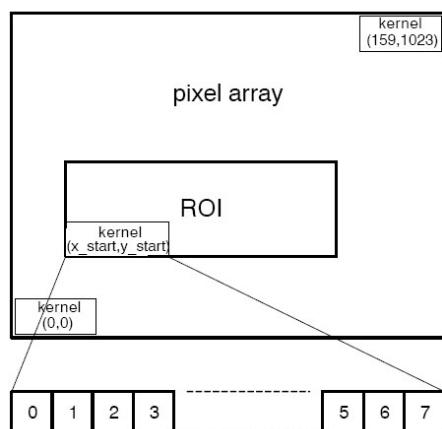


Bild 83: Anordnung der Pixel-Kernel auf dem Sensor-Array

Die Reihenfolge, in der die Pixeldaten ausgegeben werden, ist an den Kernels orientiert und abhängig vom Subsampling-Modus.

- (a) kein Subsampling

Die Pixelreihenfolge ist in geraden und ungeraden Kernels unterschiedlich entsprechend der folgenden Grafik:

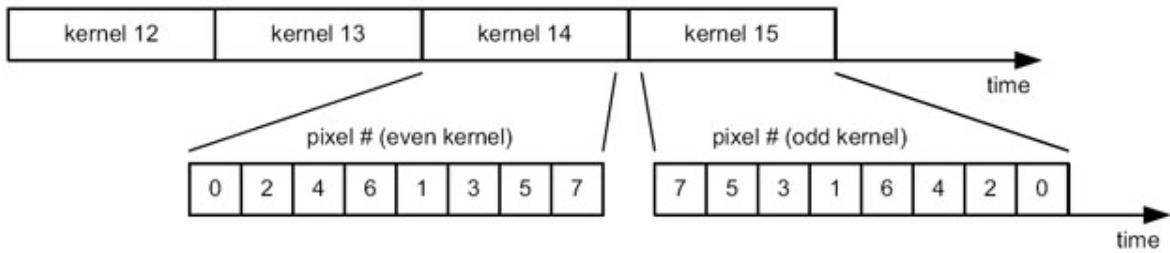


Bild 84: Pixelreihenfolge ohne Subsampling

(b) mit Subsampling (monochromer Sensor)

Im Subsampling-Modus werden zwei benachbarte Kernels zu einem Kernel zusammengefasst (siehe Grafik). Dadurch wird die Anzahl der ausgegebenen Pixel halbiert. Es werden immer die geraden Pixel entnommen.

Im Gegensatz zur Betriebsart ohne Subsampling gibt es keinen Unterschied in der Pixelreihenfolge von geraden und ungeraden Kernels.

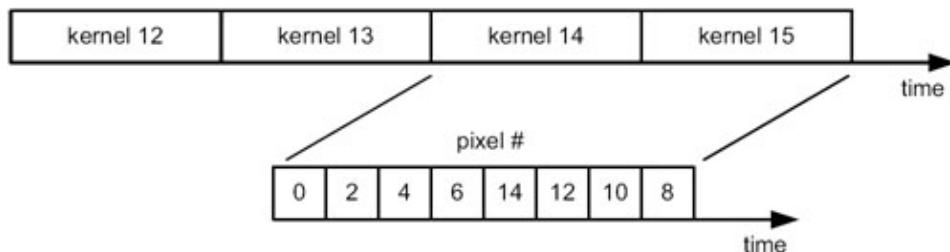


Bild 85: Pixelreihenfolge mit Subsampling im Monochrome-Modus

(c) mit Subsampling (color Sensor)

Im Subsampling-Modus werden zwei benachbarte Kernels zu einem Kernel zusammengefasst (siehe Grafik). Dadurch wird die Anzahl der ausgegebenen Pixel halbiert. Es werden immer 2 benachbarte Pixel entnommen und dann 2 Pixel übersprungen.

Im Gegensatz zur Betriebsart ohne Subsampling gibt es keinen Unterschied in der Pixelreihenfolge von geraden und ungeraden Kernels.

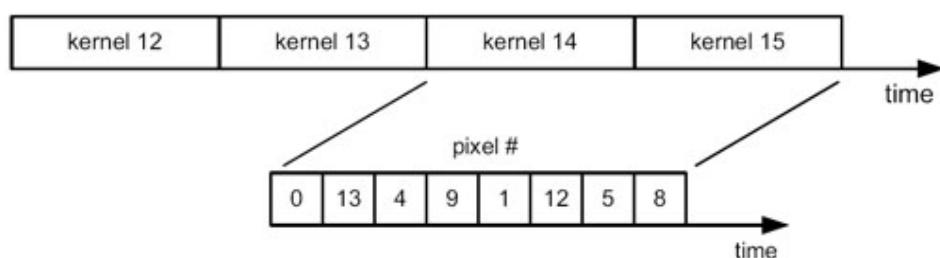


Bild 86: Pixelreihenfolge mit Subsampling im Color-Modus

Hinweise

Die ausgegebenen Pixel müssen durch die nachfolgende Verarbeitungseinheit (in der Regel durch Software) in die richtige Reihenfolge gebracht werden bzw. die Pixelreihenfolge bei der Verarbeitung berücksichtigt werden.

Bei der Definition einer ROI auf dem Sensor-Array müssen die ROI-Ränder mit den Kernel-Grenzen übereinstimmen. Idealerweise wird der Beginn einer ROI so organisiert, dass er immer auf den gleichen Kernel-Typ (gerade Kernels) fällt.

Hinweis

Phytec liefert eine Bibliotheks- und GStreamer-Funktion zum Sortieren der Kernels mit den Development-Kits mit. Weitere Informationen dazu finden Sie in der Application Note „VM-012 Remapping“.

5.7.5 Beschreibung des I²C Interface VM-012

Die phyCAM Schnittstellen besitzen zur Kommunikation mit den Komponenten auf den Kameraboarden (Sensor, EEPROM, usw.) eine I²C Schnittstelle. Diese ist sowohl bei phyCAM-P als auch bei phyCAM-S(+) vorhanden.

Von der CPU können über die I²C-Schnittstelle alle Register des Kamerasensors entsprechend der gewünschten Konfiguration eingestellt werden.

Der auf der VM-012 befindliche Sensor VITA 1300 verwendet ein SPI-Interface für den Zugriff auf seine Register.

Auf der VM-012 sorgt ein zusätzlicher Microcontroller für die Umsetzung des I²C-Busses auf den SPI-Bus.

Daraus ergeben sich einige Besonderheiten, die beim I²C Zugriff auf den Kamerasensor beachtet werden müssen.

Die I²C Schnittstelle der VM-012 ist mit einer Wortbreite von 8 Bit organisiert:

- 8 Bit Deviceadresse
- 8 Bit Registeradresse
- 2 x 8 Bit Datenzugriffe

Der Zugriff auf die I²C Schnittstelle der VM-012 erfolgt immer als 16-Bit Write- oder 16-Bit Read-Sequenz.

Entsprechend der I²C Spezifikation werden Schreib- und Lesezugriffe durch den Zustand des LSB in der Deviceadresse unterschieden.

- Schreibzugriff: LSB in der Deviceadresse = 0
- Lesezugriff: LSB in der Deviceadresse = 1

5.7.5.1 16-Bit Schreibsequenz

Eine typische Bytefolge zum Schreiben in ein 16 Bit-Register des Kamerasensors ist in Bild 87 gezeigt. Die Sequenz wird vom Master durch das Startbit eingeleitet, gefolgt von der Registeradresse und zwei Daten-Bytes. Dabei wird der höherwertige Teil des 16 Bit breiten Datenwerts zuerst gesendet und dann der niederwertige Teil. Die VM-012 liefert nach jedem Byte die Empfangsbestätigung (ACK). Alle 16 Datenbits müssen übertragen werden, bevor das Register aktualisiert wird. Der Master beendet den Schreibvorgang durch Senden des Stop-Bits.

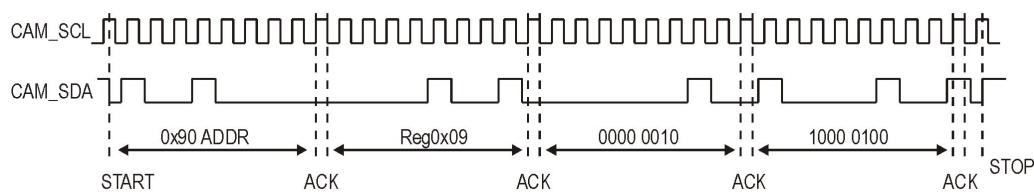


Bild 87 Schreiben des Wertes 0x0284 auf Register 0x09 an Device 0x90

Hinweis

Erst nach der vollständigen Übernahme der beiden Daten-Bytes wird der Datenwert über die SPI-Schnittstelle in das angegebene Register des Kamerasensors übertragen.

Ein weiterer I²C-Zugriff darf erst nach Beendigung des internen SPI-Schreibzugriffs erfolgen. Zur Einhaltung dieser Vorgabe können zwei Methoden verwendet werden:

Methode 1:

Es wird eine feste Zeit nach einem I²C Schreibzugriff gewartet, bevor ein nächster I²C-Befehl gesendet wird. In der Firmware-Version V0.4 der VM-012 müssen mindestens 250µs nach einem I²C-Write-Befehl gewartet werden.

Methode 2:

Verwendung des Statusflags „SPI_WRITE“ im VM012_STATUS-Register 0x99.

Das Statusflag wird vom Microcontroller des Kameramoduls verwaltet.

Nach dem Erkennen eines Schreibbefehls wird dieses Bit automatisch gesetzt und nach Beendigung des SPI-Schreibvorgangs zurückgenommen. Das Status-Register wird im nachfolgenden Abschnitt beschrieben.

Hinweis

Der Zugriff auf die Register: VM012-STATUS, VM012-CONTROL und auf VM012_FIRMWARE ist ohne Einhaltung von Wartezeiten möglich. Weiterhin ist der Zugriff auf diese Register auch während der noch aktiven SPI-Schreibsequenz möglich.

5.7.5.2 16-Bit Lesesequenz

Eine typische 16-Bit Lesesequenz ist in Bild 88 dargestellt. Zunächst muß der Master die Adresses des Registers senden, dessen Inhalt gelesen werden soll. Dazu wird in einer Schreibsequenz nur die Registeradresse an das Kameramodul gesendet.

Danach wird vom Master ein Lesevorgang über einen 16 Bit-Wert begonnen, indem er ein erneutes Start-Bit und die Deviceadresse mit gesetztem LSB (Lesekennung) sendet.

Mit den folgenden Clock-Takten sendet das Kameramodul in zwei Datenbytes den 16 Bit breiten Registerinhalt. Dabei wird zuerst das High-Byte und dann das Low-Byte übertragen. Der Master sendet nach jeder 8-Bit-Übertragung ein Bestätigungs-Bit (ACK). Die Datenübertragung wird beendet, indem der Master ein No-Acknowledge-Bit (NACK) nach den 16 Bit Daten sendet.

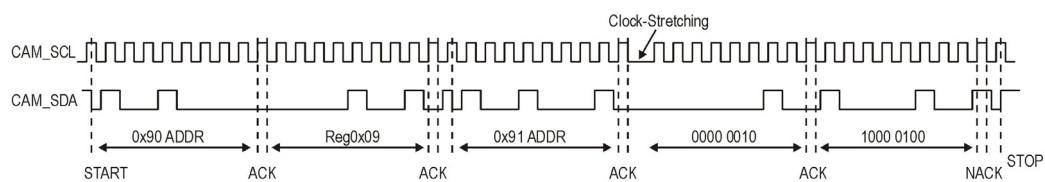


Bild 88 Lesen des Wertes 0x0284 aus Register 0x09 von Device 0x90

Hinweis:

Nach dem einleitenden Schreibbefehl innerhalb der Lesesequenz muss keine Wartezeit eingehalten werden. Es kann sofort der nachfolgende Lesebefehl begonnen werden.

Nachdem der Microcontroller der VM-012 den einleitenden I²C-Write-Befehl und die Deviceadresse mit gesetztem Lesebit empfangen hat, benötigt er in der Regel ca. 200µs zur Bearbeitung des internen SPI-Lesebefehls. In dieser Zeit muß der Master an der I²C-Schnittstelle warten, bevor er mit dem Einlesen der Daten beginnen kann. Dazu wird vom Microcontroller der VM-012 der Mechanismus des „Clock-Stretching“ verwendet. Das „Clock-Stretching“ wird nur einmal vor dem ersten Datenbyte verwendet. Das zweite Datenbyte wird sofort nach Anforderung gesendet.

Hinweis:

Der I²C-Master muss das Verfahren des *Clock-Stretching* unterstützen.

5.7.5.3 I²C Registerzuordnung

5.7.5.3.1 Paging

Der Kamerasensor VITA 1300 auf der VM-012 besitzt eine Registermap mit 511 Registern. Eine Vielzahl von I²C-Routinen unterstützen jedoch nur einen Adressraum von 255 Registern. Deshalb wurde der I²C-Adressraum auf der VM-012 durch Verwendung eines Page-Bits erweitert.

Page-Bit	I ² C-Registeradresse der VM-012	Registeradresse des VITA 1300 Kamerasensors
0	0x00 bis 0xFF	0x000 bis 0x0FF
1	0x00 bis 0xFF	0x100 bis 0x1FF

Die adressierte Registeradresse des Kamerasensors entspricht also der an der I²C-Schnittstelle übergebenen Registeradresse zuzüglich des Werts des Page-Bits als MSB:

Sensor-Registeradresse = Page-Bit · 0x100 + I²C-Register-Adresse.

Das „PAGE_BIT“ befindet sich im „VM012_CONTROL“ Register.

Informationen zu den Registern des Kamerasensors VITA 1300 finden Sie im Datenblatt des Sensors.

5.7.5.3.2 Control- und Statusregister

Zur Steuerung des Microcontrollers auf dem Kameramodul und zum Auslesen von Statusinformationen werden in die Registermap des Kamerasensors drei zusätzliche Register eingeblendet.

Über den Lese- bzw. Schreibzugriff auf diese Register kann der I²C-Master direkt den Microcontroller der VM-012 ansprechen..

Dafür werden drei Adressen verwendet, die im Adressraum des VITA 1300 nicht belegt sind.

I ² C Register Adresse der VM-012	Page-Bit	Read	Write	Funktion
0x97	x	ja	nein	Firmware-Version der VM-012
0x98	x	ja	ja	VM_012_CONTROL Register
0x99	x	ja	nein	VM_012_STATUS Register

x = keinen Einfluss

Hinweis:

Diese drei Adressen werden nicht an das SPI Interface des Kamerasensors weitergeleitet, sondern nur im Microcontroller ausgewertet. Diese drei Register unterliegen keinen Wartezeiten beim Lesen oder Schreiben auf der I²C Schnittstelle.

Registerbeschreibung VM012_FIRMWARE; 0x97 (151 dezimal)

0x97 – VM012_FIRMWARE					
Bit	Bit Name	Bit Beschreibung	Default Hex (Dec)	zulässige Werte (Dec)	Read/ Write
7...0	MINOR_REVISION	Version Firmware Nachkommastelle	-	0...255	R
15...8	MAJOR_REVISION	Version Firmware Vorkommastelle	-	0...255	R

Registerbeschreibung VM012_CONTROL; 0x98 (152 dezimal)

0x98 – VM012_CONTROL						
Bit	Bit Name	Bit Beschreibung	Default Hex (Dec)	zulässige Werte (Dec)	Read/Write	
0	PAGE_BIT	Auswahl Register-Page des Kamerasensors: 0 = Register 0x000 bis 0x0FF 1 = Register 0x100 bis 0x1FF Der Zustand des PAGE_BITS bleibt nach dem Kamerareset erhalten	0	0 ; 1	R/W	
1	AUTO_SENSOR_RESET	Auto Software-Reset Kamerasensor 0 = Grundzustand 1 = Reset Kamerasensor auslösen Es wird das Reset-Signal des Kamerachips aktiviert und die Spannungsversorgungen des Kamerachips abgeschaltet. Nach einer Wartezeit von 100ms werden die Spannungen wieder zugeschaltet und der Reset wieder deaktiviert. Danach wird das Bit selbstständig zurückgesetzt.	0	0 ; 1	R/W	
2	SENSOR_RESET	Bildsensor Reset aktivieren 0 = Grundzustand 1 = Es wird das Reset-Signal des Kamerachips aktiviert und die Spannungsversorgungen des Kamerachips abgeschaltet. Erst wenn das Bit vom Anwender zurückgesetzt wird, werden die Spannungen wieder zugeschaltet und der Reset deaktiviert. Diese Funktion kann benutzt werden, um das Kameramodul in einen energiesparenden Modus zu versetzen.	0	0 ; 1	R/W	
3..7	RESERVED	reserviert für interne / zukünftige Funktionen	-	-	-	
8	VM-012_RESET	Software-Reset Kameramodul 0 = Grundzustand 1 = Reset Kameramodul auslösen Wenn dieses Bit gesetzt wird, dann erfolgt ein Reset des Kamerasensors und der Microcontroller auf dem Sensorboard führt ein Softwarerestart durch. Danach stehen alle Register wieder auf den Default-Werten.	0	0 ; 1	R/W	
9...15	RESERVED	reserviert für interne / zukünftige Funktionen	-	-	-	

Registerbeschreibung VM012_STATUS; 0x99 (153 dezimal)

0x99 – VM012_STATUS					
Bit	Bit Name	Bit Beschreibung	Default Hex (Dec)	zulässige Werte (Dec)	Read/Write
0	SPI_READ	0 = SPI-READ-Vorgang ist inaktiv 1 = SPI-READ-Vorgang läuft. Es darf nur auf die Register 0x97, 0x98 und 0x99 zugegriffen werden. Hinweis: Beim Verwendung von Clock-Stretching erfolgt die Bearbeitung innerhalb des I²C Zugriffszyklus. Eine besondere Beachtung des Flags ist nicht erforderlich.	0	0 ; 1	R
1	SPI_WRITE	0 = SPI-WRITE-Vorgang ist inaktiv 1 = SPI-WRITE-Vorgang läuft. Es darf nur auf die Register 0x97, 0x98 und 0x99 zugegriffen werden.	0	0 ; 1	R
2..15	RESERVED	reserviert für interne / zukünftige Funktionen	-	-	-

5.7.6 Sonderfunktionen VM-012

5.7.6.1 Windowing / ROI

Der Kamerasensor der VM-012 ermöglicht – wie andere phyCAM-Module auch – die Verringerung der effektiven Bildauflösung durch Definition von Auslesefenstern (Window oder ROI = Region of Interest). Dadurch lässt sich auch die erzeugte Datenmenge optimal an die Anforderungen der Anwendung anpassen. Durch die Reduzierung der Auflösung kann außerdem die Bildwiederholrate erhöht werden. Abhängig von der Betriebsart können mehrere ROIs definiert werden:

- Global Shutter Mode: bis zu 8 ROIs
- Rolling Shutter Mode: bis zu 1 ROI

Beachten Sie, daß bei Verwendung mehrerer ROIs die Ausgabereihenfolge der Pixel nach wie vor von der Lage der Pixel auf dem Sensor bestimmt wird. ROIs maskieren also den Sensor, sie bestimmen aber nicht die Reihenfolge der Pixel. Gegebenenfalls werden die aktiven Pixel mehrerer ROIs verschachtelt.

5.7.6.2 Trigger / Monitor

Der Triggereingang stellt folgende Sonderfunktionen zur Verfügung:

- Triggered Shutter Master Mode
In diesem Modus wird der Zeitpunkt der Bildaufnahme durch das Trigger-Signal gesteuert. Eine steigende Flanke Triggereingang löst eine Bildaufnahme aus. Die Belichtungszeit wird durch die Registereinstellungen des Sensors gesteuert.
- Pipelined Shutter Slave Mode
In diesem Modus wird der Zeitpunkt der Bildaufnahme und die Belichtungszeit über den Triggereingang gesteuert.
Eine steigende Flanke startet die Bildaufnahme, eine fallende Flanke beendet die Aufnahme.

Hinweise

Der Trigger darf nicht in der Frame Overhead Time (FOT) aktiviert werden. Zur Erkennung des Bildanfangs kann die *First Line Indication* des Monitor-Signals verwendet werden, s. unten.
Einzelheiten zur Triggerung finden Sie im Datenblatt des Kamerasensors.

Der Triggereingang ist an Pin 1 des Erweiterungssteckers X2 vorhanden.

Belegung des Erweiterungssteckers X2

Pin	Dir	Funktion
1	I	TRIGGER0_IN
2	-	GND (Signalmasse)
3	O	MONITOR_OUT

Steckverbinder-Typ: JST BM03B-SRSS-TB
passende Steckergehäuse: JST SHR-03V-S

5.7.6.3 Monitor out

Der Monitor-Ausgang kann wahlweise auf das Monitor0 oder Monitor1 – Signal des VITA1300 konfiguriert werden:

Signal		Funktion	I/O	Konfiguration
--------	--	----------	-----	---------------

MONITOR_OUT		MONITOR0	O	J7:2-3
		MONITOR1	O	J7:1-2

Das Signal *MONITOR_OUT* ist an Pin 3 des Erweiterungssteckers X2 verfügbar.

Die Funktion des Signals kann im Register *MONITOR_SELECT* des Sensors eingestellt werden.

Übersicht über die Funktionen:

Funktion	Monitor0	Monitor1	Bemerkung
0	x	x	konstant low
Integration Time	x		1 während Belichtung
ROT Indication	x	x	'1' during ROT, '0' outside
Dual/Triple Slope Integration		x	asserted during DS/TS FOT sequence
Start of x-Readout Indication	x	x	
Black Line Indication		x	'1' during black lines, '0' outside
Frame Start Indication	x		
Start of ROT Indication		x	
First Line Indication	x		'1' during first line, '0' for all others
Start of X-readout Indication for Black Lines	x		
Start of X-readout Indication for Image Lines		x	

(ROT = Row Overhead Time, FOT = Frame Overhead Time)

5.7.6.4 Reset

Bei Anlegen der Versorgungsspannung wird ein Reset-Zyklus des Kamera-Sensors ausgelöst.

Nachdem der interne Resetzyklus durchgeführt wurde ist ein I²C-Zugriff auf die VM-012 Register nach ca. 100 ms möglich.

Ein Sensor-Reset kann auch durch Software ausgelöst werden. Dazu wird das Bit *AUTO_SENSOR_RESET* auf 1 gesetzt. Das Bit wird nach Ende des Sensor-Reset-Zyklus' automatisch zurückgesetzt.

Der Bildsensor kann per Software dauerhaft in den Reset-Zustand versetzt werden wobei die Stromversorgung des Sensors abgeschaltet ist. Dies kann beispielsweise dazu genutzt werden, die Stromaufnahme des Kameramoduls zu reduzieren.

Dieser Zustand kann erreicht werden, indem das Bit *SENSOR_RESET* auf 1 gesetzt wird. Der Sensor bleibt in dem Zustand, bis das Bit wieder auf 0 gesetzt wird. Danach wird die Versorgungsspannung des Bildsensors wieder eingeschaltet und der Reset deaktiviert. Nach ca. 100 ms ist ein Zugriff auf den Sensor wieder möglich.

Hinweise:

- Nach einem Sensor-Reset sind alle Register des Bildsensors auf ihre Default-Werte gesetzt.
- Führen Sie keine Registerzugriffe auf den Bildsensor aus, während sich der Sensor im Resetzustand befindet.
- Auf die in die Register-Map eingebundenen Kontroll- und Statusregister kann auch während eines Sensor-Resets zugegriffen werden.

Ein vollständiger Reset des Kameramoduls kann ausgelöst werden durch

- Aus- und Einschalten der Betriebsspannung des Kameramoduls
- per Software durch Aktivierung des Bits *VM-012_RESET*

Der vollständige Reset kann durch Setzen des Bits *VM-012_RESET* ausgelöst werden. Danach führen der Bildsensor und der interne Microcontroller einen Reset durch.

Alle Register werden auf ihre Default-Werte zurückgesetzt.
Das Bit *VM-012_RESET* wird automatisch zurückgesetzt.

Hinweis:

Eine Änderung der I²C-Adresse wird erst nach Durchführung eines vollständigen Reset übernommen.

5.7.6.5 I²C-EEPROM (optional)

Das Kameramodul VM-012 kann optional mit einem EEPROM ausgestattet werden. In diesem können anwendungsspezifische Daten (z.B. Kalibrierungsdaten) gespeichert werden.

Das EEPROM ist vom Typ M24C02-RMC6TG und besitzt eine Speichergröße von 2 kBit. Die Default I²C-Adresse lautet 0xAE. Alternative Adressen können per Jumper eingestellt werden (siehe Kapitel 5.7.2).

Datenübertragungsrate: 100 kHz Standard Mode / 400 kHz Fast Mode

Weitere Informationen finden Sie im Datenblatt des EEPROMs.

Weitere Informationen finden Sie im Datenblatt des EEPROMs.

5.7.6.6 Onboard MCLK Erzeugung

Bei Bedarf besteht die Möglichkeit, einen Oszillator auf dem Kameraboard zu bestücken. Dieser kann den Masterclock MCLK für den Kamerasensor erzeugen. Damit ist es nicht mehr erforderlich, den MCLK-Takt über die Pins 3/6 des phyCAM-S – Steckers einzuspeisen.

Zur Verwendung des internen Masterclocks muss OZ1 bestückt sein und Jumper J1 auf 1+2 gesetzt werden.

5.7.7 Entwicklungskits

Zur Inbetriebnahme der Kamera und Unterstützung der Entwicklung sind Entwicklungskits für verschiedene Controller-Plattformen und Betriebssysteme erhältlich.

Das Sortiment an passenden Kits wird ständig erweitert.

Bitte informieren Sie sich auf unserer Webseite über aktuell erhältliche Kits.

Der PHYTEC-Vertrieb berät sie gerne bei der Zusammenstellung von Kits und Komponenten.

6 Design-In Guide

6.1 phyCAM-P

6.1.1 Designentwurf

Das phyCAM-P – Interface ist auf einen möglichst einfachen Schnittstellenentwurf hin ausgelegt.

Es bietet daher dem Entwickler die Freiheit, die Anbindung an den Microcontroller entweder in Hinsicht auf Kosten oder auf Kompatibilität und Skalierbarkeit hin zu optimieren.

Der jeweilige Grad der Optimierung kann dabei selbst bestimmt werden.

Zu berücksichtigen sind im Wesentlichen drei Aspekte (*Tabelle 31*):

- **Spannungsversorgung**

Die Versorgungsspannung verschiedener phyCAM-P – Kameratypen kann unterschiedlich sein. Soll eine Basisplatine mehrere Kameratypen unterstützen, muss sich die Versorgungsspannung an das angeschlossene Modell anpassen können. Dies kann durch einen separaten Spannungsregler erreicht werden. Über den Widerstandswert von Pin 31 der Kamera kann der Spannungsregler automatisch auf den richtigen Wert eingestellt werden (siehe Referenzschaltplan). Wird nur ein bestimmter Kameratyp berücksichtigt, kann evtl. ein separater Regler entfallen und die Kamera aus einer vorhandenen Spannungsquelle gespeist werden.

- **Pegel der Signalleitungen**

Entsprechend der Versorgungsspannung können auch die Pegel der Signalleitungen (Daten, Steuerleitungen und I²C-Bus) bei verschiedenen Kameratypen von einander abweichen. In einem universellen Schaltungsentwurf müssen diese Signale daher immer durch Levelshifter geführt werden, welche die Pegel kameraseitig auf den Wert von V_{CAM} übersetzen.

Wird die Basisplatine dagegen nur für einen bestimmten Kameratyp entworfen, ist eine Pegelanpassung durch Levelshifter nur dann erforderlich, wenn die Pegel von Controller (bzw. übriger Schaltung des Basisboards) und der Kamera unterschiedlich sind.

- **Verwendung von Kamera-Features**

Die verschiedenen Kameraboard der phyCAM-P – Serie bieten unterschiedliche Zusatzfunktionen entweder auf dem Kameraboard selbst oder über die CAM_CTRL-Pins des phyCAM-P – Steckers.

Diese Funktionen können sich von Kamera zu Kamera unterscheiden. Entsprechend ändert sich auch die Funktion der CAM_CTRL -Pins.

Bei Festlegung auf einen bestimmten Kameratyp können alle Sonderfunktionen der Kamera ausgeschöpft werden.

Für ein flexibles Design empfehlen wir, möglichst wenige Sonderfunktionen zu verwenden. So minimieren Sie das Risiko, dass spätere Kameraboard eine von Ihnen verwendete Funktion nicht aufweisen und somit an Ihrem Basisboard nicht funktionieren.

Gegebenenfalls können Polarität oder Qualifizierung eines Signals unterschiedlich sein (flanken-/zustandsgesteuert).

Wir empfehlen, die CAM_CTRL -Pins über (Löt-)Jumper an Ihr Design anzubinden. Wenn Sie die Pins nicht benötigen, sollten Sie folgende Jumper vorsehen:

CAM_CTRL_1: Jumper gegen GND/V_{CAM}

CAM_CTRL_2: Jumper gegen GND

Beachten Sie, dass Sie gegebenenfalls Ihre Software an verschiedene Kamerafunktionen anpassen.

Die folgende Tabelle fasst die zu berücksichtigenden Designpunkte noch einmal zusammen:

phyCAM-P	kostenoptimiertes Design	kompatibles Design
Spannungsversorgung	feste Spannung gemäß gewählter Kamera	gesteuertes Kamera-Netzteil (Power-Set-Pin 31)
Signalleitungen	bei gleichen Pegeln kein Levelshifter erforderlich	immer Levelshifter zwischen Kamera und Controller vorsehen
I ² C-Interface	bei gleichen Pegeln kein Levelshifter erforderlich	immer Levelshifter vorsehen
Feature-Pins (CAM_CTRL_1/2)	Verwendung gemäß Applikation und gewählter Kamera	Bedenken, dass Features der Kameras unterschiedlich sein können. Gegebenenfalls Jumper vorsehen.

Tabelle 31: Übersicht Designentwurf phyCAM-P

6.1.2 Beispieldesign phyCAM-P

Dieser Abschnitt stellt einen Designentwurf vor, der eine nach derzeitigem Stand eine hohe Kompatibilität zwischen verschiedenen phyCAM-P – Typen gewährleistet.

Die Spannungsversorgung basiert auf einem einstellbaren Spannungsregler (Step-Down Typ).

Dabei ist der Fußpunkt des Feedback-Zweiges an den Voltage-Selection – Widerstand der Kamera geführt.

Das Design ist für Spannungswerte *VCC_CAM* von 1,8V bis 3,3V ausgelegt. Die Schaltung ist für Spannungsregler mit einer Feedback-Referenz von 1,25V ausgelegt. Durch Anpassung der Widerstände im Regelzweig (R100, R101 und R102, R103) kann die Schaltung auch an Regler mit abweichenden Feedback-Spannungen angepasst werden. Bei Bedarf kann C103 zur Unterdrückung unerwünschter Störungen / Schwingneigung bestückt werden. Es ist aber zu beachten, dass ein zu großer Wert das Regelverhalten ungünstig beeinflusst.

Bei Dimensionierung und Layout des Schaltreglers ist das Datenblatt des Herstellers zu beachten. Ripple und hochfrequente Störungen auf der Ausgangsspannung können zu Bildstörungen führen.

Bild 89 zeigt das Schaltbild des Referenzdesigns: U101 dient zur Pegelanpassung derjenigen Signale, die vom Controllerinterface bzw. der Schaltung des Basisboards zum Kamerainterface führen. Dies sind in diesem Design die Masterclock-Leitung *MCLK* und das Reset-Signal.

Im konkreten Beispiel ist zu beachten, dass die Pegel der

ankommenden Signale x_CSI_MCLK und x_RESET_3V3 untereinander bereits abweichen. VCC_CSI ist in diesem Fall kleiner als 3,3V, dem High-Pegel des Reset-Signals. Um beide durch den gleichen Pegelwandler U101 führen zu können, dessen A-Seite auf VCC_CSI – Pegel liegt, wird das langsame Reset-Signal über den Teiler R104 / R105 angepasst.

Der Levelshifter U102 wandelt in umgekehrter Richtung die eingehenden Pegel der Signalleitungen der Kamera auf den Pegel des Controller-Kamerainterfaces (VCC_CSI). Die Signale werden – im Bus *CAMERA* zusammengefasst – an das Kamerainteface des Controllers weitergeleitet.

Für den I²C-Bus wird ein bidirektonaler Levelshifter benötigt. Die basisboardseitige Spannung des I²C-Busses kann gegebenenfalls von der Spannung des Controller-Interfaces abweichen und ist in der Beispielschaltung daher mit VCC_I2C bezeichnet.

Im Allgemeinen sind pro Busabschnitt nur ein Satz Pull-Up – Widerstände sinnvoll. Mehrere Pull-Ups an der gleichen Leitung können die Funktion des Busses stören.

Hinweis:

Bidirektionale Levelshifter arbeiten üblicherweise mit unterschiedlichen Schaltschwellen. Dies kann besonders beim Einsatz mehrerer Levelshifter am gleichen Bus zu unerwünschten Seiteneffekten führen. Weiterhin ist es möglich, dass manche am I²C-Bus angeschlossenen Bauelemente diese Pegelschwellen nicht erkennen. Im gezeigten Beispiel darf VCC_I2C den Wert 2,7V nicht unterschreiten. Wir empfehlen, die Datenblätter der eingesetzten Bausteine zu beachten und die Schaltung entsprechend zu dimensionieren.

Die *CAM_CTRL* – Signale sind in dieser Schaltung nicht verwendet. Über die Vier-Wege-Jumper J100 / J101 können sie nach Bedarf jeweils mit VCC_CAM , GND oder einer Sonderfunktion auf dem Basisboard verbunden werden.

Es ist zu beachten, dass diese Signale gegebenenfalls auch eine Pegelanpassung erfahren müssen.

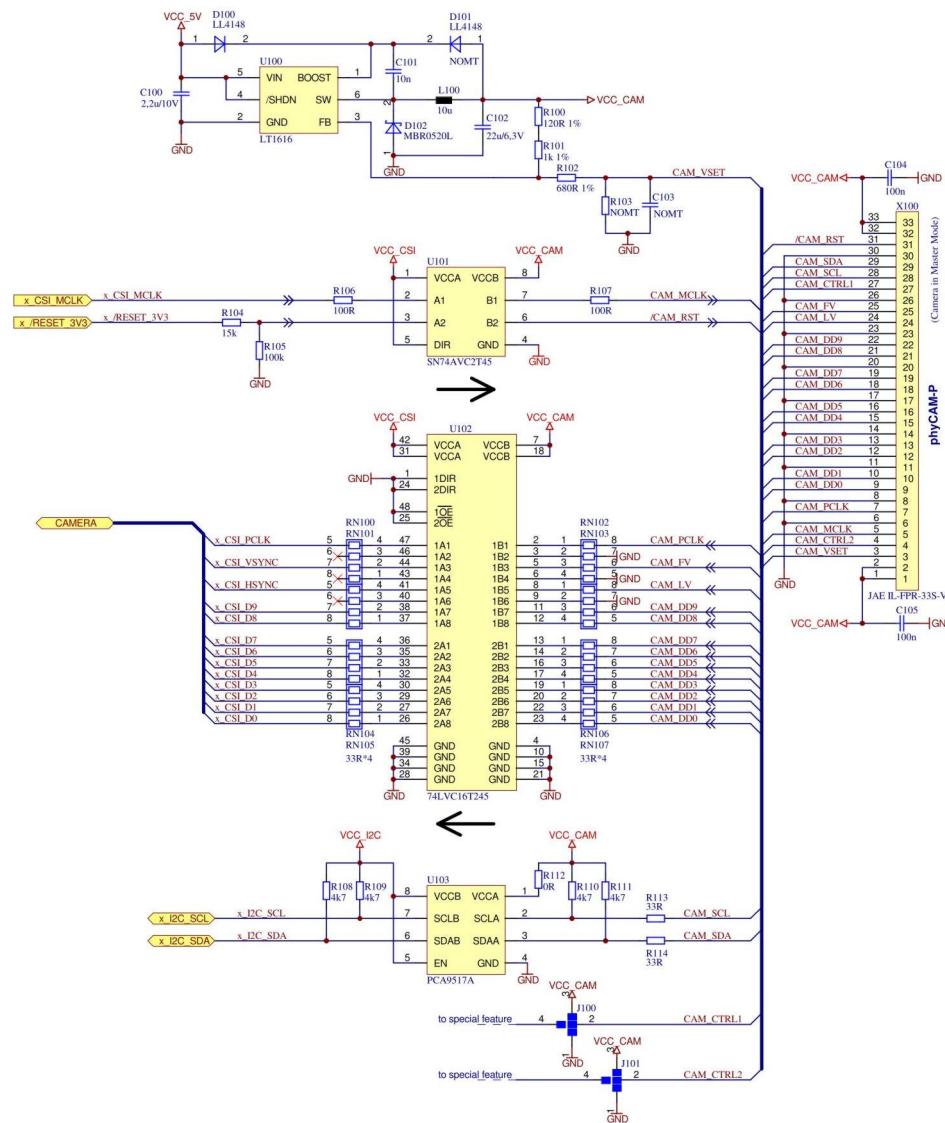


Bild 89: Beispielschaltung phyCAM-P – Interface

Hinweise:

Beachten Sie, dass die Zählweise des phyCAM-P – Steckers in Bezug auf die Kamera gespiegelt ist. Dies ist der Fall, wenn FFC-Kabel verwendet werden, deren Kontakte beidseitig auf der gleichen Kabelseite liegen.

Bei Kabeln, bei denen die Kontaktseite wechselt, spiegelt sich die Zählweise i.a. nicht.

Wir empfehlen, das Design unter Berücksichtigung der verwendeten

Stecker und Verbindungskabel auf richtige Beschaltung der Steckverbinder zu prüfen.

Gegebenenfalls müssen Sie entsprechend Ihrer Applikation und Einbausituation zusätzliche Designüberlegungen bezüglich Störsicherheit und EMV- und ESD-Verhalten berücksichtigen.

6.2 phyCAM-S/S+

Dieser Abschnitt stellt verschiedene Designentwürfe zur Anbindung einer phyCAM-S – bzw. phyCAM-S+ -Kamera vor.

Da das phyCAM-S – Interface auf eine hohe Kompatibilität der Kamerabboards untereinander ausgelegt ist, entfällt hier die beim phyCAM-P – Design notwendige Beachtung unterschiedlicher Signalpegel auf der Schnittstellenseite.

Die Versorgungsspannung von phyCAM-S beträgt 3,3 V, mit diesem Pegel wird auch die I²C – Schnittstelle betrieben.

Die Datenschnittstelle sowie der Masterclock der Kamera werden als LVDS-Signale übertragen, wodurch sich eine Signalanpassung in den LVDS-Treibern bzw. Serializern/Deserializern von alleine ergibt.

Im Folgenden werden drei Szenarien dargestellt:

- Design eines Applikationsboards für ein phyCARD – Modul und gehäuseinterner Kamera
- Design eines Applikationsboards für ein phyCARD – Modul und abgesetztem Kamerakopf
- Design einer Applikationsplatine unter Verwendung eines (beliebigen) Microcontrollers mit parallelem Kamerainterface

Die Beispiele lassen sich entsprechend auch auf die serielle Kamaschnittstelle der **phyFLEX**-Familie übertragen.

6.2.1 Mischbetrieb phyCAM-S und phyCAM-S+

Beim Design von phyCAM-S+ wurde Wert auf Kompatibilität mit der phyCAM-S – Schnittstelle gelegt. phyCAM-S und phyCAM-S+ Produkte können daher beliebig gemischt werden.

Beim Mischbetrieb sind lediglich die unterschiedlichen Grenzwerte der Taktfrequenz für die Pixelclock zu beachten:

- phyCAM-S Kameras können an ein Microcontrollerboard mit phyCAM-S+ Interface angeschlossen werden, sofern die minimale Taktfrequenz von *PCLK* 20 MHz nicht unterschreitet.
- Kameras mit phyCAM-S+ Spezifikation können an ein Microcontrollerboard mit phyCAM-S Interface angeschlossen werden, wenn sie mit einer maximalen *PCLK*-Frequenz von 40 MHz betrieben werden.

Siehe Abschnitte 2.2.4 und 2.2.5 zu den Details der Schnittstellenspezifikationen.

6.2.2 Beispieldesign phyCARD / phyFLEX – Basisplatine, interne Kamera

Fast alle Microcontrollermodule der phyCARD- und phyFLEX-Serien besitzen bereits ein Kamerainterface mit LVDS-Schnittstelle. Daher ist es besonders einfach, eine phyCAM-S/S+ an diese Microcontroller-Boards anzuschließen.

Unser Schaltungsbeispiel kommt mit nur zwei aktiven Bauelementen aus.

Zur Spannungsversorgung der Kamera genügt eine 3,3V – Spannungsquelle. Die Strombelastbarkeit sollte mindestens 500 mA betragen. Zur Entkopplung hochfrequenter Störungen dient in unserem Beispiel eine einfache Filterschaltung.

Beachten Sie, dass entsprechend Ihrer Zielanwendung spezielle Forderungen bezüglich EMV bestehen können und das Design erforderlichenfalls angepasst werden muss.

Da die Datenschnittstelle der phyCARD-Module bereits auf LVDS beruht, sind auf der Basisplatine keine weiteren Bauteile erforderlich. Die Datenleitungen werden vom Kamerastecker direkt zum Modul geführt.

Für den Masterclock der Kamera ist auf der Basisplatine ein LVDS-Treiberbaustein vorzusehen. Der Clock wird vom Modul als unsymmetrisches Signal mit dem Pegel *VCC_LOGIC* geliefert (phyCARD-Schnittstelle Pin 16A).

Der in unserem Design verwendete LVDS-Treiber ist mit

phyCARD/phyFLEX kompatibel, deren Logic-High – Pegel über 2,0V liegt.

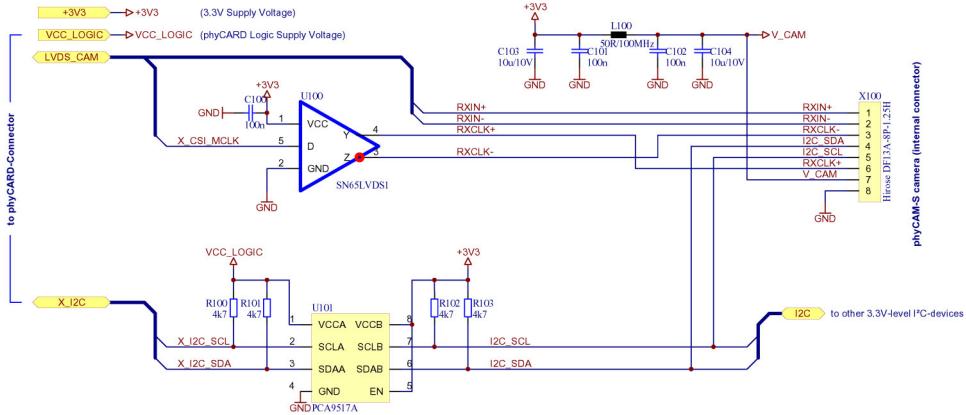


Bild 90: Beispielschaltung interne phyCAM-S an phyCARD-Basisplatine

Die Pegel der I²C – Schnittstelle werden durch den Levelshifter U101 angepasst. Der Pegel beträgt auf Kameraseite immer 3,3 V, kann auf Modulseite jedoch abweichen. Hier wird der I²C-Port mit dem Pegel VCC_LOGIC betrieben. Der Pegelwandler ist so eindesignt, dass er in einem Spannungsbereich von VCC_LOGIC zwischen 0,9V und 5,0V arbeitet.

Im Allgemeinen sind pro Busabschnitt nur ein Satz Pull-Up – Widerstände sinnvoll. Mehrere Pull-Ups an der gleichen Leitung können die Funktion des Busses stören.

Hinweis:

Bidirektionale Levelshifter arbeiten üblicherweise mit unterschiedlichen Schaltschwellen. Dies kann besonders beim Einsatz mehrerer Levelshifter am gleichen Bus zu unerwünschten Seiteneffekten führen. Weiterhin ist es möglich, dass manche am I²C-Bus angeschlossenen Bauelemente diese Pegelschwellen nicht erkennen.

Wir empfehlen, die Datenblätter der eingesetzten Bausteine zu beachten und die Schaltung entsprechend zu dimensionieren.

Die Kamera ist in diesem Szenario innerhalb des Gerätegehäuses angebracht und lediglich mit einem kurzen Kabel versehen.

Daher wird als Steckverbinder ein Miniatur-Stecker vom Typ Hirose DF13A-8P-1.25H eingesetzt. Es handelt sich um den gleichen Steckverbinder, der auf der Kamera eingesetzt wird.

Das Verbindungskabel kann somit auf beiden Seiten mit dem gleichen Stecker versehen werden.

Beachten Sie bei der Auswahl des Kabels, dass dieses den Anforderungen der LVDS-Schnittstelle genügen muss. Die LVDS-Aderpaare sollten verdrillt sein.

Wir empfehlen grundsätzlich die Verwendung von Überspannungsschutzdioden in den Signalleitungen der Kamera (siehe Bild 91).

Hinweise zum Layout der LVDS-Signale:

Beachten Sie die besonderen Anforderungen, welche die LVDS-Signale an das Leiterplattendesign stellen:

Die Leiterbahnen der LVDS-Kanäle sollten differentiell und über die gesamte Länge mit dem gleichen Abstand geroutet werden. Der Abstand zwischen einem differentiellen Leitungspaar sollte dabei so gering wie möglich sein. Die Leitungslänge der einzelnen LVDS-Kanäle sollte untereinander möglichst gleich sein.

Die Impedanz der differentiellen Leitungen muss zwischen 90Ω und 110Ω , typischerweise 100Ω betragen. Weiterhin sollten im Signalpfad möglichst wenig Durchkontaktierungen genutzt werden. Durch ein Verlegen der Leiterbahnen in den Innenlagen als stripline kann das Layout weiter optimiert und so die elektromagnetische Abstrahlung der LVDS-Signale verringert werden.

6.2.3 Beispieldesign phyCARD / phyFLEX – Basisplatine, externe Kamera

Dieser Anwendungsfall ähnelt dem im letzten Abschnitt beschriebenen Szenario, jedoch soll hier die Kamera nicht im Gerätegehäuse platziert werden, sondern extern über ein Kabel verbunden werden können.

Als Verbindungskabel haben wir ein CAT-5e – Kabel mit RJ-45 (geschirmter 8P8C-Modularstecker) vorgesehen. Dieses Kabel („Ethernetkabel“) erlaubt Leitungslängen von bis zu 5 Metern. Bild 91 zeigt ein entsprechend erweitertes Schaltungsdesign.

Die grundlegende Schaltung aus *Bild 90* muss nur geringfügig abgeändert werden:

Die Anschlussbuchse der Kamera wird durch eine RJ-45 – Buchse ersetzt. Die neu hinzugekommenen Suppressordioden D100 / D101 dienen zum Schutz der folgenden Schaltungsteile gegen Überspannung.

In der Spannungsversorgung wurde U101 ergänzt, um eine Kurzschlussfestigkeit / Strombegrenzung der Kameraversorgung zu erreichen.

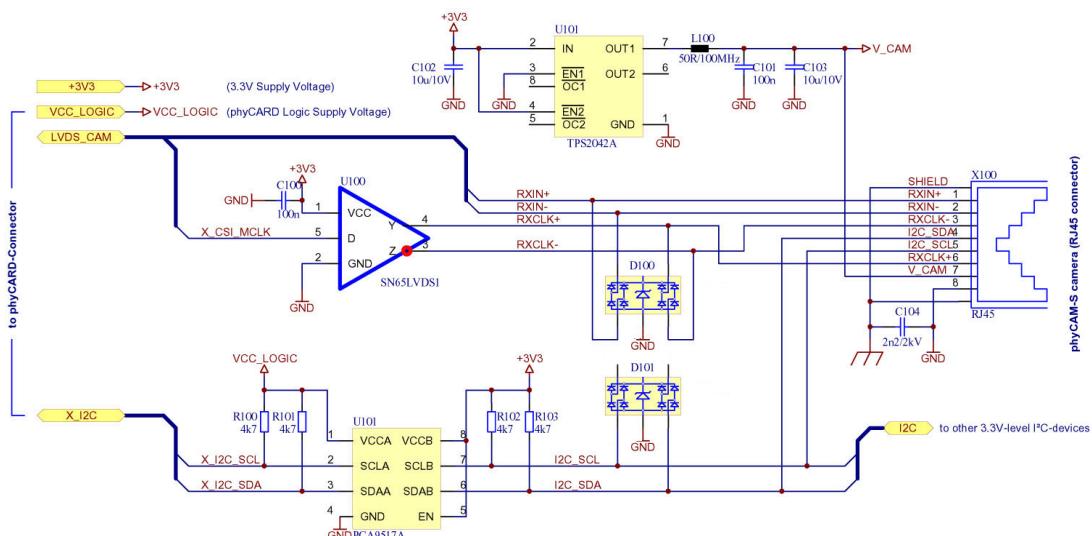


Bild 91: Beispielschaltung phyCARD/phyFLEX-Basisplatine mit externer Kamera

Beachten Sie bitte die Designhinweise in Abschnitt 6.2.2.

Die gezeigte EMV-Beschaltung kann nur eine Empfehlung darstellen. Bitte prüfen Sie die notwendigen Maßnahmen gemäß Ihrem konkreten Einsatzfall.

Empfohlene Clamping-Dioden für D100 / D101:

- Semtech RClamp3304N
- Semtech SRV05-4

Beachten Sie, dass der im Beispiel für die Kamera verwendete Steckverbinder vom Anwender mit anderen Schnittstellenanschlüssen verwechselt werden könnte (Netzwerkanschluss Ethernet, 1-Wire-Bus

und andere) verwechselt werden könnte.

Sollte dies in Ihrer Anwendung kritisch sein, empfehlen wir die Verwendung einer anderen Steckverbindung.

Das gezeigte Design besitzt keine Hot-Plug – Fähigkeit. Sollten Sie dies benötigen, sind entsprechende Schaltungs- und Softwareerweiterungen notwendig.

6.2.4 Beispieldesign phyCAM-S/S+ an parallelem Kamerainteface

Möchten Sie phyCAM-S/S+ – Kameras an einen anderen Microcontroller mit Kamerainteface anschließen, so ist im Allgemeinen eine Rückwandlung der LVDS-Kameradaten in paralleles Format erforderlich.

Weiterhin müssen hier auch wieder die Signalpegel des verwendeten Controllers beachtet werden.

Bild 92 zeigt die Erweiterung des Anwendungsfalls aus *Abschnitt 6.2.3.* Die Kamera kann als externer Kopf über CAT-5 – Kabel angeschlossen werden.

Spannungsversorgung und I²C-Schnittstelle gleichen der Schaltung im letzten Abschnitt. Entsprechend der Logikpegel der controllerseitig verwendeten I²C-Schnittstelle wird der Pegelwandler U104 mit der Betriebsspannung *VCC_I2C* versorgt.

Auch der Masterclock wird mittels U102 in ein LVDS-Signalpaar gewandelt. Das Kamerainteface des Microcontrollers (in der Schaltung mit *X_CAMERA* bezeichnet) muss den Masterclock generieren.

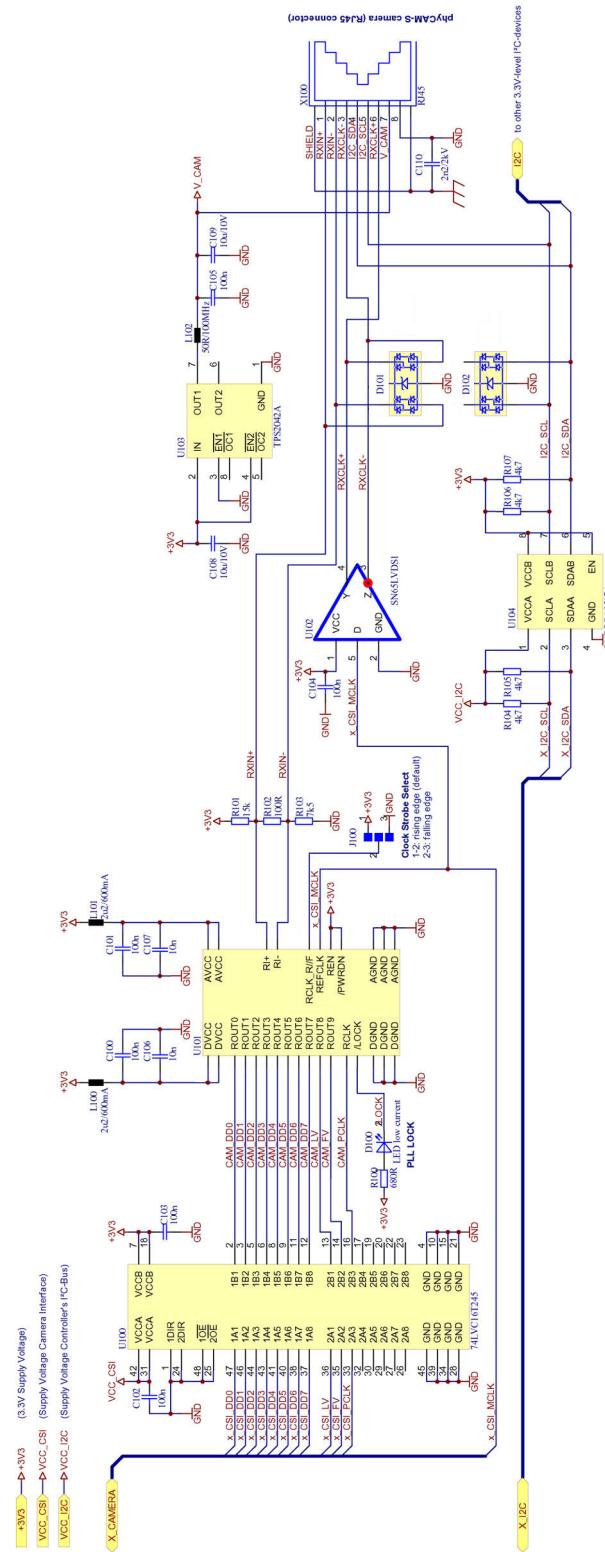


Bild 92: Anschaltung phyCAM-S/S+ an paralleles CPU-Kamerainterface

Die Rückwandlung der von der Kamera gelieferten Daten erfolgt in zwei Stufen: U101 wandelt die LVDS-Signale in einen parallelen Datenstrom um. Bit 8 und Bit 9 stellen dabei die Synchronsignale dar. Achten Sie bei der Konfiguration des Controller-Interfaces auf richtige Signalpolarität.

Dies gilt auch für den Pixeltakt CAM_PCLK, der aus dem LVDS-Signal zurückgewonnen wird. Falls das Controller-Interface hier keine Einstellung erlaubt, können Sie die Polarität auch mit Hilfe von J100 anpassen.

In der zweiten Stufe erfolgt die Anpassung der Signalpegel durch U100 an den Pegel des Controllerinterfaces, VCC_CSI. Dies kann entfallen, wenn das Controller-Kamerainterface 3,3V-kompatibel ist.

Prüfen Sie bitte im Einzelfall, ob die zugrunde gelegten Pegel und Timings mit dem gewünschten Microcontroller kompatibel sind. Achten Sie auch auf das eingestellte Timing und die durch das LVDS-Interface bedingten Grenzen der Taktfrequenzen.

Empfohlene Deserializer für U101:

- Für phyCAM-S – kompatible Designs:
National Semiconductor DS92LV1212A
- Für phyCAM-S+ – kompatible Designs:
Texas Instruments SCAN921226H

Empfohlene Clamping-Dioden für D101, D102:

- Semtech RClamp3304N
- Semtech SRV05-4

Hinweis:

Die empfohlenen Bauteile sind nicht pinkompatibel. Bitte beachten sie die Datenblätter der Hersteller.

Die gezeigten Schaltungen sind als Beispiele zu verstehen. Bitte prüfen Sie im Einzelfall die Kompatibilität mit den Anforderungen Ihres individuellen Designs.

Hinweis:

Unsere Produkte unterliegen einer ständigen Weiterentwicklung.
Bitte informieren Sie sich: Neueste Informationen finden Sie auf
unserer Internetseite www.phytec.de. Das PHYTEC-Team berät sie
gerne bei der Auswahl und Design-In.

Published by



© PHYTEC Meßtechnik GmbH 2012-2015

Ordering No. L-748_9
Printed in Germany