

文章编号: 1671-1041(2007)04-0072-02

基于 FPGA 的三层电梯控制器的实现

陈慧萍, 王章瑞, 马启强, 黄学坤

(西南石油大学, 成都 610500)

摘要: 本文着重介绍基于 FPGA 的电梯主控制器的总体设计方案, 详细描述了其内部功能模块的工作原理, 利用硬件描述语言 VHDL 对各功能模块编程、编译、仿真并下载到实验箱上验证。结果表明该电梯遵循方向优先的原则提供三个楼层多用户的载客服务并指示电梯的运行情况。

关键词: FPGA; 状态机; 控制器**中图分类号:** TP312 **文献标识码:** B

Implementation of three-lift controller based on FPGA

CHEN Hui-ping, WANG Zhang-rui,

MA Qi-qiang, HUANG Xue-kun

(Southwest Petroleum University, Chengdu 610500)

Abstract: This paper introduces the method of implementation of the lift controller based on FPGA, and describes the principle of the internal function modules in detail. Its function is described with VHDL and then compilation, simulation, and programmed in FPGA. The result indicates that the lift following the principle of direction priority, the controller can accomplish passengers transport service of three stories and multiple consumers and indicate the operation state of the lift.

Key words: FPGA; state machine; controller

可编程器件的广泛使用, 为数字系统的设计带来了极大的灵活性。FPGA 不仅具有可以满足电子系统小型化、低功耗、高可靠性、开发周期短、开发软件投入少等优点而且可以通过软件编程对硬件的结构和工作方式进行重构式的硬件的设计如同软件设计那样方便快捷。因而 FPGA (Field Programmable Gate Array) 正是集成芯片设计者所寻求的可重复编程的仿真器件。

硬件描述语言 (VHDL) 采用自顶向下的设计方法大大提高了系统的设计效率, 并且 VHDL 语言具有丰富的仿真语句和库函数使系统的仿真能力增强。

综合以上考虑本设计利用 Quartus II 软件和 VHDL 硬件描述语言对电梯控制器进行设计。

1 设计要求

电梯控制器是控制电梯按顾客要求自动上下的装置。三层电梯控制器的功能如下:

(1) 每层电梯入口设有上下请求开关, 电梯内设有顾客到达层次的停站请求开关。

(2) 设有电梯入口位置指示装置及电梯运行模式 (上升和下降) 指示装置。

(3) 电梯每秒钟升 (降) 一层;

(4) 电梯到达有请求的楼层, 电梯经过 1s 电梯门开, 打开 4s 后, 电梯门关闭 (开门指示灯灭), 电梯继续运行, 直至完成最后的一个请求信号后停留在当前层;

(5) 能记忆电梯内外所有请求信号, 并按照电梯运行规则按顺序响应, 每个请求信号留至执行完后消除;

(6) 电梯运行规则——当电梯处于上升模式时, 只响应比电梯所在的位置高的上楼请求信号, 由下而上逐个执行, 直到最后一个

上楼请求执行完毕; 如果高层有下楼请求, 则直接升到有下楼请求的最高楼层, 然后进入下降模式。当电梯处于下降模式时则与上升模式相反。

(7) 电梯初始状态为一层开门状态。

2 设计思路

电梯控制器采用状态机来实现, 将电梯等待的每秒钟以及开门、关门都看成一个独立的状态。由于电梯又是每秒上升或下降一层, 所以就可以通过一个统一的一秒为周期的时钟来触发状态机。根据电梯的实际工作情况, 可以把状态机设置 10 个状态, 分别是“电梯停留在一层”、“开门”、“关门”、“开门等待第 1 秒”、“开门等待第 2 秒”、“开门等待第 3 秒”、“开门等待第 4 秒”、“上升”、“下降”和“停止”状态。各个状态之间的转换条件可以由上面的设计要求决定。

2.1 三层电梯的实体设计

输入端口, 一个异步复位端口 reset, 用于在系统不正常时回到初始状态; 在电梯外部, 必须有升降请求端口, 一层是最低层, 不需要有下降请求, 三层是最高层, 不需要上升请求, 二层则上升下降请求都有, 在电梯内部, 应该设有各个层停留的请求端口, 一个电梯时钟输入端口 clklift, 是以 1s 为周期的, 用于驱动电梯的升降及开门关门等动作。另有一个端口按键时钟输入端口, 这个时钟比电梯时钟要高。

输出端口, 有升降请求信号后, 就有一个输出端口来指示请求是否被响应, 有请求信号以后, 该输出端口输出逻辑 '1', 被响应以后则恢复逻辑 '0', 同样, 在电梯内部也有个端口来指示电梯现在所处的位置; 电梯开门关门的状态也能用一个输出端口来指示; 为了观察电梯的运行情况是否正确, 可以设置一个输出端口来指示电梯的升降状态。

2.2 三层电梯的结构设计

本设计把电梯控制程序按三个模块进行设计, 分别为时钟产生模块、电梯控制主程序和电梯位置显示模块。其中电梯控制主程序是关键。时钟产生模块和电梯位置显示模块是辅助程序。

电梯主程序采用状态机的设计方法。电梯的状态机设置了 10 个状态, 分别是电梯停留在 1 层 (stopon1)、开门 (dooropen)、关门 (doorclose)、开门等待第 1 秒 (doorwait1)、开门等待第 2 秒 (doorwait2)、开门等待第 3 秒 (doorwait3)、开门等待第 4 秒 (doorwait4)、上升 (up)、下降 (down) 和停止 (stop)。在实体说明中定义完端口之后, 在结构体 architecture 和 begin 之间需要有如下的定义语句, 来定义状态机:

```
type lift_state is
    (stopon1, dooropen, doorclose, doorwait1, doorwait2,
    doorwait3, doorwait4, up, down, stop)
```

---- 电梯的 10 个状态

signal mylift.lift_state; -- 定义为 lift 类型的信号 mylift 在结构体中, 设计了两个进程相互配合, 一个状态机进程作为主要进程另一是信号灯控制进程作为辅助进程。状态机进程中的很多判断条件是以信号灯进程产生的信号灯信号为依据的, 而信号灯进程中的信号灯的熄灭又是由状态机进程中传出的 clesrup 和 clearndn 信号来控制的。

在状态机进程中, 在电梯上升状态中, 通过对信号灯的判断, 决定下一个状态是继续还是停止; 在电梯的下降状态中, 也是通过对信号灯的判断, 决定下一个状态是继续还是停止; 在电梯停止状

收稿日期: 2007-04-24

态中,判断是最复杂的,通过对信号的判断,决定电梯是上升、下降还是停止。

2.3 顶层原理图 (图 1) 及仿真结果 (图 2)

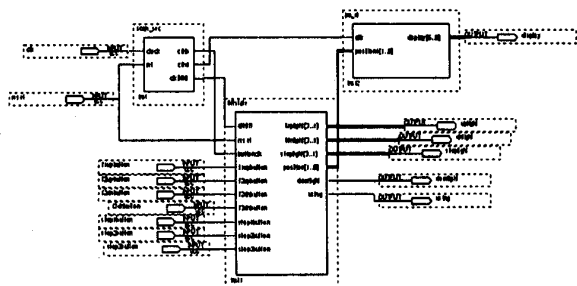


图1 电梯控制器顶层原理图

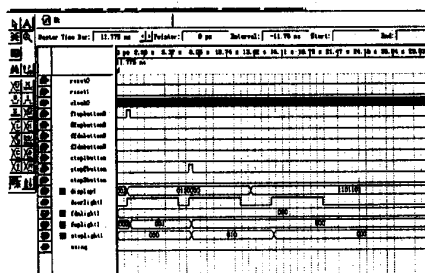


图2 电梯控制器主程序仿真波形

当电梯处于工作状态,即 reset=1 时,此波形仿真的状态为,电梯处于一层关门状态时,有个乘客在二层请求下降到一层,当电梯时钟到达上升沿时,电梯得知二层有下降请求,电梯就上升到二层,1s 后电梯开门,开门等待 1s 后,电梯清除,请求信号。当电梯开门等待 4s 后,电梯关门。然后电梯按照乘客的要求下降到一层。这样电梯就完成了乘客的需求。

2.4 硬件逻辑验证

本设计使用的软件为 Quartus II 5.0 使用的软件开发系统为西南石油大学 EDA 实验箱所使用的芯片是 Altera 公司的 FPGA 系列产品 Flex10K 系列的 EPF10K10LC84—4 芯片。首先使用 Quartus II 5.0 软件进行设计输入、综合、适配、仿真之后使用实验开发系统下载验证,系统达到了设计的要求。

2.5 设计的扩展性

在本设计中,因为考虑到扩展性,所以在信号定义的时候就使用了二进制向量,而不是整数。在设计方法上也做了特殊设计,所以使得扩展性很好。如果要实现 n 层电梯的控制,首先在端口的地方就要加入所有的按键,而指示灯只要把向量中的 3 个变成 n 就可以了。同时需要在按键控制进程里加入其他的按键触发指示灯的语句。在电梯的升降状态,将 3 层改成 n,在电梯开门状态中将 2 改成 n-1,在关门状态,将 position=3 改成 position=n,关键是修改 position=2 部分,如果按照每层罗列,将十分烦琐,所以得寻求各层判断条件的共性。解决方法之一就是,新建一个全局变量 one 为 std_logic_vector(n downto 3) 位改成 0,然后 stoplight 与 fuplight 向量比较,如果有更高层的请求,那么 stoplight 或 fuplight 向量必定大于此时的 one 向量,如果 stoplight 和 fuplight 向量都小于 one 向量,表示没有更高层的内部请求,此时将 fuplight 向量和 one 向量比较,如果大于,则表示高层有下降请求,电梯的上升。如果没有任何请求信号,则电梯停止,否则电梯下降。如此就可以大大简化程序,但是要注意的是 one 向量必须实时更新,以作为判断依据,可以再写一个进程,用 buttonclk 来触发。

3 结束语

用 VHDL 硬件描述语言设计的形式来进行数字系统的设计,方便灵活,利用 Quartus II 5.0 软件和 EDA 实验箱进行编译优化仿真,极大的减少了电路设计时间和可能发生的错误,降低了开发成本,这种设计方法必将在未来的数字系统设计中发挥越来越重要的作用。●

参考文献

- [1] 朱正伟, EDA 技术及应用 [M]. 北京: 清华大学出版社, 2005.
- [2] 金西, VHDL 与复杂数字系统设计 [M]. 西安: 电子科技大学出版社, 2003.
- [3] 求是科技, VHDL 应用开发与工程实践 [M]. 北京: 人民邮电出版社 2005.
- [4] 吴海生, 基于 Verilog HDL 的电梯系统设计, 控制工程, 2005.

作者简介: 陈慧萍 (1982-), 女, 西南石油大学电信硕士研究生, 主要研究方向为 FPGA、SOPC 和测试计量技术及仪器; 王章瑞, 男, 副教授, 西南石油大学电信硕士生导师, 主要研究方向为单片机开发、智能仪器系统和 EDA、FPGA、SOPC 等; 马启强, 男, 助理工程师, 中石油乌鲁木齐石化公司, 主要研究方向为智能仪器, 仪器仪表维护。

文章编号: 1671-1041(2007)04-0073-03

三相异步电机基本参数的测定

马昭钰, 胡继胜, 尹良镇

(大连交通大学 交通运输工程学院, 大连 116028)

摘要: 本文通过对异步电机在空载实验、直流斩波实验和负载实验三种电机实验状况下的电压、电流的采集, 确定异步电动机 T 型等效电路的基本参数。再用数学方法进行滤波处理, 根据等效电路测得等值电阻和等值电抗进行参数测定, 通过计算机进行处理数据, 最后得出电机的各个参数。

关键词: 异步电机; 参数测定

中图分类号: TM143 文献标识码: B

The measurement of asynchronous motor's fundamental parameter

MA Zhao-yu, HU Ji-sheng, YIN Liang-zheng
(School of Traffic and Transportation, Dalian Jiaotong University, Dalian 100044)

Abstract: This thesis measured the voltage and current of the asynchronous motor under the condition of unloaded, short circuit and direction circuit. The measurement is carried out by using a data acquisition card and is based on the T-type equivalent circuit. Then the data is filtered by computer program. The parameters of the asynchronous motor will be calculated from the equivalent resistor and reactance which are the results of measurement.

Key words: Asynchronous Motor; Parameter Measurement

收稿日期: 2007-03-27

随着电子技术的发展和对交流电机认识的不断加深, 使感应电

作者：[陈慧萍](#)，[王章瑞](#)，[马启强](#)，[黄学坤](#)，[CHEN Hui-ping](#)，[WANG Zhang-rui](#)，[MA Qi-qiang](#)，[HUANG Xue-kun](#)

作者单位：[西南石油大学, 成都, 610500](#)

刊名：[仪器仪表用户](#)

英文刊名：[INSTRUMENTATION CUSTOMER](#)

年，卷(期)：2007, 14 (4)

被引用次数：2次

参考文献(4条)

1. [朱正伟](#) [EDA技术及应用](#) 2005
2. [金西](#) [VHDL与复杂数字系统设计](#) 2003
3. [求是科技](#) [VHDL应用开发技术与工程实践](#) 2005
4. [吴海生](#) [基于Verilog HDL 的电梯系统设计](#) 2005

本文读者也读过(7条)

1. [贺敬凯](#). [王瑞春](#). [万学元](#). [潘晓宁](#). [郑芙蓉](#). [李晓堂](#) [基于FPGA的电梯控制器系统设计](#)[期刊论文]-[深圳信息职业技术学院学报](#)2010, 08 (2)
2. [申彦春](#). [张银蒲](#). [吴铮](#) [基于FPGA的电梯控制器的设计](#)[期刊论文]-[科技创新导报](#)2007 (32)
3. [高迎慧](#). [侯忠震](#). [杨成林](#). [GAO Ying-hui](#). [HOU Zhong-xia](#). [YANG Chen-lin](#) [基于FPGA的自动升降电梯控制器设计](#)[期刊论文]-[辽宁工程技术大学学报 \(自然科学版\)](#) 2007, 26 (2)
4. [程俊](#). [黎福海](#). [代扬](#) [基于VHDL语言的实用电梯控制器的设计](#)[期刊论文]-[现代电子技术](#)2004, 27 (1)
5. [齐云](#). [张永瑞](#). [Qi Yun](#). [Zhang Yongrui](#) [基于CPLD的电梯控制器的设计与实现](#)[期刊论文]-[电子科技](#)2008, 21 (7)
6. [陈兆芳](#) [基于FPGA的电梯控制系统](#)[期刊论文]-[福建电脑](#)2010, 26 (2)
7. [韩团军](#). [HanTuanjun](#) [基于VHDL三层电梯控制器的设计](#)[期刊论文]-[电子技术](#)2009, 46 (1)

引证文献(2条)

1. [齐云](#). [张永瑞](#) [基于CPLD的电梯控制器的设计与实现](#)[期刊论文]-[电子科技](#) 2008 (07)
2. [李翔](#) [基于计算机技术的电梯检验检测探讨](#)[期刊论文]-[硅谷](#) 2012 (11)

引用本文格式：[陈慧萍](#). [王章瑞](#). [马启强](#). [黄学坤](#). [CHEN Hui-ping](#). [WANG Zhang-rui](#). [MA Qi-qiang](#). [HUANG Xue-kun](#) [基于FPGA的三层电梯控制器的实现](#)[期刊论文]-[仪器仪表用户](#) 2007 (4)