

ARQUITECTURA DE COMPUTADORES

2º Grado en Ingeniería Informática

Curso 2011 – 2012

Página 1 de 7

Relación de ejercicios

Temas 3 y 4: Unidad de cálculo. Unidad de control

Ejercicio 1

Para los siguientes valores de operandos y operaciones indicar el valor del resultado y de AVF que se obtendrá. Considerar que los operandos se encuentran en representación signo-magnitud.

1. $0101101 + 0011111$.
2. $0000101 - 1010011$.
3. $0101101 - 0011111$.
4. $1101101 - 1101101$.
5. $1011111 - 1101101$.

Ejercicio 2

Obtener el algoritmo para la división binaria de números en signo-magnitud por el método de no restauración.

Ejercicio 3

Tomando como punto de partida la estructura de la Computadora Mejorada implementar, mediante control microprogramado y cableado, la instrucción “SUB m”. Dicha instrucción restará al acumulador el contenido de la posición de memoria “m”, debiendo quedar el resultado en el acumulador. Incluir también el ciclo de búsqueda.

El problema que plantea la instrucción es que no se puede restar un valor del acumulador. En todo caso, una vez que se hubiera leído el contenido de la posición de memoria “m”, se podría hacer el valor negativo llevándolo al acumulador y realizando un complemento a uno seguido de un incremento. Sin embargo, se perdería el contenido del acumulador. La única solución es plantear la instrucción de la siguiente forma: $-(-Acc + [m])$. Para ello, habrá que negar el acumulador, sumarlo con el dato procedente de memoria, y volver a negar el resultado.

Por tanto, la secuencia de operaciones a realizar es la siguiente:

- 1) GPR(AD) → MAR; Acc → Acc
- 2) M → GPR; Acc+1 → Acc
- 3) GPR+Acc → Acc
- 4) Acc → Acc
- 5) Acc+1 → Acc

Ver la solución en ficheros aparte.

ARQUITECTURA DE COMPUTADORES

2º Grado en Ingeniería Informática

Curso 2011 – 2012

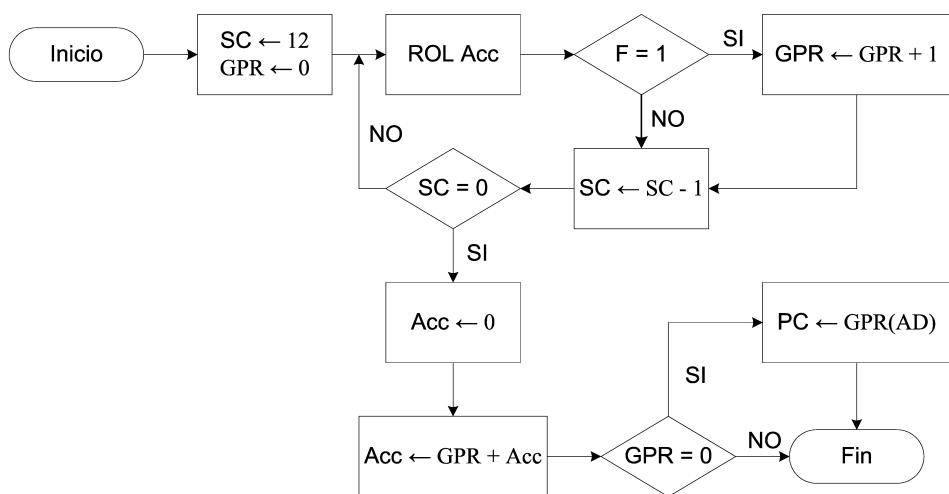
Página 2 de 7

Relación de ejercicios

Temas 3 y 4: Unidad de cálculo. Unidad de control

Ejercicio 4

Tomando como punto de partida la estructura de la Computadora Mejorada y completándola con las microoperaciones que sean necesarias implementar, mediante control microprogramado y cableado, la instrucción CUA. Dicha instrucción reemplazará el contenido del acumulador por un número que indica la cantidad de unos que contenía (el acumulador) antes de ejecutarse la instrucción. En caso de que todos los bits del acumulador fueran cero, debe realizar además un salto a la posición de memoria 0. Incluir también el ciclo de búsqueda. El diagrama de flujo de la instrucción CUA se muestra a continuación.



Ver la solución en ficheros aparte.

Ejercicio 5

Tomando como punto de partida la estructura de la Computadora Mejorada y completándola con las microoperaciones que sean necesarias implementar, mediante control microprogramado y cableado, las instrucciones que a continuación se relacionan. A todos los efectos, el registro GPR de la Computadora Mejorada actuará como registro B/BR en los algoritmos referidos. Incluir también el ciclo de búsqueda.

1. “SRSM m”: Realiza la suma/resta en signo-magnitud del contenido del registro A con el contenido de la posición de memoria “m” (que deberá colocarse en el registro B).
2. “MSM m”: Realiza la multiplicación en signo-magnitud del contenido del registro Q por el contenido de la posición de memoria “m” (que deberá colocarse en el registro B).
3. “DSM m”: Realiza la división con restauración en signo-magnitud del contenido del registro AQ entre el contenido de la posición de memoria “m” (que deberá colocarse en el registro B).
4. “MC2 m”: Realiza la multiplicación en complemento a dos, utilizando el Algoritmo de Booth, del contenido del registro QR por el contenido de la posición de memoria “m” (que deberá colocarse en el registro BR).
5. “SRPF m”: Realiza la suma/resta en punto flotante del contenido del registro AC con el contenido de la posición de memoria “m” (que deberá colocarse en el registro BR).

ARQUITECTURA DE COMPUTADORES

2º Grado en Ingeniería Informática

Curso 2011 – 2012

Página 3 de 7

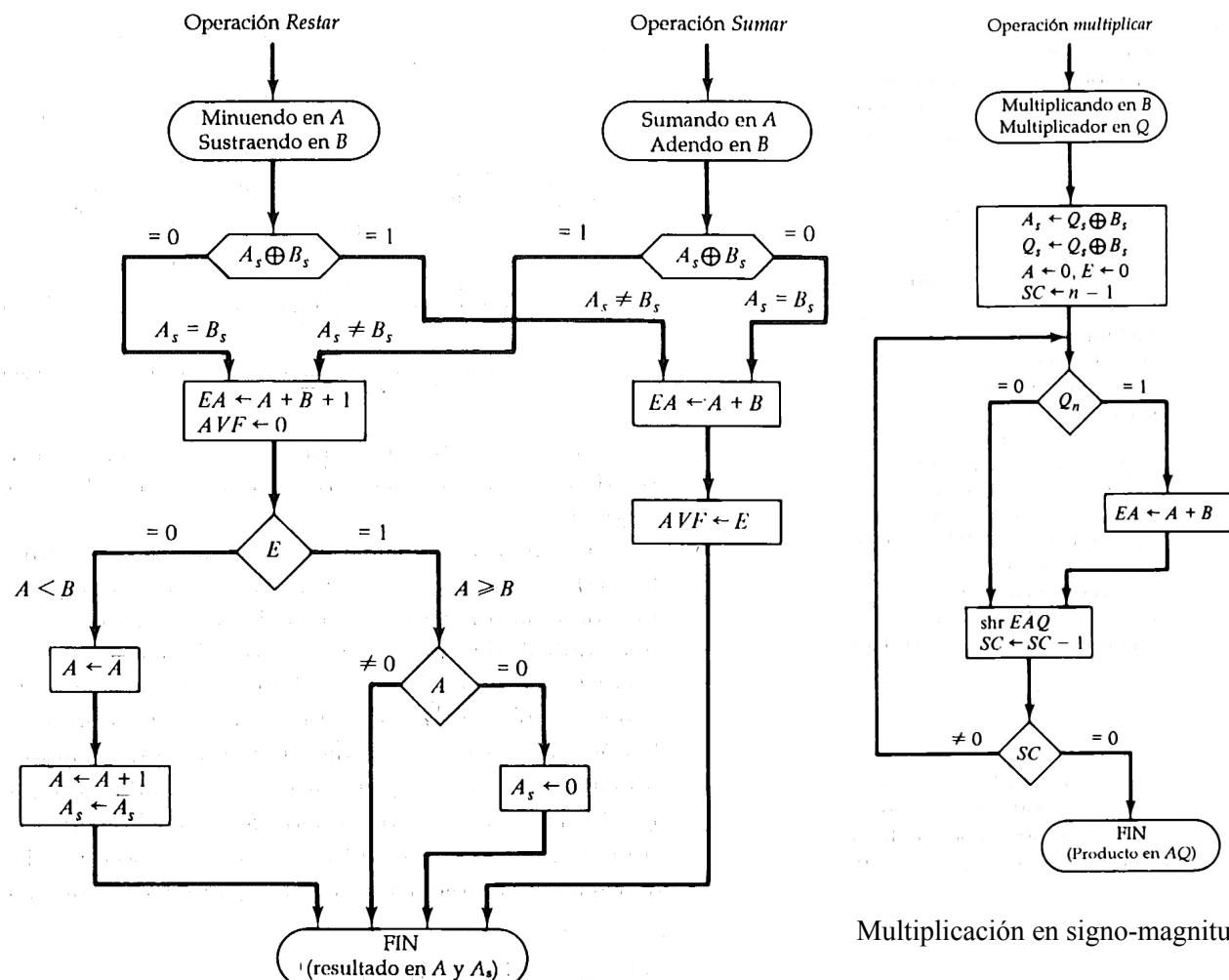
Relación de ejercicios

Temas 3 y 4: Unidad de cálculo. Unidad de control

6. “MPF m”: Realiza la multiplicación en punto flotante del contenido del registro QR por el contenido de la posición de memoria “m” (que deberá colocarse en el registro BR).
7. “DPF m”: Realiza la división con restauración en punto flotante del contenido del registro AC entre el contenido de la posición de memoria “m” (que deberá colocarse en el registro BR).

Ver la solución en ficheros aparte.

Material complementario



Multiplicación en signo-magnitud

Suma/resta en signo-magnitud

ARQUITECTURA DE COMPUTADORES

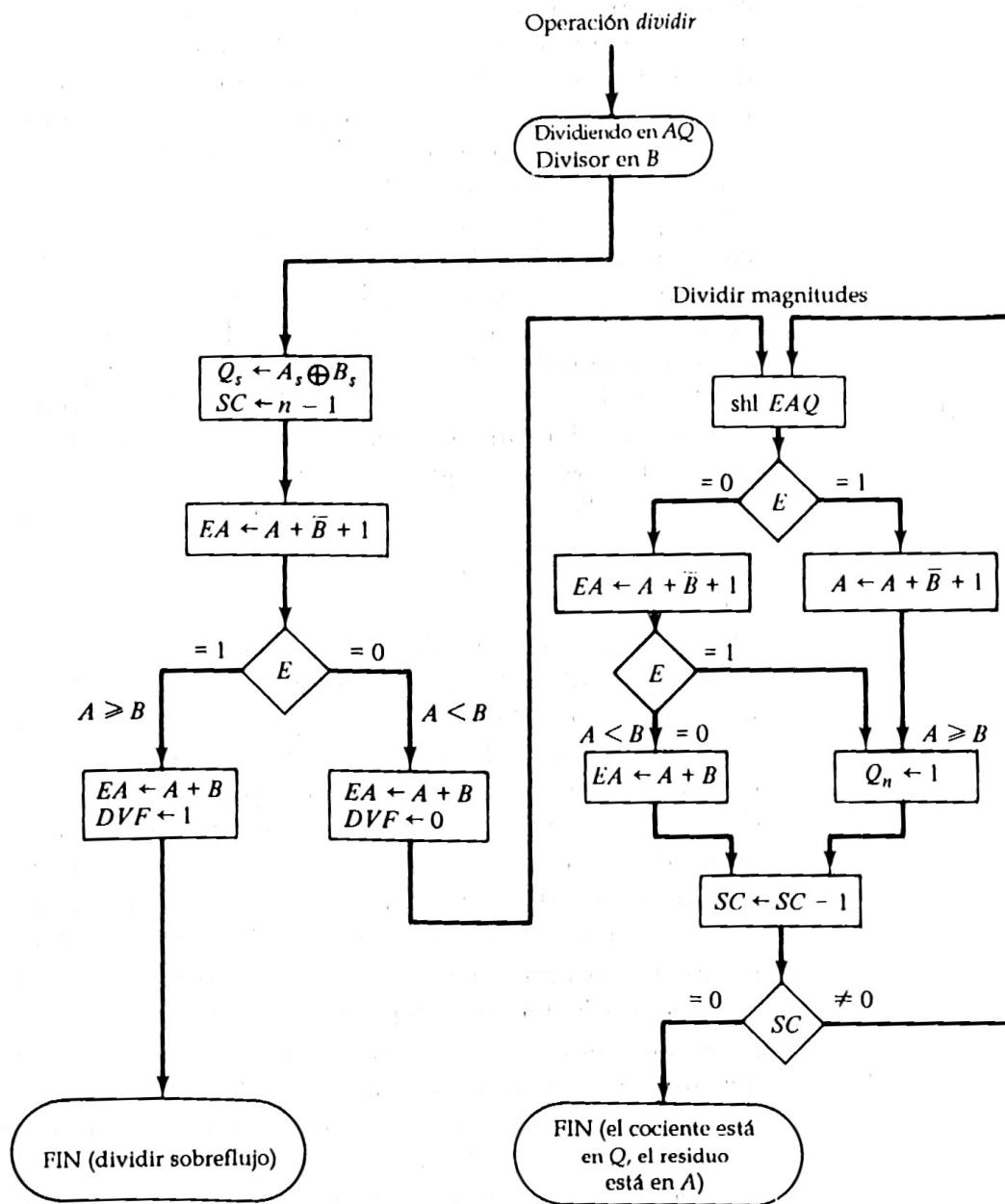
2º Grado en Ingeniería Informática

Curso 2011 – 2012

Página 4 de 7

Relación de ejercicios

Temas 3 y 4: Unidad de cálculo. Unidad de control



División en signo-magnitud

ARQUITECTURA DE COMPUTADORES

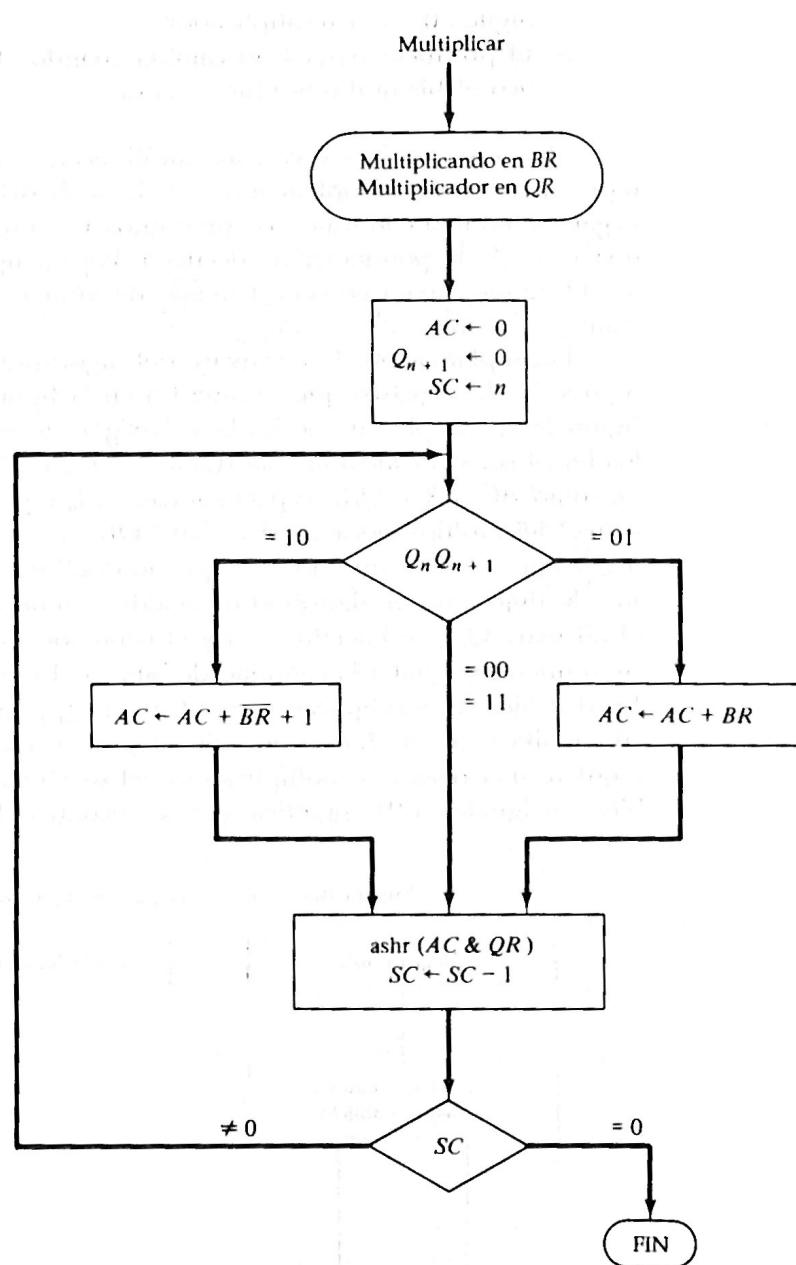
2º Grado en Ingeniería Informática

Curso 2011 – 2012

Página 5 de 7

Relación de ejercicios

Temas 3 y 4: Unidad de cálculo. Unidad de control



Multiplicación en complemento a dos (Algoritmo de Booth)

ARQUITECTURA DE COMPUTADORES

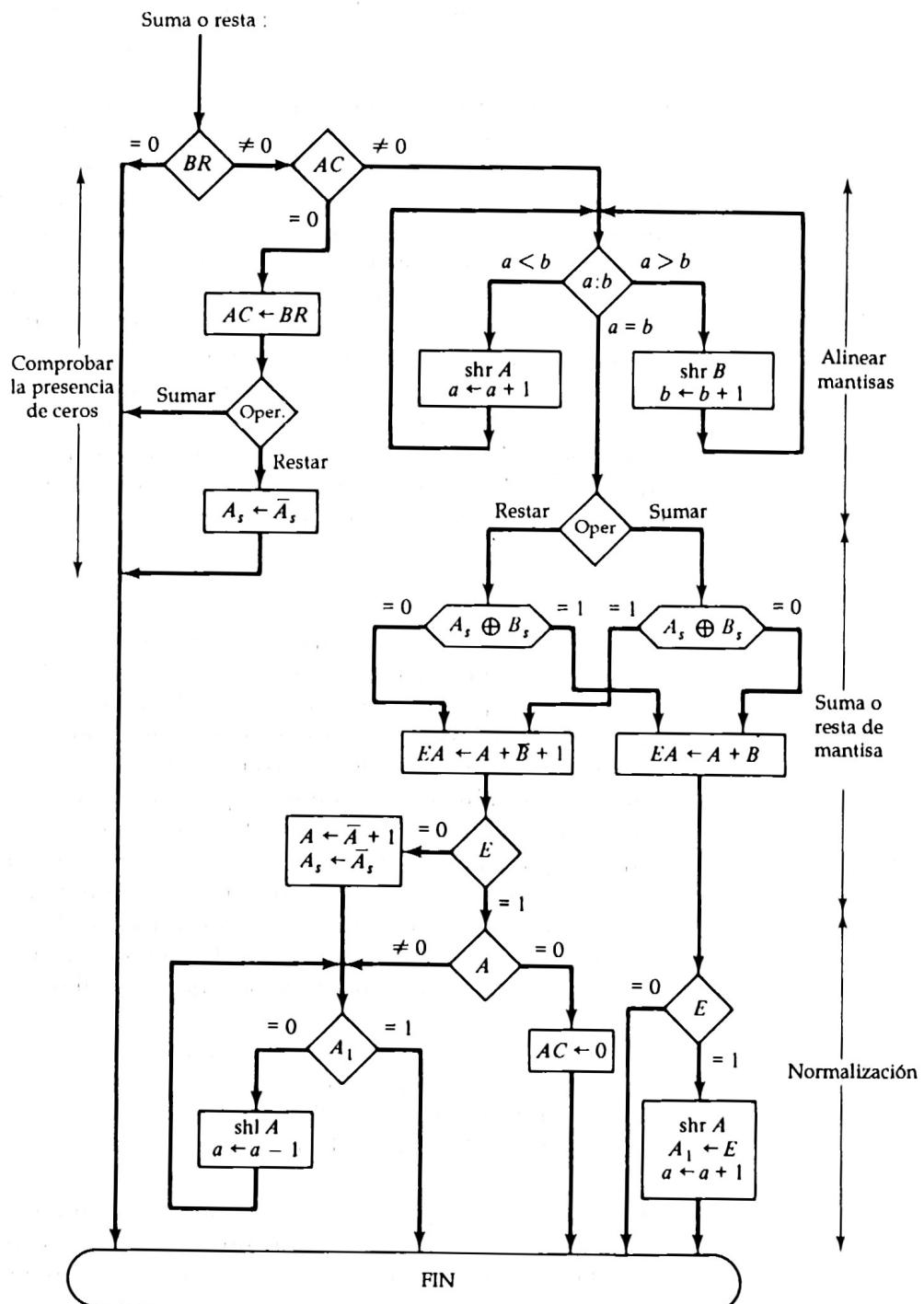
2º Grado en Ingeniería Informática

Curso 2011 – 2012

Página 6 de 7

Relación de ejercicios

Temas 3 y 4: Unidad de cálculo. Unidad de control



Suma/resta en punto flotante

ARQUITECTURA DE COMPUTADORES

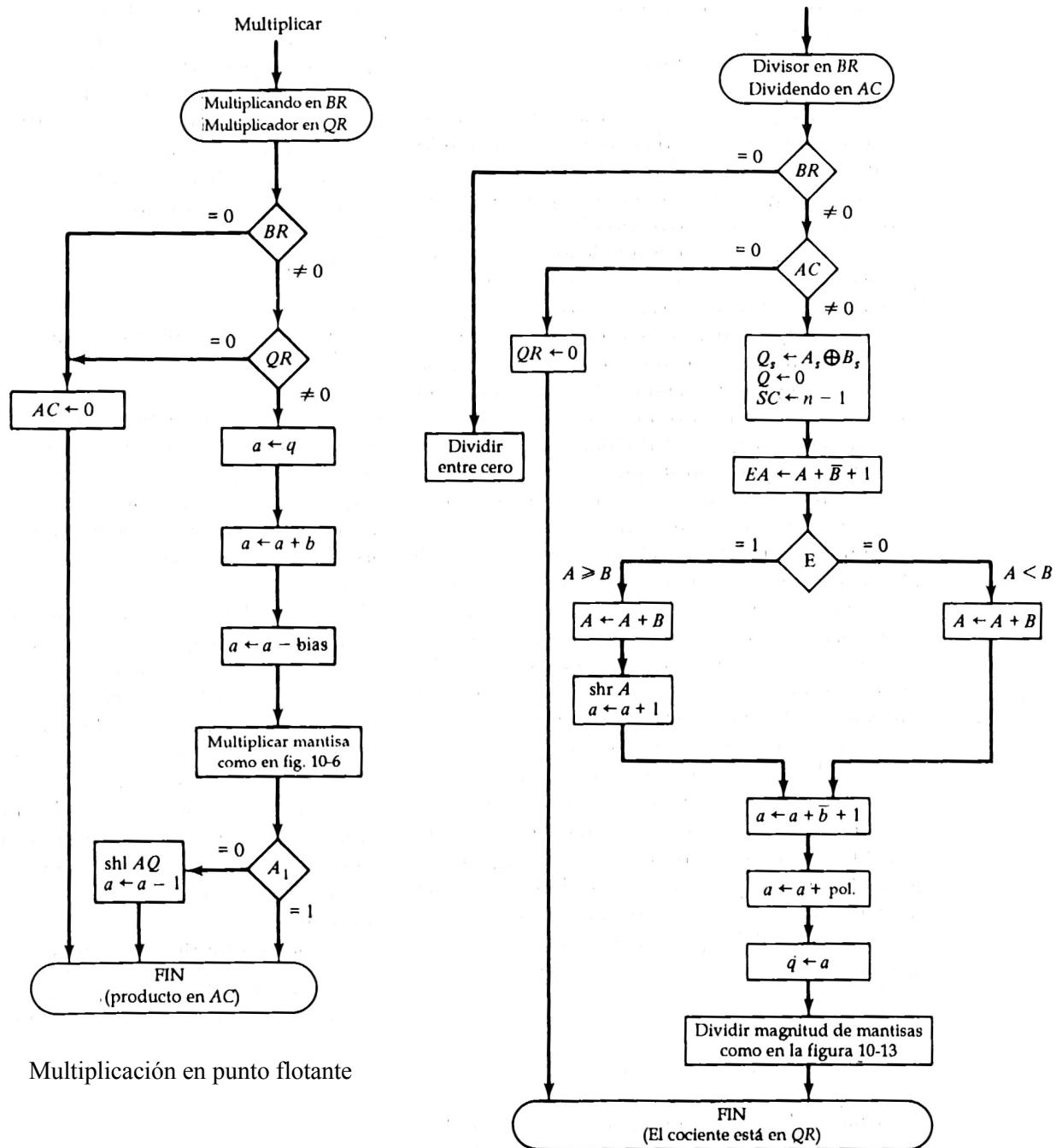
2º Grado en Ingeniería Informática

Curso 2011 – 2012

Página 7 de 7

Relación de ejercicios

Temas 3 y 4: Unidad de cálculo. Unidad de control



Multiplicación en punto flotante

División en punto flotante