

# T5.UNIDADDEMEMORIA.jerarquadelam...



Anónimo



Arquitectura de Computadores



2º Grado en Ingeniería Informática



Escuela Politécnica Superior de Córdoba  
Universidad de Córdoba



[Accede al documento original](#)



Escuela de  
Organización  
Industrial

Contigo que evoluciones.  
Contigo que lideras. Contigo que transformas.

**Esto es EOI.  
Mismo propósito,  
nueva energía.**



Descubre más aquí



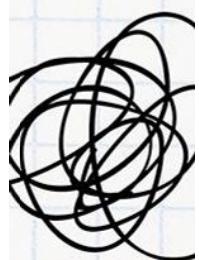
**EOI** Escuela de  
Organización  
Industrial

Importante

Puedo eliminar la publi de este documento con 1 coin

¿Cómo consigo coins? → Plan Turbo: barato  
→ Planes pro: más coins

pierdo  
espacio



Necesito  
concentración

ali ali ooooh  
esto con 1 coin me  
lo quito yo...

wuolah

## T5. UNIDAD DE MEMORIA. JERARQUÍA DE LA MEMORIA DE UN COMPUTADOR

ESTRUCTURA VON NEUMANN

### ANÁLISIS DE LA ORGANIZACIÓN DE LA MEMORIA

- Memoria Principal (RAM o ROM): más rápida

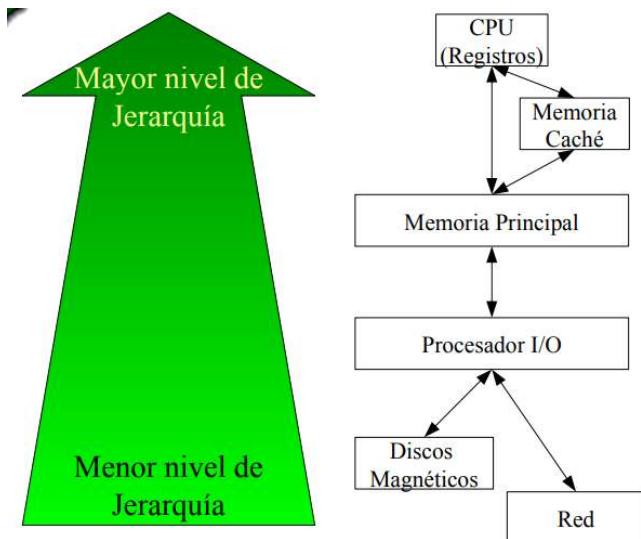
CS1 y CS2' son las líneas de habilitación, D (dates) es bidireccional en la RAM



Con un mapa de direcciones se puede integrar en un único conjunto de direcciones varios chips de memoria Ram o Rom.

Componente	Dir. Hexadecimal	Bus de direcciones									
		9	8	7	6	5	4	3	2	1	0
RAM1	0000-007F	0	0	0	X	X	X	X	X	X	X
RAM2	0080-00FF	0	0	1	X	X	X	X	X	X	X
RAM3	0100-017F	0	1	0	X	X	X	X	X	X	X
RAM4	0180-01FF	0	1	1	X	X	X	X	X	X	X
ROM	0200-03FF	1	X	X	X	X	X	X	X	X	X

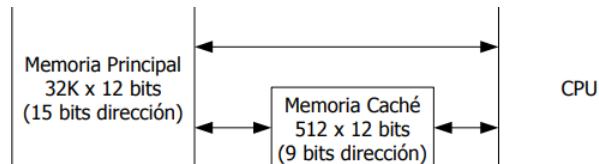
- Memoria auxiliar o secundaria: más grande, de tipo magnético u óptico



**Memoria de reserva (Memoria Caché):** muy rápida, poco almacenamiento, almacena la información más utilizada. Se usa en programas que necesitan más memoria que la existente ya que coloca en una memoria rápida los datos activos e instrucciones que más habitualmente se deben ejecutar

**Memoria asociativa:** memoria de acceso por contenido y no por dirección. Hay dos tipos dependiendo del tipo de búsqueda: secuencial o paralela

La memoria principal y la memoria cache se relacionan con un mapeo: asociativo, directo o asociativo por conjuntos.



## Mapeo asociativo

Se implementa usando memoria asociativa. Cada posición de la MemCaché almacena una dirección y los datos contenidos en dicha dirección.

La CPU solicita una dirección de 15 bits, colocándola en el Registro de Argumento:

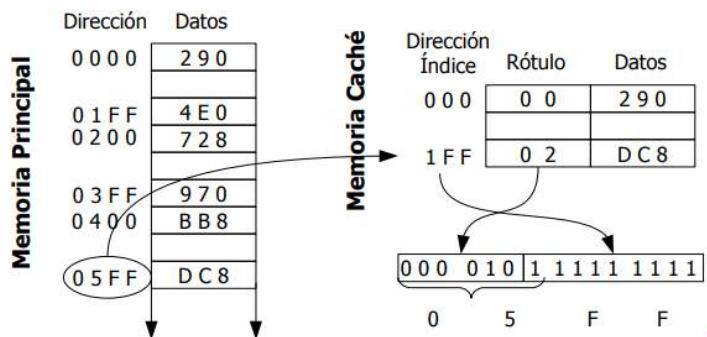
- Si se encuentra en la Memoria Asociativa: Se proporcionan los datos

- Si no se encuentra:  
Acceder a Memoria Principal para traer dirección y datos. Si la Caché está llena, utilizar un algoritmo de reemplazo

Dirección	Datos
0 2 0 0	7 2 8
0 5 FF	D C 8
2 4 E 5	2 9 C
...	...

## Mapeo directo

Se implementa con una RAM de acceso aleatorio, no es muy eficiente



## Mapeo asociativo por conjuntos

Como el asociativo pero con varias vías

Índice	Vía 0		Vía 1		Vía 2		Vía 3	
	Rótulo	Dato	Rótulo	Dato	Rótulo	Dato	Rótulo	Dato
000	00	728	02	BB8				
		...						
1FF	11	001						

La escritura en Caché necesita que se copie en Memoria Principal ya que sino faltaría coherencia entre cache y mem principal.

### Mecanismos para garantizar la coherencia de la Caché

Importante

Puedo eliminar la publi de este documento con 1 coin

¿Cómo consigo coins? → Plan Turbo: barato  
→ Planes pro: más coins

pierdo  
espacio



Necesito  
concentración

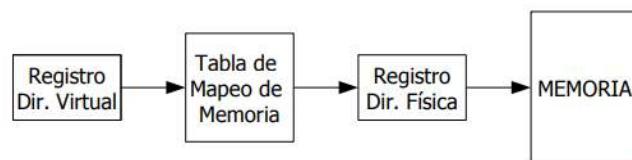
ali ali ooooh  
esto con 1 coin me  
lo quito yo...

wuolah

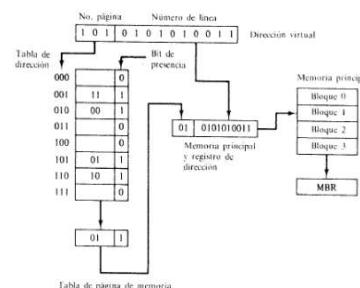
- Escritura Directa  
Se escribe en paralelo en la Memoria Principal y en la Caché  
La memoria principal siempre tiene datos actualizados, a costa de enlentecer el sistema.
- Escritura diferida  
Se escribe únicamente en la Caché. Se marca dicha palabra con un bit de "modificado". Al retirar la palabra, se mira ese bit: Si está activo, copiar a M. Principal y sino, retirar. Aquí durante un cierto tiempo, hay falta de coherencia entre Caché y M. Principal

## Memoria virtual

Los sistemas con memoria virtual permiten la ejecución de programas de gran tamaño siendo estos almacenados en memoria secundaria.



## Direcciones virtuales



## Algoritmos de reemplazo

Determinar qué página retirar de Memoria Principal

- FIFO (First In, First Out): Elimina la página que entró primero. Necesidad de una pila (FIFO) por páginas

- LRU (Least Recently Used): Elimina la página usada menos recientemente. Necesidad de un contador asociado a cada página. Incremento periódico cada cierto tiempo. Reseteo del contador cada vez que se accede a una página. Se elige la página que tiene el valor del contador más alto
- LFU (Least Frequently Used): Elimina la página usada menos frecuentemente. Necesidad de un contador asociado a cada página. Incremento cada vez que se referencia la página. Se elige la página que tiene el valor del contador más bajo

## Caché vs Virtual

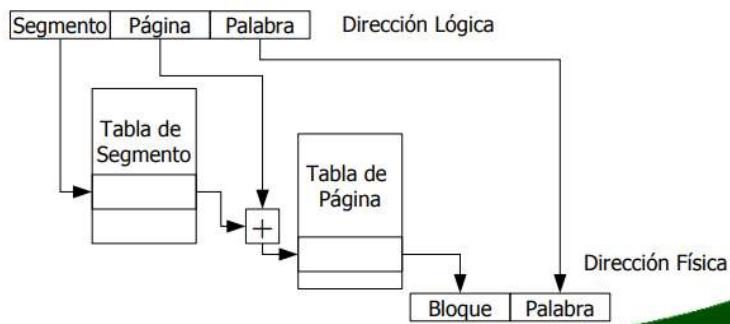
### Memoria Caché

- Contiene las Instrucciones y Datos utilizados más frecuentemente
- Acceso directo por la CPU
- Tiempo de acceso de 5 a 10 veces más reducido
- Tamaño de bloque pequeño (entre 4 y 16 palabras)
- Administración Hardware

### Memoria Virtual

- Contiene (en Mem. Secundaria) las partes de código y de datos de un programa no usados en ese momento
- Acceso a través de un proceso de E/S
- Tiempo de acceso de 5 a 10 veces más grande
- Tamaño de bloque grande (entre 64 y 4K palabras)
- Administración es parte Hardware y parte Software

## Mapeo de página segmentada



# Imagínate aprobando el examen

## Necesitas tiempo y concentración

Planes	PLAN TURBO	PLAN PRO	PLAN PRO+
diamond Descargas sin publi al mes	10 🟡	40 🟡	80 🟡
clock Elimina el video entre descargas	✓	✓	✓
folder Descarga carpetas	✗	✓	✓
download Descarga archivos grandes	✗	✓	✓
circle Visualiza apuntes online sin publi	✗	✓	✓
glasses Elimina toda la publi web	✗	✗	✓
€ Precios	Anual <input type="checkbox"/>	0,99 € / mes	3,99 € / mes
			7,99 € / mes

Ahora que puedes conseguirlo,  
¿Qué nota vas a sacar?



**WUOLAH**

