Arquitectura y Tecnología de Computadores
Universidad de Córdoba

SiCoMe 2.0

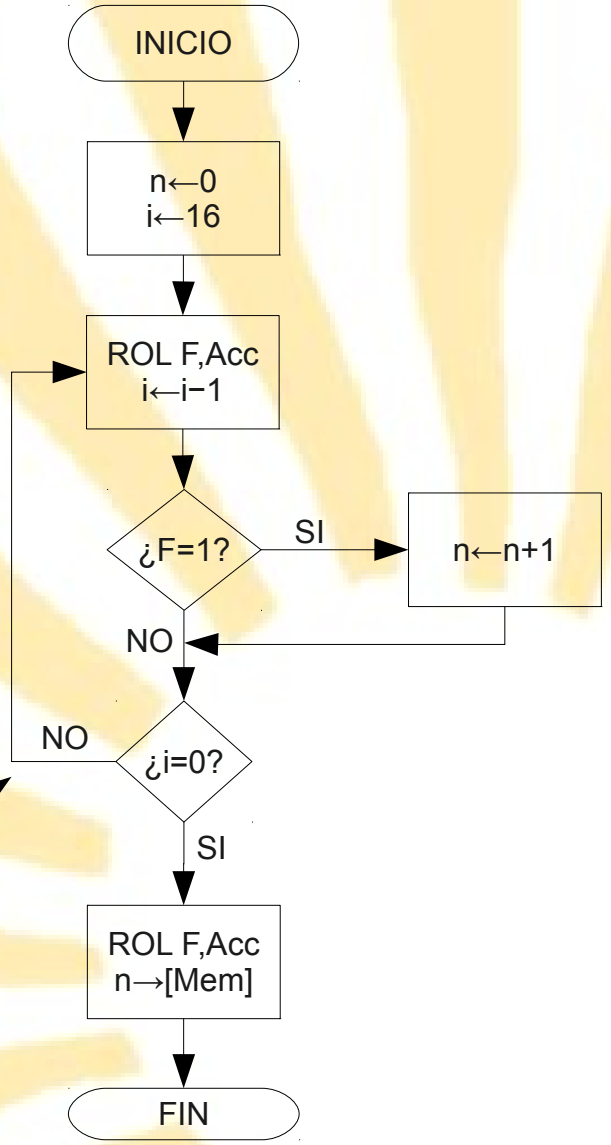
Creación de nuevas instrucciones en control microprogramado

Edmundo Sáez Peña (edmundo@uco.es)

Introducción

- Instrucciones a implementar
  - FETCH (ciclo de búsqueda)
  - HALT
  - LDA m
    - Carga en el acumulador el contenido de la posición de memoria m
  - ONES m
    - Cuenta el número de unos en el acumulador y lo almacena en la posición de memoria m

Diagrama de flujo de ONES



Diseño de las instrucciones

Instrucción ONES (versión 1)
Tabla RTL

CICLO	MICROOPERACIONES	SIGUIENTE
ADDR(ONES)+0	0→QR; 16→SC	Incremento
ADDR(ONES)+1	QR→GPR	Incremento
ADDR(ONES)+2	ROL F,Acc; SC−1→SC	Incremento
ADDR(ONES)+3	GPR+1→GPR (si F=1)	Incremento
ADDR(ONES)+4		Si Zsc=0 bifurca a ADDR(ONES)+2 Si Zsc=1 Incrementa
ADDR(ONES)+5	ROL F,Acc; GPR→M	Bifurca a ADDR(FETCH)

Diseño de las instrucciones (II)

Tabla CROM

Ciclo	MAR		OPR Y MEM		SP, PC Y SC			ALU						GPR			BIFURCACION Y CONTROL				DIRECCIONES Y DATOS DE CARGA DEL CONTADOR SC								Codificación Hexadecimal	
	S15	S14	S13	S12	S11	S10	S9	S8	S7	S6	S5	S4	S3	S2	S1	S0	B3	B2	B1	B0	M7	M6	M5	M4	M3	M2	M1	M0		
FETCH																														
0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	PC→MAR	4000100
1	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	1	0	0	0	1	0	0	0	0	0	0	0	0	M→GPR PC+1→PC	0201100
2	1	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0	0	0	0	0	0	0	0	GPR(OP) →OPR GPR(AD) →MAR	B000300
HALT																														
3	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0		0000000
LDA																														
4	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	1	0	0	0	1	0	0	0	0	0	0	0	0	0→Acc M→GPR	0009100
5	0	0	0	0	0	0	0	0	0	0	1	0	1	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	GPR+Acc→Acc	0028200
ONES																														
6	0	0	0	0	1	0	1	0	0	1	0	0	0	0	0	0	0	0	0	1	0	0	0	1	0	0	0	0	0→QR 16 (Dec)→SC	0A40110
7	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	0	0	0	1	0	0	0	0	0	0	0	0	QR→GPR	0005100
8	0	0	0	0	1	1	0	0	0	0	1	1	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	ROL F,Acc SC−1→SC	0C30100
9	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	1	0	0	0	0	0	0	0	0	0	0	GPR+1→GPR (si F=1)	0004400
A	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	0	0	0	0	1	0	0	0		0000508
B	0	0	0	1	0	0	0	0	0	0	1	1	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	ROL F,Acc GPR→M	1030200

Diseño de las instrucciones (III)

Tabla CROM

Ciclo	MAR		OPR Y MEM		SP, PC Y SC			ALU						GPR			BIFURCACION Y CONTROL				DIRECCIONES Y DATOS DE CARGA DEL CONTADOR SC								Codificación Hexadecimal	
	S15	S14	S13	S12	S11	S10	S9	S8	S7	S6	S5	S4	S3	S2	S1	S0	B3	B2	B1	B0	M7	M6	M5	M4	M3	M2	M1	M0		
FETCH																														
0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	PC→MAR	4000100
1	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	1	0	0	0	1	0	0	0	0	0	0	0	0	M→GPR PC+1→PC	0201100
2	1	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0	0	0	0	0	0	0	0	GPR(OP) →OPR GPR(AD) →MAR	B000300
HALT																														
3	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0		0000000
LDA																														
4	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	1	0	0	0	1	0	0	0	0	0	0	0	0	0→Acc M→GPR	0009100
5	0	0	0	0	0	0	0	0	0	0	1	0	1	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	GPR+Acc→Acc	0028200
ONES																														
6	0	0	0	0	1	0	1	0	0	1	0	0	0	0	0	0	0	0	0	1	0	0	0	1	0	0	0	0	0→QR 16 (Dec)→SC	0A40110
7	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	0	0	0	1	0	0	0	0	0	0	0	0	QR→GPR	0005100
8	0	0	0	0	1	1	0	0	0	0	1	1	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	ROL F,Acc SC−1→SC	0C30100
9	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	1	0	0	0	0	0	0	0	0	0	0	GPR+1→GPR (si F=1)	0004400
A	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	0	0	0	0	1	0	0	0		0000508
B	0	0	0	1	0	0	0	0	0	0	1	1	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	ROL F,Acc GPR→M	1030200

LOAD SC 0→QR 16

Diseño de las instrucciones (IV)

Tabla CROM

Ciclo	MAR		OPR Y MEM		SP, PC Y SC			ALU						GPR			BIFURCACION Y CONTROL				DIRECCIONES Y DATOS DE CARGA DEL CONTADOR SC								Codificación Hexadecimal	
	S15	S14	S13	S12	S11	S10	S9	S8	S7	S6	S5	S4	S3	S2	S1	S0	B3	B2	B1	B0	M7	M6	M5	M4	M3	M2	M1	M0		
FETCH																														
0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	PC→MAR	4000100
1	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	1	0	0	0	1	0	0	0	0	0	0	0	0	M→GPR PC+1→PC	0201100
2	1	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0	0	0	0	0	0	0	0	GPR(OP) →OPR GPR(AD) →MAR	B000300
HALT																														
3	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0		0000000
LDA																														
4	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	1	0	0	0	1	0	0	0	0	0	0	0	0	0→Acc M→GPR	0009100
5	0	0	0	0	0	0	0	0	0	0	1	0	1	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	GPR+Acc→Acc	0028200
ONES																														
6	0	0	0	0	1	0	1	0	0	1	0	0	0	0	0	0	0	0	0	1	0	0	0	1	0	0	0	0	0→QR 16 (Dec)→SC	0A40110
7	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	0	0	0	1	0	0	0	0	0	0	0	0	QR→GPR	0005100
8	0	0	0	0	1	1	0	0	0	0	1	1	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	ROL F,Acc SC−1→SC	0C30100
9	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	1	0	0	0	0	0	0	0	0	0	0	GPR+1→GPR (si F=1)	0004400
A	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	0	0	0	0	1	0	0	0		0000508
B	0	0	0	1	0	0	0	0	0	0	1	1	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	ROL F,Acc GPR→M	1030200

QR→GPR

Diseño de las instrucciones (V)

Tabla CROM

Ciclo	MAR		OPR Y MEM		SP, PC Y SC			ALU						GPR			BIFURCACION Y CONTROL				DIRECCIONES Y DATOS DE CARGA DEL CONTADOR SC								Codificación Hexadecimal	
	S15	S14	S13	S12	S11	S10	S9	S8	S7	S6	S5	S4	S3	S2	S1	S0	B3	B2	B1	B0	M7	M6	M5	M4	M3	M2	M1	M0		
FETCH																														
0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	PC→MAR	4000100
1	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	1	0	0	0	1	0	0	0	0	0	0	0	0	M→GPR PC+1→PC	0201100
2	1	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0	0	0	0	0	0	0	0	GPR(OP) →OPR GPR(AD) →MAR	B000300
HALT																														
3	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0		0000000
LDA																														
4	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	1	0	0	0	1	0	0	0	0	0	0	0	0	0→Acc M→GPR	0009100
5	0	0	0	0	0	0	0	0	0	0	1	0	1	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	GPR+Acc→Acc	0028200
ONES																														
6	0	0	0	0	1	0	1	0	0	1	0	0	0	0	0	0	0	0	0	1	0	0	0	1	0	0	0	0	0→QR 16 (Dec)→SC	0A40110
7	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	0	0	0	1	0	0	0	0	0	0	0	0	QR→GPR	0005100
8	0	0	0	0	1	1	0	0	0	0	1	1	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	ROL F,Acc SC−1→SC	0C30100
9	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	1	0	0	0	0	0	0	0	0	0	0	GPR+1→GPR (si F=1)	0004400
A	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	0	0	0	0	1	0	0	0		0000508
B	0	0	0	1	0	0	0	0	0	0	1	1	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	ROL F,Acc GPR→M	1030200
		1				0				3				0				2				0				0				

Diseño de las instrucciones (VI)

Tabla LCB

B_3	B_2	B_1	B_0	F	Z_b	Z_a	Z_{ac}	Z_{sc}	X	Q_n	Q_{n1}	A_s	Q_s	B_s	N	I	B	R	E
0	0	0	0	X	X	X	X	X	X	X	X	X	X	X	X	0	0	0	0
0	0	0	1	X	X	X	X	X	X	X	X	X	X	X	X	1	0	0	1
0	0	1	0	X	X	X	X	X	X	X	X	X	X	X	X	0	1	0	1
0	0	1	1	X	X	X	X	X	X	X	X	X	X	X	X	0	0	1	1
0	1	0	0	0	X	X	X	X	X	X	X	X	X	X	X	1	0	0	0
0	1	0	0	1	X	X	X	X	X	X	X	X	X	X	X	1	0	0	1
0	1	0	1	X	X	X	X	0	X	X	X	X	X	X	X	0	1	0	1
0	1	0	1	X	X	X	X	1	X	X	X	X	X	X	X	1	0	0	1

Implementación

Repertorio

```
$
CB 4000100
CB 201100
CB B000300
$
HALT false 0
LDA true 0009100 0028200
ONES true 0A40110 0005100 0C30100 0004400 0000508 1030200
```

Lógica de control de bifurcación

B3	B2	B1	B0	F	Zb	Za	Zac	Zsc	X	Qn	Qn1	As	Qs	Bs	N	I	B	R	E
0	0	0	0	X	X	X	X	X	X	X	X	X	X	X	X	0	0	0	0
0	0	0	1	X	X	X	X	X	X	X	X	X	X	X	X	1	0	0	1
0	0	1	0	X	X	X	X	X	X	X	X	X	X	X	X	0	1	0	1
0	0	1	1	X	X	X	X	X	X	X	X	X	X	X	X	0	0	1	1
0	1	0	0	0	X	X	X	X	X	X	X	X	X	X	X	1	0	0	0
0	1	0	0	1	X	X	X	X	X	X	X	X	X	X	X	1	0	0	1
0	1	0	1	X	X	X	X	0	X	X	X	X	X	X	X	0	1	0	1
0	1	0	1	X	X	X	X	1	X	X	X	X	X	X	X	1	0	0	1

Implementación (II)

Programa de prueba

```
0 1C75
@
10
@
LDA 0
ONES 1
HALT
```

Diseño de las instrucciones (VII)

Instrucción ONES (versión 2)
Tabla RTL

CICLO	MICROOPERACIONES	SIGUIENTE
ADDR(ONES)+0	0→QR; 16→SC	Incremento
ADDR(ONES)+1	QR→GPR	Incremento
ADDR(ONES)+2	ROL F,Acc; SC−1→SC	Incremento
ADDR(ONES)+3	GPR+1→GPR (si F=1)	Si Zsc=0 bifurca a ADDR(ONES)+2 Si Zsc=1 Incrementa
ADDR(ONES)+4	ROL F,Acc; GPR→M	Bifurca a ADDR(FETCH)

Diseño de las instrucciones (VIII)

Tabla CROM

Ciclo	MAR		OPR Y MEM		SP, PC Y SC			ALU						GPR			BIFURCACIÓN Y CONTROL				DIRECCIONES Y DATOS DE CARGA DEL CONTADOR SC								Codificación Hexadecimal	
	S15	S14	S13	S12	S11	S10	S9	S8	S7	S6	S5	S4	S3	S2	S1	S0	B3	B2	B1	B0	M7	M6	M5	M4	M3	M2	M1	M0		
FETCH																														
0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	PC→MAR	4000100
1	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	1	0	0	0	1	0	0	0	0	0	0	0	0	M→GPR PC+1→PC	0201100
2	1	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0	0	0	0	0	0	0	0	GPR(OP) →OPR GPR(AD) →MAR	B000300
HALT																														
3	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0		0000000
LDA																														
4	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	1	0	0	0	1	0	0	0	0	0	0	0	0	0→Acc M→GPR	0009100
5	0	0	0	0	0	0	0	0	0	0	1	0	1	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	GPR+Acc→Acc	0028200
ONES																														
6	0	0	0	0	1	0	1	0	0	1	0	0	0	0	0	0	0	0	0	1	0	0	0	1	0	0	0	0	0→QR 16 (Dec)→SC	0A40110
7	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	0	0	0	1	0	0	0	0	0	0	0	0	QR→GPR	0005100
8	0	0	0	0	1	1	0	0	0	0	1	1	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	ROL F,Acc SC−1→SC	0C30100
9	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	1	0	0	0	0	0	0	1	0	0	0	GPR+1→GPR (si F=1)	0004408
A	0	0	0	1	0	0	0	0	0	0	1	1	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	ROL F,Acc GPR→M	1030200

Diseño de las instrucciones (IX)

Tabla LCB

B_3	B_2	B_1	B_0	F	Z_b	Z_a	Z_{ac}	Z_{sc}	X	Q_a	Q_{a1}	A_s	Q_s	B_s	N	I	B	R	E
0	0	0	0	X	X	X	X	X	X	X	X	X	X	X	X	0	0	0	0
0	0	0	1	X	X	X	X	X	X	X	X	X	X	X	X	1	0	0	1
0	0	1	0	X	X	X	X	X	X	X	X	X	X	X	X	0	1	0	1
0	0	1	1	X	X	X	X	X	X	X	X	X	X	X	X	0	0	1	1
0	1	0	0	0	X	X	X	0	X	X	X	X	X	X	X	0	1	0	0
0	1	0	0	0	X	X	X	1	X	X	X	X	X	X	X	1	0	0	0
0	1	0	0	1	X	X	X	0	X	X	X	X	X	X	X	0	1	0	1
0	1	0	0	1	X	X	X	1	X	X	X	X	X	X	X	1	0	0	1

Implementación (III)

Repertorio

```
$
CB 4000100
CB 201100
CB B000300
$
HALT false 0
LDA true 0009100 0028200
ONES true 0A40110 0005100 0C30100 0004408 1030200
```

Lógica de control de bifurcación

B3	B2	B1	B0	F	Zb	Za	Zac	Zsc	X	Qn	Qn1	As	Qs	Bs	N	I	B	R	E
0	0	0	0	X	X	X	X	X	X	X	X	X	X	X	X	0	0	0	0
0	0	0	1	X	X	X	X	X	X	X	X	X	X	X	X	1	0	0	1
0	0	1	0	X	X	X	X	X	X	X	X	X	X	X	X	0	1	0	1
0	0	1	1	X	X	X	X	X	X	X	X	X	X	X	X	0	0	1	1
0	1	0	0	0	X	X	X	0	X	X	X	X	X	X	X	0	1	0	0
0	1	0	0	0	X	X	X	1	X	X	X	X	X	X	X	1	0	0	0
0	1	0	0	1	X	X	X	0	X	X	X	X	X	X	X	0	1	0	1
0	1	0	0	1	X	X	X	1	X	X	X	X	X	X	X	1	0	0	1