

UNIDADE LÓGICA ARITMÉTICA EM VHDL

Disciplina: Projeto de Hardware e Interfaceamento

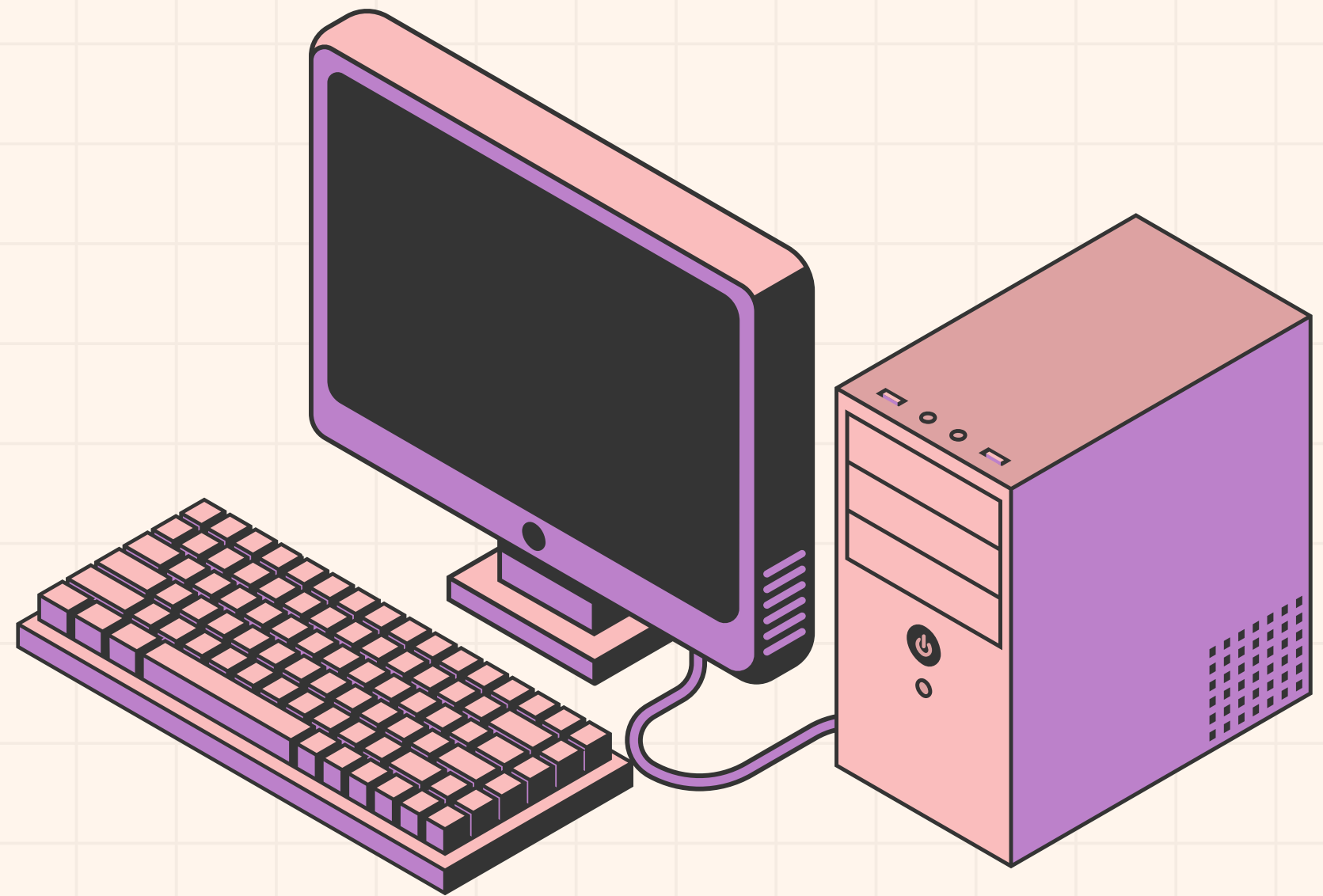
Docente: prof Ilan Sousa Correa

Discentes:

Saulo Negrão dos Santos – 202306840012

Carlos Israel Lima Costa– 202306840037

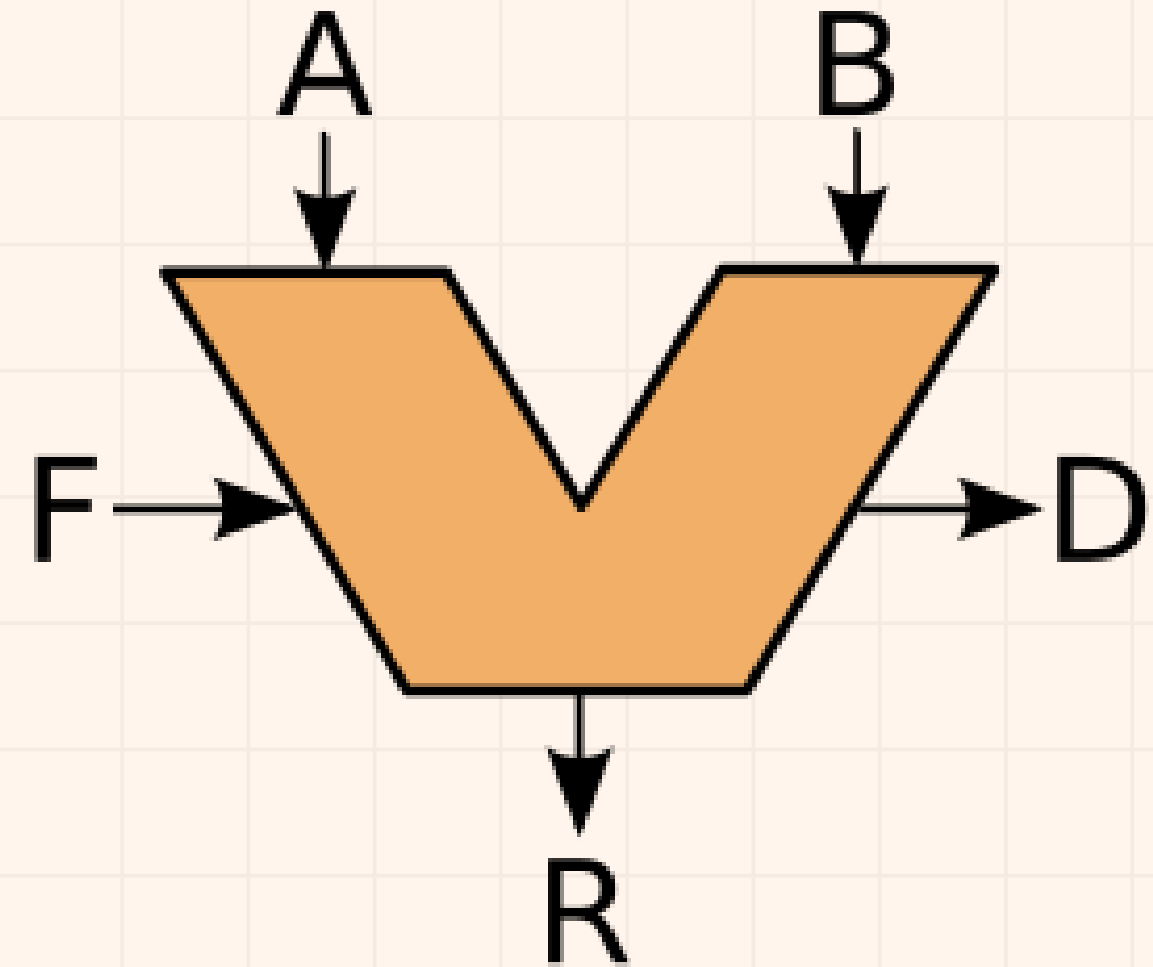
Juan Pablo do Egito Jimenez– 202307040009



INTRODUÇÃO

A Unidade Lógica Aritmética (**ALU**) é o componente central do processador responsável pela execução de **operações matemáticas e lógicas em dados binários**. Ela realiza cálculos aritméticos e operações lógicas, processando os valores de entrada e retornando os resultados correspondentes.

Objetivo do Projeto: Desenvolver um circuito digital para simular uma ALU utilizando VHDL, com implementação e verificação funcional através da ferramenta de simulação ModelSim, avaliando os sinais resultantes das operações realizadas em conjunto com a construção de um testbench para a testagem sistemática eficiente dos módulos construídos no decorrer da implementação.



ARQUITETURA & OPERAÇÕES

Foi adotada uma estrutura hierárquica com a integração de diferentes blocos para a construção do circuito completo, cada um atuando com uma funcionalidade específica.

No nível mais alto, o componente 'ALU' implementa uma arquitetura de processamento paralelo, onde todas as operações são executadas simultaneamente por seus respectivos componentes. O sinal 'SEL' atua como sinal de controle em um multiplexador, selecionando qual dos resultados gerados será encaminhado para a saída Z.

As operações implementadas foram as seguintes:

OPERAÇÕES ARITMÉTICAS

OPERAÇÕES LÓGICAS

OPERAÇÕES DE DESLOCAMENTO

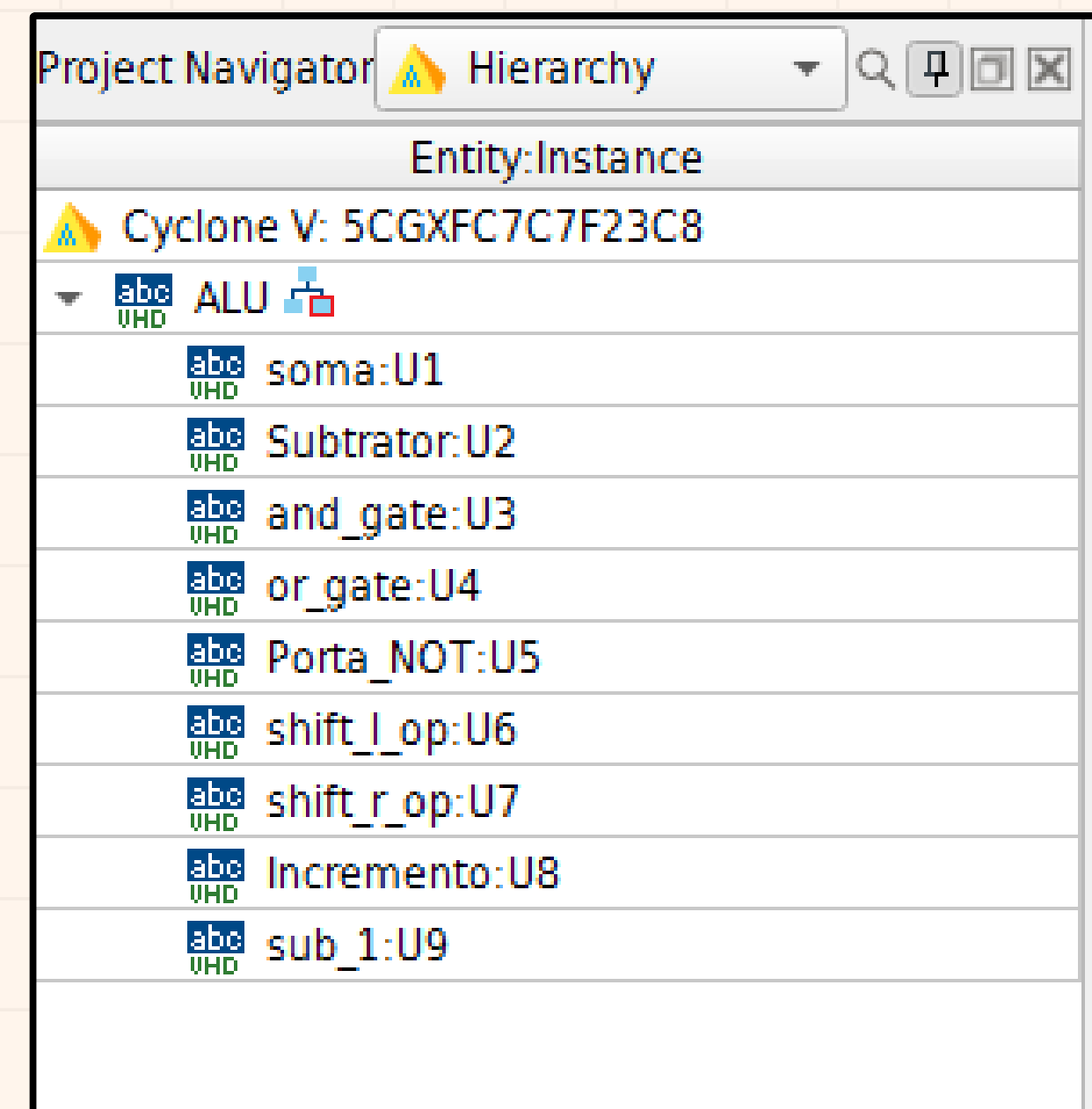
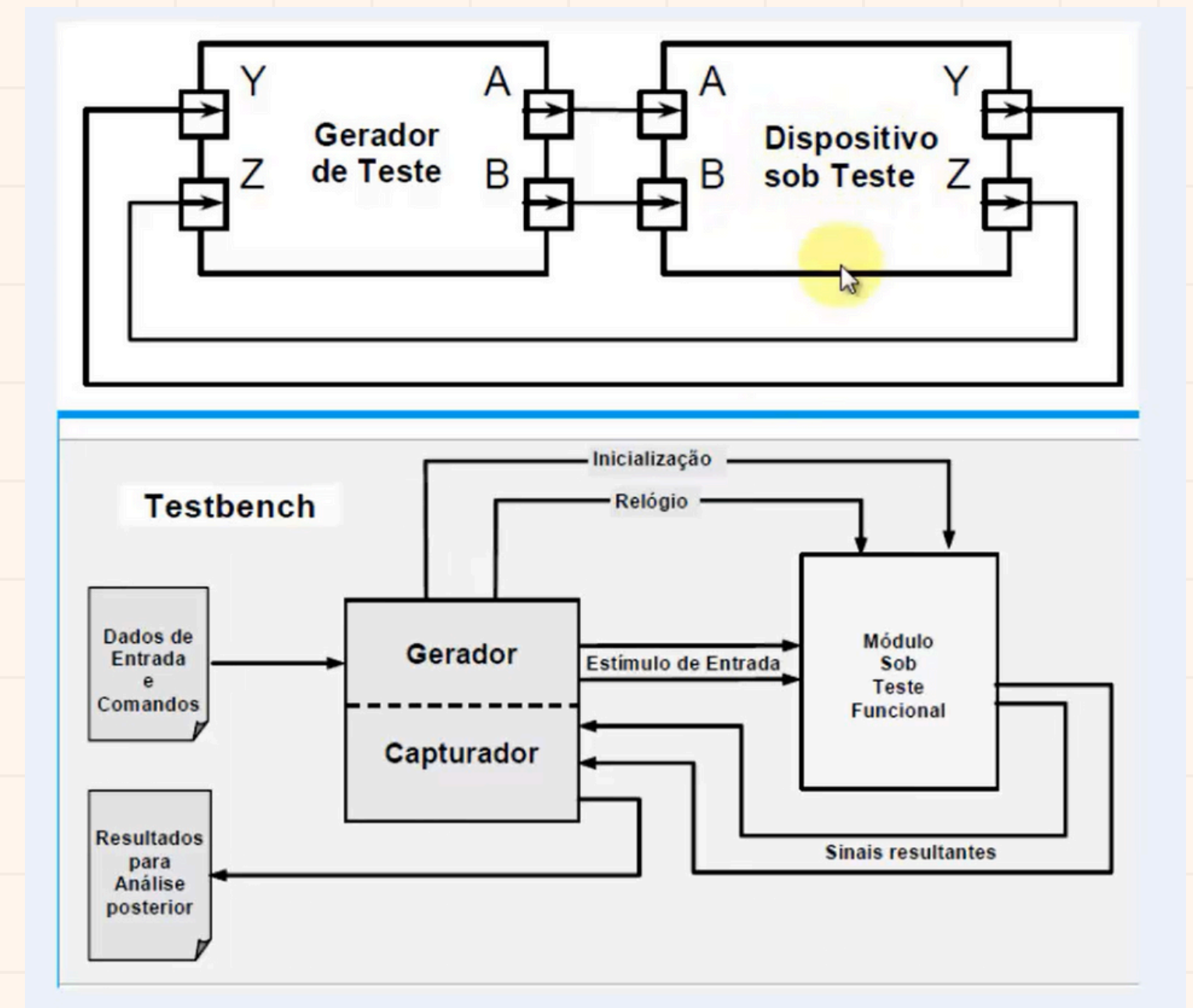


fig. – Hierarquia dos componentes (Intel Quartus)

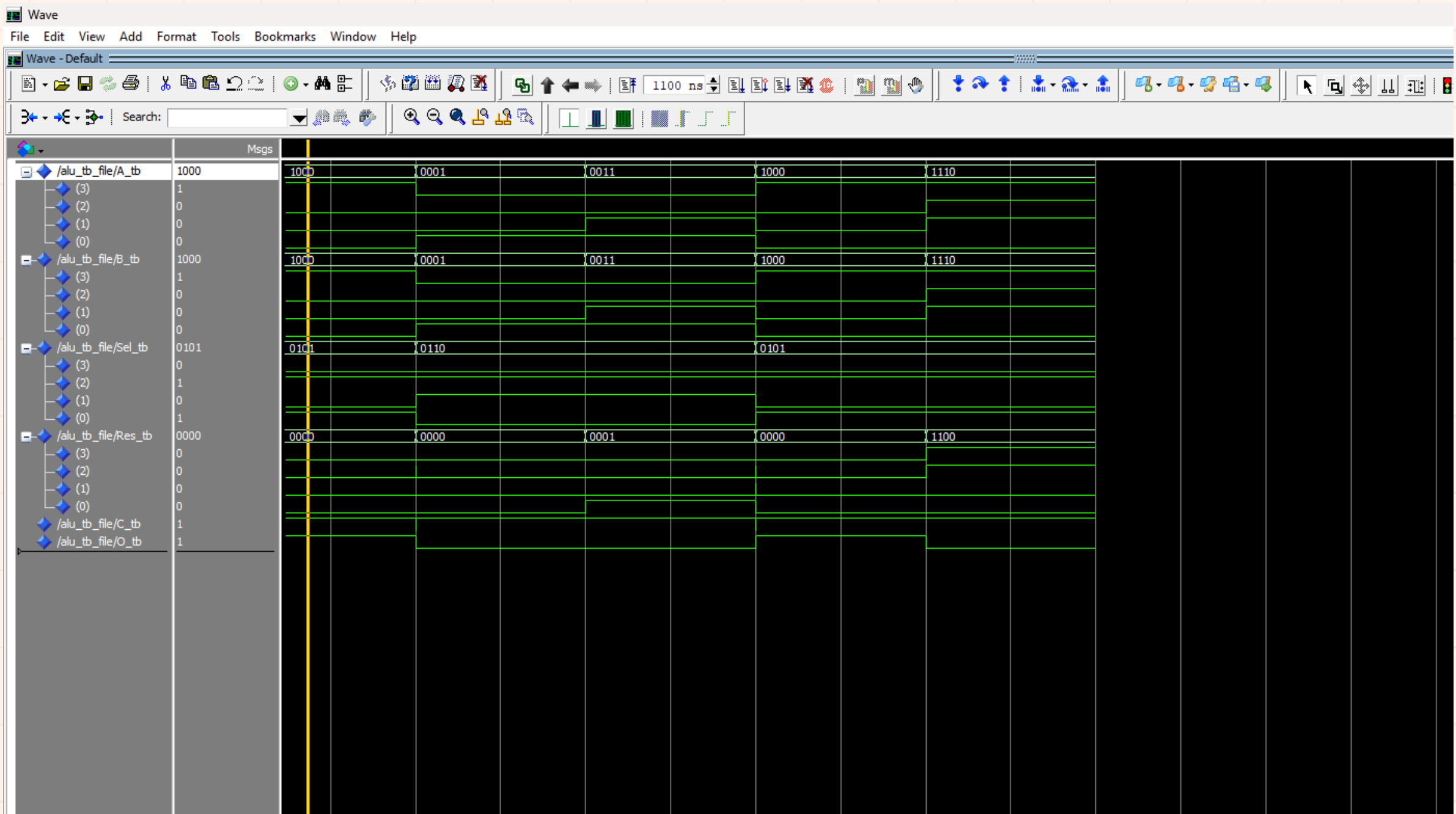
TESTBENCH & SIMULAÇÃO

Para validação do circuito desenvolvido, utilizamos o simulador ModelSim em conjunto com um testbench desenvolvido em VHDL para verificar o funcionamento da ALU com valores pré-determinados e avaliar os resultados obtidos em cada operação implementada.

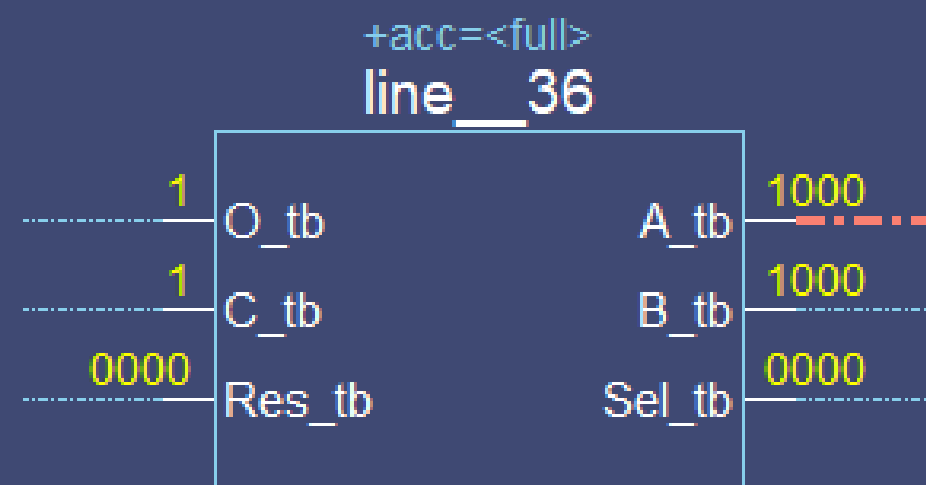
Utilizamos um arquivo .txt como entrada e outro é gerado com as saídas, dessa forma podemos visualizar de forma mais clara o funcionamento do circuito geral, permitindo aplicar múltiplos casos de teste de maneira automatizada, onde o testbench lê cada linha do arquivo de entradas, aplica os valores correspondentes aos sinais da ALU, aguarda o processamento e grava o resultado no arquivo de saídas.



ANÁLISE DA FORMA DE ONDA



EXEMPLO



soma

1000 +

1000

10000

REFERÊNCIAS

https://youtube.com/playlist?list=PLZ8dBTv2_5HS79fVexGTtCMDUp7kjnumS&si=XugdrU73zE7YQyqC

<https://www.youtube.com/watch?v=so8RP-eAgC8&t=1158s>