

Diseño de Sistemas Digitales con FPGA

Introducción

Primer Cuatrimestre 2023

Diseño de Sistemas Digitales con FPGA
DC - UBA

Sobre la materia

En esta primera parte presentaremos:

- Estructura y espíritu de la materia.

En esta primera parte presentaremos:

- Estructura y espíritu de la materia.
- Calendario de clases.

En esta primera parte presentaremos:

- Estructura y espíritu de la materia.
- Calendario de clases.
- Equipo docente.

En esta primera parte presentaremos:

- Estructura y espíritu de la materia.
- Calendario de clases.
- Equipo docente.
- Manejo de los equipos.

En esta primera parte presentaremos:

- Estructura y espíritu de la materia.
- Calendario de clases.
- Equipo docente.
- Manejo de los equipos.
- Régimen de aprobación.

En esta primera parte presentaremos:

- Estructura y espíritu de la materia.
- Calendario de clases.
- Equipo docente.
- Manejo de los equipos.
- Régimen de aprobación.
- Presentación a los proyectos personales.

La materia tiene una modalidad teórico/práctica dividida en dos partes:

- Las primeras nueve clases tendrán una parte expositiva y otra de práctica guiada en laboratorios (hasta el primero de junio inclusive).

La materia tiene una modalidad teórico/práctica dividida en dos partes:

- Las primeras nueve clases tendrán una parte expositiva y otra de práctica guiada en laboratorios (hasta el primero de junio inclusive).
- Las siguientes cinco clases serán para el desarrollo de un proyecto personal (grupal) en el que van a trabajar ustedes (hasta el seis de julio inclusive).

En términos de la temática hay una división en dos grandes grupos:

- Las primeras seis clases serán destinadas a aprender y ejercitar la especificación de diseños digitales haciendo uso de **VHDL+FPGA**.

En términos de la temática hay una división en dos grandes grupos:

- Las primeras seis clases serán destinadas a aprender y ejercitar la especificación de diseños digitales haciendo uso de **VHDL+FPGA**.
- Las siguientes dos clases van a servir para que comprendamos y ejercitemos algunas técnicas formales de verificación de hardware usando autómatas y lógicas temporales.

Entonces, como repaso nos queda:

- Seis clases de **VHDL**.

Entonces, como repaso nos queda:

- Seis clases de **VHDL**.
- Dos clases de **verificación**.

Entonces, como repaso nos queda:

- Seis clases de **VHDL**.
- Dos clases de **verificación**.
- Cinco clases para **proyectos personales**.

Este es el tipo de marco teórico/práctico que les va a permitir acercarse al diseño de sistemas utilizados en la industria aeroespacial, de medicina, circuitos aceleradores empleados en data centers y otras aplicaciones críticas por cuestiones de rendimiento o seguridad de la información.

El calendario quedaría de la siguiente manera:

- 30 de marzo

El calendario quedaría de la siguiente manera:

- 30 de marzo
- 30 de marzo Clase 1 - Introducción

El calendario quedaría de la siguiente manera:

- 30 de marzo
- 30 de marzo Clase 1 - Introducción
- 6 de abril [FERIADO] Semana Santa

El calendario quedaría de la siguiente manera:

- 30 de marzo
- 30 de marzo Clase 1 - Introducción
- 6 de abril [FERIADO] Semana Santa
- 13 de abril Clase 2 - VHDL

El calendario quedaría de la siguiente manera:

- 30 de marzo
- 30 de marzo Clase 1 - Introducción
- 6 de abril [FERIADO] Semana Santa
- 13 de abril Clase 2 - VHDL
- 20 de abril Clase 3 - Inferencia

El calendario quedaría de la siguiente manera:

- 30 de marzo
- 30 de marzo Clase 1 - Introducción
- 6 de abril [FERIADO] Semana Santa
- 13 de abril Clase 2 - VHDL
- 20 de abril Clase 3 - Inferencia
- 27 de abril Clase 4 - CORDIC

El calendario quedaría de la siguiente manera:

- 30 de marzo
- 30 de marzo Clase 1 - Introducción
- 6 de abril [FERIADO] Semana Santa
- 13 de abril Clase 2 - VHDL
- 20 de abril Clase 3 - Inferencia
- 27 de abril Clase 4 - Cordic
- 4 de mayo Clase 5 - PC + FPGA

El calendario quedaría de la siguiente manera:

- 11 de mayo Clase 6 - Consultas

El calendario quedaría de la siguiente manera:

- 11 de mayo Clase 6 - Consultas
- 18 de mayo Clase 7 - Máquinas de estado

El calendario quedaría de la siguiente manera:

- 11 de mayo Clase 6 - Consultas
- 18 de mayo Clase 7 - Máquinas de estado
- 25 de mayo [FERIADO] Revolución de Mayo

El calendario quedaría de la siguiente manera:

- 11 de mayo Clase 6 - Consultas
- 18 de mayo Clase 7 - Máquinas de estado
- 25 de mayo [FERIADO] Revolución de Mayo
- 1 de junio Clase 9 - Monitores

El calendario quedaría de la siguiente manera:

- 11 de mayo Clase 6 - Consultas
- 18 de mayo Clase 7 - Máquinas de estado
- 25 de mayo [FERIADO] Revolución de Mayo
- 1 de junio Clase 9 - Monitores
- 8 de junio Proyectos personales
- 15 de junio Proyectos personales
- 22 de junio Proyectos personales
- 29 de junio Proyectos personales

El calendario quedaría de la siguiente manera:

- 11 de mayo Clase 6 - Consultas
- 18 de mayo Clase 7 - Máquinas de estado
- 25 de mayo [FERIADO] Revolución de Mayo
- 1 de junio Clase 9 - Monitores
- 8 de junio Proyectos personales
- 15 de junio Proyectos personales
- 22 de junio Proyectos personales
- 29 de junio Proyectos personales
- 6 de julio Presentación de proyectos

El equipo docente está conformado por las siguientes personas:

- Esteban Mocskos emocskos@dc.uba.ar
- Edgardo Marchi edgardo.marchi@gmail.com
- Marcos Cervetto cervettomarcos@gmail.com
- Mariano Cerrutti vsorza@gmail.com

[TODO]

- TODO

Para aprobar la materia deberán:

- Presentarse al menos a un 80 por ciento de las clases

Para aprobar la materia deberán:

- Presentarse al menos a un 80 por ciento de las clases
- Aprobar todos los talleres

Para aprobar la materia deberán:

- Presentarse al menos a un 80 por ciento de las clases
- Aprobar todos los talleres
- Trabajo final de implementación: Presentar un trabajo final corriendo en la placa asignada y con un conjunto de tests representativo de su comportamiento

Para aprobar la materia deberán:

- Presentarse al menos a un 80 por ciento de las clases
- Aprobar todos los talleres
- Trabajo final de implementación: Presentar un trabajo final corriendo en la placa asignada y con un conjunto de tests representativo de su comportamiento
- Trabajo final de verificación: Presentar la aplicación de alguna de las técnicas presentadas en un diseño que pueda simularse o ejecutarse



XXX:

- YYY

FPGA

YYY