

Unit 1 Fundamentals of MOS Device Physics

Introduction

Esta unidad trata de los conceptos fundamentales sobre la funcionalidad de semiconductores en circuitos integrados. La meta es entender cómo funcionan los transistores MOS mediante el análisis de ecuaciones y modelos cuadráticos así como aclarar las limitaciones de este modelo debido a efectos del canal corto.

Reading

Razavi's textbook: sections 2.1, 2.2, 2.3, 2.4, 17.1, 17.2

Optional Reading Razavi's textbook: section 2.5 (Appendix A: FinFETs)

To be thought/discussed

1 - Publica tu biografía y calendario para los próximos 6 meses: Prepara un documento con una breve biografía e incluye un calendario detallado para los próximos seis meses, incluyendo semanas, días y horas diarias que puedes dedicar. Incluye también tu plan de reubicación y posibles fechas. Si prefieres no dar detalles sobre asuntos personales, simplemente inclúyelos.

2 - Regiones operativas de los transistores MOS: Prepara un documento breve sobre las regiones operativas de un transistor MOS. ¿Cuáles son las regiones operativas más comunes de los transistores MOS en un circuito y cuáles son las principales diferencias entre ellas?

RESUMEN

Capítulo 2: Física básica de los dispositivos MOS

Estructura:

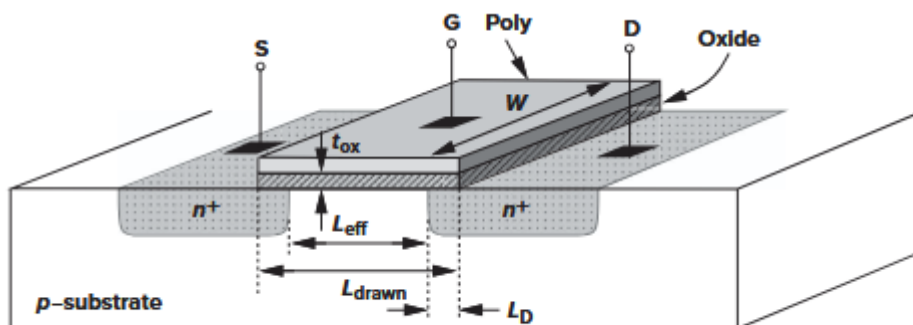


Figure 2.2 Structure of a MOS device.

Zonas de operación:

Voltaje umbral: A medida que V_g aumenta se crea una región de agotamiento. En esta condición no fluye corriente porque no hay portadores de carga disponibles.

Cuando $V_g = V_{th}$ (V_{th} : voltaje umbral) el transistor se activa; el potencial es alto para alcanzar a formar un canal de portadores de carga bajo el óxido. Se forma una “capa de oxidación”.

Si V_g aumenta más la carga en agotamiento se considera prácticamente constante mientras que la densidad de carga del canal continúa aumentando, crece la corriente entre source y grain.

Cuando $V_{ds} \leq (V_{gs} - V_{th})$ el dispositivo opera en la llamada “Zona del Triodo”

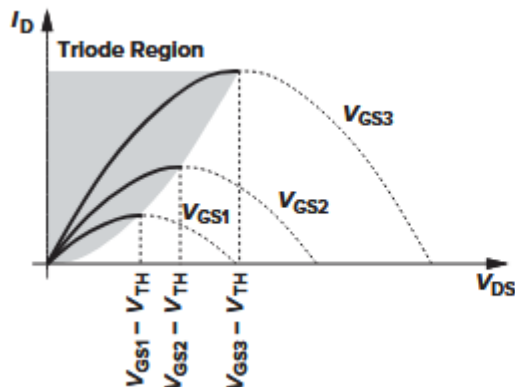


Figure 2.11 Drain current versus drain-source voltage in the triode region.

La corriente responde, en esa zona, a la siguiente función:

$$I_{D, max} = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_{TH})^2$$

donde W/L es la “relación de aspecto” y V_{gs} es llamado “voltaje de sobremarcha”.

Cuando $V_{ds} > (V_{gs} - V_{th})$ el dispositivo opera en la “Región de saturación”.

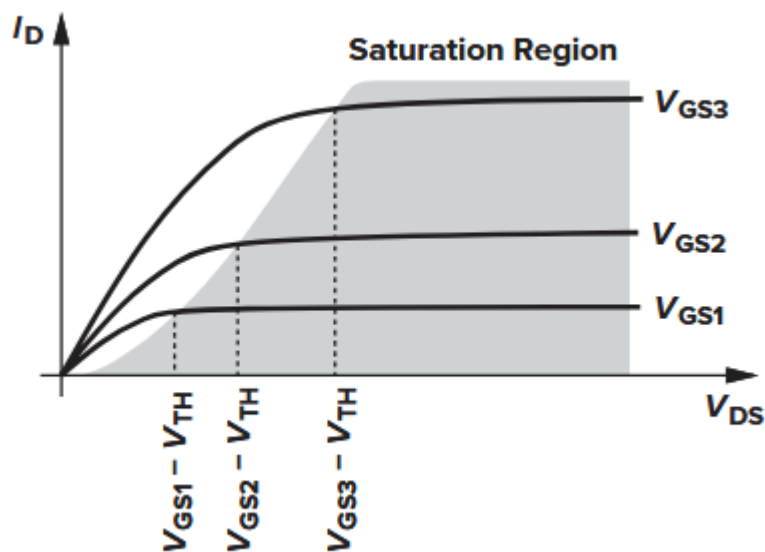


Figure 2.15 Saturation of drain current.

Transconductancia del MOS:

Dado que MOSFET que opera en saturación produce una corriente en respuesta a su voltaje de sobremarcha de gate-source, podemos definir una cifra de mérito que indica que tan bien un dispositivo convierte un voltaje en una corriente.

Más específicamente, como procesamos señales, trabajamos con variaciones de tensiones y corrientes, definimos esta figura de mérito como el cambio de corriente de drenador por el cambio de tensión gate-source

$$g_m = \left. \frac{\partial I_D}{\partial V_{GS}} \right|_{V_{DS} \text{ const.}}$$

Este parámetro representa la sensibilidad del dispositivo.

En la región de saturación, g_m es igual a la inversa de R_{on} en la región del triodo. Se puede definir a g_m como:

$$\begin{aligned} g_m &= \sqrt{2\mu_n C_{ox} \frac{W}{L} I_D} \\ &= \frac{2I_D}{V_{GS} - V_{TH}} \end{aligned}$$

Efectos de segundo orden:

- Efecto de cuerpo: ¿Qué pasa si el voltaje en masa es menor que la tensión de la fuente?.

Si $V_s=V_d=0$ y también $V_g < V_{th}$ no existe capa de inversión. A medida que V_b aumenta, la zona de depleción se ensancha.

Como $V_{th}=f(Q_d)$ entonces si V_b disminuye la carga aumentará por lo tanto V_{th} aumentará.

- Modulación del largo del canal: La longitud real del canal decrece cuando la diferencia de potencial entre gate y drain disminuye. $L'=f(V_{ds})$.

En el caso de que se cumpla que $L'=L-\Delta L \approx \frac{1+\Delta L/L}{L}$ es válido decir que $\Delta L/L = \lambda V_{ds}$ y podemos plantear la siguiente ecuación.

$$I_D \approx \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_{TH})^2 (1 + \lambda V_{DS})$$

en donde calculamos la corriente en drain teniendo en cuenta el coeficiente de modulación de canal λ .

- Conducción subumbral: El dispositivo no se apaga abruptamente sino que responde a una función exponencial.

$$I_D = I_0 \exp \frac{V_{GS}}{\xi V_T}$$

Capítulo 17: Efectos de canal corto

Teoría del escalado ideal:

Ayuda a prever la velocidad y la disipación de potencia a medida que se disminuyen los dispositivos.

Cumple tres principios:

- 1) reducir todas las dimensiones laterales y verticales en $\propto (>1)$;
- 2) reducir la tensión umbral y la tensión de alimentación en \propto
- 3) aumentar todos los niveles de dopaje en \propto .

En la teoría la ganancia intrínseca no se ve afectada por el escalado, pero en la práctica disminuye considerablemente.

Efectos de canal corto:

Surgen debido a:

- 1) Los campos eléctricos tienden a aumentar porque la tensión de alimentación no se ha escalado proporcionalmente.
- 2) El término de potencia considerado en la ecuación con escalamiento no es escalable ni despreciable.
- 3) La profundidad de las uniones S/D no se puede escalar fácilmente.

- 4) La movilidad disminuye a medida que aumenta el dopaje del sustrato.
 - 5) La pendiente subumbral no es escalable.
- Variación de la tensión subumbral:
A medida que $V_{ds} > \text{algunos } V_t$ se vuelve independiente de la tensión drain-fuente; en esta condición la pendiente de I_d es logarítmica.
 - Efecto de canal corto inverso:
A medida que la longitud del canal aumenta, el dopaje promedio del sustrato disminuye, al igual que el voltaje umbral.
 - Degradación de la movilidad del campo vertical:
El escalamiento se desvía del escenario de campo constante y se debe plantear

$$\mu_{eff} = \frac{\mu_0}{1 + \theta(V_{GS} - V_{TH})}$$

donde θ es el parámetro de ajuste.

Este escalamiento afecta a la transconductancia del dispositivo.

- Efectos de portador caliente
- Variación de la impedancia de salida con la tensión drain-fuente.

Chapter 2 Problem 2.1 - Notas: Considere la difusión del lado fuente/drenador (LD) y la modulación de longitud de canal (Λ). Utilice los parámetros del modelo de transistor de la Tabla 2.1, página 35, del libro de texto de Razavi. Puede usar Microsoft Excel, Python, Matlab u Octave (cualquier programa con el que esté familiarizado) para graficar las formas de onda.

Table 2.1 Level 1 SPICE models for NMOS and PMOS devices.

NMOS Model			
LEVEL = 1	VTO = 0.7	GAMMA = 0.45	PHI = 0.9
NSUB = 9e+14	LD = 0.08e-6	UO = 350	LAMBDA = 0.1
TOX = 9e-9	PB = 0.9	CJ = 0.56e-3	CJSW = 0.35e-11
MJ = 0.45	MJSW = 0.2	CGDO = 0.4e-9	JS = 1.0e-8
PMOS Model			
LEVEL = 1	VTO = -0.8	GAMMA = 0.4	PHI = 0.8
NSUB = 5e+14	LD = 0.09e-6	UO = 100	LAMBDA = 0.2
TOX = 9e-9	PB = 0.9	CJ = 0.94e-3	CJSW = 0.32e-11
MJ = 0.5	MJSW = 0.3	CGDO = 0.3e-9	JS = 0.5e-8

VTO: threshold voltage with zero V_{SB} (unit: V)

GAMMA: body-effect coefficient (unit: $V^{1/2}$)

PHI: $2\Phi_F$ (unit: V)

TOX: gate-oxide thickness (unit: m)

NSUB: substrate doping (unit: cm^{-3})

LD: source/drain side diffusion (unit: m)

UO: channel mobility (unit: $\text{cm}^2/\text{V}\cdot\text{s}$)

LAMBDA: channel-length modulation coefficient (unit: V^{-1})

CJ: source/drain bottom-plate junction capacitance per unit area (unit: F/m^2)

CJSW: source/drain sidewall junction capacitance per unit length (unit: F/m)

PB: source/drain junction built-in potential (unit: V)

MJ: exponent in CJ equation (unitless)

MJSW: exponent in CJSW equation (unitless)

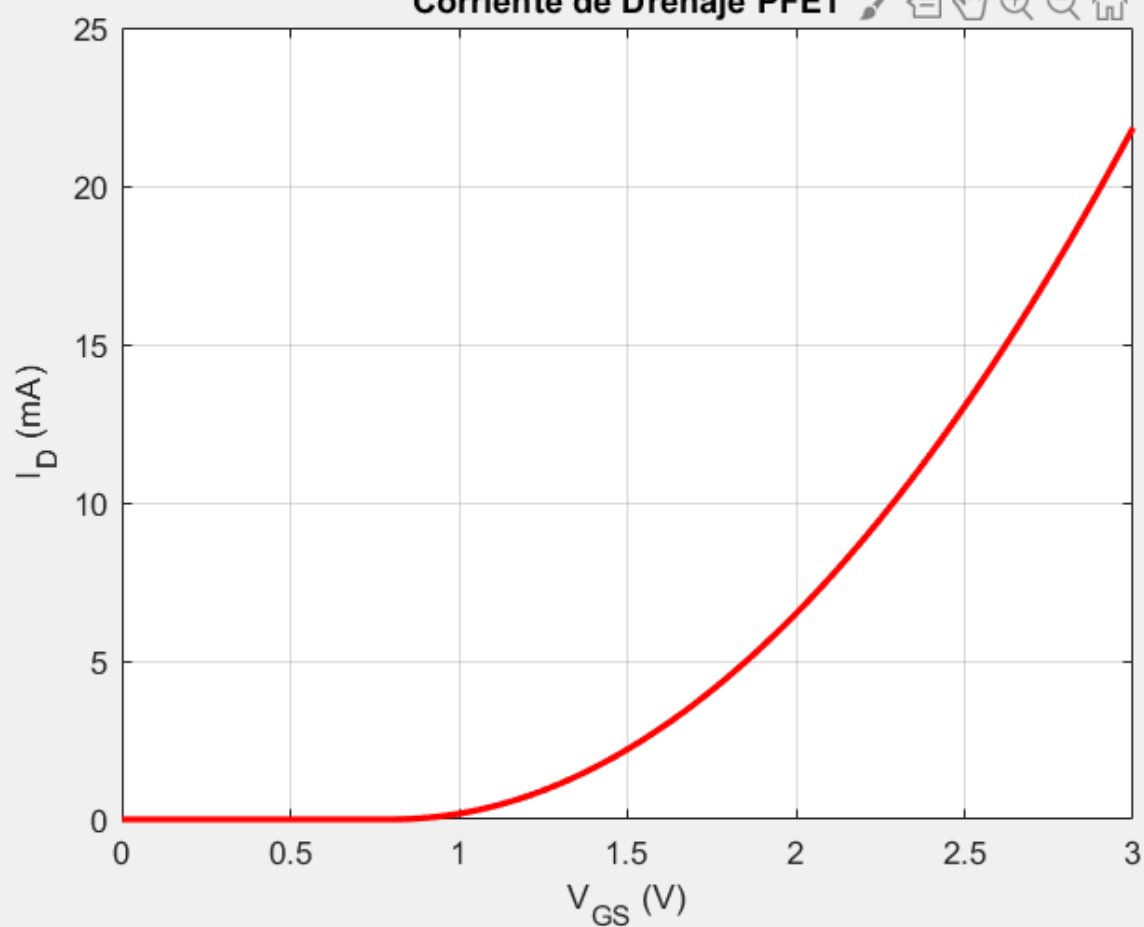
CGDO: gate-drain overlap capacitance per unit width (unit: F/m)

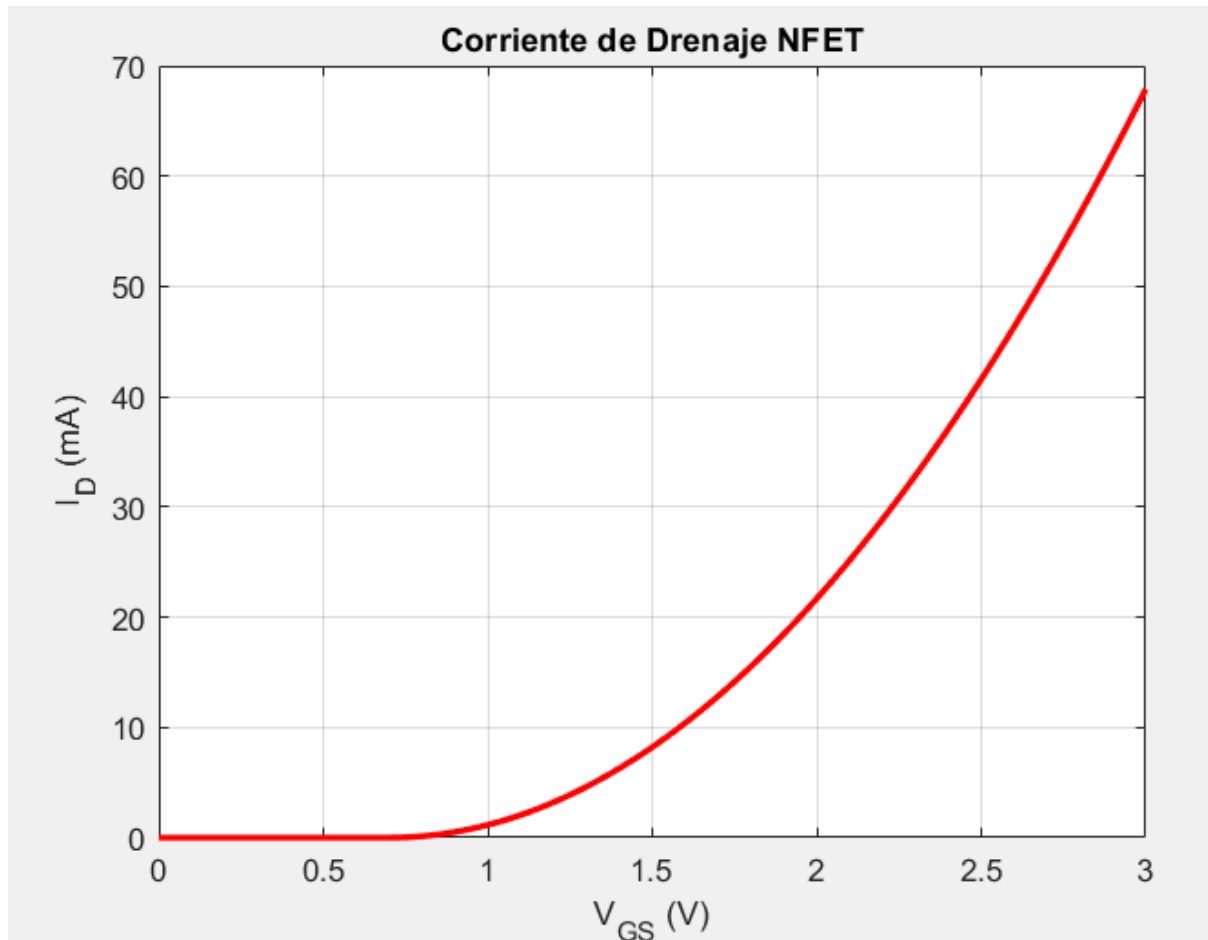
CGSO: gate-source overlap capacitance per unit width (unit: F/m)

JS: source/drain leakage current per unit area (unit: A/m^2)

2.1. Para $W/L = 50/0.5$, grafique la corriente de drenaje de un NFET y un PFET en función de $|V_{GS}|$ a medida que $|V_{GS}|$ varía de 0 a 3 V. Suponga que $|V_{DS}| = 3$ V.

Corriente de Drenaje PFET





Question 1: Ingrese a continuación el resultado de su cálculo para la longitud efectiva NMOS, L_{eff} , en micrómetros

Por tabla $L_d = 0.08 * 10^{-6} m$

L por consigna $L = 0.5 * 10^{-6} m$

$$L_{eff} = L - 2 * L_d = 0.34 - 2 * 0.08 = 0.34 * 10^{-6} m$$

Expresado en micrómetros: $L_{eff} = 0.34 \text{ micrómetros}$.

Question 2: Enter below your calculation result for PMOS effective length, L_{eff} , in micrometers

Por tabla $L_d = 0.09 * 10^{-6} m$

L por consigna $L = 0.5 * 10^{-6} m$

$$L_{eff} = L - 2 * L_d = 0.34 - 2 * 0.09 = 0.32 * 10^{-6} m$$

Expresado en micrómetros: $L_{eff} = 0.32 \text{ micrómetros}$.

Question 3: Enter below your calculation result for NMOS W/ L_{eff}

$$\frac{W}{L_{eff}} = \frac{50}{0.34}$$

Question 4: Enter below your calculation result for PMOS W/Leff

$$\frac{W}{L_{eff}} = \frac{50}{0.32}$$

Question 5: Enter below your calculation result for Cox in units uF/m2

$$C_{ox} = \frac{\epsilon_{ox}}{t_{ox}} = 0.003836 \frac{F}{m^2} = 3836 \frac{\mu F}{m^2}$$

$$\epsilon_{ox} = \epsilon_0 * \epsilon_r = 8.854 * 10^{-12} F * 3.9 = 0.00003453 \mu F$$

$$t_{ox} = 9 * 10^{-9} m^2$$

Question 6: Enter below your calculation result for NMOS $\frac{1}{2} * \mu_n * C_{ox} * W / L_{eff} * (1 + \lambda * V_{DS})$ in units of mA/V2

$$I_d = 0.5 * \mu_0 * C_{ox} * \frac{W}{L_{eff}} * (1 + \lambda * V_{DS}) = 12.83 mA/V^2$$

$$V_{DS} = 3 V$$

$$\lambda = 0.1$$

$$\frac{W}{L_{eff}} = \frac{50}{0.34}$$

$$C_{ox} = 3836 \mu F / m^2$$

Question 7: Enter below your calculation result for PMOS $\frac{1}{2} * \mu_p * C_{ox} * W / L_{eff} * (1 + \lambda * V_{DS})$ in units of mA/V2

$$I_d = 0.5 * \mu_0 * C_{ox} * \frac{W}{L_{eff}} * (1 + \lambda * V_{DS}) = 4.8 mA/V^2$$

$$V_{DS} = 3 V$$

$$\lambda = 0.1$$

$$\frac{W}{L_{eff}} = \frac{50}{0.32}$$

$$C_{ox} = 3836 \mu F / m^2$$

Question 8: Enter below your calculation result for NMOS drain current, I_d , in mA at $|V_{gs}|=3V$.

$$I_d = 0.5 * \mu_0 * C_{ox} * \frac{W}{L_{eff}} * (1 + \lambda * V_{DS}) * (V_{GS} - V_{TH})^2$$

$$I_D = 0.5 * 350 * 0.003836 * \frac{50}{0.34} * (1 + 0.1 * 3)(3 - 0.7)^2 = 67.9 \text{ mA}$$

Question 9: Enter below your calculation result for PMOS drain current, I_d , in mA at $|V_{gs}|=3V$. (Enter the drain current value as a positive number)

$$I_d = 0.5 * \mu_0 * C_{ox} * \frac{W}{L_{eff}} * (1 + \lambda * V_{DS}) * (V_{GS} - V_{TH})^2$$

$$I_D = 0.5 * 100 * 0.003836 * \frac{50}{0.32} * (1 + 0.2 * 3)(3 - 0.8)^2 = 23 \text{ mA}$$

Problem 2.2

Download and install LTSpice from Linear Technology web site and answer the related questions in the form.

For $W/L = 50/0.5$ and $|I_D| = 0.5 \text{ mA}$, calculate the transconductance and output impedance of both NMOS and PMOS devices. Also, find the “intrinsic gain,” defined as $g_m r_O$.

Question 10

Problem 2.2: Enter below your calculation result for NMOS and PMOS W/L

$$\frac{W}{L} = \frac{50}{0.5}$$

Question 11

Problem 2.2: Enter below your calculation result for C_{ox} in units $\mu F/m^2$

$$C_{ox} = \frac{\epsilon_{ox}}{t_{ox}} = 0.003836 \frac{F}{m^2} = 3836 \frac{\mu F}{m^2}$$

$$\epsilon_{ox} = \epsilon_0 * \epsilon_r = 8.854 * 10^{-12} F * 3.9 = 0.00003453$$

$$t_{ox} = 9 * 10^{-9} m^2$$

Question 12

Problem 2.2: Enter below your calculation result for NMOS g_m in units of mA/V . (neglect channel length modulation in this calculation)

Con el transistor en saturación podemos plantear:

$$g_m = \frac{\partial I_D}{\partial V_{GS}} = \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_{th}) = \sqrt{2\mu_n C_{ox} \frac{W}{L} I_D}$$

$$g_m = \sqrt{2 * \mu_0 * C_{ox} * \frac{W}{L} * I_D} = 3.6642 \text{ mA/V}$$

Question 13

Problem 2.2: Enter below your calculation result for PMOS gm in units of mA/V

$$g_m = \sqrt{2 * \mu_0 * C_{ox} * \frac{W}{L} * I_D} = 1.9586 \text{ mA/V}$$

Question 14

Problem 2.2: Enter below your calculation result for NMOS output impedance, ro, in units of kOhms

$$r_0 = \frac{1}{\lambda I_D} = 20 \text{ k}\Omega$$

Question 15

Problem 2.2: Enter below your calculation result for PMOS output impedance, ro, in units of kOhms

$$r_0 = \frac{1}{\lambda I_D} = 10 \text{ k}\Omega$$

Question 16

Problem 2.2: Enter below your calculation result for NMOS intrinsic gain, gm*ro, in units (A*Ohms)/V

$$g_m r_0 = 73.2830 \text{ A}\Omega/\text{V}$$

Question 17

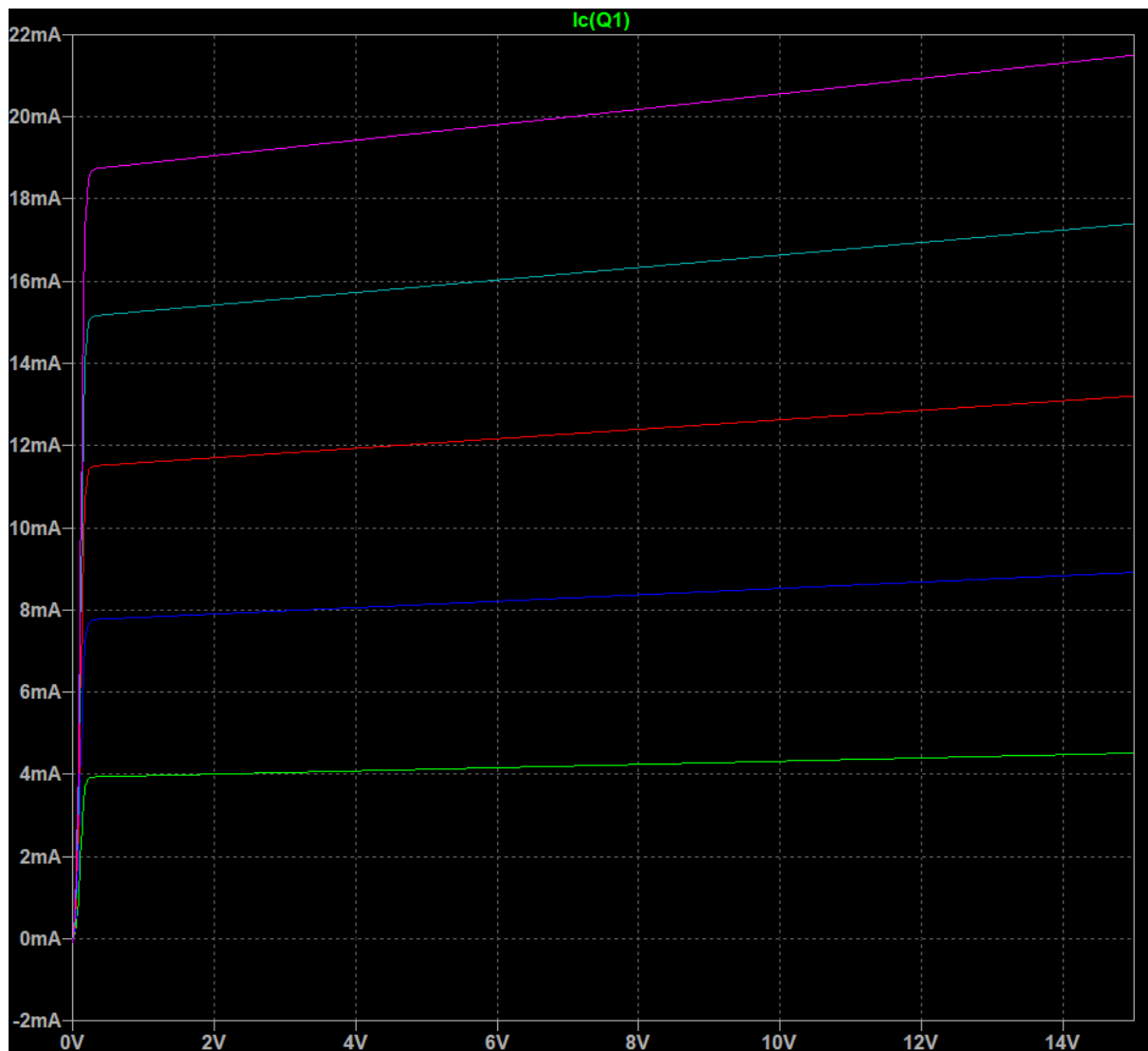
Problem 2.2: Enter below your calculation result for PMOS intrinsic gain, gm*ro, in units (A*Ohms)/V

$$g_m r_0 = 19.5857 \text{ A}\Omega/\text{V}$$

Question 18

From the simulated traces determine the value of the collector current at V1=10V and I1=100uA, and enter it in the answer box below in units of mA.

$I_c = 20.55 \text{ mA}$



CÁLCULOS Y GRÁFICOS EN MATLAB: [AQUÍ](#)