

Resolución de problemas del Tema 1

Equipo nº 16

Componentes:

- GOMEZ TRENADO, GUILLERMO
- RUIZ GARCIA, JUAN CARLOS
- VILLENA CONTRERAS, JOSE ESTEBAN

Ejercicio 11

El método de comunicación de E/S en el que el dispositivo de E/S informa a la CPU en qué momento está preparado el dispositivo para la transferencia de datos se conoce como:

- a) E/S Programada.
- b) **E/S Dirigida por Interrupciones.**
- c) DMA.
- d) E/S a Distancia.

Ejercicio 15

¿Cuántos bits hay en 32KB?

$$32\text{KB} = 32 * 1024 * 8 \text{ bits}$$

¿Y en 64MB?

$$64\text{MB} = 64 * 1024^2 * 8 \text{ bits}$$

¿Y en 4GB?

$$4\text{GB} = 4 * 1024^3 * 8 \text{ bits}$$

Ejercicio 29

Suponiendo que el lenguaje máquina de la arquitectura descrita en el ejercicio 27 dispone de 23 instrucciones distintas y posee 4096 palabras de memoria, muestre cuántos bits serían necesarios para codificar las instrucciones IN Pi,DD(suponiendo que hay 64 puertos)y MOVER 23,R0.

| ELEMENTO | TAMAÑO |
|--------------------------|---------|
| 23 instrucciones | 5 bits |
| 4096 palabras de memoria | 12 bits |
| 64 puertos | 6 bits |
| 3 registros | 2 bits |

IN Pi, DD → 5 bits + 6 bits + 12 bits = 23 bits

MOVER 23, R₀ → 5 bits + 12 bits + 2 bits = 19 bits

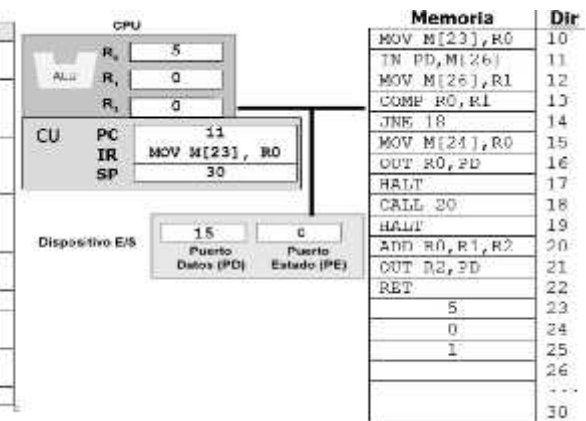
Ejercicio 30

Sea un ordenador elemental con una arquitectura tal y como se muestra en la figura, es decir, tres registros de propósito general, registro contador de programa (PC), registro de instrucción (IR) y registro de pila (SP). La memoria principal dispone de 512 palabras donde cada palabra tiene la longitud necesaria para albergar la instrucción de mayor tamaño. Describa el estado final de ejecución del procesador a partir del estado actual de la CPU mostrado en la figura y tras la ejecución del programa (nótese que la instrucción de la dirección 10 ya se ha ejecutado).

El estado final de ejecución del procesador es el siguiente:

| CPU | |
|------------------|------------|
| ALU | $R_0 = 5$ |
| | $R_1 = 15$ |
| | $R_2 = 20$ |
| CU | PC = 20 |
| | IR = HALT |
| | SP = 30 |
| Dispositivos E/S | PD = 20 |
| | PE = 0 |

| Instrucción | Descripción |
|---------------------|--|
| MOV $M[N], R_i$ | Copia el valor de la dirección de memoria N al registro R_i . |
| COMP R_i, R_j | $S[R_i] \leftarrow R_j$, activa el bit de estado. En otro caso, lo desactiva. |
| IN $R_i, M[N]$ | Lee del Puerto (PI) y lo deposita en dirección de memoria N. |
| JNE N | Si el bit de estado no está activo, salta a la dirección de memoria N. |
| OUT R_i, P_i | Escribe el contenido del registro R_i en el puerto P_i . |
| HALT | Detiene al procesador. |
| CALL N | Guarda el PC en la pila y salta a la dirección de memoria N. |
| RET | Saca un elemento de la pila y lo almacena en PC. |
| ADD R_i, R_j, R_k | $R_k \leftarrow R_i + R_j$ |



El procedimiento que hemos utilizado para llegar hasta el estado final de ejecución lo dejamos representado en la siguiente tabla:

[illegible]