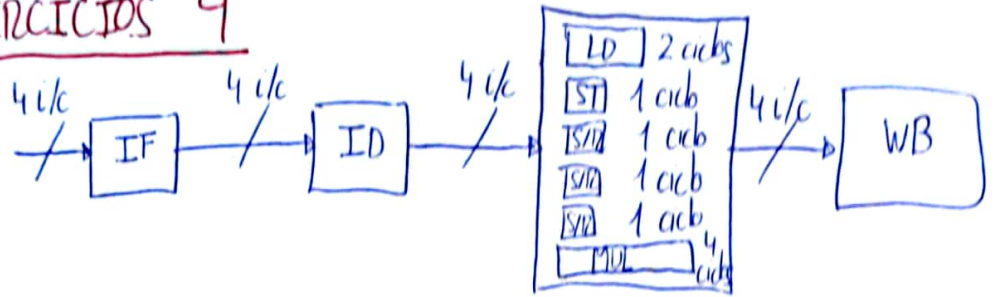


ARQUITECTURA DE COMPUTADORES

RELACION DE EJERCICIOS 4

①

a) Emisión ordenada

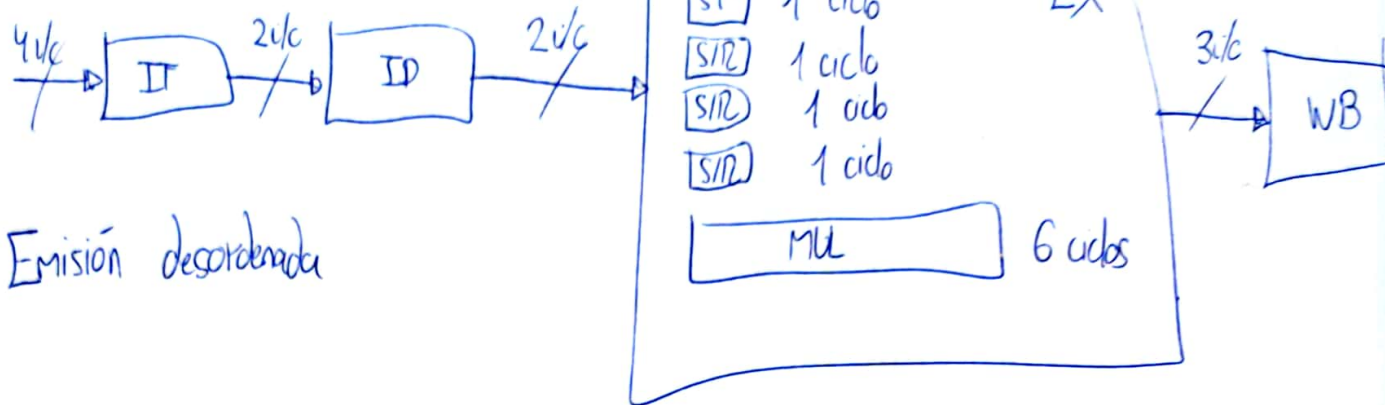


Bits de Valor	Instrucción	1	2	3	4	5	6	7	8	9	10	11	12	13	14
1	lw r1, 0x1ac	IF	ID	EX	EX										
1	lw r2, 0xc1f	IF	ID			EX	EX								
11	add r3, r0, r0	IF	ID			EX									
11	mul r4, r2, r1	IF	ID					EX	EX	EX	EX				
11	add r3, r3, r4		IF	ID								EX			
11	add r5, r0, 0x1ac		IF	ID								EX			
11	add r6, r0, 0xc1f		IF	ID								EX			
11	sub r5, r5, #4		IF	ID								EX			
11	sub r6, r6, #4			IF	ID							EX			
11	sw r5, r3			IF	ID								EX		
11	sw r6, r4			IF	ID									EX	

b) Emisión desordenada

Instrucción	1	2	3	4	5	6	7	8	9	10	11	12	13	14
1 lw r1, 0x1ac	IF	ID	EX	EX	WB									
1 lw r2, 0xc1f	IF	ID			EX	EX	WB							
11 add r3, r0, r0	IF	ID	EX				WB							
11 mul r4, r2, r1	IF	ID					EX	EX	EX	EX	WB			
11 add r3, r3, r4		IF	ID								EX	WB		
11 add r5, r0, 0x1ac		IF	ID	EX							WB	WB		
11 add r6, r0, 0xc1f		IF	ID	EX							WB	WB		
11 sub r5, r5, #4		IF	ID		EX						WB	WB		
11 sub r6, r6, #4			IF	ID	EX						EX	WB		
11 sw r5, r3			IF	ID								WB		
11 sw r6, r4			IF	ID							EX	WB		

2



Ejecución desordenada

Bits de Válido	Instrucción	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
1	lw r3, 0x10a /	IF	ID	EX	EX												
11	add r2, r0, #128 /	IF	ID	EX													
00	add r1, r0, 0x0a /	IF		ID	EX												
1	lw r4, 0(r1) /	IF		ID		EX	EX										
1	lw r5, -8(r1) /		IF		ID			EX	EX								
01	mult r6, r5, r3 /		IF		ID					EX	EX	EX	EX	EX	EX		
01	add r5, r6, r3		IF		ID											EX	
11	add r6, r4, r3 /		IF		ID			EX									
11	sw 0(r1), r6 /			IF		ID			EX								
10	sw -8(r1), r5			IF		ID											EX
11	sub r2, r2, #16 /			IF				ID	EX								

18

⑥ Considere el bucle:

```

i = 1;
do
{
    b[i] = a[i] * c;
    c = c + 1;
    if (c > 10) then goto etiqueta; // 1
    i = i + 1;
} while (i <= 10);
etiqueta: ...
  
```

Salto 2

Salto 1

Salto por salto 2 para $c \leq 0$

Salto por salto 1 para $1 \leq c \leq 9$ $10 \leq c$

Indique cuál es la penalización efectiva debida a los saltos, en función del valor inicial de c (número entero), considerando que el procesador utiliza:

- Predicción fija (siempre se considera que se va a producir el salto)
- Predicción estática (si el desplazamiento es negativo se toma y si es positivo no)
- Predicción dinámica con 1 bit (1 = Saltar; 0 = No Saltar; Inicialmente está a 1)

NOTA: La penalización por saltos incorrectamente predichos es de 4 ciclos y para los saltos correctamente predichos es 0 ciclos.

	$c \leq 0$	$1 \leq c \leq 9$	$10 \leq c$
Ejecución	$(W1S2)^9 W1W2$	$(W1S2)^{10-c} S1$	$S1$
a) Predicción Fija	$(S1S2)^9 S1S2$	$(S1S2)^{10-c} S1$	$S1$
Penalización:	$(4c)^9$ $4c \cdot 9 + 8 = 44$ ciclos	$(4c)^{10-c}$ Entre 4 y 36 ciclos ($c=9$) y 36 ciclos ($c=1$)	0 ciclos
b) Predicción Estática	$(W1S2)^9 W1S2$	$(W1S2)^{10-c} W1$	$W1$
Penalización:	4 ciclos	4 ciclos	$\frac{W1}{4}$ ciclos
c) Predicción Dinámica de 1 bit	$(S1S2)(W1S2)^8 W1S2$	$(S1S2)(W1S2)^{10-c-1} W1$	$S1$
Penalización:	4 ciclos + 4 ciclos = 8 ciclos	4 ciclos + 4 ciclos = 8 ciclos	0 ciclos