



UNIVERSIDAD DE BUENOS AIRES
FACULTAD DE INGENIERÍA
Año 2018 - 2^{do} Cuatrimestre

DISEÑO DE CIRCUITOS ELECTRÓNICOS (86.10)

PROYECTO FINAL

TEMA: Amplificador de audio de potencia Clase G alternativa

TUTOR: Nombre del tutor

FECHA: 1 de diciembre de 2018

GRUPO: 10

INTEGRANTES:

Alonso, Gustavo Gabriel	- #96119
<gustavoalon19@gmail.com>	
Manso, Juan	- #96133
<juanmanso@gmail.com>	
Russo, Nicolas Emanuel	- #93211
<nicolasrusso291@gmail.com>	
Zuccolo, Florencia	- #96628
<florenciaz618@gmail.com>	

Resumen

El presente informe expone el proceso de diseño y construcción de un equipo electrónico partiendo de ciertas especificaciones.

Índice

I	Introducción	1
1.	Requerimientos	1
II	Diseño conceptual	1
2.	Diagrama en bloques	1
III	Diseño y análisis teórico	2
3.	Etapas de salida	3
3.1.	Multiplicador de V_{BE}	4
3.2.	Fuente de corriente	5
3.3.	Comparadores	6
3.4.	Compensación del embalamiento térmico	7
3.5.	Protección	7
3.6.	Estabilización	8
4.	Amplificación de tensión	8
4.1.	Resistencia de entrada	9
4.2.	Impedancia de salida	10
4.3.	Factor de amortiguamiento	10
IV	Diseño del circuito impreso - PCB	10
5.	Elección de componentes	10
6.	Criterios de Ruteo	12
7.	Circuito Impreso	12
V	Análisis por simulación	12
8.	Polarización	15
9.	Compensación	15
10.	Impedancia de entrada	16
11.	Impedancia de salida	17
12.	Respuesta en frecuencia	17
13.	Ancho de banda de potencia	18

14.Respuesta al escalón	19
14.0.1. Respuesta la escalón para pequeña señal	19
14.0.2. Respuesta al escalón para gran señal	19
14.0.3. Ancho de banda	19
14.0.4. <i>Slew Rate</i>	20
15.Margen de fase	22
16.Distorsión armónica	23
17.Distorsión por intermodulación	26
18.Rechazo de Ruido de la Fuente de Alimentación	26
19.Máxima eficiencia del amplificador	27
20.Cálculo de Disipadores	28
21.Resultados	28
VI Conclusiones	29

Parte I

Introducción

1. Requerimientos

El amplificador de audio a diseñar debe cumplir las siguientes especificaciones:

- Tensión de alimentación $\pm 30\text{ V}$ con una variación de 5 V .
- Potencia de salida nominal de 39 W sobre $8\ \Omega$ a 1 kHz con $THD < 0,02\%$.
- Topología de la etapa de salida Clase G alternativa.
- Potencia de salida a 1 W sobre $8\ \Omega$ con $THD < 0,01\%$.
- Respuesta en frecuencia 20 Hz a 20 kHz .
- Tensión de *offset* en la salida en continua 5 mV
- *Slew Rate* $10\ \frac{\text{V}}{\mu\text{s}}$.
- IMD 1%
- Impedancia de entrada $100\text{ k}\Omega$
- Impedancia de salida del orden de los $\text{m}\Omega$
- Factor de amortiguamiento, del orden de 500 .
- Margen de fase mayor que 45° .

Parte II

Diseño conceptual

2. Diagrama en bloques

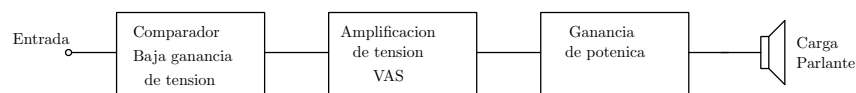


Figura 1: Diagrama en bloques

En la figura se muestra un esquema convencional en bloques de un amplificador de audio, que consiste en tres etapas, cada una de ellas con cierta funcionalidad.

- **Comparador:** es un amplificador de transconductancia. su entrada es una tensión diferencial y su salida una corriente.
- **Amplificación de tensión (VAS):** amplificador de transimpedancia (la entrada es corriente y la salida tensión).
- **Separador:** (*buffer*) es un adaptador de impedancias con ganancia de tensión unitaria y de corriente elevada. Entrega la potencia a la carga.

Parte III

Diseño y análisis teórico

En la figura 2 se muestra el circuito amplificador de potencia completo, donde se han identificado en línea punteada los bloques que conforman el amplificador. Se debe destacar que dicha selección de bloques es aproximada, ya que las etapas se encuentran relacionadas, es decir que comparten componentes y una etapa sin la otra podría no operar correctamente. A continuación se detallará el funcionamiento de la implementación de cada bloque, comenzando por la etapa de salida.

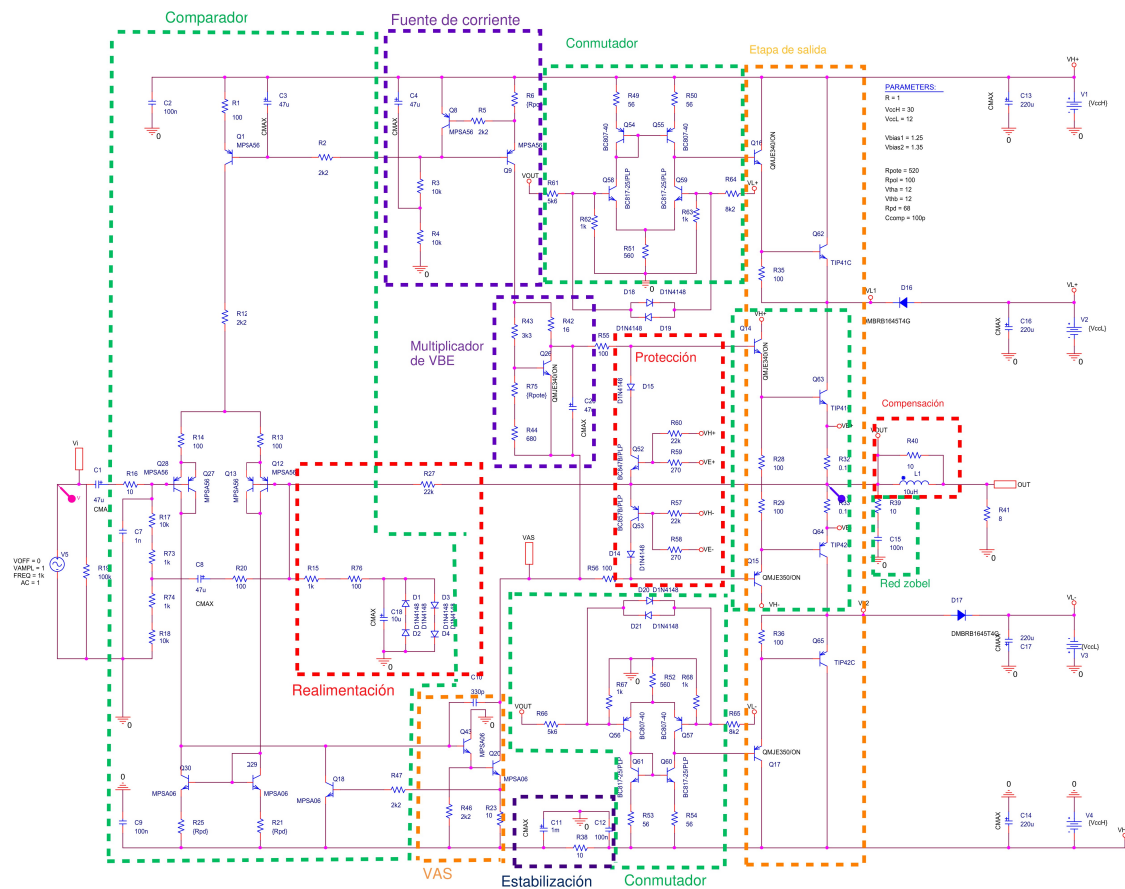


Figura 2: Circuito completo.

3. Etapa de salida

La etapa de salida clase G se caracteriza principalmente por el manejo eficiente de potencia debido a que conmuta la tensión de alimentación entre dos niveles según lo requiera la señal de entrada.

En la figura 3 se muestra un esquema básico de la topología, denominada Clase G alternativa. Los transistores Q_1 y Q_2 conforman la etapa interior que opera en clase B, siendo Q_3 y Q_4 los *drivers* y R_1 la resistencia de emisor compartida.

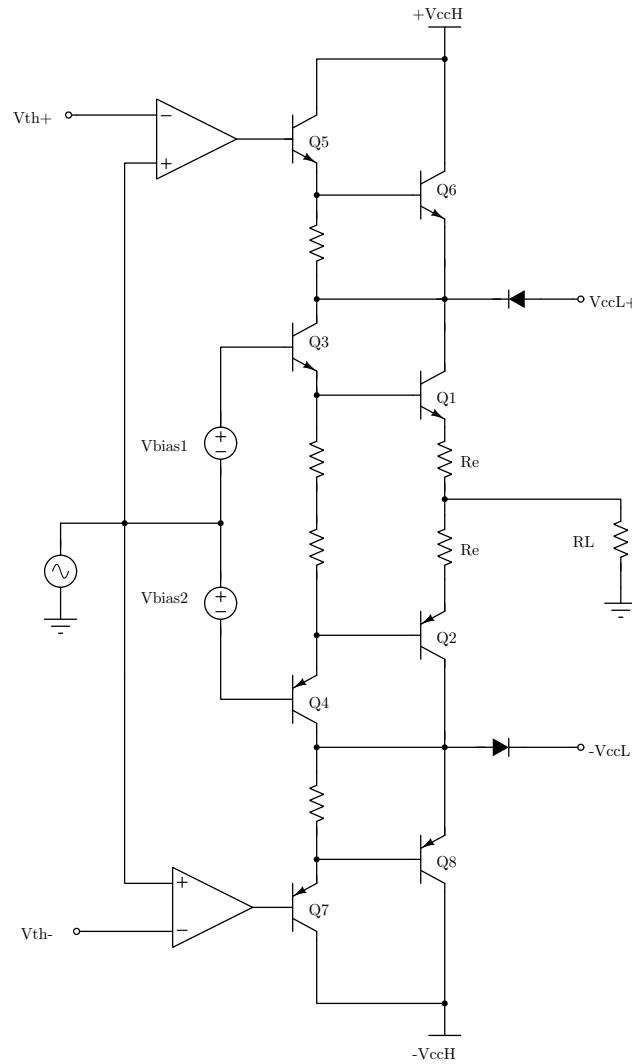


Figura 3: Etapa de salida.

Los comparadores se encuentran conectados a la señal de entrada y a una tensión umbral V_{th} como referencia. Cuando la señal de entrada excede la tensión $+V_{th}$, el comparador (superior) hace que los transistores Q_5 y Q_6 se polaricen en saturación. Es decir que actúan como una llave que activa la alimentación V_{ccH} . A su vez el diodo D_1 quedará polarizado en inversa ya que la tensión en el cátodo es $+V_{ccH}$, mayor que la tensión de ánodo V_{ccL} . Por lo tanto, el circuito queda alimentado solo mediante $+V_{ccH}$ y la potencia es manejada por dos transistores Q_6 y Q_1 .

De forma análoga funcionan el comparador C_2 , Q_7 , Q_8 y D_2 para el semiciclo negativo de la señal de entrada.

Sin embargo, la topología propuesta presenta un inconveniente. Cuando Q_6 entra en conducción, se produce una alteración repentina en la tensión V_{CE} del transistor de potencia de salida Q_1 , que por efecto Early también modifica la corriente de colector. Esta alteración afecta la ganancia, produciendo picos de tensión en la señal de salida. Esta alinealidad se elimina al conectar los transistores internos Q_3 y Q_4 a la tensión $+V_{ccH}$ y $-V_{ccH}$ respectivamente, según indica la figura 4.

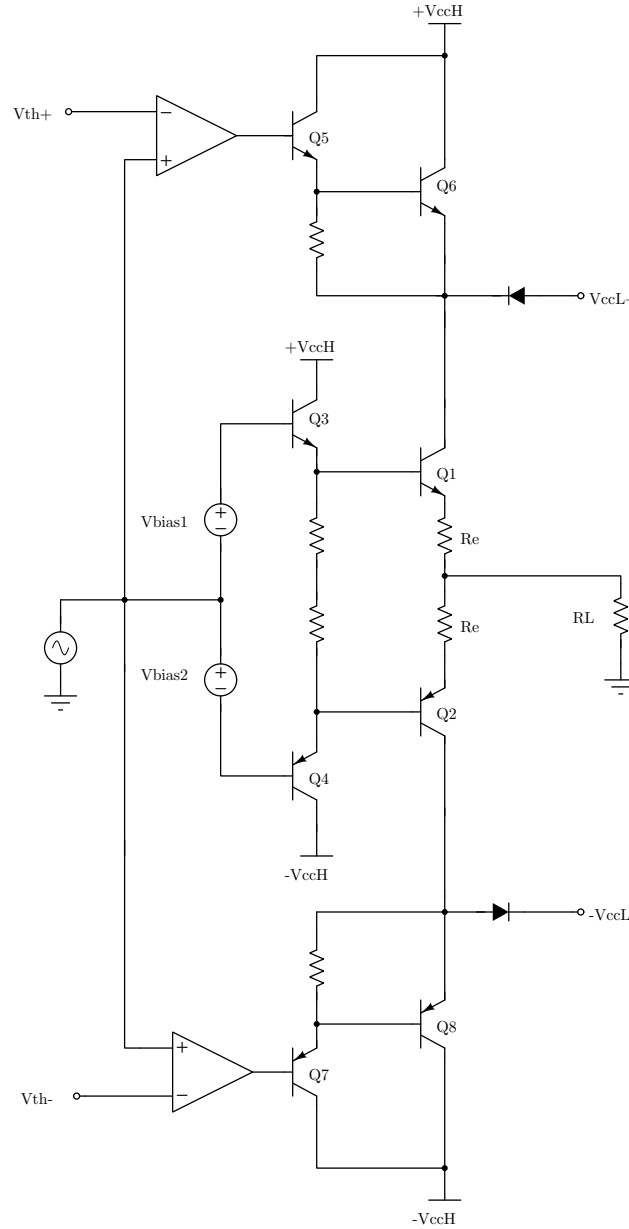


Figura 4: Etapa de salida.

3.1. Multiplicador de V_{BE}

Las tensiones V_{bias1} y V_{bias2} permiten *prepolarizar* a los transistores Q_1 y Q_2 con el fin de atenuar la distorsión de cruce por cero. Se deben ajustar de forma tal que la corriente de la malla de salida sea aproximadamente igual en el colector de ambos transistores (Q_1 y Q_2). Asimismo

se debe considerar que si I_{CQ} es muy elevada se desperdicia potencia, y si es muy pequeña se obtendrá una distorsión de cruce por cero apreciable. Ambas tensiones se implementaron con un multiplicador de V_{BE} cuyo circuito se presenta en la figura 5

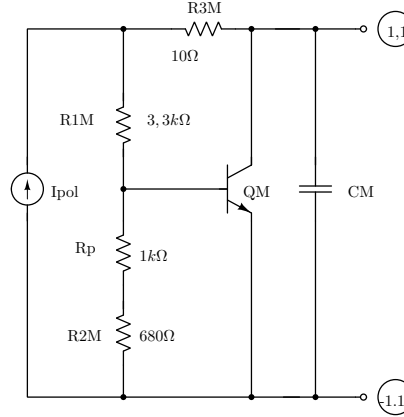


Figura 5: Multiplicador de V_{BE} .

$$V_M = \left(\frac{R_{1M}}{R_{1M} + R_{2M}} + 1 \right) \cdot V_{BE} - I_C \cdot R_{3M} \approx \left(\frac{R_{1M}}{R_{1M} + R_{2M}} + 1 \right) \cdot V_{BE} \quad (1)$$

Considerando un valor de $V_{BE} \approx 0,5 \text{ V}$

$$\frac{2,2 \text{ V}}{0,5 \text{ V}} - 1 = \frac{R_{1M}}{R_{2M}} \Rightarrow \boxed{R_{1M} = 3,4 \cdot R_{2M}} \quad (2)$$

Se eligen los resistores comerciales $R_{1M} = 3,3 \text{ k}\Omega$, $R_{2M} = 680 \Omega$ y un potenciómetro de $1 \text{ k}\Omega$.

La resistencia R_{3M} se anexa para mejorar la independencia de la tensión V_{BE} con la corriente de polarización. Asimismo se agrega un capacitor C_M para no alterar el comportamiento del resto circuito en señal, es decir que se obtiene una impedancia pequeña para un amplio rango de frecuencias.

3.2. Fuente de corriente

El valor mínimo de la corriente necesaria para la etapa de salida se determina con el caso de máxima corriente de salida $I_{o,max} = 26 \text{ V} / 8 \Omega = 3,25 \text{ A}$. Al tratarse de transistores de potencia, el factor β es aproximadamente $\beta = 30$, por lo que la corriente de base en Q_1 sería $I_{B,Q1} \approx 110 \text{ mA}$. Dicha corriente es entregada por Q_2 , siendo la corriente de base $I_{B,Q2} \approx 110 \text{ mA} / 50 \approx 2 \text{ mA}$. A su vez la fuente polariza la etapa amplificadora de tensión (VAS), por lo que se considerará al menos el doble de dicha corriente. Se propone $I_{pol} = 5 \text{ mA}$.

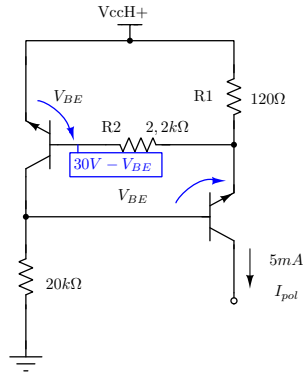


Figura 6: Fuente de corriente.

$$R_1 = \frac{30 \text{ V} - V_{BE, <on>}}{I_{pol}} \quad (3)$$

La corriente de polaización queda determinada por la resistencia R_1 de la expresión 3. Considerando un $V_{BE, on} = 0,5 \text{ V}$ se obtiene $R_1 = 100 \Omega$. Por otra parte se despreció la caída de tensión por R_2 . Dicha resistencia se anexa con el fin de limitar la corriente de base que pasa de un transistor a otro.

3.3. Comparadores

Las señales de música poseen picos mucho mayores que el promedio, estando la mayor parte del tiempo en niveles bajos, por lo que se propone un umbral de tensión de 40 % con respecto a la tensión máxima de alimentación, es decir que $V_{ccL} = \pm 12 \text{ V}$, $V_{ccH} = \pm 30 \text{ V}$.

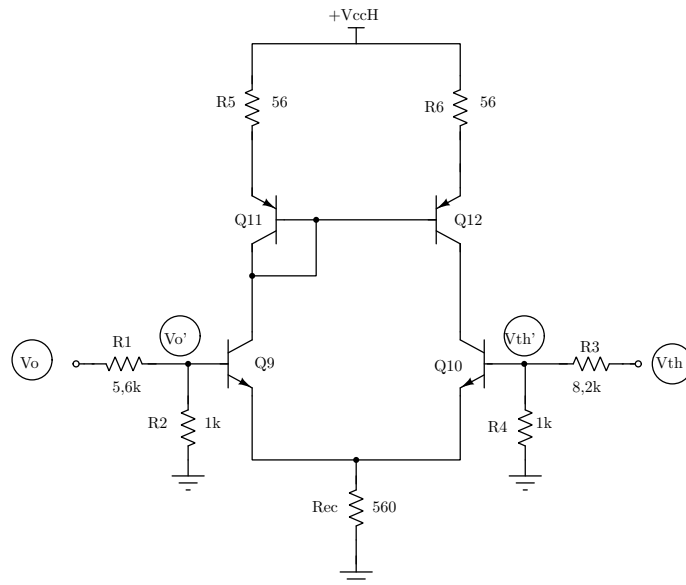


Figura 7: Comparador.

Se propone la configuración de par diferencial de la figura 7 para implementar los comparadores. Se utiliza una fuente de corriente espejo para lograr mayor estabilidad. En vez de comparar con

la señal proveniente de la etapa VAS, se compara con la señal de salida V_o para evitar cargar la VAS con la resistencia de entrada que presenta el par diferencial ($2 \cdot r_\pi$). La señal de salida no resulta alterada por tratarse de un colector común que es separador de impedancias. Por otra parte, es difícil lograr en la práctica que los transistores que conforman el par diferencial manejen una excursión de tensión de hasta 30 V, por lo que se utiliza un divisor resistivo en ambas bases de los transistores para atenuar la amplitud de tensión. Es conveniente que la tensión de referencia V_{th}' sea levemente menor que la prevista con el fin de contrarrestar el retardo de tiempo del comparador.

$$V_{th}' = V_{th} \cdot \frac{R_4}{R_4 + R_3} \Rightarrow 1,5 \text{ V} = 12 \text{ V} \cdot \frac{R_4}{R_4 + R_3} \Rightarrow \boxed{R_3 = 7 \cdot R_4} \quad (4)$$

$$V_o' = V_o \cdot \frac{R_2}{R_2 + R_1} \Rightarrow 2 \text{ V} = 12 \text{ V} \cdot \frac{R_2}{R_2 + R_1} \Rightarrow \boxed{R_1 = 5 \cdot R_2} \quad (5)$$

El valor de la resistencia de emisor R_{ec} se elige en función de la máxima tensión posible en V_o y la corriente que circularía en reposo. Con $R_{ec} = 500 \Omega$ se obtiene:

$$I_{e,max} = \frac{1,3 \text{ V}}{500 \Omega} = 2,6 \text{ mA} \quad (6)$$

$$I_{e,pol} = \frac{0,8 \text{ V}}{500 \Omega} = 1,6 \text{ mA} \Rightarrow 1,28 \text{ mW} \quad (7)$$

Finalmente, los valores comerciales de resistores que se eligieron se muestran en el esquema 7.

3.4. Compensación del embalamiento térmico

Se logra al agregar una resistencia al emisor de cada transistor equivalente de la etapa de salida. Si la señal de entrada se encuentra en su semiciclo positivo, sólo el transistor equivalente formado por Q_{63} y Q_{14} conduce. Ante un aumento de la temperatura, se produce un incremento de la corriente de colector, por ende aumenta la caída de tensión en R_{32} , entonces necesariamente la tensión V_{BE} disminuye, produciendo un decremento en la corriente de colector. De esta manera se logra estabilizar la polarización de la etapa de salida mediante realimentación negativa local. El valor de dichas resistencias (R_{32} y R_{33}) debe ser pequeño en comparación al valor de la carga con el fin de no alterar la tensión útil de salida. Asimismo para que la realimentación sea suficiente se debe cumplir la expresión (8)

$$R_E \geq \frac{\Theta_{ja,Q_{63}} V_{CC} \cdot 2 \frac{\text{mV}}{^\circ\text{C}}}{\beta_{min} + 1} \quad (8)$$

Se utilizarán como transistores de salida los TIP41C. A partir de la hoja de datos, se obtiene $\Theta_{ja,Q_{63}} = 150 \frac{^\circ\text{C}}{\text{W}}$ y $\beta_{min} = 15$, por lo que se obtiene el valor mínimo

$$R_E \geq \frac{150 \frac{^\circ\text{C}}{\text{W}} \cdot 30 \text{ V} \cdot 2 \frac{\text{mV}}{^\circ\text{C}}}{\beta_{min} + 1} = 0,56 \Omega \quad (9)$$

3.5. Protección

Se implementó una protección contra cortocircuito de la carga de salida, conformado por los transistores Q_{52} y Q_{53} . Dicho circuito sensa la corriente de salida y si supera cierto umbral, la tensión de V_{BE} resulta lo suficientemente elevada como para que el transistor Q_{53} entre en conducción. De esta manera la corriente que circularía por los transistores de salida se desvía hacia los transistores de protección.

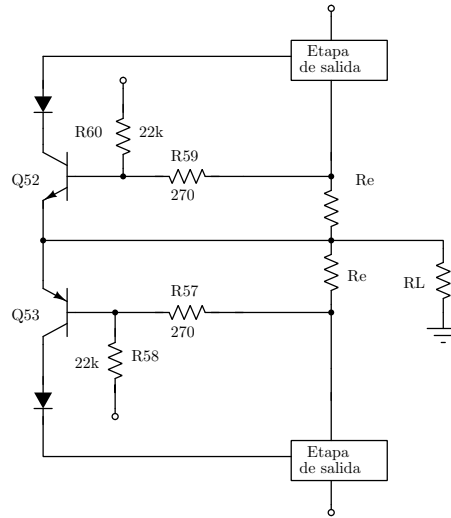


Figura 8: Protección contra cortocircuito en la salida.

3.6. Estabilización

El grupo de resistencias y capacitores marcado en el diagrama ??, cumple la función de estabilizar la tensión de alimentación del comparador ante alteraciones en los valores de la fuente de 30 V. La tensión de 12 V se tomará de la fuente de 30 V mediante una fuente conmutada, por lo que no necesitaría estabilización.

4. Amplificación de tensión

A partir del diseño de la etapa de salida, se tiene el requerimiento de una corriente de al menos 5 mA para la polarización de la etapa amplificadora de tensión (VAS).

Se propone una etapa de emisor común con realimentación local ($R_E = 10 \Omega$), con lo cuál la ganancia de tensión es (10). Siendo R_{ca} la resistencia equivalente de la etapa de salida que puede aproximarse $\beta \cdot \beta \cdot R_L = 75 \cdot 60 \cdot 8 \Omega = 36 \text{ k}\Omega$

$$A_{v,vas} = \frac{-g_m \cdot R_{ca}}{1 + g_m \cdot R_E} = -2400 \quad (10)$$

Por otra parte la ganancia de tensión del comparador es

$$A_{v,pd} = \frac{-g_m \cdot R_{ca}}{1 + g_m \cdot R_e} = \frac{-80 \text{ mA/V} \cdot 36 \text{ k}\Omega}{1 + 80 \text{ mA/V} \cdot 100 \Omega} = -13 \quad (11)$$

Se propone una corriente de polarización para el par diferencial lo más pequeña posible con el fin de disminuir el ruido. Para contrarrestar la disminución de la ganancia se utilizó una resistencia de emisor $R_E = 100 \Omega$.

La ganancia de tensión total queda determinada por la ganancia de la VAS y el comparador de entrada (10) y (11) ya que la etapa de salida presenta una ganancia aproximadamente unitaria.

$$a = (-13) \cdot (-2400) = 31200 \quad (12)$$

Para una tensión de entrada de $1V_{rms}$, se busca que la salida sea aproximadamente la máxima posible 27 V, por lo que se propone una ganancia a lazo cerrado de 20, establecida por el bloque realimentador f .

$$f = \frac{RF1}{RF1 + RF2} = \frac{1,1 \text{ k}\Omega}{1,1 \text{ k}\Omega + 22 \text{ k}\Omega} \approx 0,048 \quad (13)$$

$$af = 0,048 \cdot 31200 = 1485 \Rightarrow af \gg 1 \Rightarrow A \approx \frac{1}{f} = 21 \quad (14)$$

4.1. Resistencia de entrada

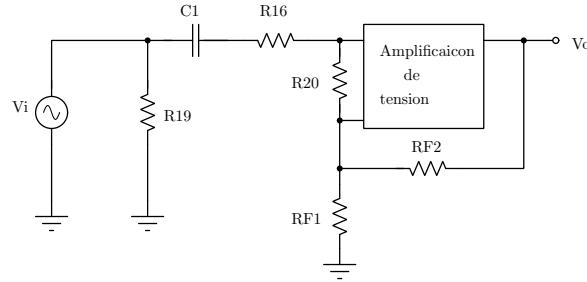


Figura 9: Diagrama en bloque para hallar la resistencia de entrada.

■ Resistencia de entrada sin realimentación

$$R_{i,SR} = 100 \Omega + R_{F1} // R_{F2} = 100 \Omega + 22 \text{ k}\Omega // 1,1 \text{ k}\Omega \quad (15)$$

■ Resistencia de entrada con realimentación

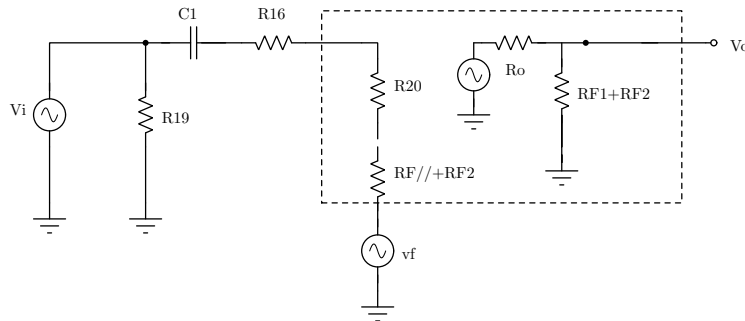


Figura 10: Diagrama en bloque para hallar la resistencia de entrada.

$$R_{i,CR} = (1 + af) \cdot R_{i,SR} = (1 + 1485) \cdot 1,1 \text{ k}\Omega = 1,6 \text{ MHz} \quad (16)$$

Finalmente la resistencia que ve el generador es

$$100 \text{ k}\Omega // 1,6 \text{ MHz} = \boxed{94 \text{ k}\Omega}$$

4.2. Impedancia de salida

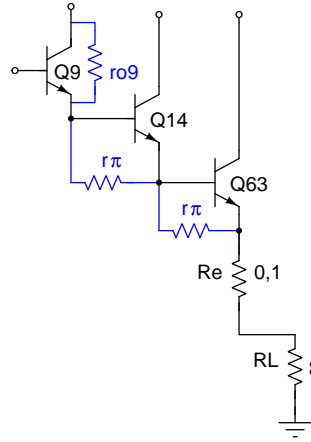


Figura 11: Diagrama para hallar la resistencia de salida del circuito sin realimentación.

- Resistencia de salida sin realimentador: en esta situación se supone que, a los efectos de este cálculo, las resistencias de salida de los colectores comunes son iguales. Entonces se calcula la resistencia de salida del circuito sin realimentar como

$$R_o = \frac{1}{2} \cdot R_E + \frac{r_{\pi}^* + r_{o,Q9}}{\beta^*} = \frac{1}{2} \left(0,1 \Omega + \frac{32 \text{ k}\Omega}{75 \cdot 60} \right) = 3,6 \Omega, \quad (17)$$

siendo

$$r_{\pi}^* = 2 \cdot r_{\pi Q14} = 2 \cdot 60 \cdot \frac{25 \text{ mV}}{110 \text{ mA}} = 14 \Omega \quad (18)$$

- Resistencia de salida con realimentador

$$R_{o,CR} = \frac{R_{o,SR}}{1 + af} = \frac{3,6 \Omega}{1 + 1485} = \boxed{2,4 \text{ m}\Omega} \quad (19)$$

4.3. Factor de amortiguamiento

En un sistema de audio, el factor de amortiguamiento es la relación entre la impedancia del altoparlante y la impedancia de salida del amplificador. Describe la capacidad del amplificador de controlar movimiento del altoparlante cuando se deja de excitarlo, en especial cercano a su frecuencia de resonancia. Este valor es de importancia en el contexto de las bajas frecuencias, o subwoofers, dado que la inercia de los diafragmas suele ser grande y el control de la suspensión débil, para permitir grandes excursiones.

$$f_a = \frac{Z_L}{Z_o} = \frac{8 \Omega}{2,4 \text{ m}\Omega} = \boxed{3333} \quad (20)$$

Parte IV

Diseño del circuito impreso - *PCB*

5. Elección de componentes

En la tabla 1 se detallan todos los componentes necesarios para la implementación del circuito, teniendo en cuenta los valores comerciales disponibles.

	Código	Nombre	Características	Cantidad
Transistores	TIP41C	Q62, Q63	NPN	2
	TIP42C	Q64, Q65	PNP	2
	MJE340	Q14, Q16, Q26	NPN	3
	MJE350	Q15, Q17	PNP	2
	MP5A56	Q1, Q8, Q9, Q12, Q13, Q27, Q28	PNP	7
	MP5A06	Q30, Q29, Q43, Q20	NPN	4
	BC817	Q56, Q59, Q61, Q60	NPN SMD	4
	BC807	Q54, Q55, Q56, Q57	PNP SMD	4
	BC847	Q52	NPN SMD	1
	BC857	Q53	PNP SMD	1
Diodos	1N4148	D1,2,3,4,14,15,18,19,20,21	Diodo de alta conmutación	10
	MBRB1645T4G	D16, D17	Diodo Schottky	2
Capacitores	10 μ F	C18	Electrolítico	1
	47 μ F	C1, C4, C20,	Electrolítico	3
	1 mF	C11	Electrolítico	1
	100 nF	C2, C9, C12, C15	Poliéster	3
	1 nF	C7	Poliéster	1
	330 pF	C10	Cerámico	1
Resistores	0,1 Ω	R32, R33	Alambre, 5W	2
	10 Ω	R39	Alambre, 5W	1
	10 Ω	R38	Metalfilm 1W	1
	100 Ω	R28, R29, R35, R36	Metalfilm 1W	4
	22 k Ω	R27	Metalfilm, 1W	1
	10 Ω	R16, R23	SMD 0805	2
	15 Ω	R42	SMD 0805	1
	56 Ω	R49, R50, R53, R54	SMD 0805	4
	68 Ω	R21, R25	SMD 0805	2
	100 Ω	R1,13,14,20,76	SMD 0805	5
	270 Ω	R59, R60	SMD 0805	2
	560 Ω	R51, R62	SMD 0805	2
	680 Ω	R44	SMD 0805	1
	1 k Ω	R73, R74, R15, R62, R63, R67, R68,	SMD 0805	7
	2,2 k Ω	R5, R47	SMD 0805	2
	3,3 k Ω	R43	SMD 0805	1
	5,6 k Ω	R61, R66	SMD 0805	2
	8,2 k Ω	R64, R65	SMD 0805	2
	10 k Ω	R17, R18	SMD 0805	2
	100 k Ω	R19	SMD 0805	2

Tabla 1: Componentes.

6. Criterios de Ruteo

- Las fuentes de alimentación se colocaron lo más cerca posible de la etapa de salida, ya ésta es la que más corriente consume.
- Sabiendo que la corriente máxima que puede circular por la salida es de 3,5 A, una pista de 75 mills resulta suficiente para las pistas de potencia.
- Pistas de baja potencia de 40 mills.
- El camino entre la salida y realimentación se colocó lo más cerca posible, lo mismo entre el comparador y la salida, debido a que se requiere velocidad.
- No se dejaron espacios vacíos, sino que se dejaron con cobre y conectados a tierra para así obtener islas de masa.
- Los transistores de entrada se colocaron lo más cercanos posible para obtener un buen aco-
plamiento térmico.
- Se verificó que no se formen espiras, ya que se comportarían como inductancias.
- Se procuró que las pistas no posean esquinas con puntas ó ángulos agudos para evitar inter-
ferencias y facilitar la fabricación.

7. Circuito Impreso

Una vez elegidos los componentes y teniendo en cuenta los criterios de ruteo ya descriptos, se procedió al diseño del circuito impreso mediante *Orcad*. El primer paso es asignarle a cada componente su correspondiente *footprint*, los cuales deben ser elegidos cuidadosamente y verificados por la hoja de datos. El diseño del circuito impreso se muestra en las figuras ?? y ??.

Parte V

Análisis por simulación

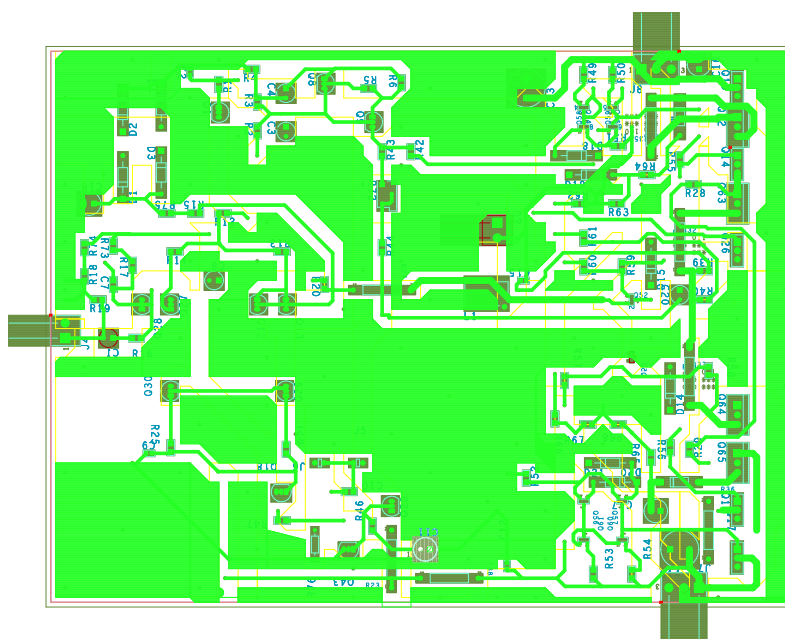


Figura 12: Diseño de PCB

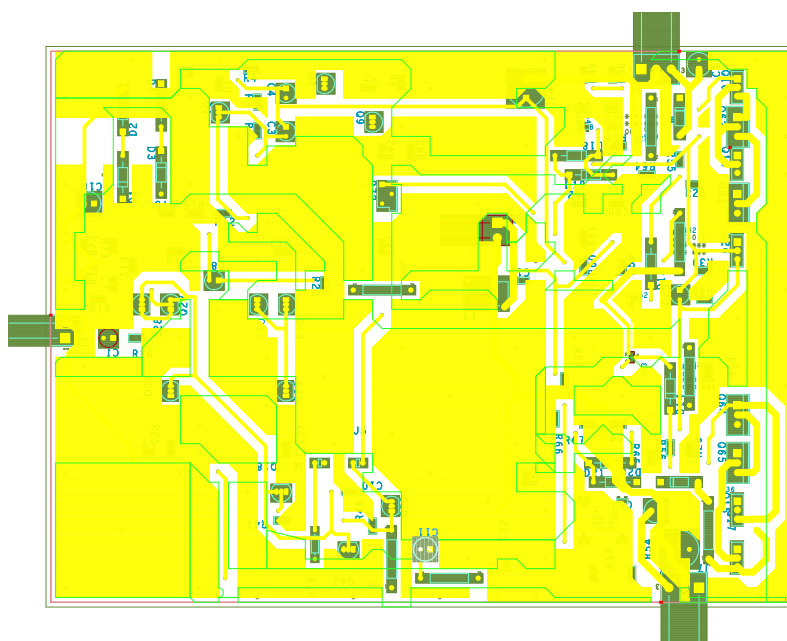


Figura 13: Diseño de PCB

8. Polarización

Con el fin de corroborar y ajustar los resultados teóricos obtenidos, se realiza la simulación del circuito mediante SPICE Orcad.

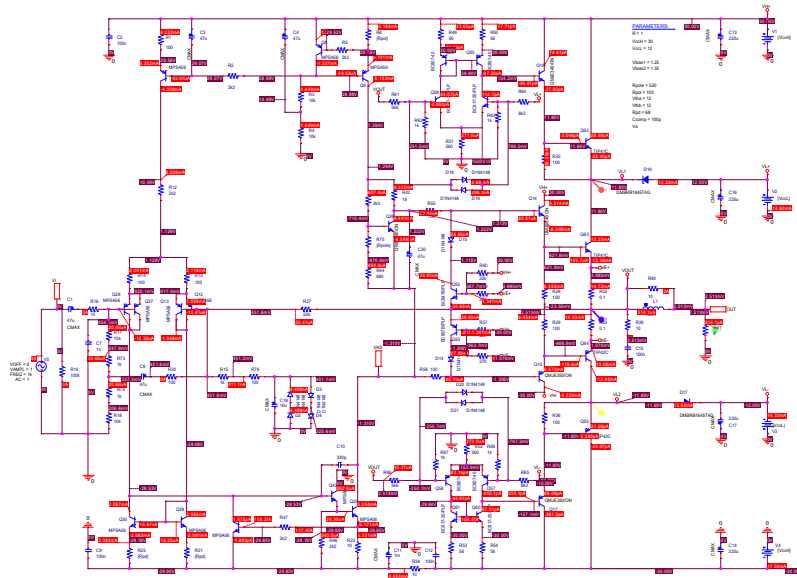


Figura 14: Tensiones y corrientes de reposo.

En la figura 14 se muestran las tensiones y corrientes en continua, siendo congruentes con los valores esperados.

9. Compensación

Para hallar el valor del capacitor de compensación (presente entre la base y colector del transistor de VAS), se impone una señal cuadrada en la entrada y se observa como resulta la salida. Se realizó una simulación al variar el valor de la capacidad desde 100 pF (curva naranja) hasta 400 pF (curva celeste) de a 100 pF. El resultado se muestra en la figura 15

Por lo tanto para que el circuito esté compensado se eligió un valor comercial de 330 pF.

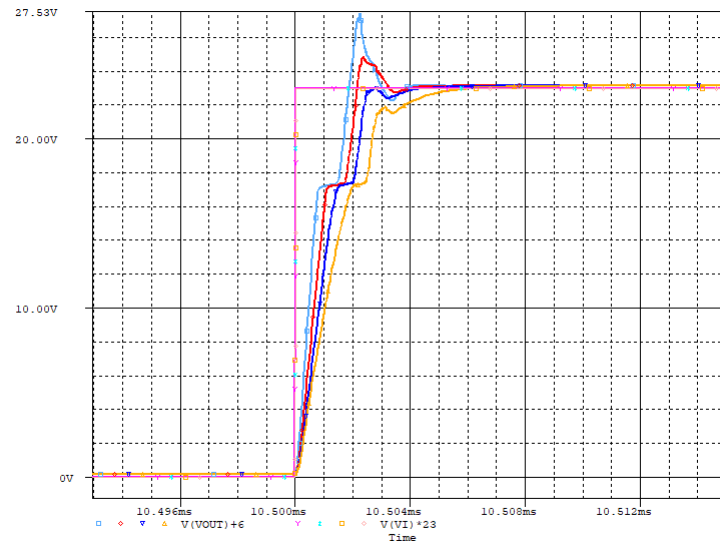


Figura 15: Variación de la capacitancia de compensación.

10. Impedancia de entrada

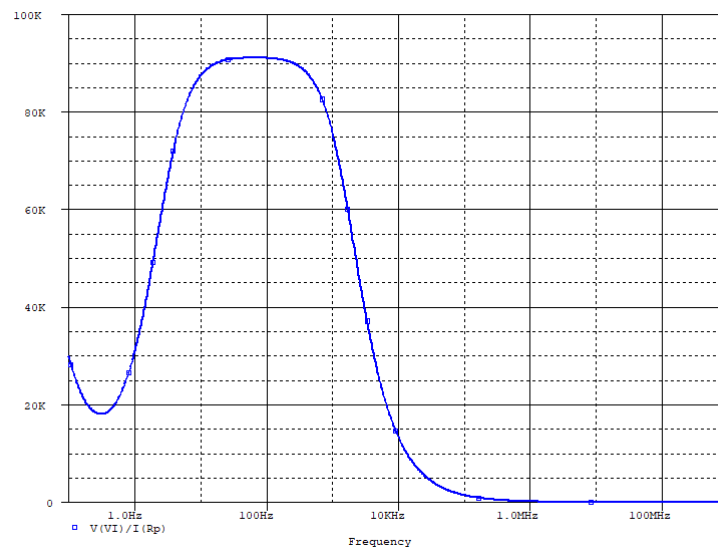


Figura 16: Impedancia de entrada

Para analizar el comportamiento de la impedancia de entrada en función de la frecuencia, se colocó una fuente AC en serie con una resistencia de prueba y se midió la corriente que pasa por ella y la tensión en el nodo de entrada. Al realizar la división, se obtuvo la Figura ?? . Se puede observar que para frecuencias medias, la resistencia resultó ser aproximadamente 91 k Ω , valor próximo al hallado analíticamente ($R_{if} = 100 \text{ k}\Omega$).

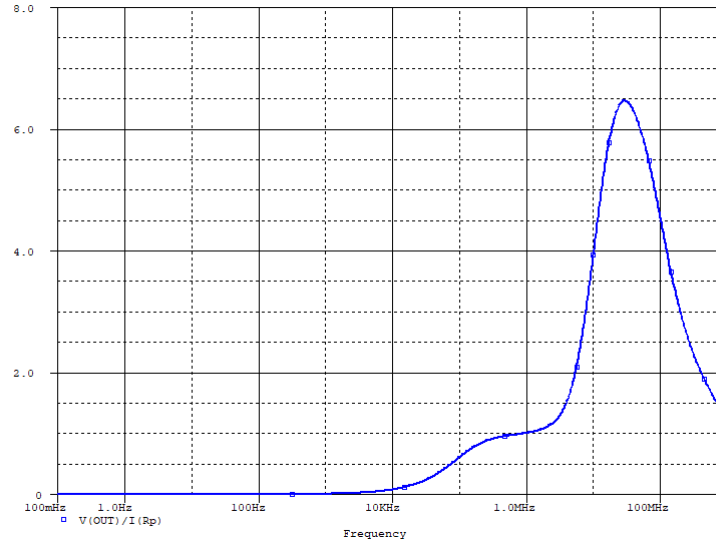


Figura 17: Impedancia de salida en función de la frecuencia.

11. Impedancia de salida

Para realizar la simulación de la impedancia de salida, se pasivó la señal de entrada y se colocó una fuente alterna de prueba en el nodo de salida junto con una resistencia de prueba de $0,1\ \Omega$ y un capacitor de $10\ \mu\text{F}$ en serie. Mediante un análisis AC se midió la tensión de salida y la corriente en la resistencia de prueba, y al realizar la división se obtiene la impedancia buscada. El resultado obtenido se muestra en la figura 17. Se puede observar que para frecuencias bajas y medias, hasta aproximadamente $10\ \text{kHz}$, la resistencia de salida es muy pequeña, del orden de los $\text{m}\Omega$. Luego, a partir de $10\ \text{kHz}$ comienza a incrementarse siendo el valor máximo $6,5\ \Omega$.

12. Respuesta en frecuencia

$$P_L = \frac{\hat{V}_o^2}{R_L} = 1\ \text{W} \Rightarrow \hat{V}_o = \sqrt{1\ \text{W} \cdot 8\ \Omega} \Rightarrow \boxed{\hat{V}_o = 4\ \text{V}} \quad (21)$$

La respuesta en frecuencia del circuito para una disipación de $1\ \text{W}$ ($\hat{V}_o = 4\ \text{V}$) en la carga se muestra en la figura 18.

$$f_L = 14\ \text{Hz} \quad (22)$$

$$f_H = 156\ \text{kHz} \quad (23)$$

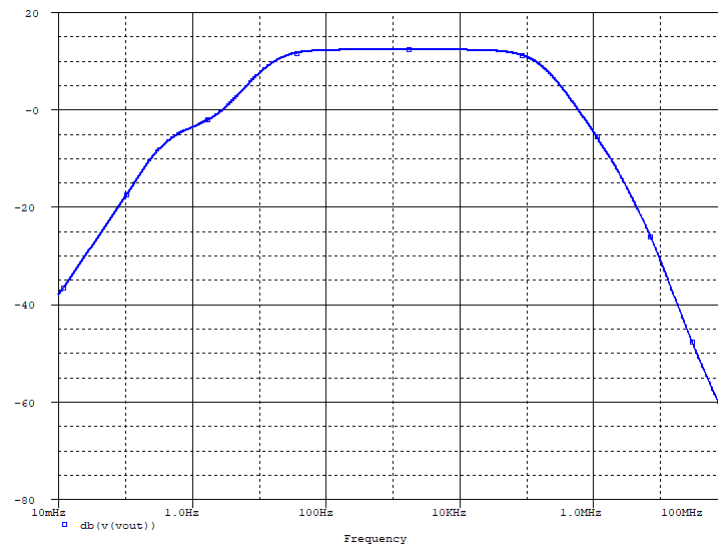


Figura 18: Respuesta en frecuencia del circuito completo a 1 W.

13. Ancho de banda de potencia

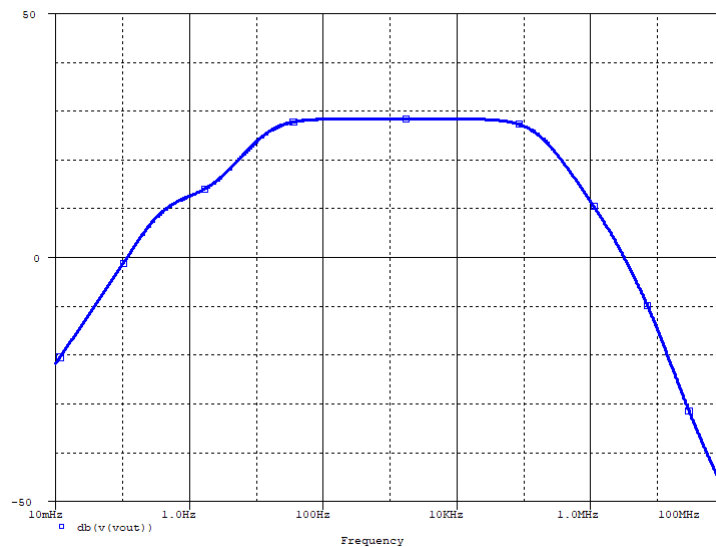


Figura 19: Ancho de banda de potencia

El ancho de banda de potencia indica la máxima frecuencia para la cuál el amplificador logra reproducir una señal sinusoidal a máxima potencia. Para este caso, la máxima tensión sin distorsión apreciable es aproximadamente 26 V. A partir de la figura 19 se obtiene

$$f_L = 14 \text{ Hz} \quad (24)$$

$$f_H = 160 \text{ kHz} \quad (25)$$

14. Respuesta al escalón

14.0.1. Respuesta al escalón para pequeña señal

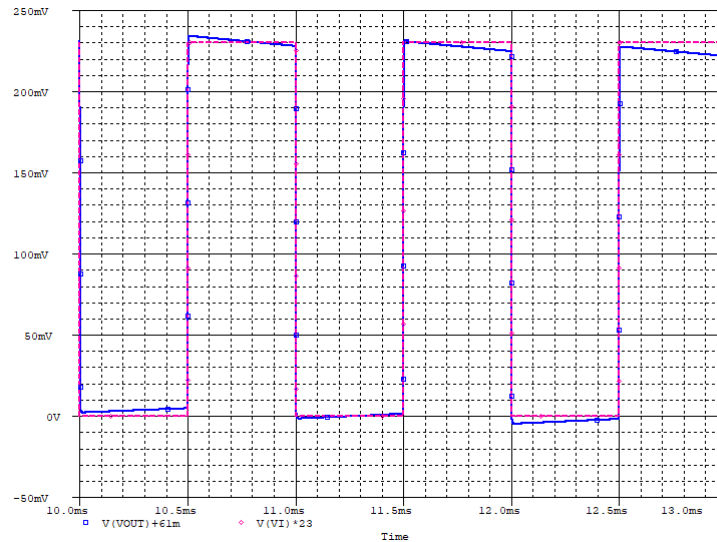


Figura 20: Respuesta al escalón en pequeña señal.

14.0.2. Respuesta al escalón para gran señal

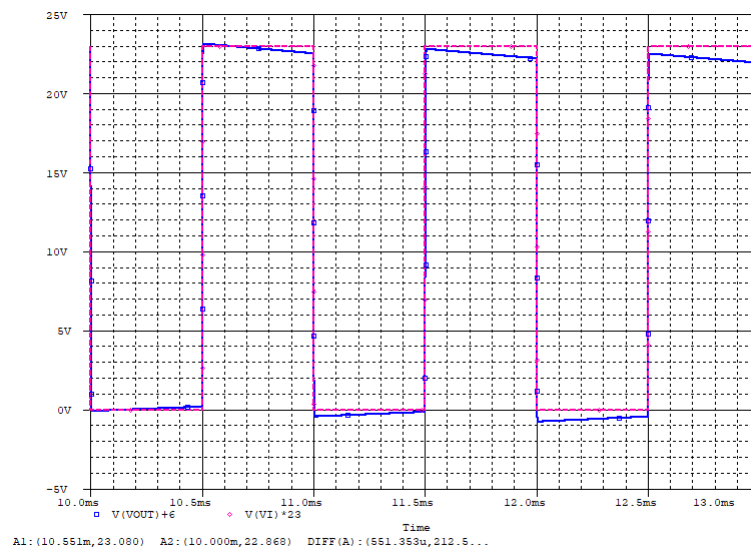


Figura 21: Respuesta al escalón en gran señal.

14.0.3. Ancho de banda

Este parámetro se obtiene a partir de la simulación de la respuesta al escalón del circuito en pequeña señal (10 mV).

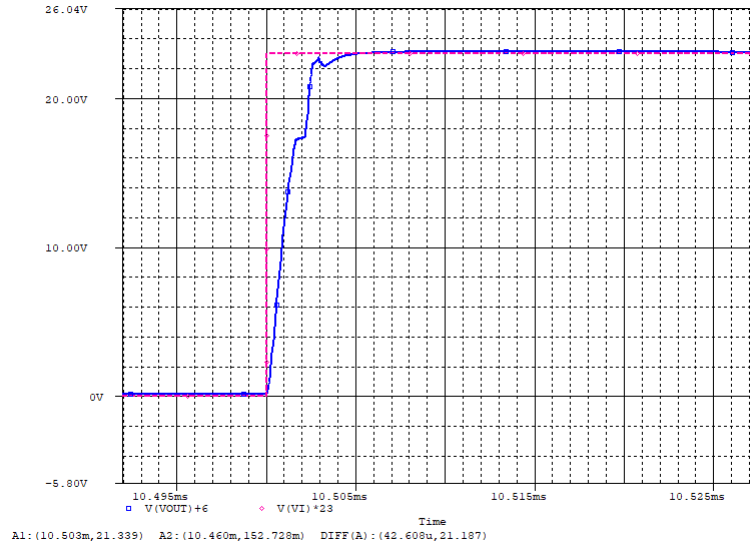


Figura 22: Respuesta al escalón en pequeña señal.

Observando la figura 19 el tiempo de crecimiento (τ_r), se puede determinar el ancho de banda mediante la ecuación (26).

$$BW = \frac{0,35}{\tau_r} = \frac{0,35}{2\mu s} = \boxed{175 \text{ kHz}} \quad (26)$$

14.0.4. *Slew Rate*

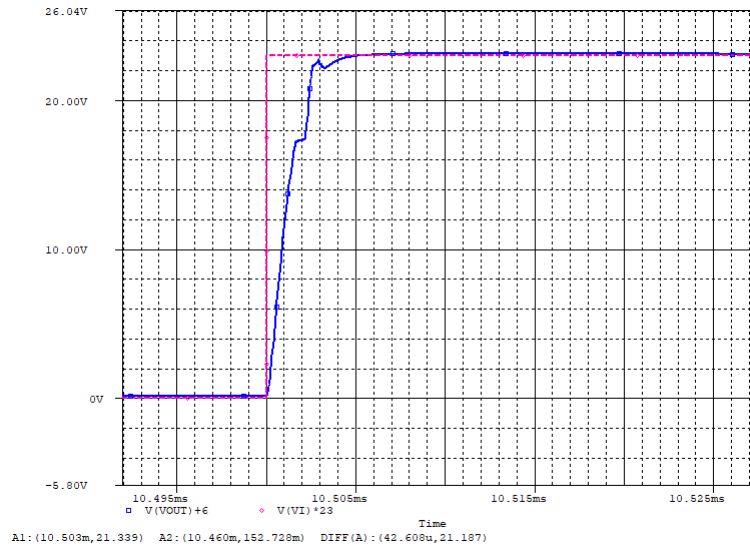


Figura 23: Respuesta al escalón en gran señal ampliado.

El parámetro *Slew Rate* caracteriza el comportamiento de la salida del circuito ante cambios súbitos de tensión en la entrada, ya que la tensión de salida no puede responder de forma instantánea ante alteraciones en la entrada. Para hallar su valor se impone un escalón en la entrada

de gran amplitud y se mide la pendiente casi constante resultante. A partir de la figura 23 se obtiene (27).

$$SR = \left. \frac{dV_o(t)}{dt} \right|_{max} \cong \frac{\Delta V_o}{\Delta t} = \frac{27 \text{ V}}{3 \mu\text{s}} = \boxed{9 \frac{\text{V}}{\mu\text{s}}} \quad (27)$$

A partir del parámetro obtenido se puede calcular la máxima frecuencia para la cual el amplificador es capaz de reproducir la máxima amplitud de salida sin deformación.

$$f = \frac{SR}{2 \cdot \pi \hat{V}} = \frac{9 \frac{\text{V}}{\mu\text{s}}}{2 \cdot \pi 26 \text{ V}} = 55 \text{ kHz} \quad (28)$$

Se realizó una simulación con una señal de entrada de $1\hat{V}$ a frecuencia 55 kHz, la salida obtenida se muestra en la figura 24. La distorsión resultó ser $THD = 2,6\%$, y es debida a los transistores de conmutación.

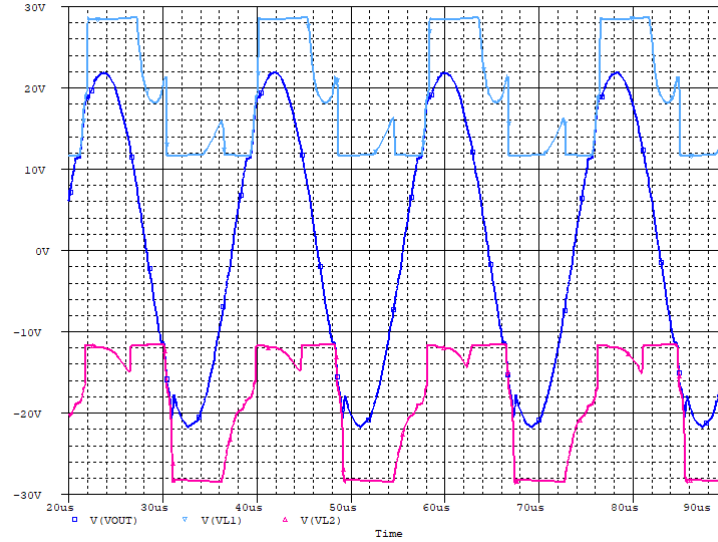


Figura 24: Simulación a máxima tensión de salida y 55 kHz.

Se probó con una frecuencia de 25 kHz a máxima tensión de salida, y se obtuvo una $THD = 0,2\%$, y a 20 kHz $THD = 0,099\%$. Dichos resultados se encuentran dentro de los valores especificados, ya que al tratarse de un amplificador de audio, la máxima frecuencia audible es como mucho 20 kHz.

Asimismo se debe destacar que la distorsión a 55 kHz resulta mucho menor para amplitudes de señal que no logran conmutar. Por ejemplo, en la figura 26 se muestra la simulación para una salida de $4,5\hat{V}$ y se obtuvo una distorsión de $THD = 0,03\%$. Se puede apreciar el efecto del *slew rate* por la forma de las puntas de la señal que empiezan a formar rectas. Dicho efecto será más pronunciado al aumentar la frecuencia.

En resumen, para cualquier amplitud de señal de salida (hasta $26\hat{V}$), la señal puede ser reproducida correctamente hasta 25 kHz.

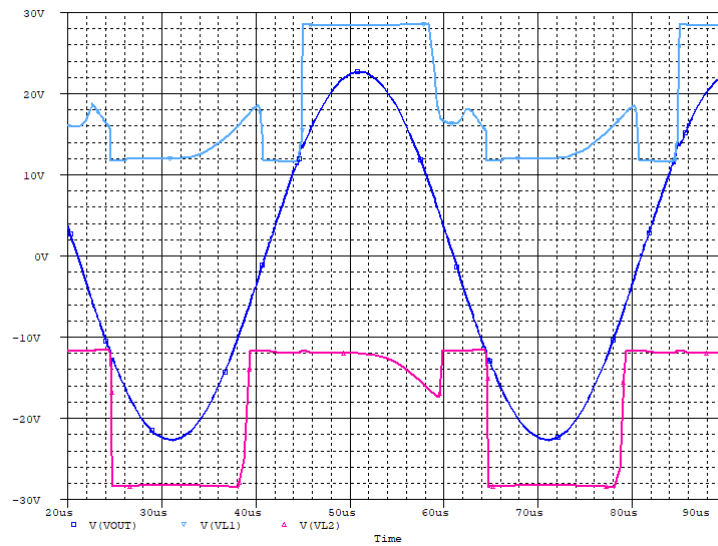


Figura 25: Simulación a máxima tensión de salida y 25 kHz.

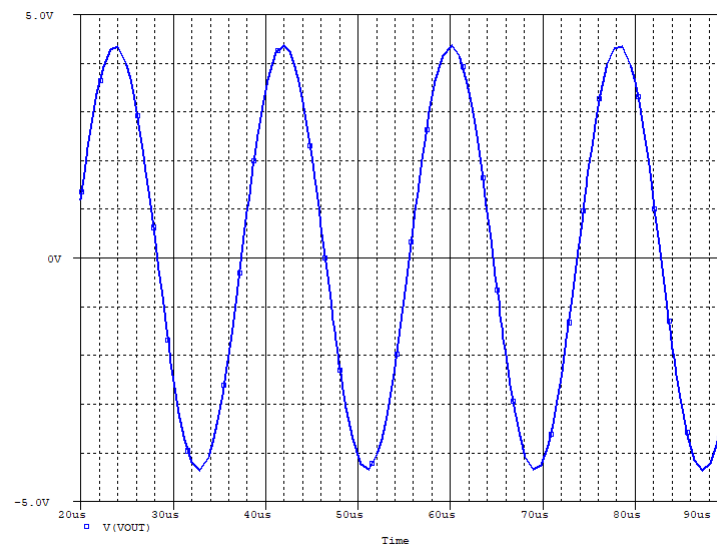


Figura 26: Salida a 55 kHz.

15. Margen de fase

En la figura 27 se presentan la magnitud y fase en la salida en función de la frecuencia. El margen de fase se define como el ángulo que le falta a -180° para llegar a la fase cuando la ganancia es 0 dB. Para determinar su valor, se busca en la figura 27 el punto de cruce de la gráfica de magnitud con 0 dB, que corresponde a una frecuencia de aproximadamente 2 MHz. La fase en dicha frecuencia es de -136° , por lo que el margen de fase resulta:

$$MF = -180^\circ + 136^\circ = \boxed{-44^\circ}$$

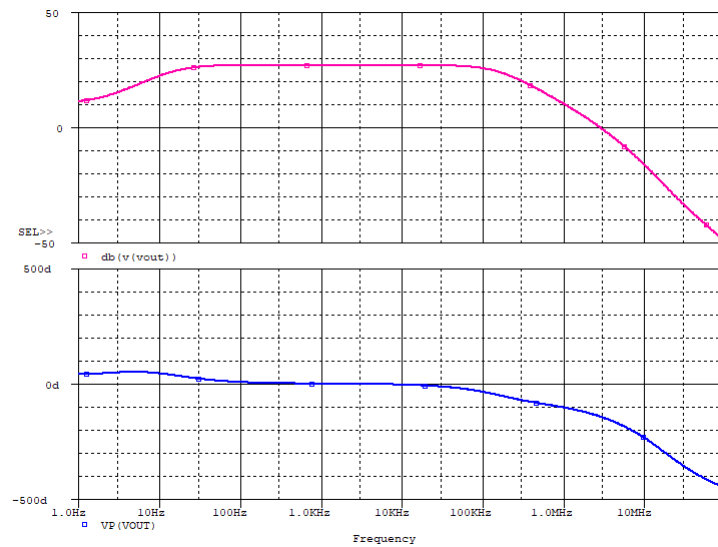
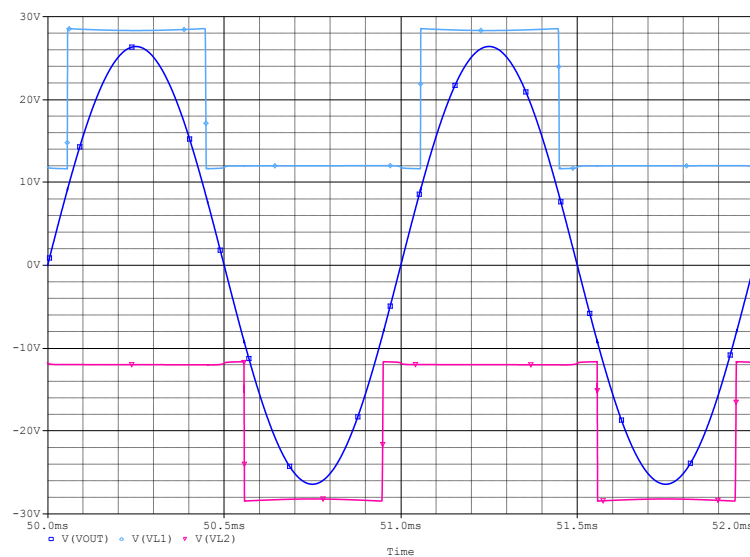


Figura 27: Diagrama de Bode.

16. Distorsión armónica

Mediante la herramienta de análisis de Fourier provista por **SPICE Orcad** se analizó la variación de la distorsión armónica **THD** producida en la salida, en función de la frecuencia y amplitud de la señal de entrada. Los resultados obtenidos se resumen en la tabla.

Figura 28: Máxima excursión de salida sin recorte a 1 kHz $THD = 0,018\%$.

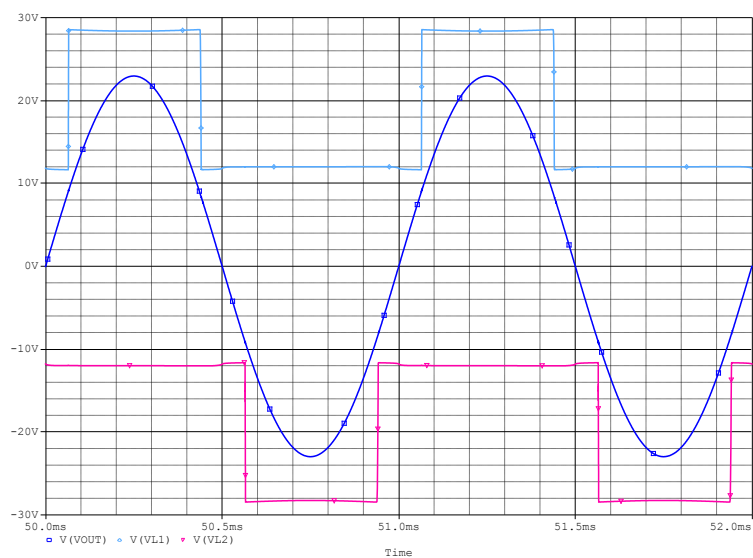


Figura 29: 22V, 1V, $THD = 0,016\%$.

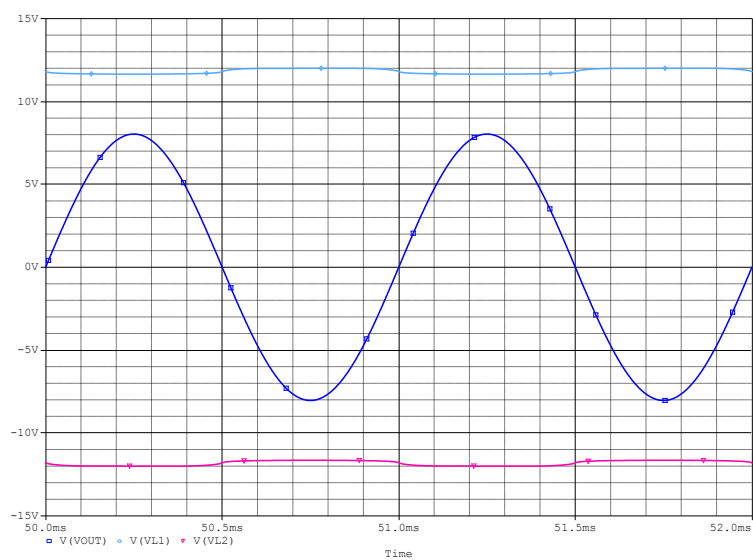


Figura 30: 8V, 0,35V, $THD = 0,005\%$.

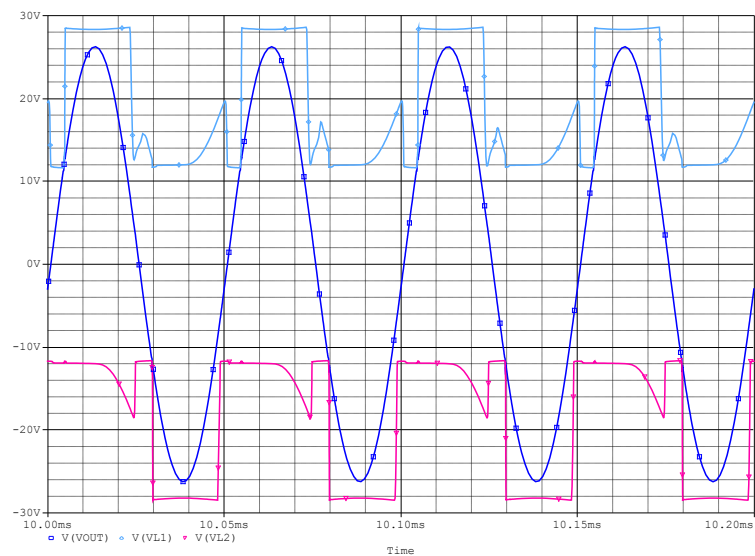


Figura 31: 26,1V,0,35V, $THD = 0,053\%$.

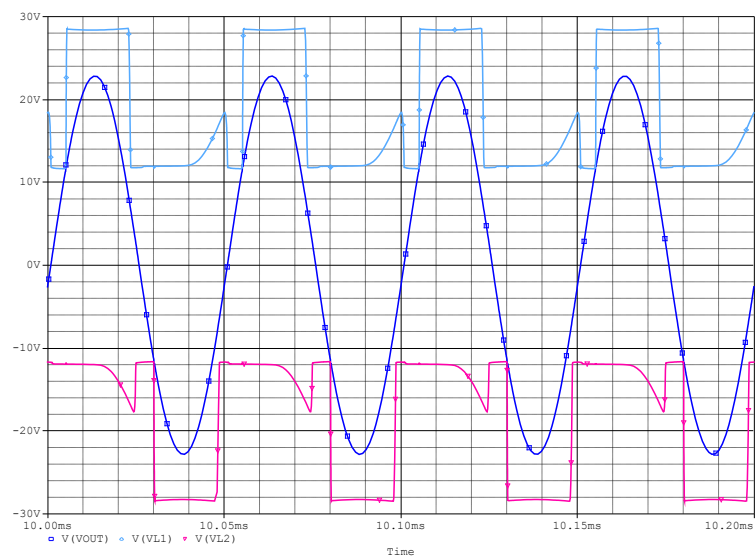
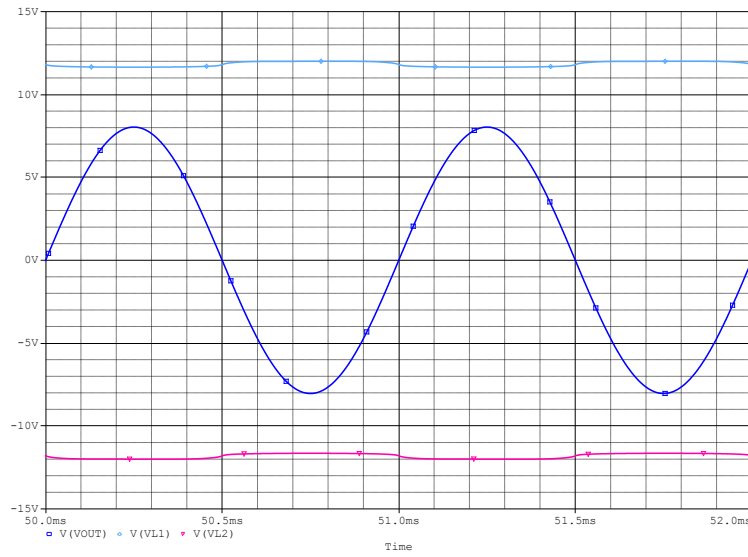


Figura 32: 22V,1V, $THD = 0,066\%$.

Figura 33: 8V, 0,35V, $THD = 0,099\%$.

Frecuencia	$P_{L,RMS}$		
	4W	30W	42,5W
1 kHz	0,005	0,016	0,018
20 kHz	0,053	0,066	0,099

Tabla 2: Valores de $THD\%$ para distintos valores de frecuencia y potencias sobre la carga.

17. Distorsión por intermodulación

Para esta simulación se utilizaron dos señales de entrada superpuestas, una de frecuencia de 100 Hz con amplitud pico 0,4 V y una de 5 kHz con 0,1 V, y se mide la distorsión en 5 kHz con los mismos procedimientos de la medición anterior, obteniéndose

$$IMD = 1,4\%$$

18. Rechazo de Ruido de la Fuente de Alimentación

La relación de rechazo de la fuente de alimentación da una medida del rechazo del ruido proveniente de la fuente de alimentación que puede proveer el circuito para distintas frecuencias. En la simulación, se anexó una fuente alterna en serie con cada fuente de alimentación y se pasivó la señal de entrada. Se realizó un barrido en frecuencia con una amplitud 1 V, obteniéndose diversas amplitudes en la salida, según se ilustra en la Figura 34.

$$PSRR(12\text{ MHz})[\%] = \frac{v_o}{v_i} = \frac{24,6\text{ mV}}{1\text{ V}} = 0,0246\%$$

$$PSRR(12\text{ MHz})[\text{dB}] = 20 \cdot \log\left(\frac{24,6\text{ mV}}{1\text{ V}}\right) = -32\text{ dB}$$

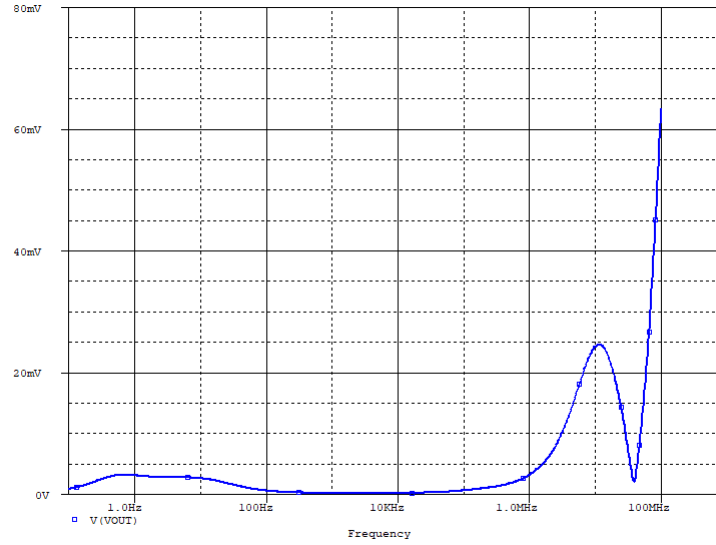


Figura 34: Rechazo de ruido de la fuente.

19. Máxima eficiencia del amplificador

La eficiencia de un circuito se define como la relación entre la potencia promedio entregada a la carga (P_L) y la potencia consumida por la fuente de alimentación (P_{fuente}). El cálculo es análogo al de clase B, salvo que en un clase G, la disipación de potencia es compartida entre dos transistores, y la disipación en los transistores externos es cero cuando no se supera la tensión umbral.

$$\nu = \frac{P_L}{P_{fuente}} = \frac{\pi}{4} \cdot \frac{\hat{V}_o}{V_{CC}} = \frac{\pi}{4} \cdot \frac{26}{30} = \boxed{68\%} \quad (29)$$

Siendo \hat{V}_o máxima tensión de salida sin que haya recorte.

En la figura 35 se muestra la potencia disipada en la carga, siendo la máxima (sin distorsión) 86 W, la curva rosa corresponde al transistor externo Q_{62} , $P_{max} = 18$ W. La curva azul, la potencia disipada en el transistor interno de salida Q_{63} .

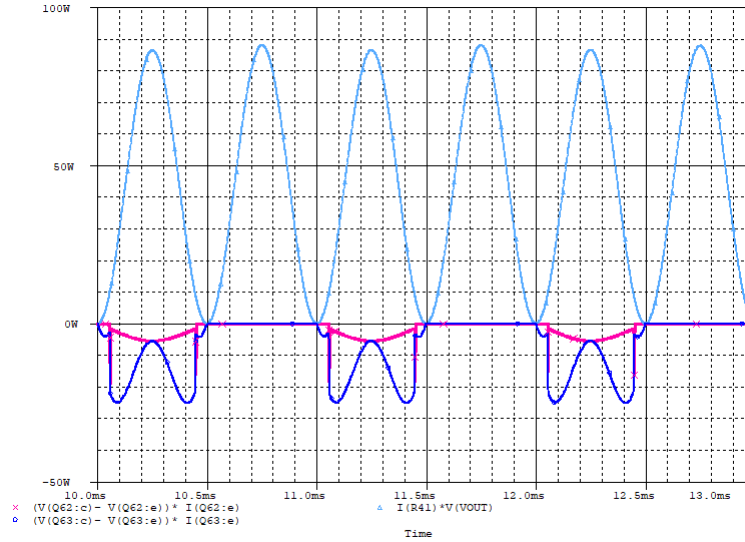


Figura 35: Potencia disipada en la carga y transistores de salida.

20. Cálculo de Disipadores

A partir de la hoja de datos del TIP41 y de las condiciones del ambiente se tiene:

- Temperatura de Juntura $T_j = 150^\circ\text{C}$
- Temperatura de Carcasa $T_c = 25^\circ\text{C}$
- Temperatura de Ambiente $T_a = 40^\circ\text{C}$
- $\theta_{cs} = 1 \frac{^\circ\text{C}}{\text{W}}$
- Disipación total del TIP41 a $T_{case} = 25^\circ\text{C}$ se obtiene $\theta_{jc} = \frac{T_j - T_c}{P_{Ctip41\text{máx}}} = 1,92 \frac{^\circ\text{C}}{\text{W}}$
se usa el mas grande para no forzar tanto al TIP (de esta forma te queda un disipador mas grande)

Dado estos valores se puede hallar:

$$P_{C\text{máx}} = \frac{V_{CC}^2}{\pi^2 R_L} = 11,4 \text{ W} \quad (30)$$

$$\theta_{ja} = \frac{T_j - T_a}{P_{C\text{máx}}} = 9,65 \frac{^\circ\text{C}}{\text{W}} \quad (31)$$

$$\theta_{ja} = \theta_{jc} + \theta_{cs} + \theta_{sa} \quad (32)$$

Despejando:

$$\theta_{sa} = \theta_{ja} - \theta_{jc} - \theta_{cs} = \boxed{6,72 \frac{^\circ\text{C}}{\text{W}}} \quad (33)$$

Buscando disipadores en www.disipadores.com se halló que el Z36 es el más cercano a las especificaciones requeridas (con θ alrededor de $8,5 \frac{^\circ\text{C}}{\text{W}}$). Otra alternativa es el disipador con aletas Z66 que es más largo y tiene $\theta = 7,5 \frac{^\circ\text{C}}{\text{W}}$.

21. Resultados

	Especificaciones	Simulaciones
THD a Prms 39 W 1 kHz	$< 0,02 \%$	0,018 %
THD a 1 W, 1 kHz	$< 0,01 \%$	0,005 %
Respuesta en frecuencia	20 Hz a 20 kHz	14 Hz a 156 kHz
Tensión de <i>offset</i>	5 mV	2,5 mV
<i>Slew Rate</i>	$10 \frac{\text{V}}{\mu\text{s}}$	$9 \frac{\text{V}}{\mu\text{s}}$
IMD	1 %	1,4 %
Margen de Fase	45°	44°
Factor de amortiguamiento	> 500	3333
Impedancia de entrada	100 kHz	94 kHz
Impedancia de salida	$\text{m}\Omega$	2,4 m Ω

Tabla 3: Resultados.

Parte VI

Conclusiones

En el presente informe se logró diseñar un amplificador de audio clase G alternativa, obteniéndose resultados por simulación congruentes con las especificaciones definidas. La comparación se resume en la tabla 3. La tensión máxima posible sin distorsión logró llegar a 26,1 V por simulación, esto produce una potencia sobre la carga de 42,25 W, por lo que se tiene cierta tolerancia con respecto a la potencia nominal especificada.