



UNIVERSIDAD DE BUENOS AIRES
FACULTAD DE INGENIERÍA
Año 2016 - 2^{do} Cuatrimestre

DISEÑO DE CIRCUITOS ELECTRÓNICOS (86.10)

TRABAJO PRÁCTICO N° 2

FECHA: 16/12/2016

INTEGRANTES:

Cassani, María Victoria	- #95145
<mariavictoriacassani@gmail.com>	
Giordano, Mauro	- #94647
<mecanigio@yahoo.com>	
Picard, Agustín Martín	- #95476
<agustin.picard@gmail.com>	
Poulsen, Katrine	- #94015
<katypoulsen@hotmail.com>	
Terlizzi, Juan Ignacio	- #94445
<juanignacio1991@hotmail.com>	
Tomé, Juan Manuel	- #94084
<tome.juanm@gmail.com>	
Ulloa, Joaquín Gaspar	- #93550
<joaquin.g.ulloa@gmail.com>	

Índice

1. Introducción	2
1.1. Objetivo	2
1.2. Descripción del problema	2
1.3. Requerimientos técnicos	2
1.4. Requerimientos de usuario	2
2. Diseño conceptual	2
2.1. Alternativas de diseño propuestas	2
2.2. Diagrama en bloques	4
2.3. Funcionamiento general	4
3. Diseño circuital	4
3.1. Línea de retardo y generador de pulsos	5
3.1.1. Especificaciones requeridas y funcionamiento	5
3.1.2. Diseño	6
3.1.3. Selección de componentes	7
3.2. Driver	7
3.2.1. Especificaciones requeridas y funcionamiento	7
3.2.2. Diseño	7
3.2.3. Selección de componentes	8
3.3. Multiplicador de tensión	8
3.3.1. Especificaciones requeridas y funcionamiento	8
3.3.2. Diseño	9
3.3.3. Selección de componentes	9
3.4. Realimentador	9
3.4.1. Funcionamiento general	9
3.4.2. High side driver y comparador de tensión	9
3.4.3. Conversor tensión-frecuencia	11
3.5. Salida	12
3.5.1. Especificaciones requeridas y funcionamiento	12
3.5.2. Diseño	13
3.5.3. Selección de componentes	13
3.6. Microcontrolador	13
3.6.1. Diagrama de flujo	14
3.6.2. Esquemático y periféricos	14
3.6.3. Selección de componentes	15
4. Circuito completo	15
4.1. Esquemático	15
4.2. Simulaciones	15
4.3. PCB	22
5. Conclusiones	22
6. Anexos	23
6.1. Anexo A: Costos estimados	23
6.2. Anexo B: Circuito esquemático completo	23

1. Introducción

1.1. Objetivo

El presente trabajo tiene por objetivo realizar todo el proceso de diseño de un determinado circuito, que incluye el análisis de las diferentes topologías posibles para resolver el problema dadas sus especificaciones, simulaciones para estudiar su comportamiento, la toma de decisiones en base a esto, el análisis de costos, la selección de componentes, etc. Además, se busca encontrarle soluciones alternativas a los problemas que van surgiendo a medida que se desarrolla el trabajo, no contemplados en un principio.

En una segunda etapa, una vez realizado el diseño, se procederá a la construcción del circuito y su caracterización mediante la medición de sus parámetros, para verificar que efectivamente el diseño propuesto cumpla con las especificaciones pedidas. Cabe aclarar que esta etapa, de todos modos, no se incluye en el presente informe.

1.2. Descripción del problema

En este trabajo se busca generar un tren de pulsos rectangulares sobre una carga $Z_L = 50 \Omega$. Los pulsos pueden tener una amplitud desde -20 V hasta -200 V en pasos de 20 V, con una incerteza menor a $\pm 1\%$ y un ancho variable entre 100 ns y 1200 ns, con una deriva de $\pm 0,005\%/^{\circ}\text{C}$ y $0,1\%/V$ y un error menor al 1%. El período de repetición de los pulsos se tiene que poder ajustar entre los 0.5 ms y 100 ms con idénticos requisitos en cuanto a estabilidad. El tiempo de transición de subida y de bajada (medido desde el 10% al 90%) tiene que ser como máximo 25 ns. El *ringing* siguiente al pulso no puede superar 0.7 Vpp, en tanto que el *jitter* tiene que ser menor a 150 ps.

Por otra parte, la impedancia de salida tiene que poder seleccionarse entre una impedancia $Z_O = 50 \Omega$ con una tolerancia del $\pm 5\%$ (en este caso la amplitud de salida es de -100 V @ 50 Ω), u otra $Z_O < 0,5 \Omega$ (con amplitud de salida de -200 V @ 50 Ω). En este último caso se deben poder manejar cargas de hasta 10 Ω y además hay que contemplar la posibilidad de agregar cargas conmutables en paralelo con la salida, de 50 Ω / 100 Ω / 200 Ω / 500 Ω .

Este generador de tren de pulsos se alimenta con una batería de 9 V, pero hay que tener en cuenta que puede descargarse, por lo que la tensión de alimentación queda comprendida entre 7 V y 9 V.

Para poder determinar el estado de la batería, se incluye un indicador de batería baja. Finalmente, el circuito permite realizar los ajustes mediante comunicación por USB.

1.3. Requerimientos técnicos

Tal como se explicitó en la descripción del problema, las especificaciones del proyecto son las siguientes:

Parámetro	Valor
Amplitud	-20 V a -200 V
Ancho	100 ns a 1200 ns
Período	0.5 ms a 100 ms
Tiempos de subida/bajada	≤ 25 ns
Deriva térmica	$\pm 0.005\%/^{\circ}\text{C}$ y $0.1\% V$, error $< 1\%$
Ringring	≤ 0.7 Vpp
Jitter	< 150 ps
Impedancias de Salida seleccionables	50 Ω y 0.5 Ω
Indicador de batería Baja	Opcional
Comunicación por USB	Opcional

1.4. Requerimientos de usuario

El usuario tendrá la posibilidad de seleccionar las características de la señal mediante el puerto serie de una computadora o por bluetooth desde cualquier dispositivo móvil. A su vez, se indicará en pantalla el estado de la batería mediante comunicación USB. Esto hace que el proyecto sea amigable con el usuario, ya que una vez familiarizado con las funciones que realiza el microcontrolador, no se requerirán conocimientos extra para la utilización del proyecto.

2. Diseño conceptual

2.1. Alternativas de diseño propuestas

En amarillo, se encuentran las alternativas planteadas para la construcción del proyecto.

Etapa	Alternativa	Ventajas	Desventajas	Implementable ¹
Driver	Emisor común en cascada con push pull TBJ	<ul style="list-style-type: none"> • Simplicidad 	<ul style="list-style-type: none"> • No cumple especificaciones de tiempos 	
	PNP bypassado en forward con schottky	<ul style="list-style-type: none"> • Simplicidad • Tiempo de descarga muy lento 	<ul style="list-style-type: none"> • Tiempo de descarga muy lento 	
	Charge pump con inversor MOS	<ul style="list-style-type: none"> • Alta tensión de salida • Velocidad 	<ul style="list-style-type: none"> • Consumo constante de potencia 	
	Bootstrap	<ul style="list-style-type: none"> • Alta tensión de salida • Velocidad 	<ul style="list-style-type: none"> • Consumo constante de potencia • Limitación de duty cycle 	
	Source común complementario conectado a alta tensión (20 V)	<ul style="list-style-type: none"> • Sólo consume en momento en conmutación • Velocidad 	<ul style="list-style-type: none"> • Altos picos de corriente durante la conmutación 	✓
	Driver integrado	<ul style="list-style-type: none"> • Simplicidad • Velocidad 	<ul style="list-style-type: none"> • Está limitada la máxima tensión de salida 	✓
Generador de pulsos Línea de retardo	Línea de retardo analógica	<ul style="list-style-type: none"> • No requiere componentes activos 	<ul style="list-style-type: none"> • Alta complejidad de construcción 	✓
	Línea de retardo digital	<ul style="list-style-type: none"> • Es un integrado 	<ul style="list-style-type: none"> • No se consigue en Argentina 	✓
	Línea de retardo por demux	<ul style="list-style-type: none"> • Fácil de conseguir 	<ul style="list-style-type: none"> • Cantidad de elementos discretos a utilizar 	✓
	Línea de retardo RC	<ul style="list-style-type: none"> • Simplicidad • No tiene componentes activos 	<ul style="list-style-type: none"> • Aumenta la complejidad de controlarlo con el micro 	✓
	Línea de retardo RL	<ul style="list-style-type: none"> • Simplicidad • No tiene componentes activos 	<ul style="list-style-type: none"> • Inestable frente a oscilaciones 	✓
	Comparador por salida con carry	<ul style="list-style-type: none"> • No hay errores de dispersión 	<ul style="list-style-type: none"> • No se puede elegir el delay • Se necesitan varias compuertas 	✓
Generador de pulsos Comparador	Comparador de ventana	<ul style="list-style-type: none"> • Usa una AND (fácil de conseguir) 	<ul style="list-style-type: none"> • Se necesita una referencia de tensión muy estable 	✓
	Detector de flancos	<ul style="list-style-type: none"> • No necesita referencia de tensión 	<ul style="list-style-type: none"> • Usa una XOR (difícil de conseguir) 	✓
Salida	Clase D	<ul style="list-style-type: none"> • Fácil de fijar el fall time 	<ul style="list-style-type: none"> • Alta complejidad de diseño del driver 	✓
	MOS en source común con carga flotante	<ul style="list-style-type: none"> • Es posible elegir la polaridad de la carga 	<ul style="list-style-type: none"> • Todo el circuito debería ser flotante respecto de red de alimentación • Poco control sobre el fall time 	
	MOS en source común con carga a tierra	<ul style="list-style-type: none"> • Simplicidad • Se puede alimentar con la red 	<ul style="list-style-type: none"> • Poco control sobre el fall time 	✓

¹Vale aclarar que la columna "Implementable" se refiere a poder cumplir con las especificaciones dadas.

2.2. Diagrama en bloques

En base a las alternativas de diseño propuestas y las ventajas/desventajas de cada una de ellas, se optó por realizar un diseño cuyo diagrama en bloques se muestra a continuación:

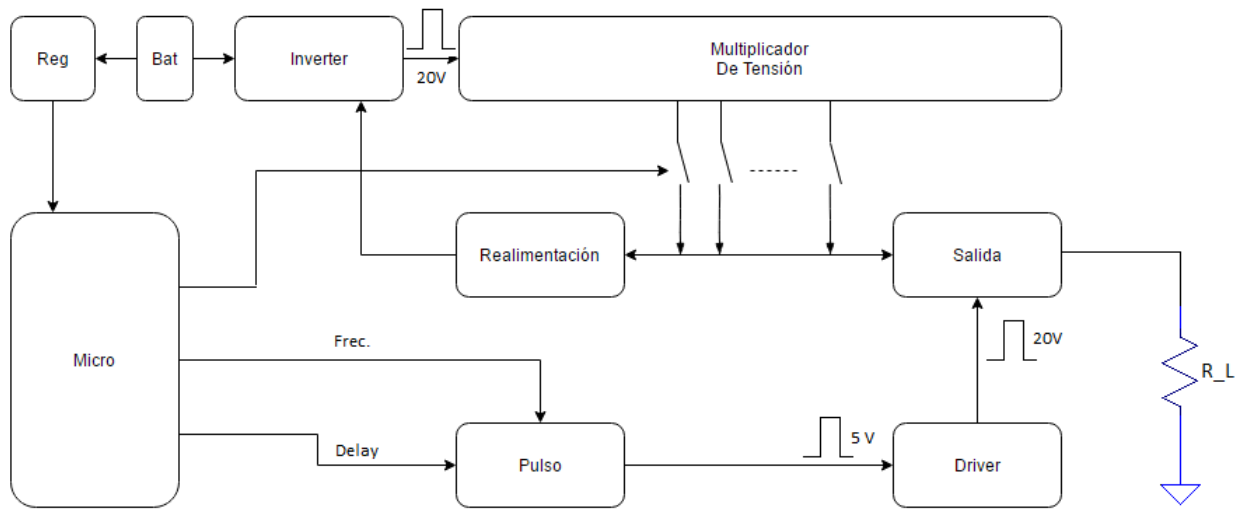


Figura 1: Diagrama en bloques de la solución propuesta.

2.3. Funcionamiento general

En líneas generales, el trabajo consiste en alimentar un circuito con una batería de 9 V y lograr a la salida pulsos de tensión con las características mencionadas anteriormente.

Inicialmente, se alimenta al microcontrolador con 5 V mediante un regulador conmutado, a partir de la batería. El microcontrolador genera una señal cuadrada que ingresa a una compuerta XOR directamente y también a través de un retardo, con lo que se logra generar el pulso del ancho deseado. Dicho pulso es utilizado como señal lógica para disparar una llave de potencia capaz de manejar las condiciones de la señal de salida. Con este propósito, se emplea un driver para acondicionar la señal a los requerimientos de conmutación del MOSFET.

Por otro lado, para poder generar el espectro de tensiones a la salida con las limitaciones de la fuente propuesta, se diseñó un inverter que alimenta un multiplicador de tensión para obtener tensiones elevadas de continua según las especificaciones. Asimismo, mediante realimentación se logra estabilizar la tensión de salida para cumplir con las tolerancias establecidas. Adicionalmente, el control a lazo cerrado permite independizar la tensión de salida frente a la variabilidad de la tensión de alimentación.

Por su parte, el microcontrolador se encarga de la comunicación con la computadora por USB (o eventualmente por Bluetooth), modificando el ancho del pulso, amplitud y frecuencia de salida deseada. Al mismo tiempo, sensa la batería e indica cuándo tiene un nivel bajo de tensión.

3. Diseño circuital

En esta sección, se analiza cada parte que compone al circuito. Se explica brevemente qué hace cada una de ellas y se muestran las simulaciones que verifican su correcto funcionamiento en los casos pertinentes.

Como criterios de diseño general, se priorizaron componentes de bajo consumo debido a que sólo se cuenta con una batería de 9 V y baja densidad de carga para alimentar todo el circuito.

En segunda instancia, se priorizó diseñarlo con componentes que se puedan conseguir en Argentina, considerando la simplicidad circuital.

Cabe resaltar que fue necesario adaptarlos a las condiciones de funcionamiento de cada etapa debido a la particularidad de cada una de ellas.

3.1. Línea de retardo y generador de pulsos

3.1.1. Especificaciones requeridas y funcionamiento

La función de esta etapa consiste en generar un pulso con un *rise time* y un *fall time* inferiores a 25 ns. Para ello se genera una señal cuadrada desde el microcontrolador, que es acondicionada para luego emplear una línea de retardo y una XOR. De este modo, se obtiene a la salida de dicha compuerta un pulso cuyo ancho se corresponde con el delay generado. El período puede variar entre 100 y 1200 ns con una resolución de 16 pasos, elegido en el momento de la implementación.

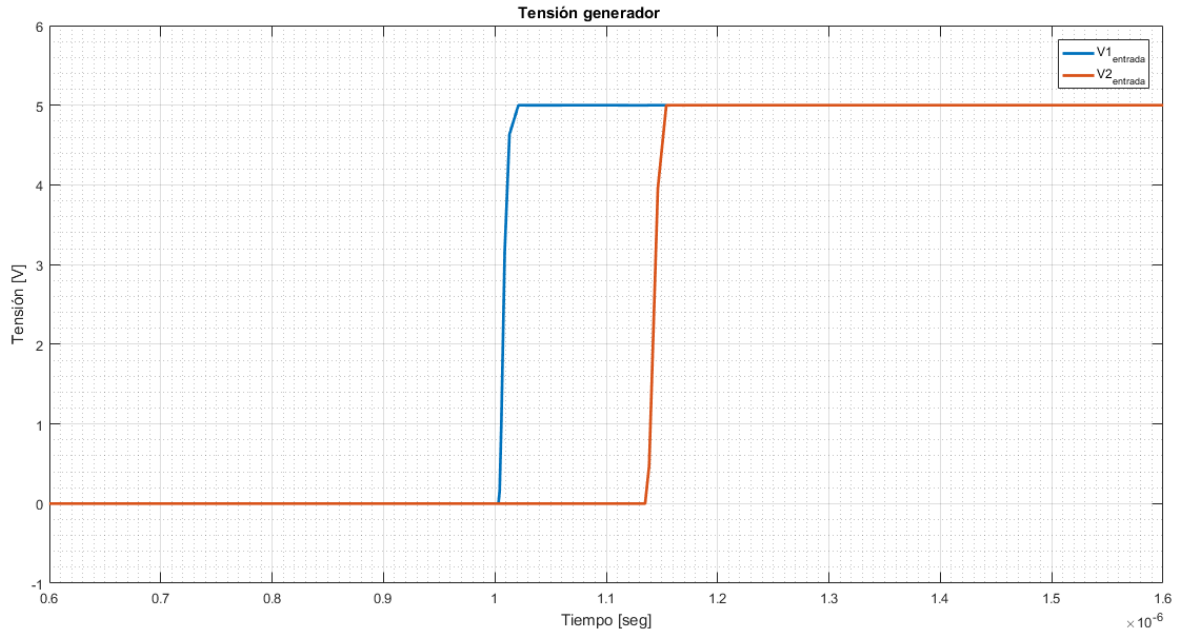


Figura 2: Tensiones de entrada del generador de pulsos.

Como la función de la compuerta lógica es establecer un '0' lógico a la salida si las entradas son iguales y un '1' lógico si las entradas son distintas, se puede ver claramente que al implementar una compuerta *XOR* con estas entradas, a la salida se obtiene una señal como muestra la siguiente figura:

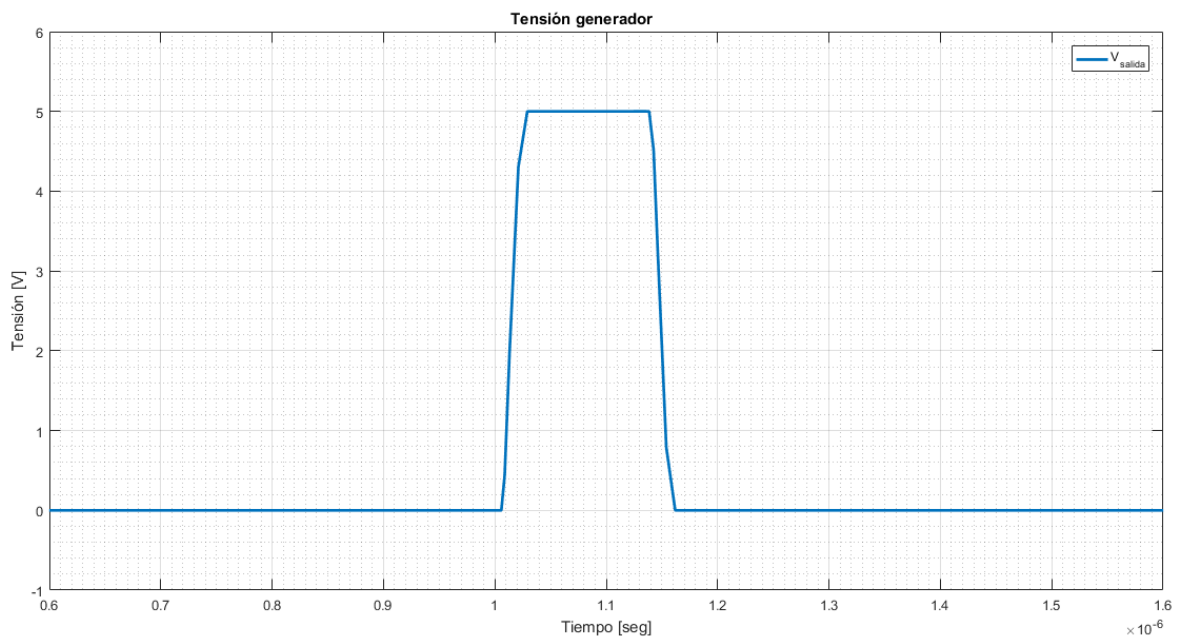


Figura 3: Señal de salida del generador de pulsos.

3.1.2. Diseño

La implementación básica del circuito es la que se muestra a continuación:

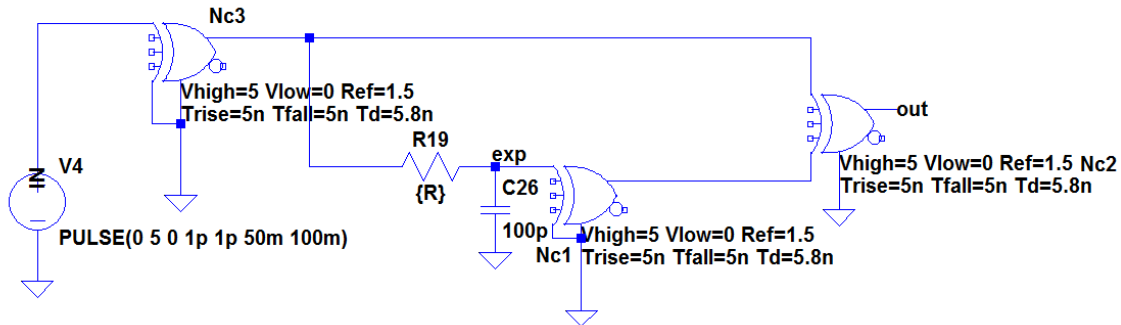


Figura 4: Circuito del generador de pulsos.

La resistencia puede tomar distintos valores, y se controlará con un demultiplexor. Es, en esencia, la idea de un potenciómetro digital. No se implementó esto último, sin embargo, por no encontrar en venta en Buenos Aires un modelo que sirviera para este diseño en particular.

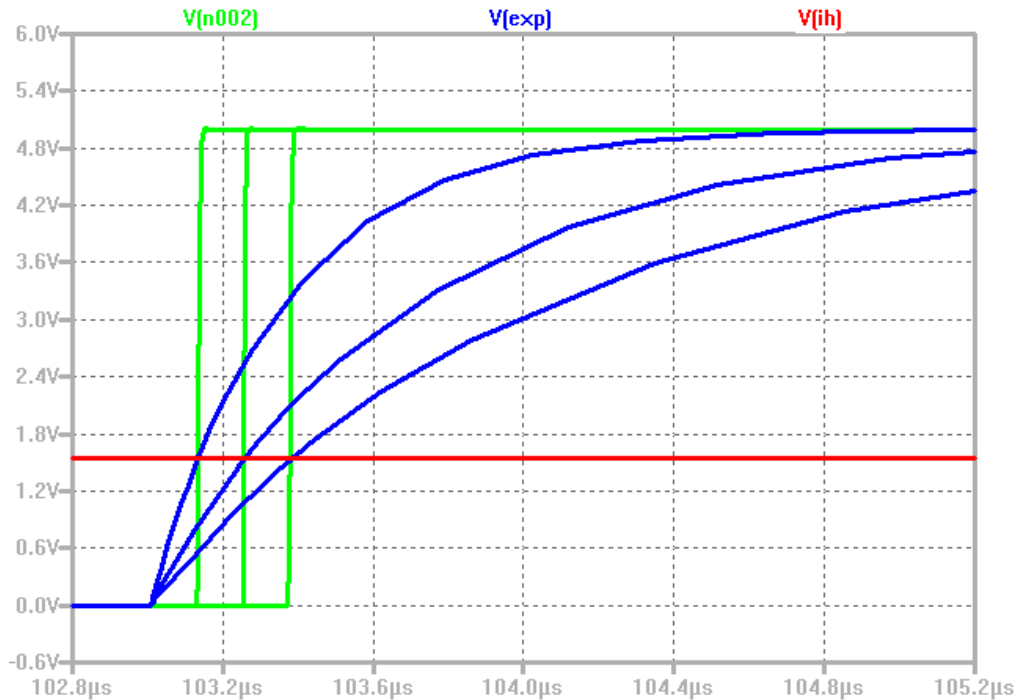


Figura 5: Gráfico demostrativo del funcionamiento de la línea de retardo.

Como se puede apreciar en la imagen anterior, el funcionamiento se basa en la comparación de dos pulsos desfasados por una red RC . En dicha imagen, se muestran las dos señales que ingresan a la compuerta: la curva verde corresponde a la señal sin retardo, en tanto que la azul lo hace con la producida por el RC , mostrándose en rojo la tensión umbral que reconoce la compuerta como '1' lógico.

Se podría haber realizado con una sola compuerta lógica, tal como se pensó en un principio. Sin embargo, como la XOR comercial contiene tres compuertas en su integrado, se decidió aprovecharlas para generar mejor el pulso.

La utilización de una compuerta lógica es muy útil a la hora de determinar el *rise-time* y el *fall-time*, ya que no importa el tiempo de crecimiento que tenga el pulso antes de la compuerta lógica (en este caso, el del microcontrolador, que no es demasiado rápido), ya que una vez superado el umbral en el cual se detecta el ingreso del '1' lógico, la compuerta misma genera un pulso con tiempos de crecimiento y decrecimiento propios. Como esta compuerta tiene un *rise time* de 5 ns y un *fall time* de 5 ns también, permite independizarse del pulso que ingresa a ésta.

A continuación, se muestra el circuito implementado con componentes reales:

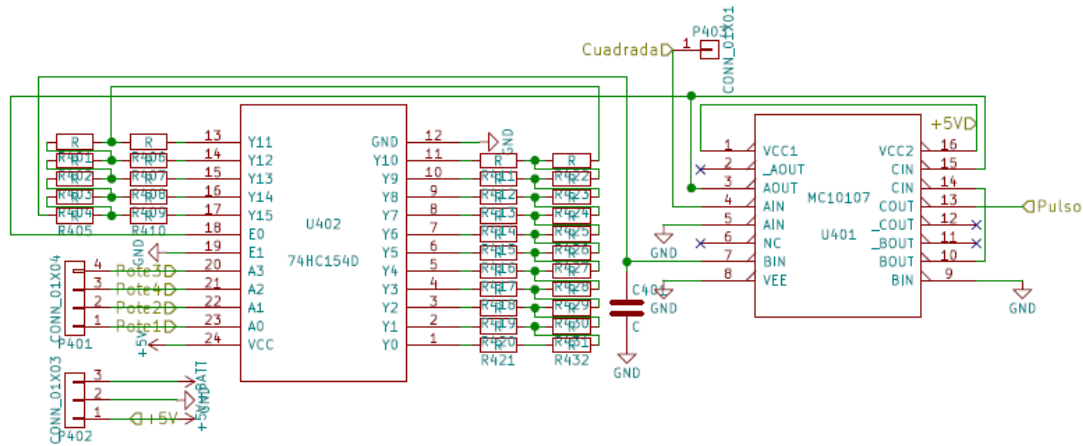


Figura 6: Circuito esquemático completo del generador de pulsos.

3.1.3. Selección de componentes

A continuación se presenta un listado de los componentes a utilizar (en base a la Figura 6), con sus respectivas características y precios comerciales.

Componente	Valor/modelo	Característica	Precio	Cantidad
U_{401}	MC10107	Compuerta <i>XOR</i>	\$ 10.00	1
U_{402}	74HC154D	Demultiplexor	\$ 10.00	1
R_{401} a R_{432}	3.3 kΩ 1% SMD	Resistencias del demultiplexador	\$ 1.26	16
C_{401}	100 ns 100 V cerámico	Capacitor que fija el τ	\$ 1.00	1

Para elegir qué *XOR* emplear, los parámetros más importantes fueron el *rise time* y el *fall time*. Se buscó que fueran lo más pequeños posible. En cuanto al demultiplexor, se seleccionó uno que fuera SMD con salida flotante, para cumplir también con el requerimiento de tener más del 50 % de los componentes de montaje superficial.

El valor del capacitor se eligió considerando que fuera lo suficientemente “grande” como para que las capacitancias parásitas del circuito no modificaran sustancialmente los τ límites para lograr pulsos de 100 ns a 1200 ns, tal como se pide. De todos modos, como esto puede ocurrir, está presente la posibilidad de modificar su valor para ajustar dicho parámetro debido a que los valores de R y C se fueron ajustando mediante simulaciones.

El precio aproximado de esta etapa es \$ 41.20.

3.2. Driver

3.2.1. Especificaciones requeridas y funcionamiento

En esta etapa, se requiere elevar una tensión pulsante de 5 V (que proviene de la etapa antes explicada) a una amplitud de 18 V. De este modo, el comportamiento del transistor de salida será la especificada por el fabricante. Si el *driver* es capaz de entregar toda la corriente necesaria, dicho transistor se encenderá inmediatamente. Otra ventaja es que evita que el transistor de salida se queme en la transición de estados, donde la R_{DS} varía entre (prácticamente) infinito y la de encendido especificada en la hoja de datos.

3.2.2. Diseño

Para esta etapa, se decidió emplear un driver integrado. Esto se debe a que el integrado MC34152P a utilizar presenta ciertas ventajas frente a drivers diseñados discretos: consume menos en estado estacionario, puede ir conectado directamente a la batería y tiene mayor capacidad de entregar corriente si la salida así lo requiere. Se implementará una de las topologías sugeridas por el fabricante, el cual, mediante un bootstrap externo, permite entregar a la salida el doble de la tensión de alimentación.

El driver discreto, por el contrario, consume mayor corriente y requiere de más componentes (cuatro MOSFET, por lo pronto), además de que su funcionamiento se ve superado por el driver integrado.

La implementación del circuito obtenida de la hoja de datos del MC34152P se muestra a continuación:

El multiplicador de tensión es un circuito que consiste básicamente en una red de capacitores y diodos. Funciona con una entrada de alterna y se obtiene una señal continua a su salida. La idea de esta topología es ir cargando de forma secuencial los capacitores de la red del multiplicador de forma tal de que la alterna atraviese la red y se vaya propagando a lo largo de ésta. La presencia de los diodos se debe a la necesidad de que la señal siga un camino unidireccional. En la implementación propuesta, se va tomando una tensión de muestra en distintos puntos de dicha red, de forma de obtener valores aproximados de la tensión que se necesita a la salida (el valor exacto va a lograrse con la realimentación, analizada posteriormente). De esta forma, se logra ir aumentando la amplitud de la señal según el requerimiento del usuario.

Vale mencionar que la señal de entrada debe ser alterna, aunque no necesariamente una senoide o una cuadrada. Pero sí debe tener algún tipo de variación con el tiempo.

3.3.2. Diseño

En la siguiente figura, se muestran las salidas de tensión en el rango de 20 V hasta 200 V con pasos de 20 V, considerando que la señal oscilante proviene desde los terminales a la izquierda.

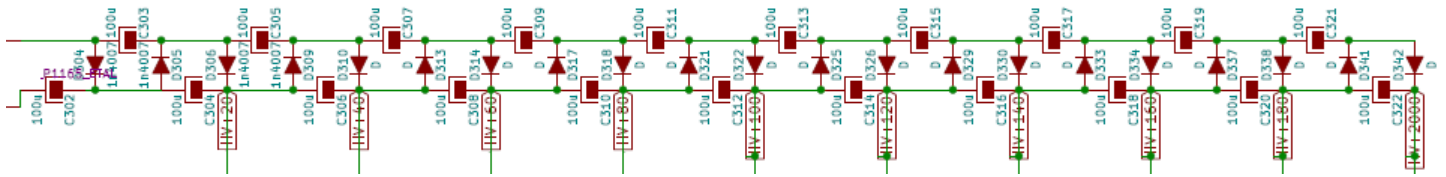


Figura 9: Multiplicador de tensión.

3.3.3. Selección de componentes

Nuevamente se presentan las características de los componentes:

Componente	Valor/modelo	Característica	Precio	Cantidad
C_{302} a C_{322}	100 μ F 400 V electrolítico	Cap. del multiplicador	\$ 2.50	21
D_{304} a D_{306} , D_{309} , D_{310} , D_{313} D_{314} , D_{317} , D_{318} , D_{321} , D_{322} D_{325} , D_{326} , D_{329} , D_{330} , D_{333} D_{334} , D_{337} , D_{338} , D_{341} , D_{342}	1N4007	Diodos del multiplicador	\$2.00	21

El precio aproximado de esta etapa es de \$ 94.50.

3.4. Realimentador

3.4.1. Funcionamiento general

El realimentador es una etapa fundamental del proyecto dado que permite regular exactamente el valor pedido de tensión. Consta de tres bloques generales que funcionan de la manera siguiente: un bloque de *high side drivers* se conecta mediante una cadena de resistencias a un comparador de tensión. Éste entrega tensión a un conversor de tensión a frecuencia, cuya función es variar la frecuencia a la salida del módulo según la amplitud que le ingresa. Introduce, entonces, la señal de alterna en el multiplicador de tensión antes explicado.

Estos circuitos se explican cada uno a continuación.

3.4.2. High side driver y comparador de tensión

Diseño y funcionamiento

Los circuitos diseñados para esta parte se muestran a continuación, tanto el high side driver (de los que se emplean 10, para cada tensión necesaria) como el comparador:

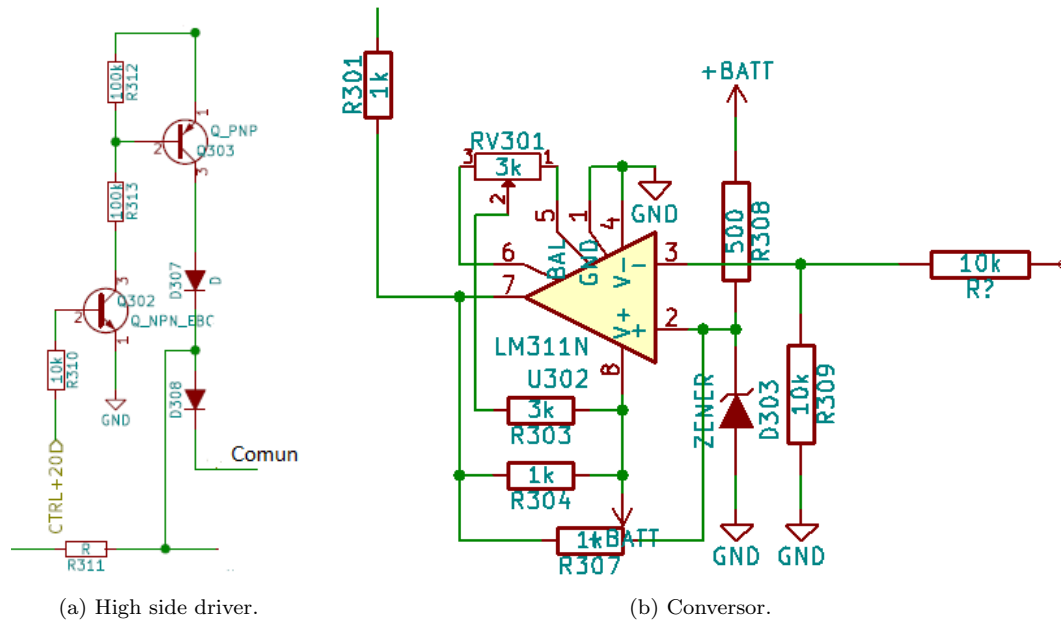


Figura 10

Tal como fue mencionado en la sección anterior, se van tomando muestras de tensión en las distintas salidas del multiplicador de tensión, de forma tal de abarcar todas las tensiones necesarias, más o menos cerca de la entrada de éste dependiendo de qué tan baja o elevada es la tensión deseada, respectivamente. Estas muestras se toman empleando un circuito *high side driver*, que funciona como una llave a la cual se la selecciona con una tensión determinada por el microcontrolador, que es la que permite encender los transistores y por ende la circulación de corriente por ellos.

Una de las dificultades que se presentó a la hora de su diseño fue cómo tomar la tensión a lo largo de la red del multiplicador sin que se produjeran cortocircuitos. Es por ello que se utiliza un diodo con el ánodo a común (el punto en que se unen todas estas tensiones con el nodo de salida), de modo de poder seleccionar una llave sola y que este diodo impida el contacto con las restantes.

A la salida de este circuito llave hay una serie de resistencias que constituyen un divisor resistivo de forma tal de que al comparador utilizado le entre un proporcional de la tensión de salida. Se buscó que los valores fueran tales que, sin importar cuál valor de tensión se seleccione, la tensión que le ingrese a la entrada negativa del comparador fuera siempre la misma (a partir de este divisor resistivo). De este modo, se compara con la otra entrada del integrado, en la que hay un diodo zener, cuya tensión de encendido es de 4.7 V (tensión de referencia). La tensión a la salida de este circuito varía dependiendo de si la tensión de entrada es mayor o menor que la de referencia: es positiva cuando $V_{zener} > V_{entrada}$ y cercana a cero en caso contrario (rail negativo del comparador).

Selección de componentes

Los componentes del high side driver y sus características aparecen en la tabla siguiente:

Componente	Valor/modelo	Característica	Precio	Cantidad
R_{310}	10 k Ω 1 % SMD	Resistencia de base	\$ 1.26	1
R_{311}	1 % SMD	Muestreo de tensión	\$ 1.26	1
R_{312}	100 k Ω 1 %	Polarización del PNP	\$ 1.26	1
R_{313}	100 k Ω 1 % SMD	Limitación de consumo	\$ 1.26	1
Q_{302}	MPSA42	Driver del PNP	\$ 3.50	1
Q_{303}	MPSA92	Llave	\$ 4.00	1
D_{307}	1N4007	Protección de tensión inversa	\$ 2.00	1
D_{308}	40EPF04	Diodo Schottky	\$ 35.00	1

Los transistores Q_{302} y Q_{303} y el diodo D_{307} se eligieron considerando que sean de alta tensión, mientras que el diodo D_{308} puede ser de baja tensión, pero rápida conmutación.

El precio aproximado de esta etapa es de \$ 513.40.

Selección de componentes

En este caso, los componentes empleados son los siguientes:

Componente	Valor/modelo	Característica	Precio	Cantidad
$R_{302}, R_{305}, R_{306}$	10 k Ω 1 % SMD	Utilizadas en comparador	\$ 1.26	3
C_{301}	10 nF 100 V 10 % cerámico	Utilizado en comparador	\$ 1.00	1
D_{301} y D_{302}	40EPF04	Diodo Schottky	\$ 35.00	2
U_{301}	TL081	Comparador	\$ 25.00	1
Transformador de pulsos	1:1 (inductancias: 200 μH y)	Elevador de tensión	\$ 180.00	1
Q_{301}	IRF740	Transistor del <i>inverter</i>	\$ 55.00	1
Disipador	7.14 $^{\circ}C/W$	Disipador del IRF 740	\$ 40.00	1

El precio total aproximado de esta etapa es de \$ 375.00.

Requerimientos térmicos

Se necesita utilizar un disipador en el transistor del *inverter* ya que en éste se tiene que disipar una potencia de 15 W durante el encendido del circuito. Para el cálculo de la disipación se tomó en cuenta que el transistor a utilizar es el *IRF740* cuyas especificaciones son: $\theta_{R,C} = 62,5^{\circ}C/W$ y la temperatura de juntura máxima es $T_C = 150^{\circ}C$. Teniendo en cuenta que la temperatura ambiente es de $25^{\circ}C$:

$$\frac{T_{Cmax} - T_{amb}}{P_C} = 8,3^{\circ}C/W \quad (1)$$

$$\theta_{S,A} = \frac{T_{Cmax} - T_{amb}}{15W} - R_{C,S} = 7,14^{\circ}C/W \quad (2)$$

Siendo $R_{C,S} = 1^{\circ}C/W$ (mica entre la carcasa y el disipador). Entonces, el valor del disipador es de $7.14^{\circ}C/W$.

3.5. Salida

3.5.1. Especificaciones requeridas y funcionamiento

Para la etapa de salida se tuvo en cuenta la resistencia de salida, la velocidad de conmutación y la tensión. Para cumplir con la primera consideración fue necesario elegir una topología cuya resistencia de salida, en conducción, sea la del transistor (0.38Ω), ya que de otra manera no es posible obtener resistencias menores a 0.5Ω . La impedancia presentada por el capacitor se puede despreciar debido a las altas frecuencias de conmutación. Para poder variar la resistencia de salida se agregó un jumper que puede habilitar o desestabilizar una resistencia en serie con la salida. Es importante resaltar que esto limitó mucho la elección del transistor.

Otra limitación fue la tensión mínima que es capaz de soportar el transistor. Bajo esta consideración se eligió un transistor capaz de soportar al menos el doble que la máxima tensión de salida. El transistor conseguido cuenta con una tensión $V_{DS} = 650 V$. Luego se buscaron transistores capaces de cumplir los tiempos de transición. Para esto se tuvieron en cuenta tanto las capacidades de entrada como las de salida y los tiempos de conmutación. El dispositivo a implementar especifica *rise time* y *fall time* de 5 ns para condiciones de funcionamiento menos favorables.

Con estas características, se logra que la etapa de salida sea capaz de soportar toda la tensión que se le pida junto con la velocidad que se necesita para cumplir las especificaciones pedidas.

3.5.2. Diseño

El circuito de salida diseñado para el proyecto es el siguiente:

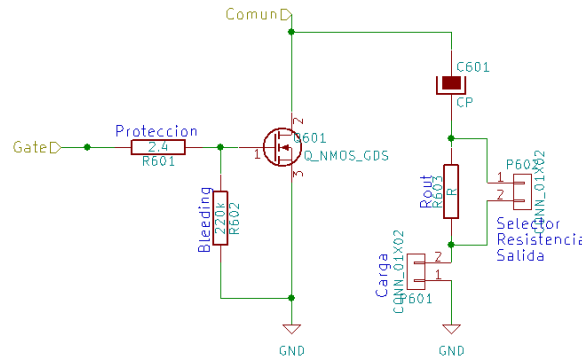


Figura 12: Etapa de salida.

El *drain* del transistor de salida está alimentado por la misma tensión que se seleccionó como salida de la etapa anterior, de forma tal que la señal que excita el *gate* es amplificada en tensión a la salida con la polaridad invertida debido a la configuración.

El capacitor de salida, al igual que el transistor, debe soportar la tensión que se quiera colocar a la salida. Por este motivo y por el rango de capacidades de las distintas tecnologías, se optó por uno de poliéster de 400 V. El máximo valor de capacidad de dicha tecnología es de $2.2 \mu F$, y como se requiere un capacitor del orden de cinco veces mayor, se optó por poner un banco de capacitores en paralelo.

3.5.3. Selección de componentes

La lista de componentes que conforman la etapa de salida son los siguientes:

Componente	Valor/modelo	Característica	Precio	Cantidad
R_{601}	2.4 Ω 1/4W 1% Metalfilm	Protección	\$ 0.50	1
R_{602}	220 k Ω 1/4W 5% Carbono	Bleeding	\$ 0.50	1
R_{603}	50 Ω Cementada 2 W	Resistencia de salida	\$ 25.00	1
Q_{601}	SPP11N60C3	Transistor de salida	\$ 68.50	1
C_{601}	2.2 μF 400 V poliéster	Capacitores de salida	\$ 25.00	5

Tal como se dijo antes, los componentes de esta etapa se eligieron buscando que la salida sea lo más rápida posible, priorizando el transistor de salida. Los capacitores de salida se estimaron de forma tal de soportar la descarga de 5 pulsos sin descargarse de manera tal que modifique la tensión.

El precio total de los componentes de esta etapa es de \$ 219.50.

3.6. Microcontrolador

Como parte de la implementación de las especificaciones, se decidió utilizar un microcontrolador para realizar, mediante una comunicación USB, la selección de los valores de tensión, período y ancho del pulso de salida.

Se planea programar el mismo en C o Assembly, para llevar adelante el desarrollo. Dado su previo conocimiento, se decidió la utilización de un microcontrolador de la familia *ATMega*, en particular su versión SMD. La interfaz de usuario se realizará mediante una terminal, Phyton o Matlab.

Inicialmente el microcontrolador cargará por defecto una configuración de inicialización, la cuál consistirá en preparar la salida del dispositivo en -20 V, pero sin realizar disparos. A partir de esto el microcontrolador entrará en un loop de funcionamiento en el cual su primer paso será chequear la integridad de la batería. En caso de que la batería se halle debajo de cierto umbral, se mostrará un señalador de baja batería y el micro entrará en modo *sleep*, cesando la actividad del circuito completo.

Asimismo se realizará un chequeo de conexión serie, del cual dependerá el funcionamiento del circuito dado que si no existe confirmación de funcionamiento de la conexión el programa no procederá. Se prevé realizar una rutina que apague el micro luego de cierto tiempo muerto sin respuesta.

A continuación el microcontrolador comprobará si ocurrió alguna interrupción serie que haya modificado la selección previa de llave elegida o si ha habido un cambio en el ancho del pulso de salida deseado o en el período. En base a esto se procede a realizar dichos cambios, de ser necesario. Al realizar cambios de llaves y períodos se prevé la utilización de pulsos

de salida implementados por software para descargar el capacitor de salida, de forma de acondicionar la salida a la nueva tensión.

3.6.1. Diagrama de flujo

El diagrama de flujo básico es el que se presenta a continuación:

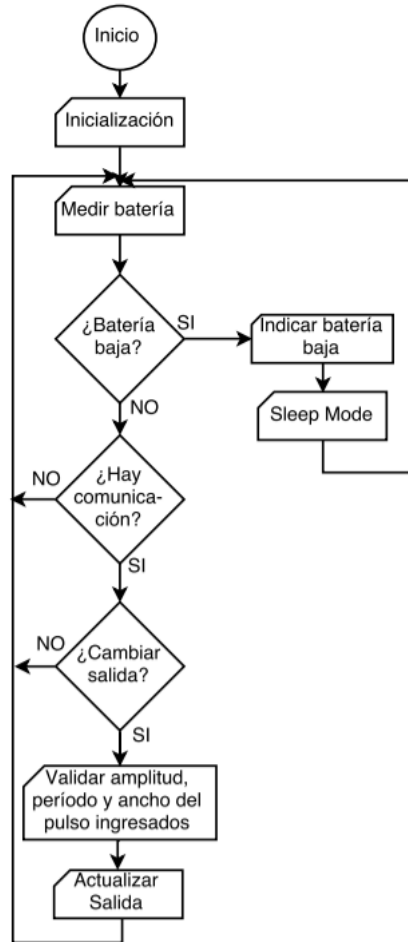


Figura 13: Diagrama de flujo demostrativo.

3.6.2. Esquemático y periféricos

En la siguiente figura se muestra la conexión de los distintos pines del microcontrolador.

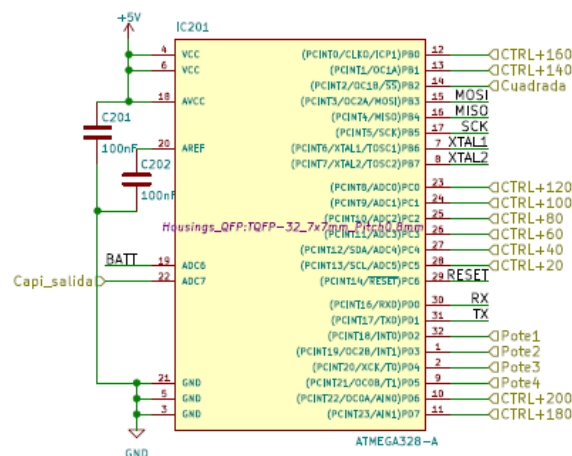


Figura 14: Conexionado del microcontrolador.

Asimismo, se presentan los circuitos periféricos necesarios para su correcto funcionamiento, tanto del cristal como de la alimentación del microcontrolador.

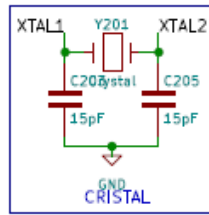


Figura 15: Circuito externo del cristal a utilizar.

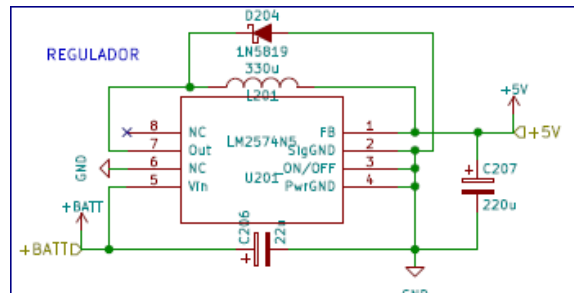


Figura 16: Circuito utilizado para alimentar al microcontrolador.

Además, se utilizará un módulo conversor USB-UART comercial, encargado de conectar el proyecto por USB, dicho módulo es *Ttl-Cp2102*.

3.6.3. Selección de componentes

Componente	Valor/modelo	Precio	Cantidad
Microcontrolador	ATMEGA328 SMD	\$ 120.00	1
Módulo <i>USB</i>	TTL-CP2102	\$ 130.00	1
Cristal	18 MHz	\$ 14.00	1
C_{201}, C_{202}	100 nF 100 V cerámico	\$ 1.00	2
C_{203}, C_{205}	15 pF 100 V cerámico	\$ 1.00	2
C_{206}, C_{207}	220 μ F 100 V electrolítico	\$ 1.00	2
L_{201}	330 μ F	\$ 30.00	1
D_{204}	1N5819	\$ 19.00	1
U_{201}	LM2574N5	\$ 198.00	1

Entonces, el precio aproximado de esta etapa es de \$514.00.

4. Circuito completo

4.1. Esquemático

El circuito esquemático completo se muestra en el **Anexo B**.

4.2. Simulaciones

Para verificar que el circuito final cumple las especificaciones se realizaron simulaciones en diversas condiciones. A continuación se exhiben algunas de éstas.

■ 20 V y duración de pulso de 100 ns

En la siguiente figura se muestra la simulación del circuito completo funcionando correctamente. Se puede apreciar el transitorio en el cual se carga el multiplicador de tensión, llegando a 20 V continuos (azul). Al cabo de 60 ms de simulación, se hace disparar la salida (rojo), observándose dicho comportamiento en la figura siguiente:

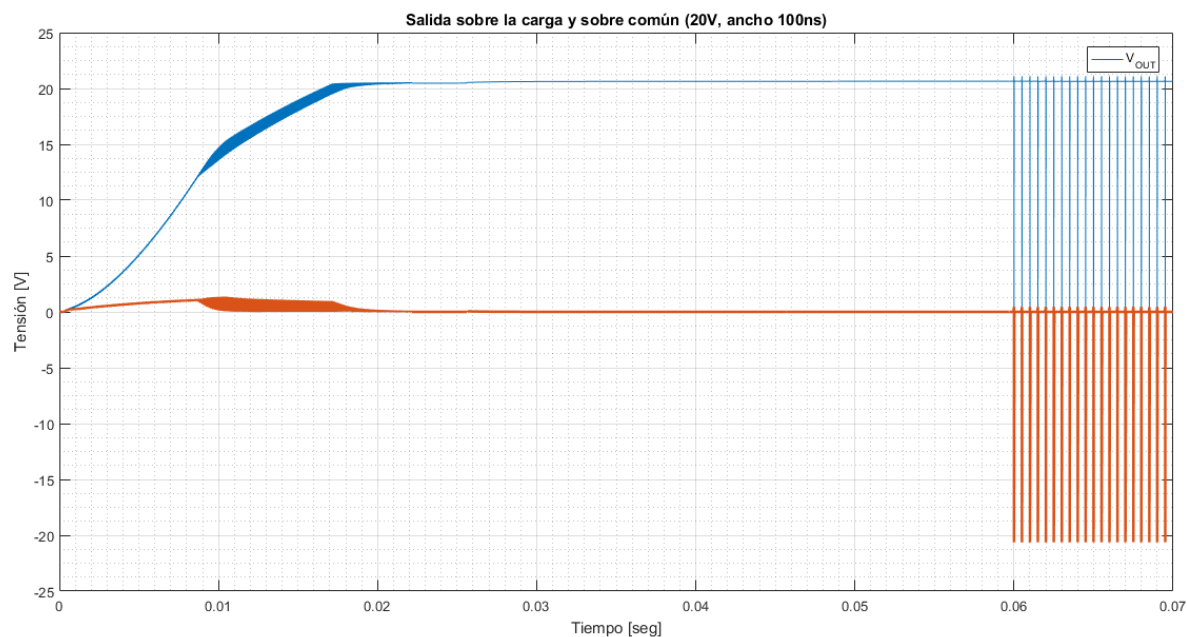


Figura 17: Tensión en el nodo común (azul) y en la carga (rojo) para 100 ns @ 20 V.

La gráfica a continuación muestra de modo más claro la tensión sobre la carga:

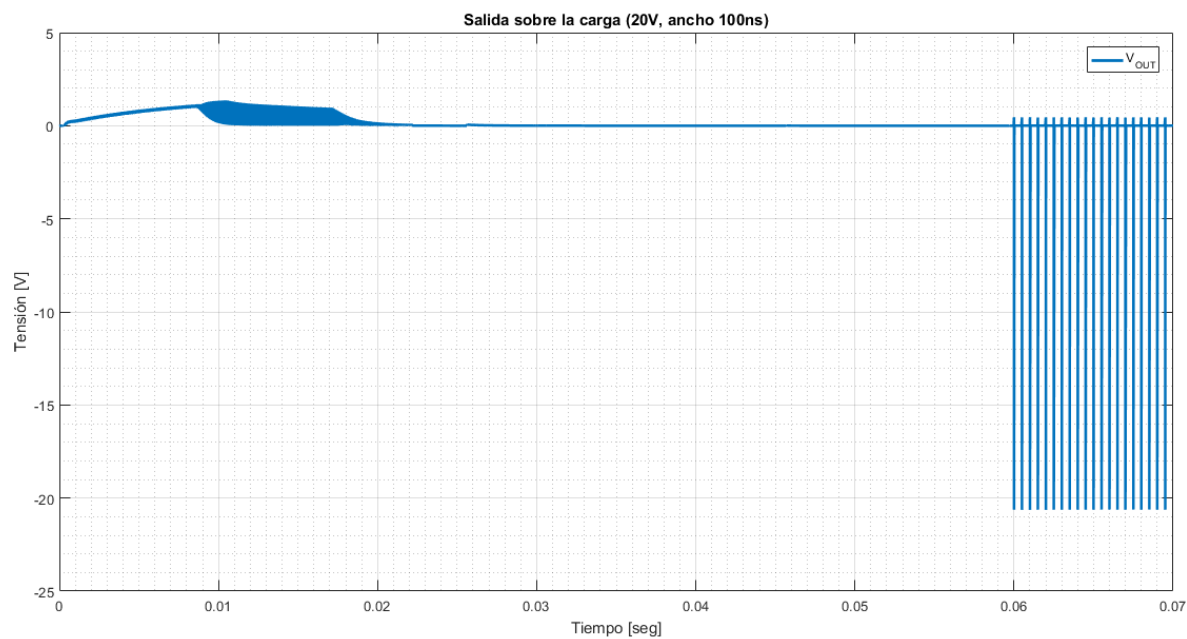


Figura 18: Tensión en la carga para 100 ns @ 20 V.

Se puede ver claramente que los pulsos son negativos y llegan a -20 V. A continuación se observa la duración del pulso:

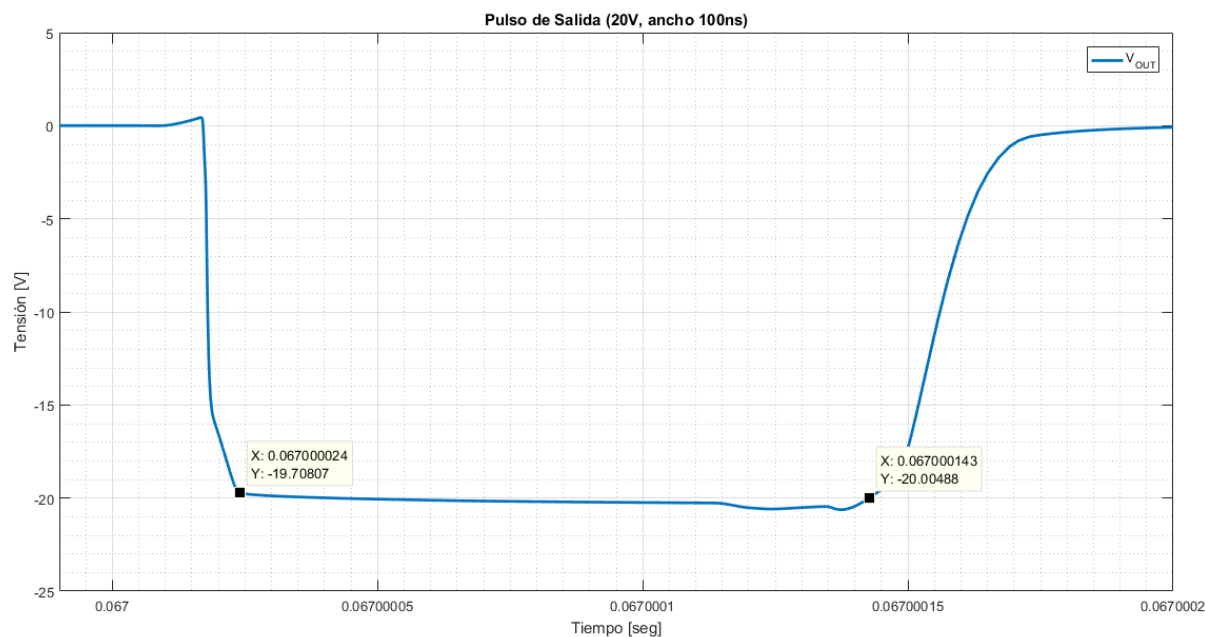


Figura 19: Zoom sobre la tensión en la carga para 100 ns @ 20 V.

Se puede observar que el ancho del pulso en este caso es de aproximadamente 100 ns. Es destacable que en todos los casos simulados se cumple tanto el ancho del pulso como el *rise time* y *fall time*. En este ejemplo, como se aprecia en los dos gráficos a continuación, el *rise time* es de 4.0 ns y el *fall time* es de 16.9 ns.

Fall Time

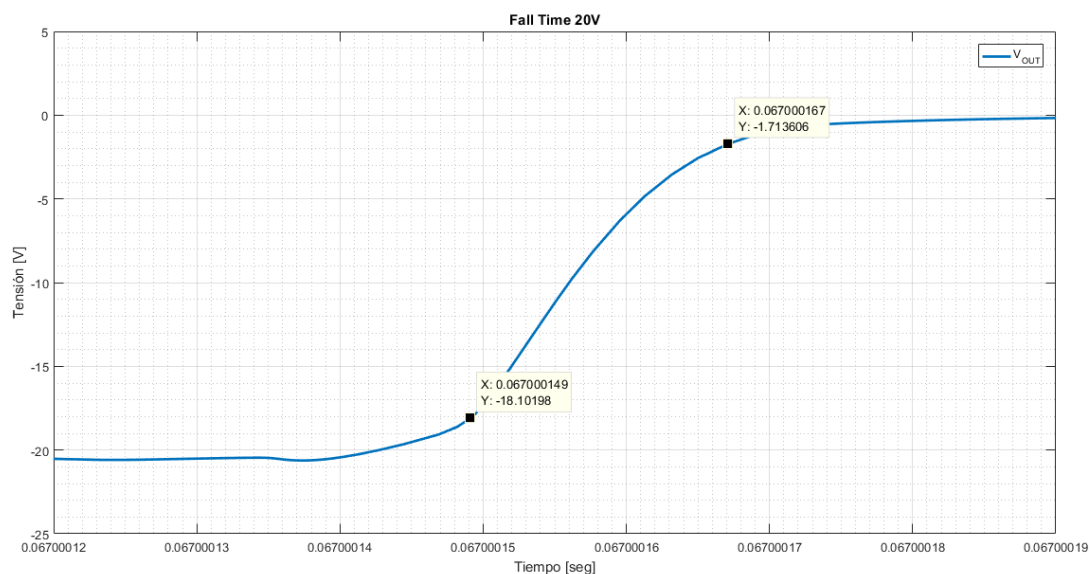


Figura 20: Simulación del fall time en la carga para 100 ns @ 20 V.

Rise Time

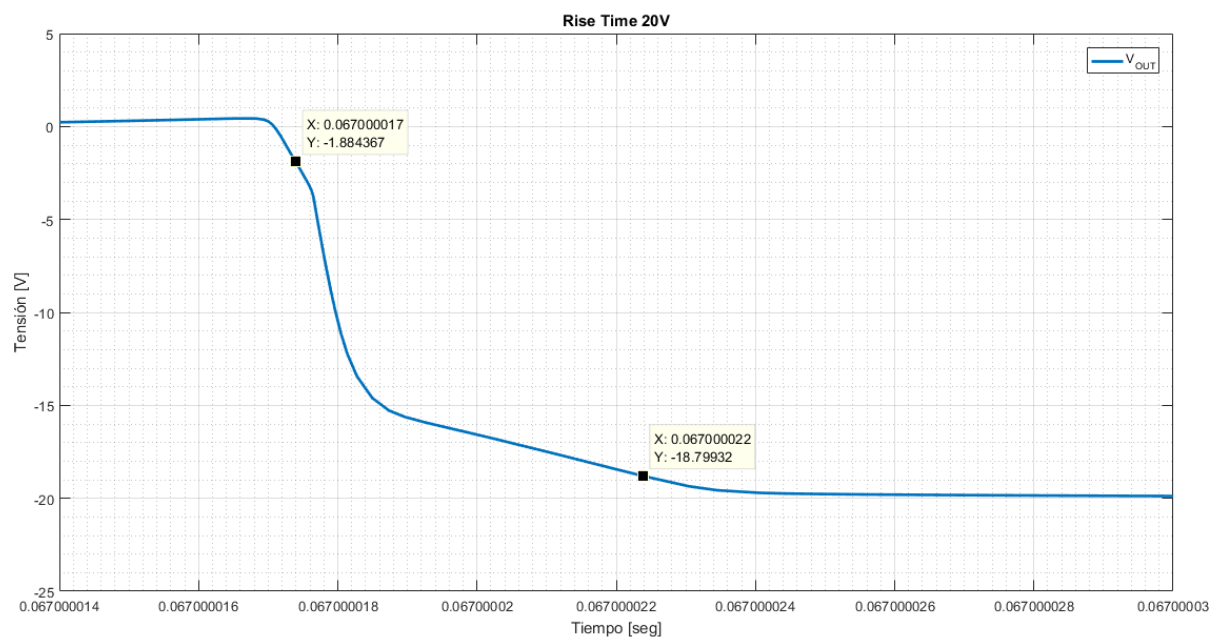


Figura 21: Simulación del rise time en la carga para 100 ns @ 20 V.

■ 20 V y duración de pulso de 1200 ns

En la siguiente figura se observa la tensión sobre la carga con un ancho de pulso de 1200 ns:

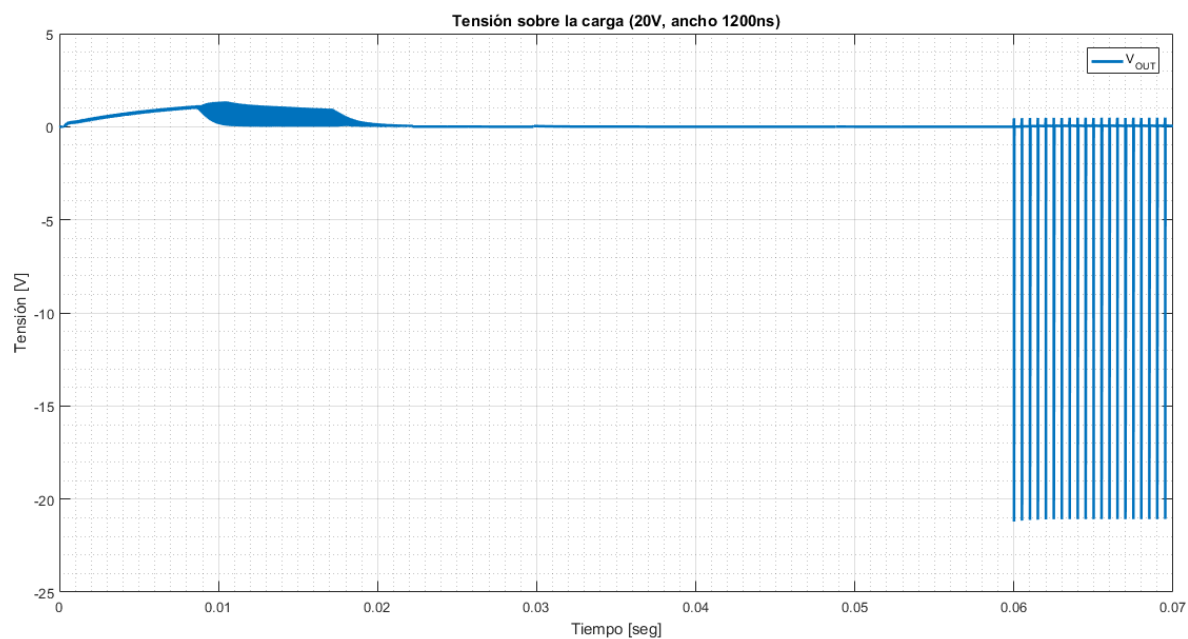


Figura 22: Tensión en la carga para 1200 ns de ancho de pulso @ 20 V.

Centrándose en un solo pulso, el gráfico que se obtiene es el siguiente:

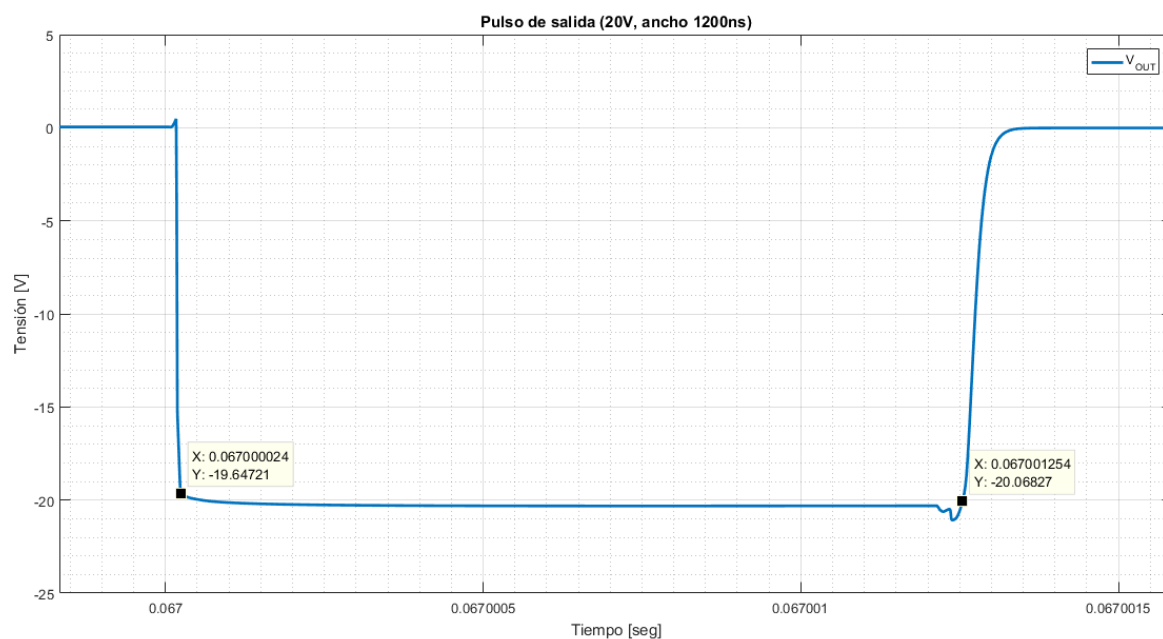


Figura 23: Zoom sobre la tensión en la carga para 1200 ns @ 20 V.

Se observa el cumplimiento de las especificaciones del ancho de pulso. Ahora, para el *fall time* y el *rise time*:

Fall Time

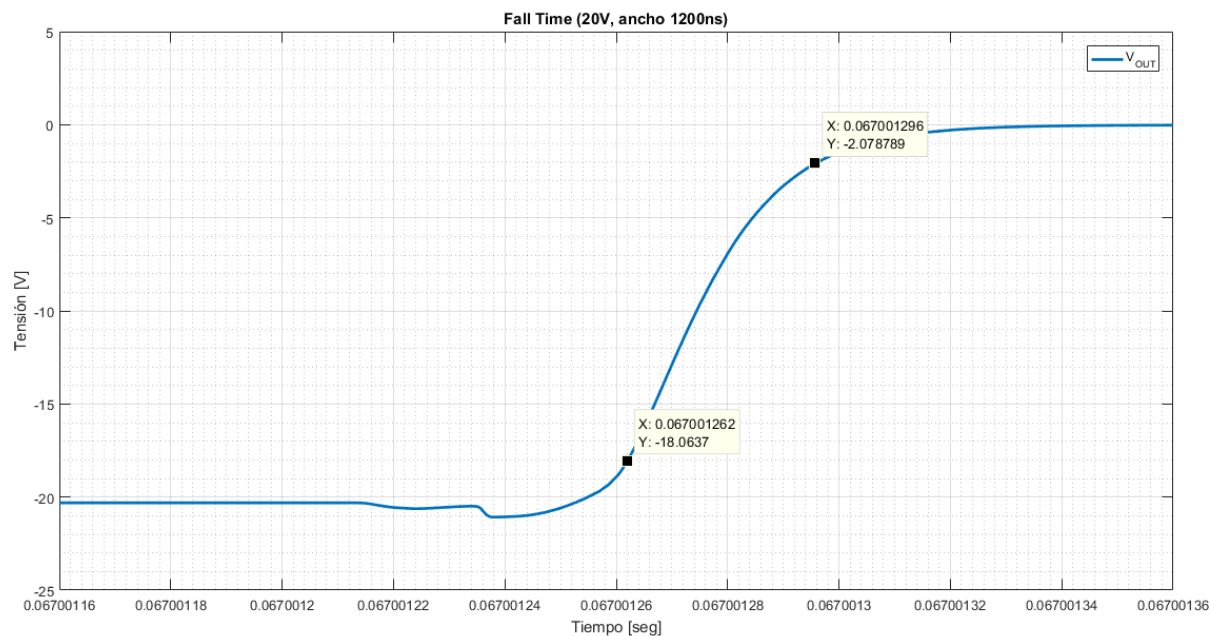


Figura 24: *Fall time* para un pulso de 20 V y duración de 1200 ns

Rise Time

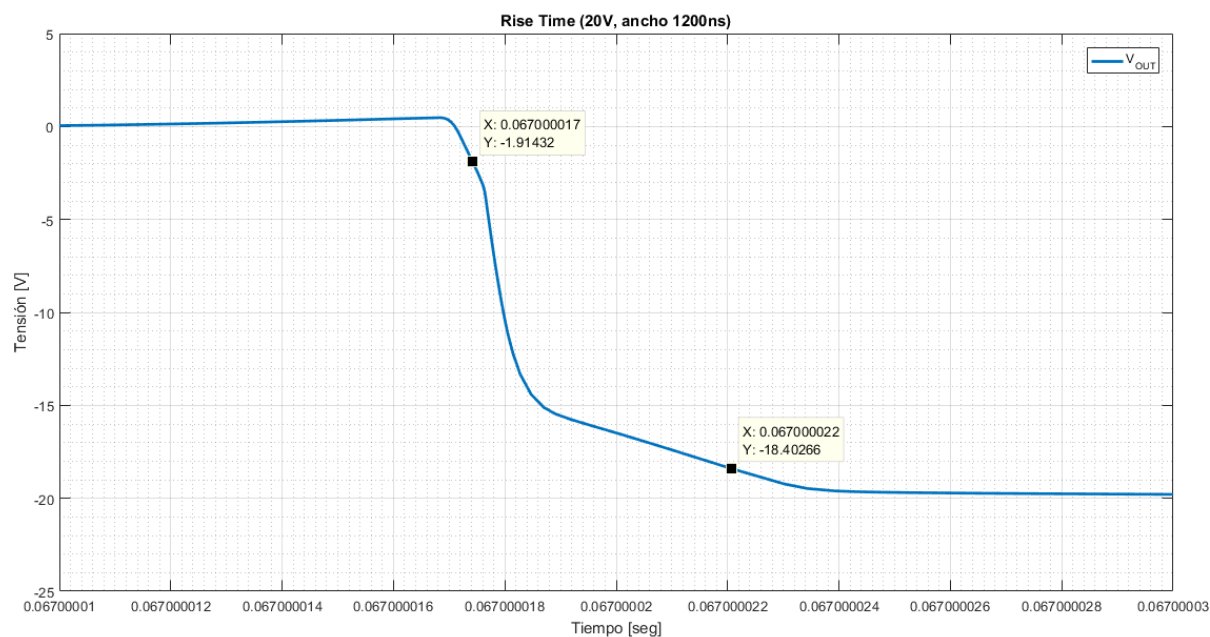


Figura 25: *Rise time* para un pulso de 20 V y duración de 1200 ns.

■ 200 V y Duración de pulso de 100 ns

Al igual que para la salida seleccionada a 20 V, a continuación se muestra la tensión sobre la carga, rojo y contra común, azul:

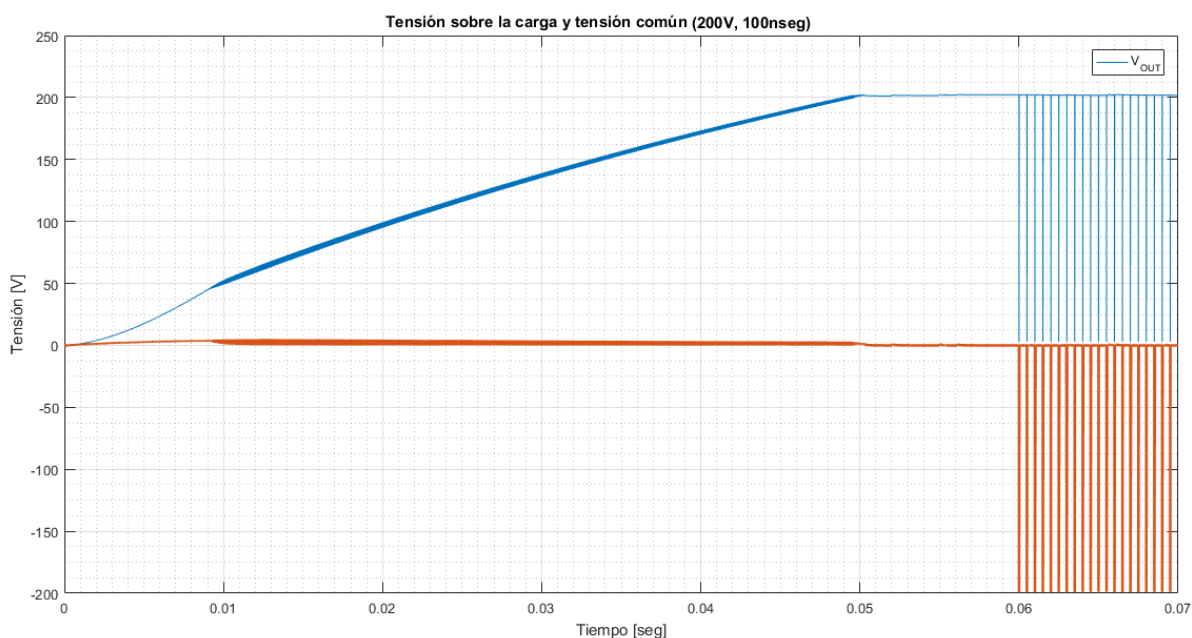


Figura 26: Tensión en la carga para 100 ns @ 200 V.

El ancho del pulso que se eligió esta vez, es de 100 ns como demostración.

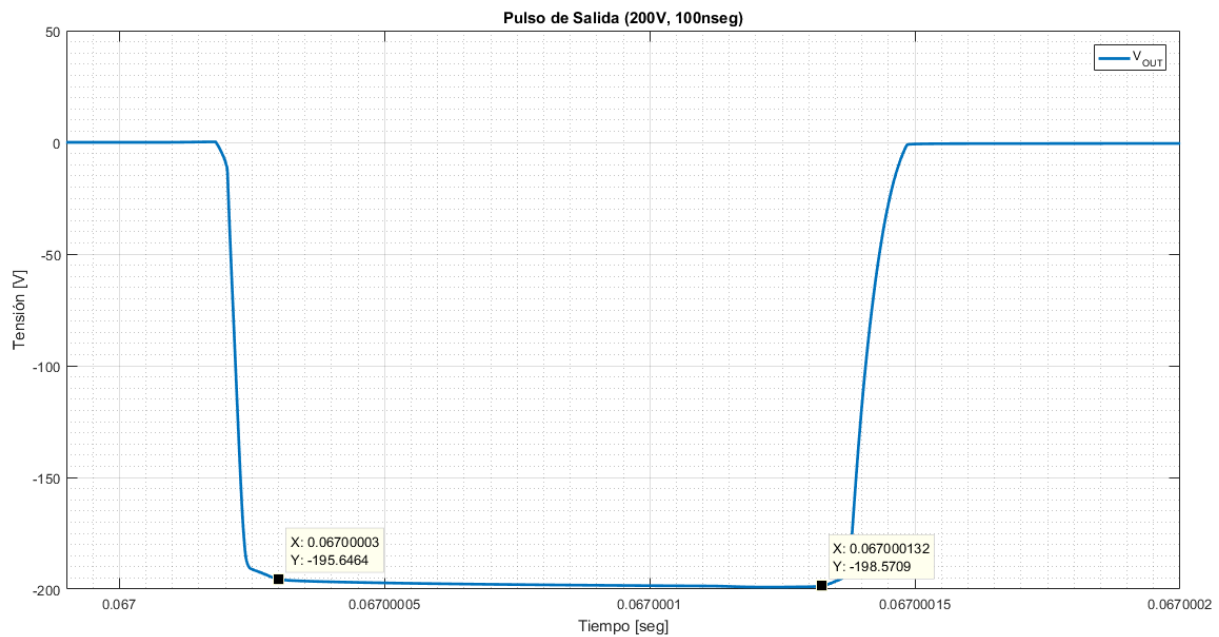


Figura 27: Zoom sobre la tensión en la carga para 100 ns @ 200 V.

Fall Time y Rise Time

Dado que estos parámetros dependen principalmente de las capacidades del dispositivo (MOSFET de la etapa de salida) y éstas decrecen exponencialmente con el aumento V_{DS} (como se indica en la imagen siguiente), se puede afirmar que el peor caso de los tiempos de conmutación se da para 20 V. Esto fue comprobado por simulación, sin embargo se consideró que una explicación teórica permite extraer conclusiones más fuertes. Este fenómeno se debe a que para encender el transistor se deben cargar C_{iss} y C_{oss} , lo que hace muy importante la capacidad de entregar corriente del driver y la resistencia de la fuente de potencia (en este caso el capacitor de salida cumple este rol). Para apagarlo se deben descargar los mismos, lo que hace importante la habilidad de drenar corriente del driver y la resistencia R_{DSon} .

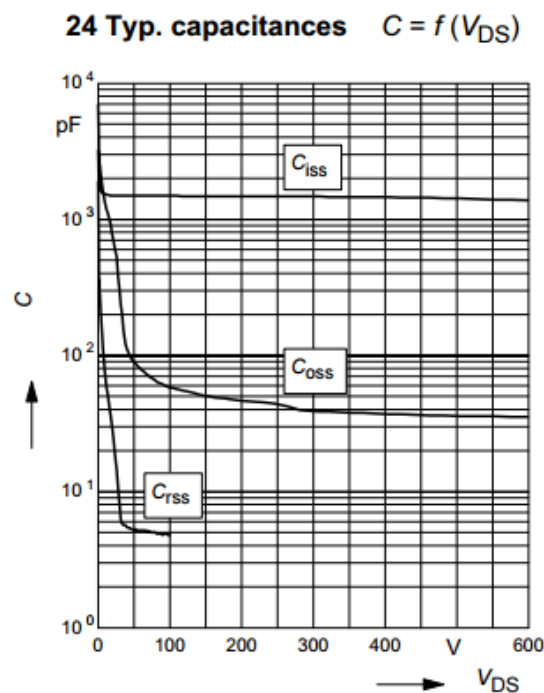


Figura 28: Relación entre capacidades y la tensión, perteneciente a la hoja de datos del MOS

Aunque el gráfico anterior pertenece a la hoja de datos del dispositivos utilizado, el SPP11N60C3, esta propiedad es

intrínseca de los MOSFET de potencia.

4.3. PCB

El diseño físico del circuito se hizo empleando el entorno *KiCad*. Primeramente fue necesario transcribir el esquemático del circuito; luego, asociar cada componente a su footprint correspondiente; y finalmente, hacer el diseño y ruteo del PCB. Para esto último se tuvieron en cuenta ciertos factores:

- Todas las pistas de alimentación son de al menos 100 milímetros de pulgada, de forma tal de minimizar los efectos parásitos (considerando que se implementará en FR4 con capa de cobre de 70 μm de espesor).
- Se procuró que las pistas de potencia sean los más cortas posible y estén alejadas de las pistas lógicas. Especialmente donde se presentan altas velocidades de conmutación
- Se procuró que la realimentación sea lo más directa posible y sin interrupciones.
- Una vez terminado el ruteo se buscó que todas las pistas sean lo más anchas posible.
- Se procuró que ninguna pista tenga ángulos agudos y esquinas en punta, para mejorar el rendimiento tanto del funcionamiento del circuito como del proceso de fabricación.
- Se priorizó la continuidad y longitud de todas las pistas frente a la dificultad de diseño.
- Se optimizaron los caminos de señal y las tierras con la finalidad confinar las señales y minimizar el ruido.

El PCB diseñado se presenta a continuación:

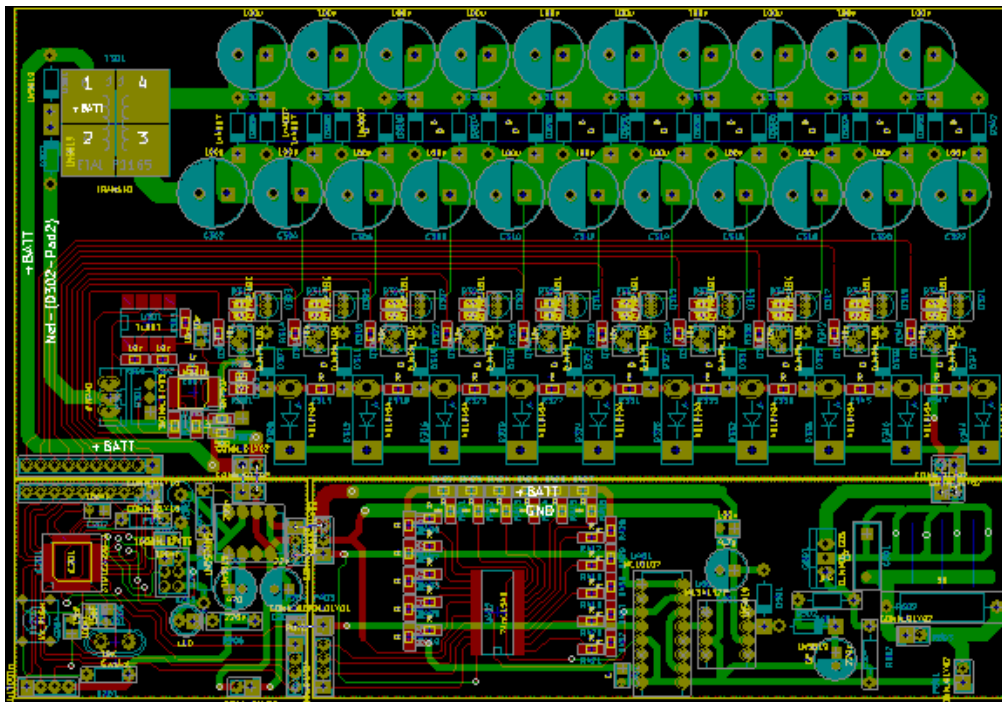


Figura 29: Layout utilizado para el proyecto.

Se estima que el precio aproximado de la fabricación del PCB será de \$300.00.

5. Conclusiones

Esta primera etapa del trabajo práctico final consistió en un diseño propio de un circuito A/D. Como es de esperar en toda etapa de diseño, se presentaron una serie de percances, en su mayoría relacionadas con componentes modernos que no son adquiribles en Argentina o el driver del MOSFET de potencia de la etapa de salida.

En particular, se debió hacer una investigación sobre drivers pues la mayor parte de éstos son efectivos a bajas frecuencias, pero al necesitar flancos menores a 25 ns, eran incapaces de cargar y descargar el gate a tiempo, debido a la baja capacidad de corriente de salida de los mismos. Se probó con diversas topologías utilizando charge pump y bootstrap, pero éstos le

incorporaban el problema de un consumo en estado estacionario que los volvía no viables con la escasa densidad de carga de la batería utilizada como alimentación.

Además, se presentaron inconvenientes a la hora de lograr que el circuito soporte la carga de $10\ \Omega$ en estado estacionario, es decir, sin descargarse al disparar la salida varias veces. La solución fue una relación de compromiso para lograr que el circuito funcione para todas las condiciones requeridas. Se logró mediante un ajuste del duty cycle del generador del inverter.

Adicionalmente, se debió encarar el problema de la carencia de modelo de *Spice* de MOSFETs de potencia y construir uno propio. Sin embargo, no se necesitó usarlo en el diseño final pues se consiguió un modelo de transistor más rápido y cuyo modelo se encontraba disponible.

Dado que desde primera instancia se separó el proyecto en distintos problemas más pequeños, los cuales fueron solucionados de manera individual, a la hora de conectar las distintas etapas hubo que modificar las mismas para conseguir una integración exitosa. Esta tarea representó gran parte del tiempo de desarrollo.

6. Anexos

6.1. Anexo A: Costos estimados

Los costos de los componentes calculados por etapa son:

Etapa	Precio
Línea de retardo y generador de pulsos	\$ 41.20
Driver	\$ 68.50
Multiplicador de tensión	\$ 94.50
Comparador y HS driver	\$ 546.00
Convertor tensión-frecuencia	\$ 375.00
Microcontrolador	\$ 514.00
Etapas de salida	\$ 219.50
Fabricación del PCB	\$ 300.00
Conectores, terminales, estaño y varios	\$ 100.00
Factor de tolerancia por acontecimientos fortuitos (%10)	\$ 225.87
SUBTOTAL ESTIMADO	\$ 2484.57

6.2. Anexo B: Circuito esquemático completo

El esquemático completo del circuito es el siguiente:

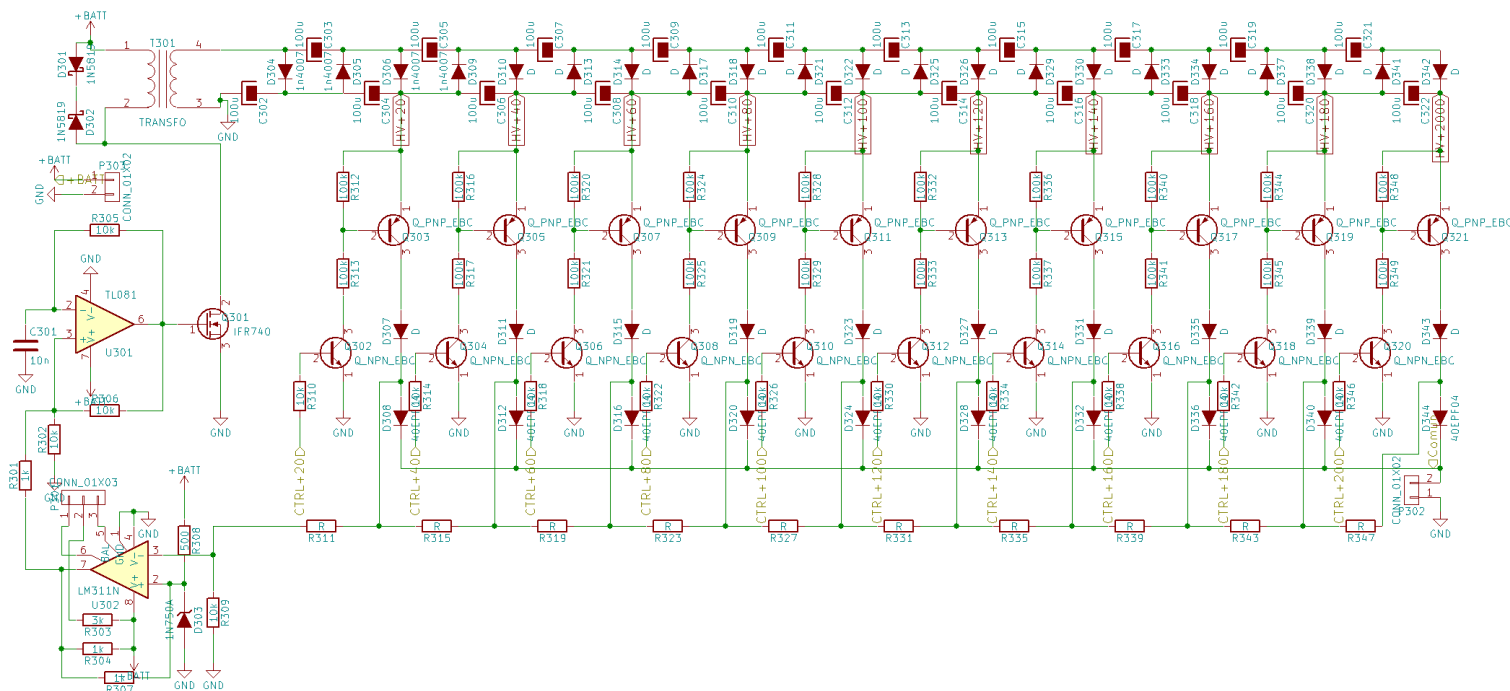


Figura 30: Circuito esquemático completo, primera parte.

