



UNIVERSIDAD DE BUENOS AIRES
FACULTAD DE INGENIERÍA
Año 2015 - 1^{er} Cuatrimestre

CIRCUITOS ELECTRÓNICOS II(66.10)

Informe Final - Diseño Amplificador Puente clase B

TUTOR: AQUATICCI, Fabián <facquaticci@gmail.com>

INTEGRANTES:

LOPEZ GALLO, Marcelo Carlos <marce.lopezgallo@gmail.com >	- #92563
MARGULIUS, Marcos Juan <marcosmargulius@gmail.com>	- #91670
RINALDI, Maximiliano Nahuel <rinaldimaximilianon@gmail.com>	- #91825

OBSERVACIONES:

Índice

1. Introducción	3
2. Objetivos	4
2.1. Finalidad del proyecto	4
3. Definición	5
3.1. Requerimientos técnicos	5
4. Ingeniería básica	6
4.1. Relevamiento de soluciones existentes a problemas similares	6
4.1.1. Clase B	6
4.2. Multiplicador de Vbe	7
4.3. Propuestas de alternativas de diseño	9
4.4. Salida discreta	10
4.5. Transistores de paso	11
4.6. Elección de la solución	12
4.6.1. Amplificador de audio híbrido	12
4.7. Diagramas en bloques	13
4.8. Descripción detallada de cada bloque	13
4.9. Planificación	14
5. Ingeniería de detalle	15
5.1. Descripción del circuito	15
5.2. Detalles de selección y cálculo de los elementos circuitales de cada bloque	15
5.2.1. Selección de resistencias de sensado	15
5.2.2. Selección de transistores de paso	15
5.2.3. Selección de componentes para realimentaciones	15
5.3. Plan de pruebas	15
5.4. Etapa de salida	16
5.4.1. Potencia de la etapa de salida	16
5.4.2. Eficiencia	17
5.4.3. Calculo de disipador	18
6. Construcción del prototipo	20
6.1. Definición de módulos	20
6.2. Diseño de los circuitos impresos	20
6.2.1. Consideraciones tenidas en cuenta en impreso	22
6.3. Guía de localización de Componentes	24
6.4. Listado de componentes	25
6.5. Listado de partes	25
6.6. Diseño mecánico y Dimensionamiento del cableado	26
6.7. Detalles de construcción y montaje	26
6.8. Ajustes y Verificaciones	28
7. Validación del prototipo	30
7.1. Instrumentos	30
7.2. Validación y resultados	32
7.2.1. Polarización	32
7.2.2. Ganancia de tensión	33
7.2.3. Ancho de banda	34

7.2.4. Sensibilidad	35
7.2.5. Slew rate	36
7.2.6. Distorsión armónica THD %	37
7.2.7. IMD - Distorsión por intermodulación	39
7.2.8. Impedancia de entrada	41
7.2.9. Impedancia de salida	41
7.2.10. Factor de amortiguamiento	41
7.2.11. Eficiencia	41
7.3. Discusión	42
8. Conclusiones	43
9. Bibliografía	45
10. Anexo	46
10.1. Diagramas esquemáticos	46
10.2. Listado de partes	47
10.3. Listado de proveedores	48
10.4. Hojas de datos	49

1. Introducción

Dado que los amplificadores de audio pueden considerarse amplificadores de tensión, deberán tener una alta impedancia de entrada (Z_i) y una baja impedancia de salida (Z_o).

En el caso particular de un amplificador de audio, la carga será un parlante. Si bien un parlante se modela como una resistencia de 4 u 8 Ω , la carga que presenta en la realidad no es puramente resistiva. Por este motivo presenta una frecuencia natural de resonancia. Cuando la señal amplificada se acerque a dicha frecuencia, las membranas de los parlantes tenderán a mantener la oscilación, generando una tensión en la salida del amplificador. Es por ello que es necesario la Z_o sea baja, para que la incidencia de estas tensiones en el circuito no sea significativa. Se aclara que para que la impedancia del parlante no afecte al diseño del circuito amplificador, en la práctica se utiliza una *red de Zobel* en paralelo con la carga. Esto provoca que la impedancia equivalente vista por el amplificador sea mas uniforme en el rango de frecuencias deseado de trabajo.

En el diseño de amplificadores juega un rol fundamental la realimentación. Dado que lo que se busca estabilizar es la ganancia de tensión, se deberá muestrear tensión (la de salida) y sumar tensión (a la entrada). Asimismo se suelen emplear otras realimentaciones internas a lo largo de los circuitos amplificadores de tensión.

2. Objetivos

2.1. Finalidad del proyecto

Este proyecto tiene como objetivo amplificar una señal de audio que será reproducida en un parlante. Para ello, se diseñará y la construirá un circuito amplificador de potencia tipo puente. Su funcionamiento debe ser tal que amplifique dicha señal modificando su contenido espectral en la menor medida posible.

3. Definición

3.1. Requerimientos técnicos

A continuación se presenta una tabla con las especificaciones técnicas:

Parámetro	Especificación	Especificación obtenida
Tensión de alimentación	$\pm 20 \text{ V}$	$\pm 18,5 \text{ V}$
Respuesta en frecuencia	10 Hz - 30 kHz	7 Hz - 60 kHz
THD % @1 kHz & 20 V_{RMS}	< 0,1 %	0,33 %
THD % @7 kHz & 20 V_{RMS}	< 0,1 %	0,808 %
Slew Rate	$> 20 \frac{\text{V}}{\mu\text{seg}}$	$13,4 \frac{\text{V}}{\mu\text{seg}}$
Factor de amortiguamiento	>100	14.8
Impedancia de entrada	>20 kΩ	22,4 kΩ
Potencia RMS	120 W @ 4 Ω	120 W @ 4 Ω
Sensibilidad	$1 \hat{V}$	$1 \hat{V}$

4. Ingeniería básica

4.1. Relevamiento de soluciones existentes a problemas similares

Existen dos paradigmas principales en el diseño de amplificadores. El primero establece que el circuito a lazo abierto debe cumplir con las especificaciones, el realimentador sólo debe estabilizarlas. Según el otro, la performance del circuito a lazo abierto no es relevante, ya que todos los parámetros serán fijados por el realimentador. Es importante tener en cuenta que en los circuitos realimentados, todos los beneficios vienen acompañados por una importante disminución de la ganancia. Lo cual podría llegar a requerir el agregado de una etapa extra de amplificación para compensar estas pérdidas, incrementando el costo final del circuito. Otro factor esencial a tener en cuenta es que al realimentar un circuito, el mismo puede volverse más inestable. Para resolver este inconveniente es que se utiliza la compensación.

4.1.1. Clase B

Los amplificadores con salida en Clase B se caracterizan por disipar una potencia casi nula en ausencia de señal, mejorando considerablemente el rendimiento (78,6 % idealmente) ya que la mayor parte de la potencia consumida es entregada a la carga. Las etapas de salida Clase B requieren de dos dispositivos activos que conducen alternadamente durante medio ciclo de la señal. A continuación se muestra un etapa de salida Clase B simplificada:

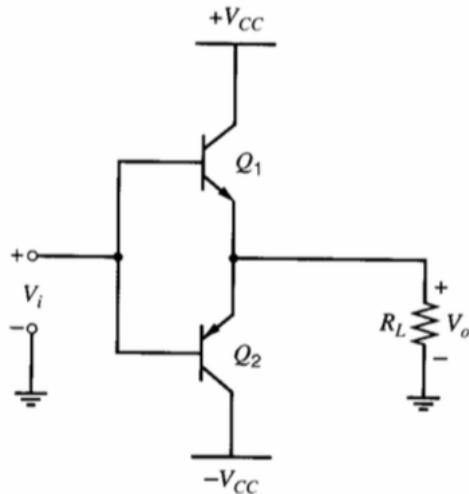


Figura 1: Salida Clase B simplificada

Como puede verse, la máxima tensión a la salida queda limitada por una de las fuentes según qué transistor esté conduciendo. En el semiciclo positivo será $+V_{CC}$ y en el negativo $-V_{CC}$.

Existe una forma de conectar la carga que requiere de dos etapas de salida Clase B llamada conexión puente y se muestra a continuación:

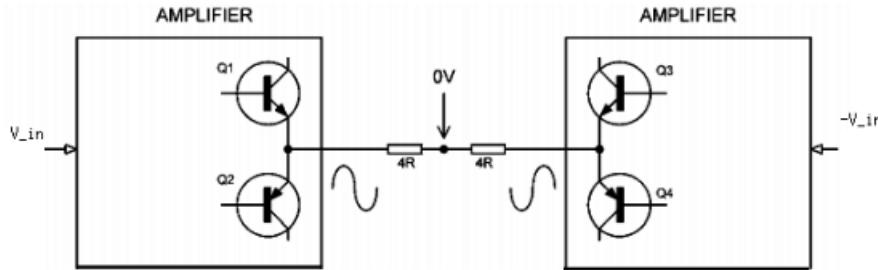


Figura 2: Salida Clase B Puente

La señal de entrada es enviada por ambos canales e invertida en uno de ellos. La carga queda conectada de manera flotante entre las salidas de ambos amplificadores. De esta manera, la excusión de señal se duplica puesto que al estar la señal que se le entrega a la carga en contrafase, se suman las excusiones de señal por lo tanto se cuadriplica la potencia disipada.

4.2. Multiplicador de Vbe

En la etapa de salida, en ausencia de un polarizador, la señal de entrada debe superar las caídas de Vbe en el driver y predriver para que el circuito comience a conducir. Esto genera lo que se denomina distorsión de cross-over que es la alinealidad introducida durante fracción de tiempo donde la señal cambia de signo y cambian los transistores en conducción, requiriendo consumir parte de la señal para polarizar los nuevos transistor en conducción. Para evitar esta caída fija, lo que es busca es generar con un circuito complementario una pequeña corriente de polarización del mínimo valor necesario para situar a los transistores al borde de la conducción. Este recurso obliga a ubicar el punto Q en el límite entre la zona de corte y la de conducción. Existen diversas alternativas para fijar esta polarización. En el circuito se propone un clásico multiplicador de Vbe integrado por un transistor que actúa como "fuente de tensión controlada por corriente".

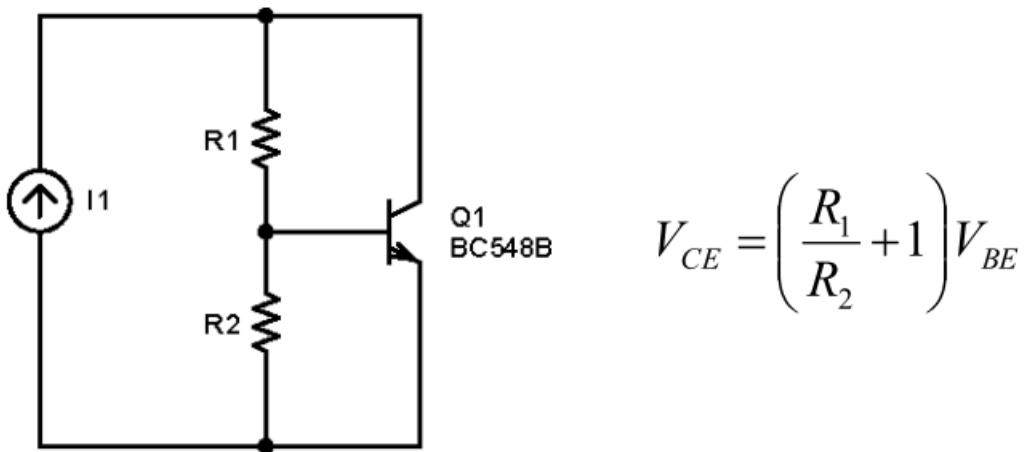


Figura 3: Multiplicador de Vbe

Con una fuente de corriente externa se fija I_c , lo cual define un V_{be} , que a su vez genera una corriente proporcional en R_2 , y despreciando la corriente de la base se puede pensar como un divisor resistivo entre R_1 y R_2 . De ahí se despeja la ecuación que expresa a V_{ce} en función de V_{be} . De este modo eligiendo correctamente la corriente de polarización, y los valores de R_1 y R_2 se puede determinar una tensión que polarizará la etapa de salida, y generará una corriente de polarización en

el colector del transistor de salida. Cuanto más grande sea esta corriente, menor es la distorsión, pero peor es la eficiencia. Por lo tanto se busca un balance entre eficiencia y distorsión.

Esta idea inicial, se puede ir refinando para llegar al diseño más completo que se propuso en el circuito.

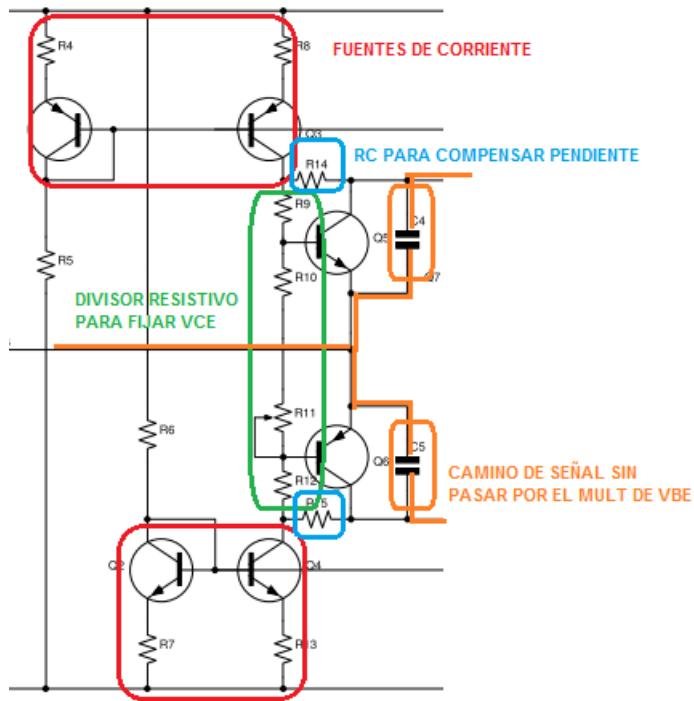


Figura 4: Multiplicador de Vbe completo

Dado que el integrado de la etapa de entrada genera una tensión de salida, se deben implementar "dos" multiplicadores de Vbe para que la señal ingrese en el nodo intermedio, y la polarización sea quasi simétrica para las dos partes de la etapa push-pull. No es completamente simétrica ya que la parte superior y la inferior están hechas con transistores complementarios cuyas propiedades difieren levemente (PNP vs NPN). Para el ajuste fino de los resistores del multiplicador, se usa un potenciómetro común a ambas partes ya que no es necesario usar uno para cada parte.

Como la señal debía ingresar originalmente a la base del predriver, al agregar el multiplicador de Vbe se introduce un obstáculo en el camino de la señal antes de que ingrese al predriver. Para evitar que la señal deba atravesar este circuito, se agregan dos capacitores para mantener el camino de señal que habría sin el multiplicador de Vbe.

Finalmente si se analiza la dependencia de Vce con la corriente de polarización, se encuentra que una vez que el transistor está en conducción, la tensión Vce aumenta al aumentar la corriente de polarización. Lo ideal sería reducir la sensibilidad de la tensión Vce a la corriente de polarización para poder usar una fuente de corriente menos precisa y que permita variaciones de la corriente con la carga etc. sin afectar la tensión de salida del multiplicador de Vbe. Para esto se introduce una resistencia en serie en el colector del transistor, que lo que hace es variar la tensión de salida con la pendiente opuesta a la variación natural que tendría al variar la corriente sin agregar esa resistencia. De este modo al modificar la corriente, los cambios se compensan y la tensión Vce se mantiene casi constante.

Embalamiento térmico

Uno de los puntos clave a tener en cuenta en el diseño, es que la relación entre Vbe e Ic para cada transistor depende fuertemente de la temperatura. Al aumentar la temperatura y dejar fijo

el V_{be} , la corriente aumenta. A su vez, un incremento de corriente genera un aumento adicional de temperatura, y se desencadena un ciclo de realimentación positiva que deriva en cada vez más corriente y más temperatura. Por lo tanto es necesario regular los dispositivos susceptibles de padecer embalamiento térmico, y elaborar un diseño circuital que lo impida.

En los transistores de la etapa de salida, los transistores de potencia no son los conflictivos ya que están controlados por corriente y no por tensión. Su tensión V_{be} no es parte de la malla de control, por lo tanto no generan mayores inconvenientes. Los transistores que son de importancia crucial, son los drivers que se encuentran en la malla de control. Su corriente es controlada por tensión, por lo tanto son susceptibles de presentar problemas de embalamiento térmico. Para contrarrestar este efecto los drivers, predrivers y multiplicadores de V_{be} deberán ir montados sobre un único disipador, para que estén todos a igual temperatura.

Asimismo, es conveniente introducir una resistencia RE en serie en la malla de control, de modo que si la corriente del driver aumenta mucho, la caída de tensión en RE también aumente, generando una disminución en la tensión de control V_{be} del driver. Este método constituye una forma de realimentación local, que controla los niveles de corriente del driver evitando que se disparen. Es muy importante calcular bien el valor de RE ya que sobrealimentar tiene la desventaja de que la corriente de polarización estará disipando potencia constantemente en RE . Y además RE afecta la resistencia de salida, así que debería ser chica para no aumentarla demasiado (aunque no es el factor más determinante ya que la realimentación disminuye la resistencia de salida). Todo esto implica que se busca una RE lo más chica posible, siempre y cuando la realimentación sea suficiente para evitar el embalamiento de forma efectiva.

4.3. Propuestas de alternativas de diseño

En cuanto al diseño circuital se encontraron dos alternativas. La primera consiste en el diseño de una etapa buffer de salida la cual admite en la entrada la conexión de un amplificador operacional genérico.

Esto se podría llegar a interpretar como que el integrado cumple las funciones de entrada diferencial y ganancia de tensión (VAS). Mientras que el buffer, teniendo una ganancia de tensión casi unitaria (colector común) sería la etapa de salida (potencia).

4.4. Salida discreta

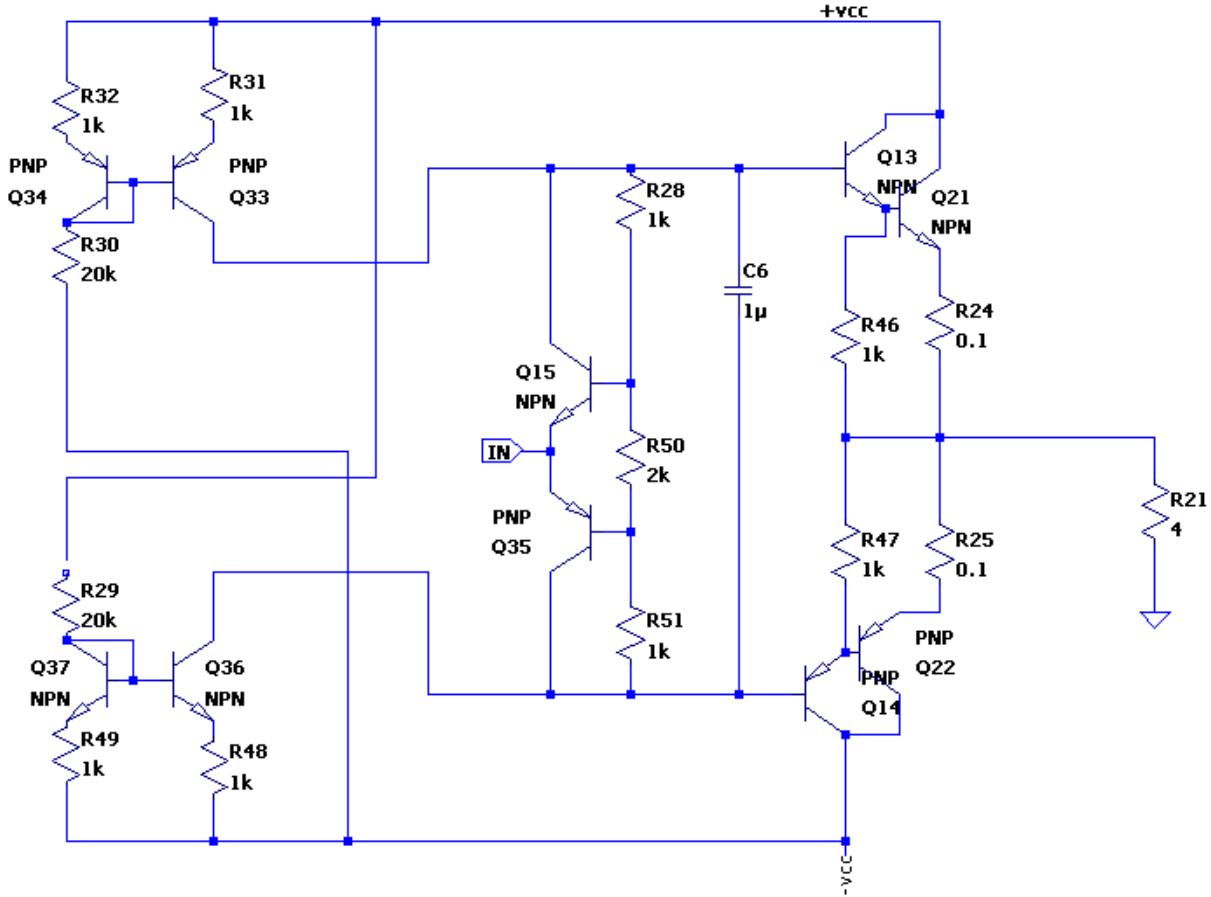


Figura 5: Primera implementación del amplificador

En este caso, lo que se plantea es armar una etapa de potencia con transistores discretos, que gane corriente.

En el primer diseño para la misma lo que se puede hacer es varios transistores en paralelo hermanados, de modo tal que se repartan la corriente de salida y disminuya la SNR producto del ruido térmico. Para minimizar el efecto de *crossover distortion* (distorsión por cruce), los transistores de salida deben tener una corriente de polarización que los lleve a Clase AB. Para ajustar dicha corriente se debe modificar los multiplicadores de V_{BE} . Dado que en este diseño los transistores de potencia hay que prepolarizarlos para evitar la distorsión de cruce por "0", tenemos los multiplicadores de VBE. Esto es una típica característica de un clase B puesto que queremos que los transistores operen durante solo medio ciclo de trabajo y evitar tener corrientes grandes de polarización.

Esta prepolarización sumada a la caída de potencial en las junturas BE de los transistores, acortan la excursión máxima de señal teniendo entonces que utilizar fuentes de mayor potencial para compensar este fenómeno. Esta es la razón por la cual nos volcamos al diseño de transistores de paso que se ve a continuación.

4.5. Transistores de paso

En la siguiente figura puede verse la estructura interna del *TDA2030A* separada en sus 3 etapas: etapa diferencial, VAS y ganancia de corriente (buffer).

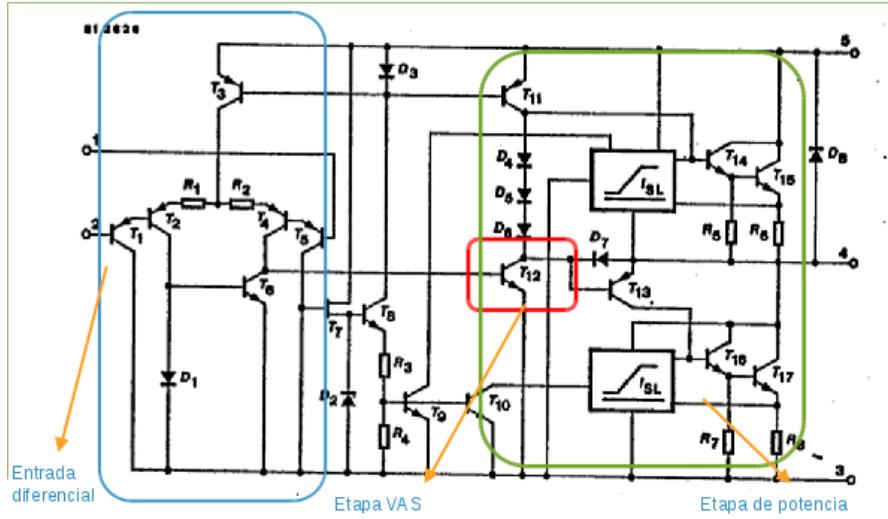


Figura 6: Circuito interno TDA2030

Observando el gráfico de las 3 etapas, puede notarse que el mayor consumo de corriente está dado por la etapa de buffer. Por ello, colocando las resistencias R_{S1} y R_{S2} , se sensa la corriente que pasa por los terminales de alimentación y con ello la señal a la salida. Además se obtiene la polarización de los transistores de paso.

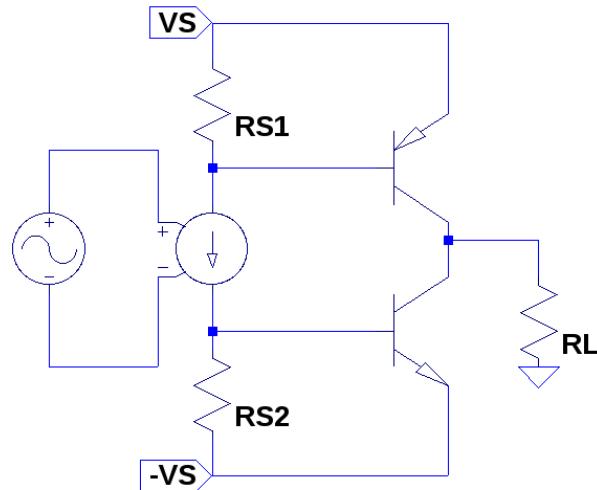


Figura 7: Modelo simplificado con transistor de paso

Dichas resistencias deben ser de un valor suficiente como para polarizar a los transistores pero no demasiado grande ya que disiparian mucha potencia debido a la alta corriente que circula por ellas. El valor debe estar entre 1 y 10 Ω .

Una de las principales ventajas de esta topología comparada con una salida Clase B común es que la excusión de señal aumenta ya que la única condición que debe cumplirse es que $V_{CE} > V_{CEsat}$ y $V_{CEsat} \approx 2V$.

4.6. Elección de la solución

Un amplificador de audio puede separarse en 3 bloques: Amplificador diferencial, Ganancia de tensión o *VAS* y Ganancia de corriente (etapa push-pull). Estos bloques pueden ser implementados de manera discreta o integrada con ciertas ventajas y desventajas en cada caso. La implementación discreta permite la optimización de cada etapa del circuito a cambio de un desapareamiento de los componentes utilizados. La implementación integrada logra un desapareamiento menor que llevará a menor distorsión por cruce, pero tiene la limitación de que permite al diseñador realizar menos ajustes al circuito completo. Como puede llegar a ser la compensación del circuito que es interna.

4.6.1. Amplificador de audio híbrido

La alternativa elegida resultó finalmente la del amplificador de audio híbrido. Para ello, se eligió como amplificador operacional el TDA2030A y los transistores BD911/912 como transistores de paso.

Esta topología, modeliza al TDA2030A como una amplificador de tres etapas: etapa diferencial, VAS, y etapa de salida o buffer. Lo más importante a tener en cuenta en este caso es que la mayor parte de la corriente del integrado es utilizada por la etapa de salida. Por ello poner un juego de resistencias en serie con las fuentes de alimentación puede servir para sensar la señal que la atraviesa y alimentar un juego de transistores de salida en configuración EC, los cuales nos permiten conseguir una mayor excursión de señal con respecto a la fuente ya que el único límite esta dado por la tensión de saturación V_{CEsat} de éstos, como se explicó anteriormente en la sección de transistores de paso.

Esto nos trae ademas la ventaja particular que estamos manejando la corriente de salida a partir de corriente, la corriente de alimentación del integrado. Es por esto que al tener esta configuración de "driver" podemos prescindir de resistencias de potencia para el embalamiento térmico de los transistores de salida.

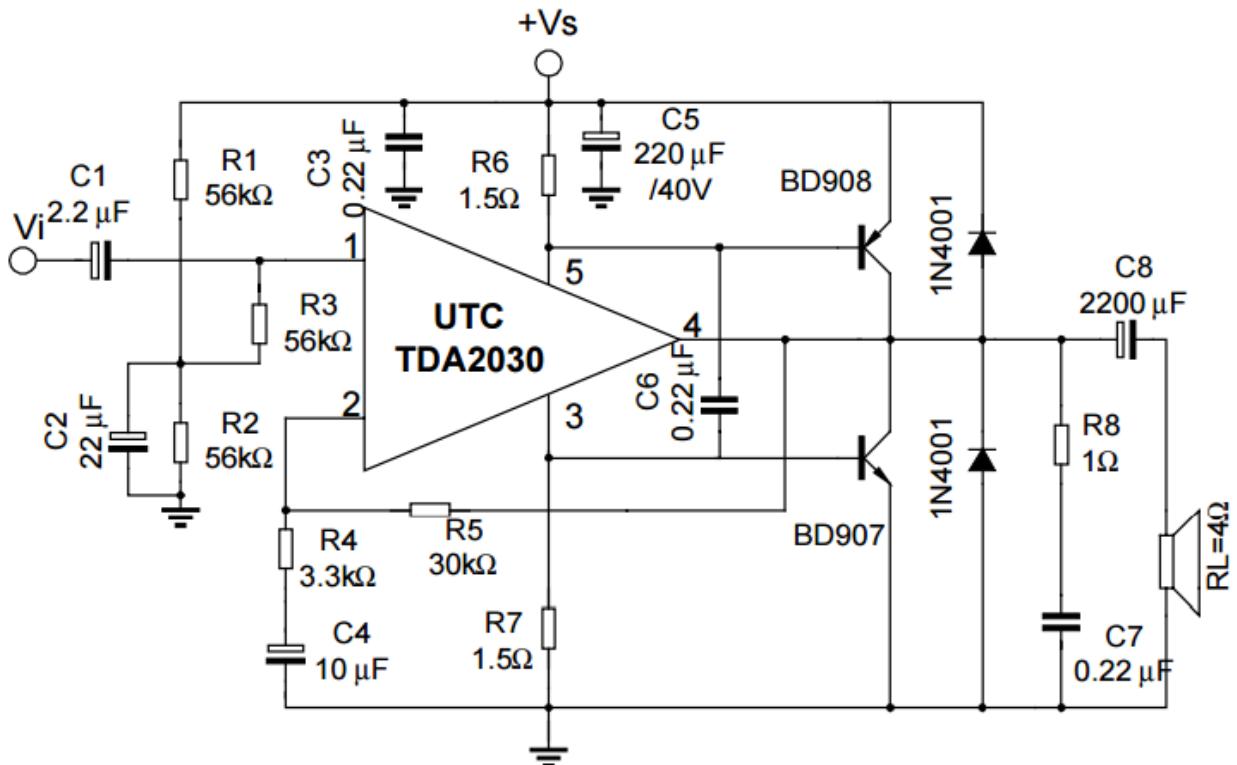


Figura 8: Transistores de paso en etapa de salida

Para poder aprovechar este diseño, se utilizan dos amplificadores de potencia en contrafase, conexión tipo puente. De esta forma, en lugar de tener una tensión que trabaja de $-Vcc$ a $+Vcc$, se

obtiene el doble de rango de tensión, y la carga se conecta entre las salidas de ambos amplificadores. Idealmente esto cuadruplicaría la potencia disponible (pues se duplica el rango de tensión).

En nuestro caso, al disponer de un circuito híbrido, la compensación que se implementará será sobre el lazo de realimentación.

4.7. Diagramas en bloques

El diagrama en bloques se puede ver en la representación de la figura 9.

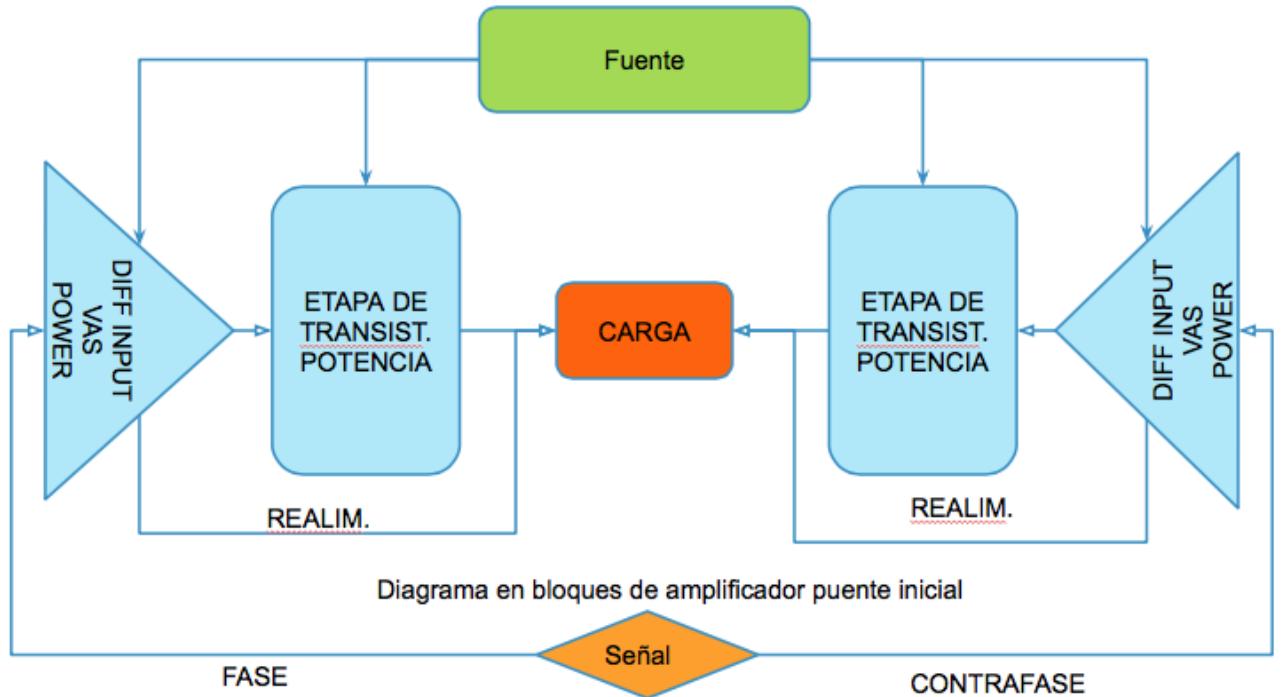


Figura 9: Circuito diagramado en bloques

Ademas, como se ve en la figura 9, los triangulos se corresponden con los circuitos integrados utilizados para la solución elegida (amplificadores de audio clase B). En detalle se pueden ver los bloques que están dentro de cada integrado, ver figura 6.

4.8. Descripción detallada de cada bloque

El circuito como se puede ver en la sección anterior es simétrico desde la salida salvo por el agregado de la realimentación.

Los triángulos componen las etapas clase B teniendo cada una,una entrada diferencial, etapa de ganancia de tensión VAS y etapa de ganancia de corriente con salida clase B(figura 6).

Las etapas de transistores de potencia, que también son 2 por ser un circuito simétrico, están compuestas cada una por un par de transistores de paso. Los mismos se comportan como los de la figura 8. Es decir que, gracias a la resistencia en serie con la alimentación del integrado, por la misma pasan las variaciones de corriente, censando entonces por ley de Ohm en tensión y de esta manera es que se comandan las bases de los transistores de paso.

La fuente del diagrama, está compuesta por un transformador con punto medio. Con posterior rectificado de onda completa, modelizado para alimentar el amplificador completo,y con el requerimiento de poder entregar la corriente necesaria pico para poder llegar a la especificación de 120W RMS a 4Ω . La tensión requerida para el circuito es de 18.5 V

4.9. Planificación

- Semana 1-4: Elección del proyecto
- Semana 4-8: Investigación y simulación de alternativas de implementación
- Semana 9-11: Compra de componentes y desarrollo de los primeros prototipos(TDA básico- no puente, TDA Híbrido con Transistores de paso de paso), cálculo y compra de disipadores
- Semana 12-15: Montaje del prototipo completo, primeras mediciones, diseño y fabricación de PCB(diversas iteraciones).
- Semana 15-16: Continúan las mediciones y se realizan compensaciones, para disminuir el ruido, limitar el ancho de banda, y mejorar THD
- Semana 16-17: Fin de las mediciones-Informe

5. Ingeniería de detalle

5.1. Descripción del circuito

Como se mostró en la sección anterior, el circuito consta de dos bloques similares que entregan la señal a la carga desfasada 180° uno respecto del otro.

La señal proveniente del generador de audio ingresa al circuito por el terminal positivo (+) del TDA2030A y es amplificada 22 veces (26,8 dB) debido a las resistencias R_2 y R_5 , que fijan dicha ganancia. La señal amplificada viaja a la entrada negativa (-) del segundo TDA2030A, a través de R_7 , y este funciona como inversor con ganancia unitaria. De esta manera, la señal amplificada llega a la carga en fase por un terminal y en contrafase por el otro, como puede verse en la figura 2.

Para señales de salida de muy baja potencia, los transistores de paso no llegan a polarizarse y toda la potencia es entregada a la carga por los TDA2030A. Superado cierto umbral, la demanda de corriente del operacional es tal que, mediante las resistencias R_3 , R_4 , R_9 y R_{10} (figura 43), se polarizan los transistores de paso, suplementando la falta de corriente de los TDA.

De esta manera, se logran entregar los 120 W de potencia a una carga de 4Ω .

5.2. Detalles de selección y cálculo de los elementos circuitales de cada bloque

5.2.1. Selección de resistencias de sensado

Las resistencias de sensado, al estar en serie con la alimentación del integrado, deben ser de valores pequeños ($1 - 10 \Omega$) dado que las corrientes que circulan son altas y de lo contrario habría una perdida importante de potencia en ellas. Por otro lado, valores más grandes de resistencias hacen que los transistores de potencia se enciendan más rápidamente, haciendo que el TDA2030A trabaje menos exigido.

Empíricamente, se comprobó que una resistencia de $1,5\Omega$ de 2 W era la óptima.

5.2.2. Selección de transistores de paso

Los transistores de paso son los transistores de potencia del circuito, por lo tanto el criterio de selección tuvo en cuenta principalmente las corrientes necesarias para cumplir la especificación. A partir de los cálculos realizados, las condiciones que debían cumplir eran:

- $\hat{I} = 7,75 \text{ A}$
- $I_{RMS} = 2,75 \text{ A}$ (la corriente circula por cada par de transistor durante medio ciclo)

Finalmente se optó por los transistores BD911 y BD912 verificando que puedan disipar la potencia requerida.

5.2.3. Selección de componentes para realimentaciones

La selección de componentes de realimentación tuvo en cuenta varios aspectos. En primer lugar, según el datasheet del TDA2030A, es recomendable trabajar con una ganancia mayor a 24 dB. Por otra parte, se eligieron resistencias de 1 % de tolerancia para lograr la mayor simetría posible. También se tuvo en cuenta la sensibilidad del amplificador y se calculó las resistencias para que la máxima tensión a la salida ocurra con $1 \hat{V}$.

El resultado final fue resistencias de $22 \text{ k}\Omega$ y $1 \text{ k}\Omega$, obteniendo una ganancia de 26,8 dB.

5.3. Plan de pruebas

El plan de pruebas se dividió en las siguientes etapas:

- Prueba del integrado TDA2030 (Clase B - 10W) en placa experimental

- Prueba de medio puente para carga NO flotante en circuito impreso (para esto hubo que diseñarlo).
- Prueba de puente completo en circuito impreso

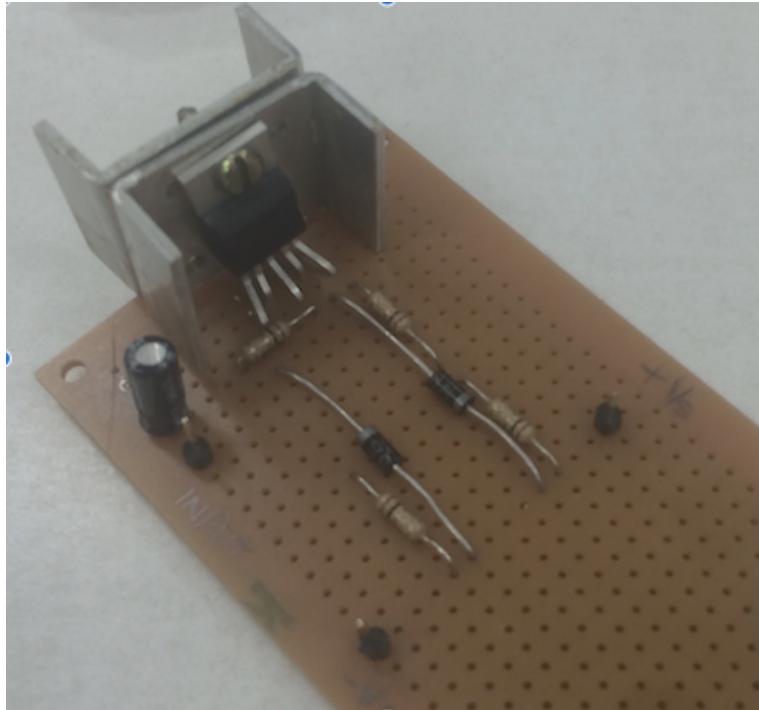


Figura 10: Placa experimental para probar el funcionamiento del amplificador de audio

5.4. Etapa de salida

A la hora de diseñar una etapa de salida para un amplificador de audio, se busca equilibrar una serie de requerimientos. Por un lado es importante entregar la potencia necesaria (en el caso de nuestro proyecto una carga de 4Ω deberá recibir 120 W) con bajos niveles de distorsión en el rango audible. Se busca optimizar la relación entre la potencia entregada a la carga y la potencia total que entrega la fuente buscando una eficiencia lo más alta posible. Un circuito que opera con alta potencia exige un riguroso análisis de la disipación del sistema, el cual incluye el cálculo de los disipadores necesarios, así como la definición de detalles constructivos, localización de componentes, etc. A su vez se busca minimizar la impedancia de salida para mantener un alto factor de amortiguamiento y evitar que el rebote acústico afecte el comportamiento del amplificador.

5.4.1. Potencia de la etapa de salida

- **Potencia entregada a la carga**

Se desea obtener una potencia de 120 W para una carga de 4Ω . Esto significa que se necesita una tensión RMS de aproximadamente $22V_{RMS}$ ($31V_{pico}$) o una corriente de $5.5 A_{RMS}$ ($7.8A_{pico}$).

- **Potencia que entrega cada amplificador a la carga**

La configuración puente esta constituida por dos amplificadores idénticos, y la carga se conecta entre las dos salidas (flotante). La señal de entrada ingresa en fase a un amplificador y en contrafase al otro, de modo que la carga termina recibiendo el doble de tensión. Como cada amplificador esta entregando la mitad de la tensión, pero por ambos circula la misma corriente,

los mismos perciben una carga equivalente de la mitad del valor real. Es decir, cada amplificador se comporta como si tuviera conectada una carga de 2Ω .

Por lo tanto cada amplificador deberá manejar $15,5V_{pico}$ a $7,8A_{pico}$ lo cual define una potencia de 60 W (la mitad de la potencia total entregada a la carga).

Para simular el circuito con un solo amplificador (sin configuración puente) se pondrá en la simulación una carga de 2Ω , la cual permitirá al circuito funcionar con las mismas tensiones y corrientes que en la configuración puente. La potencia de esa resistencia de 2Ω será la mitad de la potencia real entregada a la carga en el circuito completo.

■ Potencia disipada en cada transistor de potencia de la etapa push-pull

La potencia disipada en el transistor depende cuadráticamente de I_p .

$$P_c = \frac{1}{2} (P_{fuente} - P_{carga}) = \frac{I_p V_{cc}}{\pi} - \frac{I_p^2 R_l}{4}$$

Esta fórmula responde a la potencia de un solo transistor.

El máximo de esta parábola se encuentra cuando la eficiencia es del 50 %. Como nuestro amplificador tendrá eficiencia mayor al 50 % entonces el punto de trabajo de máxima corriente (potencia de 18W) no coincidirá con la máxima potencia disipada en el transistor (potencia de 20W). Esto se puede observar en el siguiente gráfico, donde el máximo se alcanza para $I_p = \frac{2V_{cc}}{\pi R_l} = 6.3662$, con un valor de $P_c = \frac{V_{cc}^2}{\pi^2 R_l} = 20,26$ W.

Al emplear una tensión de alimentación de 18 V se tiene que $I_p=5.73$ y $P_c=16.41$ W. Esta especificación es fijada por la tensión de alimentación del integrado.

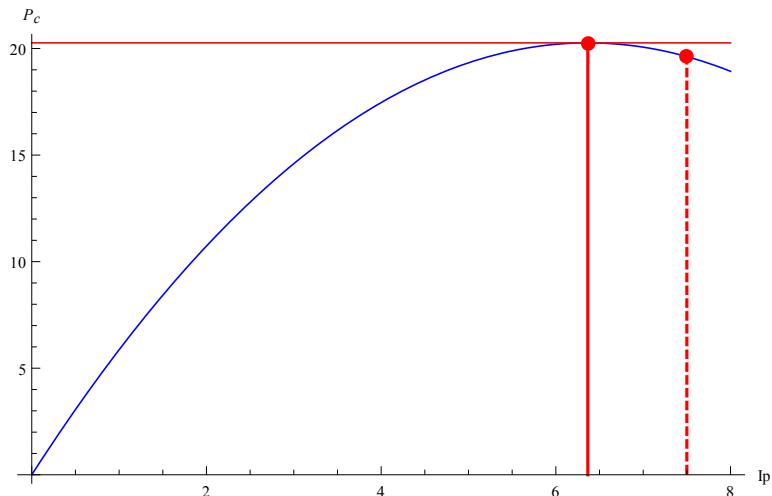


Figura 11: Gráfico de potencia máxima disipada en un transistor de potencia en función de I_p para $V_{cc}=20V$

5.4.2. Eficiencia

La eficiencia se define como $\eta = \frac{P_{carga}}{P_{fuente}}$.

Para uno solo de los amplificadores del par puente, la P_{carga} es $\frac{I_p V_p}{2} = \frac{7,815,5}{2} \simeq 60W$

Para calcular la potencia media de la fuente se necesita saber qué corriente entregará la fuente. Si la polarización es la adecuada, cada transistor de la etapa push pull de salida conducirá la mitad del ciclo (pensando en una entrada sinusoidal) y por lo tanto la corriente resultante será la suma de las dos corrientes. Se calculará la corriente aportada por un transistor y se supondrá que la corriente que entrega la fuente es el doble ya que un transistor conduce sólo medio ciclo.

La corriente de un transistor se puede calcular como $I_c = \int_0^\pi I_p \sin(\omega t) dt = \frac{I_p}{\pi}$

Luego se tiene que: $P_{fuente} = \frac{2I_p V_{CC}}{\pi}$

Finalmente la eficiencia se puede calcular como: $\eta = \frac{P_{carga}}{P_{fuente}} = \frac{I_p V_p}{\frac{2(2I_p V_{CC})}{\pi}} = \frac{\pi V_p}{4V_{CC}}$

La eficiencia teórica máxima es del 78.6 % cuando $V_p = V_{CC}$. En nuestro caso tomando $V_{CC} = 20V$ y $V_p = 15,5V$ la eficiencia resultante es del 60 %.

Hacer un amplificador clase B se justifica si su eficiencia es considerablemente mejor que la de un clase A. Por esta razón se buscó mejorar la eficiencia y en la práctica se logró bajar la alimentación a 18.5V resultando en una eficiencia un poco mayor al 65 %.

5.4.3. Calculo de disipador

Para ello se analiza la derivada de la potencia generada y la disipada, para exigir al circuito que siempre tenga mayor capacidad de disipación que de generación, y garantizar la estabilidad del sistema. La condición que debe cumplirse es:

$$\begin{aligned}\frac{dP_D}{dT_j} &> \frac{dP_G}{dT_j} \\ \frac{dP_D}{dT_j} &= \frac{1}{\theta_j a}\end{aligned}$$

Para una cierta potencia del driver la resistencia térmica se calcula como:

$$\theta_j a = \frac{(T_j - T_a)}{P_{cmax}}$$

Se pide entonces, que

$$\theta_{ja} \leq \frac{1}{V_{CE2}} \left(\frac{(\beta_3 + 1) 2R_E}{2 \left(\frac{R_1}{R_2} + 1 \right) k - 4k} \right)$$

Como se ha explicado previamente cada **transistor de potencia** disipa menos de 18W promedio. Sin embargo la potencia alcanza su máximo para $I_p = 6A$ menor a I_p máxima, por lo tanto deberá calcularse el disipador para 20W y no 18W. Dado que el amplificador será para audio no es necesario tomar un margen que suponga más de 20W ya que la potencia promedio será inferior a la potencia pico disipada. (20W sería el máximo para una sinusoidal, pero para señales de audio promedio la potencia estará por debajo dependiendo de la relación "Peak-to-Average Power Ratio"(PAPR) que por lo general se considera de 20dB aprox.)

La temperatura máxima de juntura indicada en la hoja de datos es de $150^\circ C$. Dado que el disipador estará al aire libre (no dentro de un gabinete) se puede tomar un margen de tan sólo 0.8 y por lo tanto considerar una temperatura máxima de juntura de:

$$0.8 \times 150^\circ C = 120^\circ C$$

La temperatura ambiente se tomará de $45^\circ C$. Utilizando la fórmula

$$\theta_j a = \frac{(T_j - T_a)}{P_{cmax}}$$

se obtiene que

$$\theta_{ja} = \frac{(120^\circ C - 45^\circ C)}{20W} = 3,75^\circ C/W$$

Si $\theta_{ja} = \theta_{jc} + \theta_{cd} + \theta_{da} = 3,75^\circ C/W$ entonces $\theta_{da} = 3,75^\circ C/W - \frac{1^\circ C/W}{2} - \frac{0,62^\circ C/W}{2} = 2,94^\circ C/W$

Luego $2,94^{\circ}C/W$ es la resistencia térmica del disipador que se necesitaría para dos transistores acoplados térmicamente en el mismo disipador, con las mismas necesidades de disipación. Además se requiere disipar el integrado, que posee similares características de disipación y temperatura de funcionamiento. Pero el mismo disipa cuando se está a baja potencia y los transistores no conducen. Lo que se hace es estimar conociendo el valor de una rama y armando el cálculo térmico como si fuesen 3 transistores.

Si $\theta_{ja} = \theta_{jc} + \theta_{cd} + \theta_{da} = 3,75^{\circ}C/W$ entonces $\theta_{da} = 3,75^{\circ}C/W - \frac{1^{\circ}C/W}{3} - \frac{0,62^{\circ}C/W}{3} = 3,2^{\circ}C/W$ aproximadamente. Por razones de costos y tamaño se resolvió usar dos disipadores de mayor resistencia y montar dos transistores y un integrado en cada disipador.

El modelo elegido es el disipador ZD-14-10 , que tiene una base de 100x100 mm , y logra disipar de forma natural $2^{\circ}C/W$. Se eligió por cumplir con la resistencia térmica necesaria, por su simetría que permitía montar cómodamente 3 encapsulados TO220 permitiendo diseñar con más grados de libertad la placa, y además pudiendo lograr posteriormente una unión entre ambos disipadores para darle robustez al diseño.

No está de más comentar que el precio es dentro de todo accesible y fácil de conseguir dentro de todo puesto que puede ser usado para distintos tipos de encapsulado.

6. Construcción del prototipo

6.1. Definición de módulos

Los módulos se pueden separar en:

- Módulos TDA (Amplificador de baja potencia integrado clase "B")
- Módulos resistencia de sensado
- Módulos transistores de paso. Tenemos NPN por un lado y PNP por otro
- Módulo realimentación global
- Módulos realimentación local
- Módulos de protección por sobre pico
- Módulos de mejoramiento de factor rizado de fuente.

Los módulos de protección por sobre pico fueron retirados posteriormente para mejorar la especificación de distorsión.

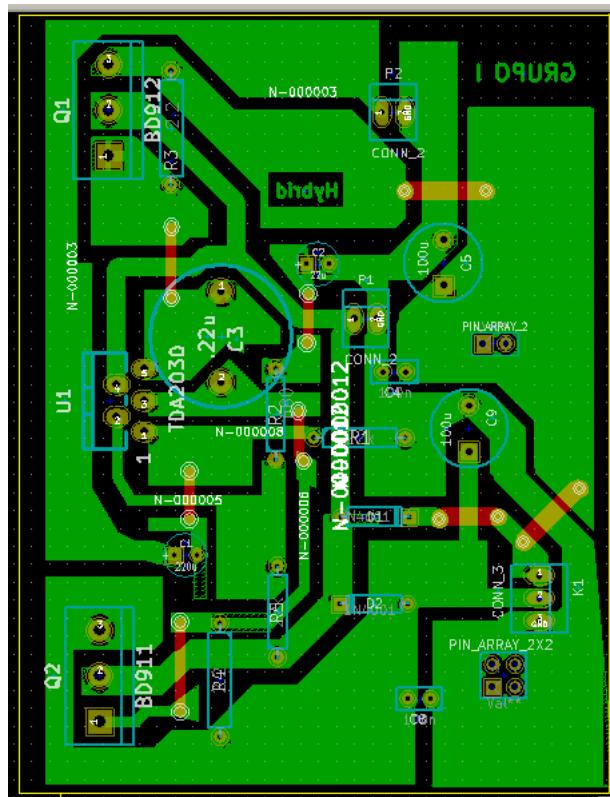
6.2. Diseño de los circuitos impresos

En la etapa de diseño del impreso (PCB) se analizaron distintos factores para ver cuál era la forma más conveniente. Los mismos se pueden separar en:

- Tiempos
- Costos de fabricación
- Capacitación del grupo frente a rooteado y planchado de placa
- Tamaño de la placa

En cuanto a costos de fabricación, las placas vírgenes que se pueden conseguir fácilmente en el mercado, son las de una o dos capas. Dado que ya todos habíamos hecho diseños de placas de esta tecnología, para la parte de circuitos de prueba se utilizó la misma.

Como nuestro circuito está hecho en una sola placa (para evitar conformar lazos de realimentación no deseados o antenas que captan ondas electromagnéticas e interfieran en el circuito) los tiempos de fabricación de PCB fueron cruciales. Esto es así dado que para poder continuar con el cronograma previsto, hacer mediciones y ajustes sobre el mismo, requeríamos de que esta parte del proyecto no extienda los plazos de finalización del proyecto.



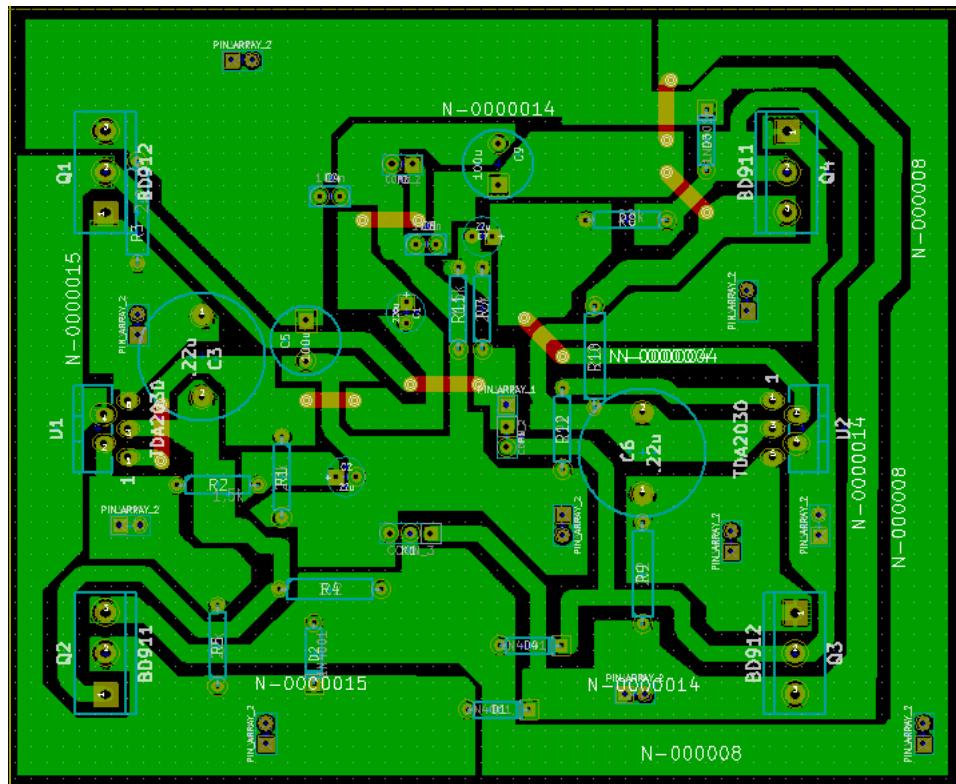


Figura 13: Circuito Impreso Final simple Faz. En rojo están los puentes

6.2.1. Consideraciones tenidas en cuenta en impresión

Para tener una circuito impreso que se comporte de forma esperada, hay que tener en cuenta los siguientes factores:

- Interferencia electromagnética. Para que esta moleste lo menos posible, se tuvo en cuenta en el diseño. Por ejemplo:
 - Evitando encerrar áreas entre pistas
 - Teniendo solo un plano de masa
- La tecnología de los componentes utilizados deben ser cuidadosamente elegida
- El tamaño o espesor de las pistas. Las pistas cercanas tienen al menos 1 mm de separación.
- El tamaño de los componentes, que no se molesten entre sí

El tamaño del impreso se pensó en función del armado final, dado que el circuito tiene 6 elementos de encapsulado TO-220 (los transistores de potencia y los integrados clase B), entonces el ensamblado con los disipadores y diseño mecánico e implementación en el circuito fue una tarea que requirió bastantes horas de trabajo.

Tanto el diseño mecánico como el del impreso fueron realizados simultáneamente. Los componentes con encapsulado TO-220 (ver figura 6.2.1 y 6.2.1) fueron posicionados cerca de los bordes del impreso, mientras que los conectores tipo MOLEX (ver figura 6.2.1) fueron posicionados en el centro de la placa, para mejorar el conexionado.

Dado que se hicieron varias iteraciones y reingeniería hasta llegar a la placa final del prototipo, se pudo armar un circuito impreso compacto con las siguientes características:

- Islas de cobre de superficie considerable (maximizar el cobre de la placa)

- Cantidad de puentes reducida. Los puentes que se hicieron fueron cortos, y no estuvo involucrada la realimentación ni masa (se respetó un único plano de masa).
- Los transistores e integrados fueron todos posicionados sobre la misma linea. De forma tal que cada mitad del puente esté acoplada sobre el mismo disipador.

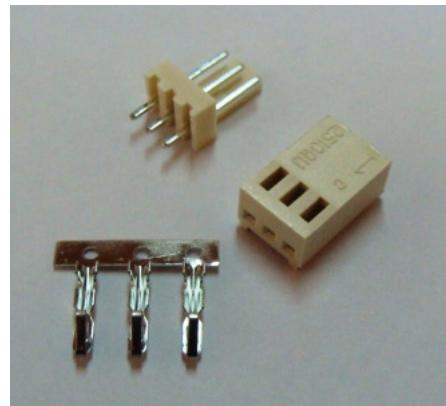


Figura 14: Conectores utilizados para entradas, salidas y alimentación al amplificador



Figura 15: Encapsulado TO-220

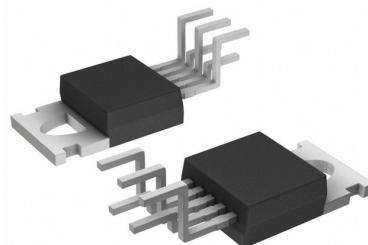


Figura 16: Encapsulado TO220-5

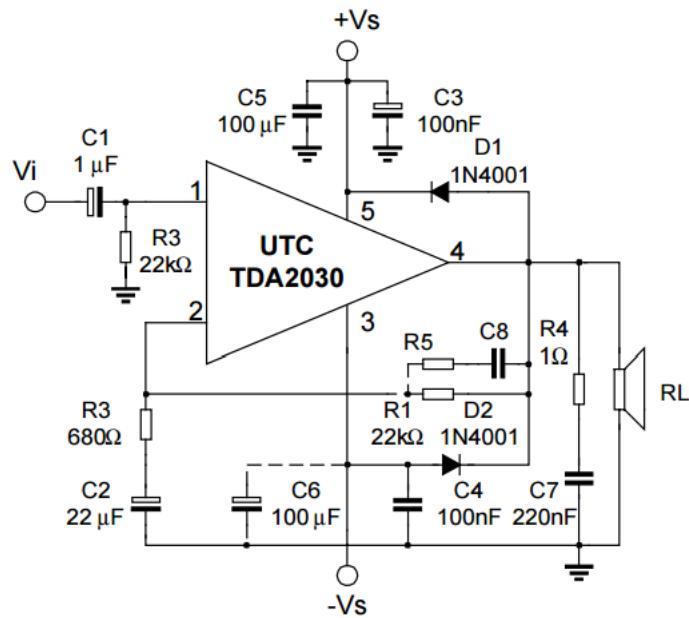


Figura 17: Esquemático para probar integrado

6.3. Guía de localización de Componentes

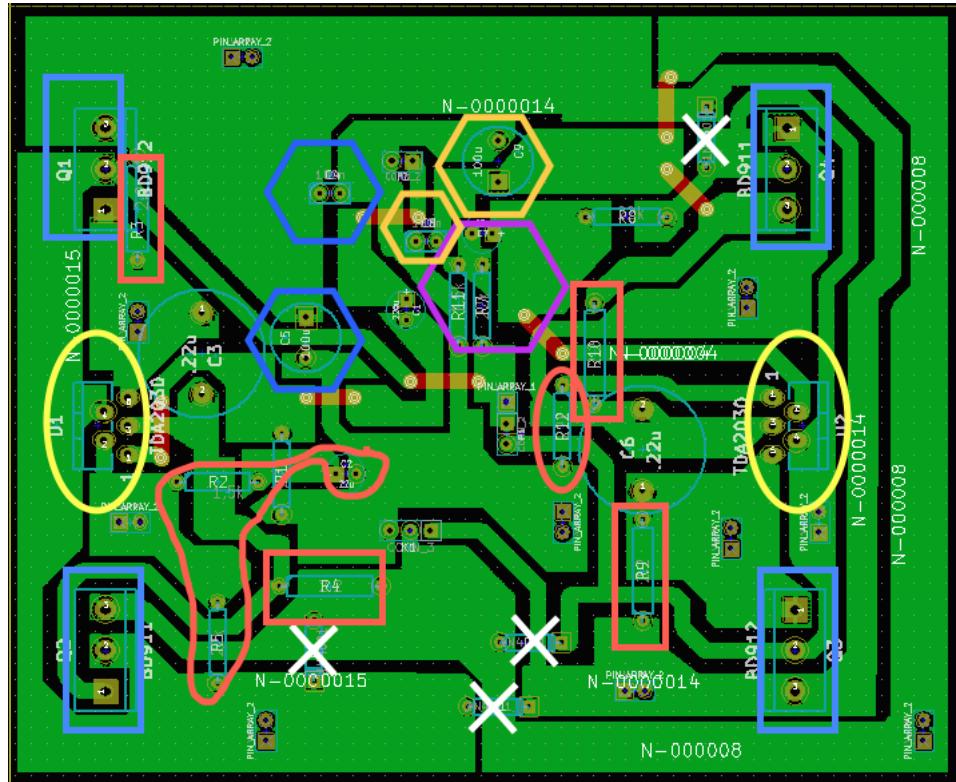


Figura 18: Localización de componentes

Como se puede ver en la figura 6.3, recuadrados en azul figuran los transistores de potencia. De un lado de la placa, con simetría vestigial, tenemos 1 transistor 911 y 1 transistor 912. Del otro lado de la placa lo mismo.

Lo que figura circular allí en amarillo son los integrados clase B TDA 2030A con encapsulado TO220-5.

Lo que está en rectángulos rojos corresponde a las 4 resistencias de sensado de corriente que entra por los terminales de alimentación de los dos integrados. Esto hace que controlesmos los transistores por corriente y no por tensión.

El hexágono turquesa se corresponde con el módulo de la realimentación general.

Los hexágonos más pequeños se corresponden con los filtros de fuente para minimizar el factor de rizado de la misma.

El lazo de realimentación local es el lazo de color rojo.

Las cruces blancas se corresponden con los diodos de módulos de protección por sobrepico.

Aclaración: El bloque realimentación local que figura en la placa es el que se corresponde con el primer diseño esquemático. Los agregados en realimentación fueron solucionados luego puenteando lo que figura en las figuras 24 y 25.

6.4. Listado de componentes

El listado de componentes del circuito figura en el anexo.

6.5. Listado de partes

Las partes involucradas para el prototipo, además del circuito impreso fueron:

- Fuentes de laboratorio para prueba del prototipo
- 2 cargas de 8Ω para mediciones del amplificador
- Cables Coco-Coco para conexión de cargas y alimentación
- Cables BNC-Coco para conectar generador de audio

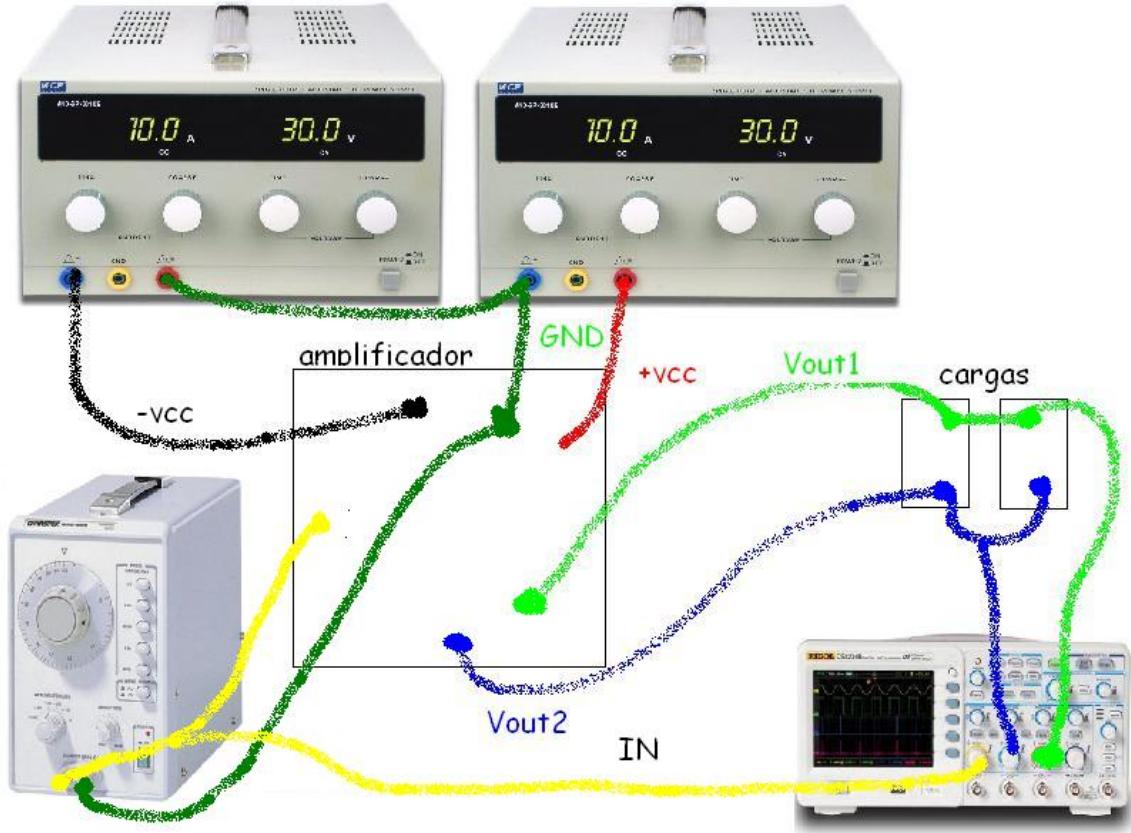


Figura 19: Conexionado de partes para mediciones del circuito

6.6. Diseño mecánico y Dimensionamiento del cableado

En el diseño mecánico lo principal a tener en cuenta fue el armado de la estructura que le da soporte a los disipadores ya que los mismos al ser de un tamaño considerable (dissipadores de 10 x 10 x 6.3 cm) pesan.

En cuanto al cableado, el prototipo se pensó para probar en un entorno controlado, por lo que el cableado de señal se utilizó cable mallado para evitar interferencias.

También se trató de tener cables de la menor longitud posible.

6.7. Detalles de construcción y montaje

Como fue mencionado anteriormente, los disipadores fueron seleccionados por su capacidad de disipar calor al medio sin requerir ventilación forzada.

Por los principios de termodinámica y la forma de las aletas, los mismos requieren tener las aletas de forma vertical. Dado que la separación entre aletas de los disipadores es de 8 mm aproximadamente, entonces siendo que los encapsulados son prácticamente iguales, se decidió que la placa por el peso que representa puede estar puesta de manera vertical. Y no horizontal como se pensaría en un primer momento.

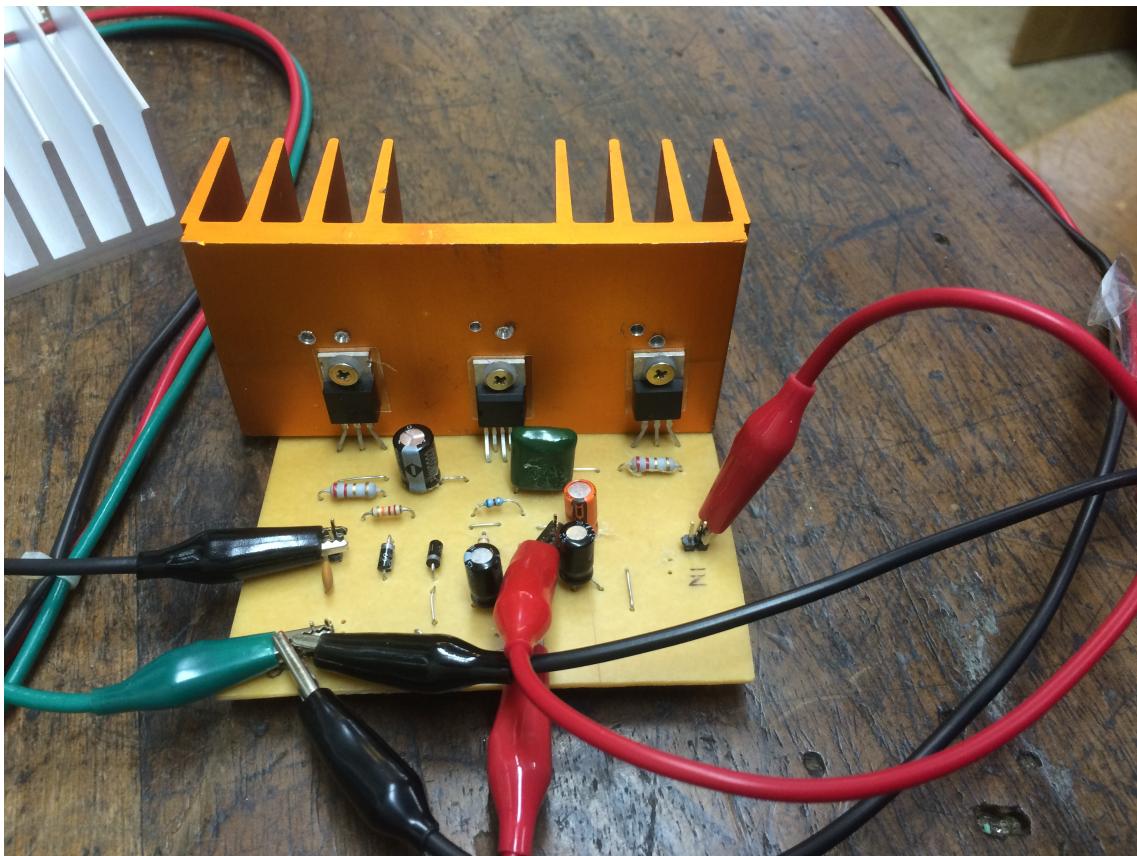


Figura 20: Etapa de diseño de proyecto - Medio puente

En el caso del medio puente, se pudo colocar, con algunas complicaciones en la colocación del disipador, la placa de forma horizontal.



Figura 21: Ingeniería de diseño y funcionalidad del proyecto

Esto nos da la posterior ventaja de que es más accesible el acceso a soldaduras y es susceptible a posibles modificaciones. Pudiendo soldar componentes del lado de las pistas (recordar que es simple faz).

Para darle rigidez, se inmovilizaron los disipadores entre sí para no perjudicar las patas de los transistores. Esto se hizo con una estructura rígida de metal unida con ELES de hierro.



Figura 22: Circuito impreso, última versión

Como se puede ver, se utilizó un pequeño disipador para fijar rigidez a la estructura del proyecto (solo cumple función de rigidez, no disipa calor) con las ELES mencionadas anteriormente.

Aclaración: Esta no es la posición en la que se opera el prototipo. La posición en la que se opera es con la placa vertical para tener una correcta posición de las aletas de disipadores (de manera vertical) y teniendo la placa de forma vertical.

6.8. Ajustes y Verificaciones

Para fijar los encapsulados (junto con la mica) a los disipadores, inicialmente se pensó en roscar el disipador para evitar utilizar tuercas. Las cuales no cabían al comienzo en entre las aletas de la primer placa prototipo, pero el resultado no fue satisfactorio. Dado que se hizo difícil conseguir los tornillos indicados, el macho de roscar adecuado, y ademas no había margen de error en la placa final.

Posteriormente, luego de hacer re-ingeniería, se cambió la orientación de la placa (de horizontal inicialmente a vertical). Y esto simplificó mucho el atornillado. Además de que no se había tenido en cuenta inicialmente que al tener los dos disipadores enfrentados en la placa final, no habría lugar para poder atornillar del lado de la placa (no cabe un destornillador). Es por esto que se volvió al esquema de tornillo y tuerca pero los tornillos del lado del disipador, mientras que las tuercas del

lado del encapsulado, sosteniendo Mica y tope de plástico.

Finalmente se verificó la robustez del diseño ya que no hizo falta desarmarlo para poder guardarlo y además los disipadores cumplieron su función de enfriar los encapsulados perfectamente.

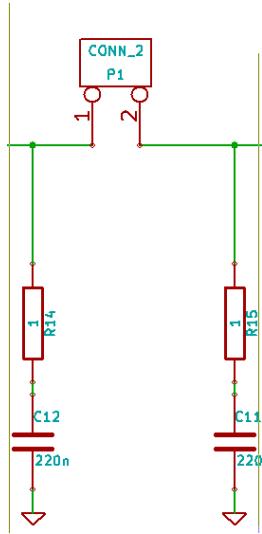


Figura 23: Compensación para alta frecuencia a los lados de la carga

Filtro pabajos, consiste en hacer que el lazo realimentador disminuya su ganancia para altas altas frecuencias. Si bien la frecuencia de corte de cada uno puede calcularse como R_6C_{10} y R_8C_{13} no se puede llegar al valor exacto directamente ya que deben tenerse en cuenta las capacitancias parásitas del circuito que en nuestro caso son nada despreciables. Por lo que el valor tuvo que ser ajustado dentro del esquemático.

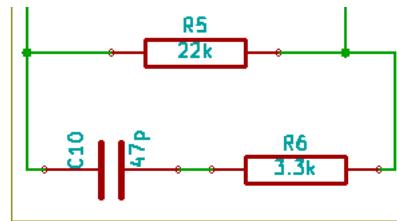


Figura 24: Pasabajos de realimentación local

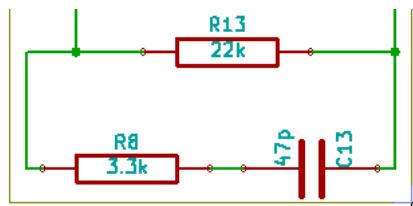


Figura 25: Pasabajos de realimentación en el lazo inversor

7. Validación del prototipo

Una vez implementado el circuito, se procedió con la verificación de las especificaciones pautadas que debía cumplir. Para ello, se realizaron mediciones de los distintos parámetros en el circuito.

7.1. Instrumentos

Para llevar a cabo las mediciones, fue necesaria la utilización de instrumentos de medición de laboratorio. A continuación se presenta una lista de dichos instrumentos:



Figura 26: Multímetro digital: UNIT UT30C



Figura 27: Fuente de laboratorio: MCP M10-SP3010L

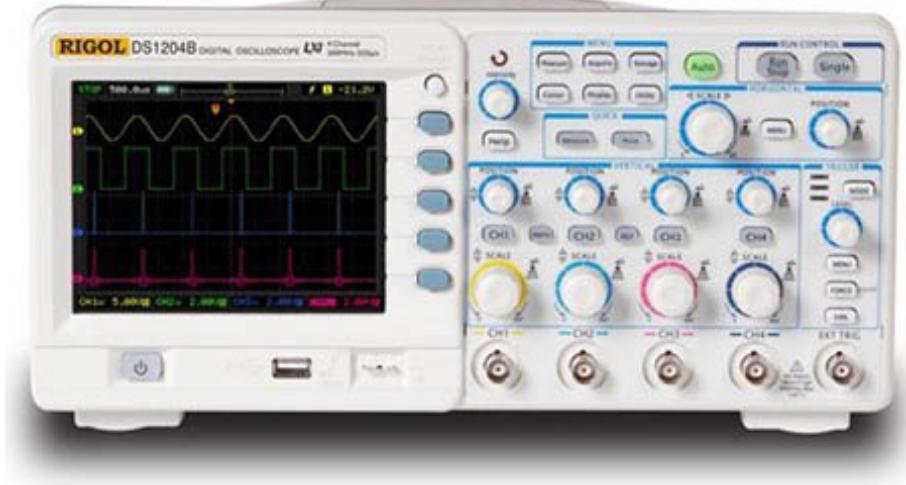


Figura 28: Osciloscopio: Rigol DS1024B



Figura 29: Generador de audio: GWINSTEK GAG-810

7.2. Validación y resultados

Para determinar el correcto funcionamiento del amplificador, se realizaron las siguientes mediciones:

- Polarización
- Ganancia de tensión
- Ancho de banda
- Sensibilidad
- Slew rate
- Distorsión armónica (THD %)
- Impedancia de entrada
- Impedancia de salida

7.2.1. Polarización

Como primera medición, se conectaron las fuentes de alimentación al circuito colocandolas en serie para obtener así las tensiones necesarias de $\pm 18,5$ V. Luego, mediante la utilización del multímetro digital se verificó que todas las tensiones de polarización sean las correctas (tomando como margen un 10 % de error), basandonos en los cálculos y simulaciones previas.

Finalizada esta medición, se llevaron a cabo distintas mediciones con señales senoidales.

7.2.2. Ganancia de tensión

Se llevó el amplificador al 90 % de la especificación de potencia (54 W @ 8 Ω y 108 W @ 4 Ω) para asegurar que no haya recorte. Esta potencia se corresponde con una tensión a la salida de 29,4 V pico.

Se configuró el generador de audio con una señal de $1 \hat{V}$. Conectando dos puntas de osciloscopio en paralelo con la carga y utilizando la función *diferencia* del menú *MATH*, se midió la tensión de salida del amplificador hasta obtener el valor de tensión deseado para una carga de 8 Ω y 4 Ω. Los resultados obtenidos fueron:

$R_{carga} [\Omega]$	$V_{in} [\hat{V}]$	$V_{out} [\hat{V}]$
8	1	30
4	1	28

Cuadro 1: Ganancia de tensión

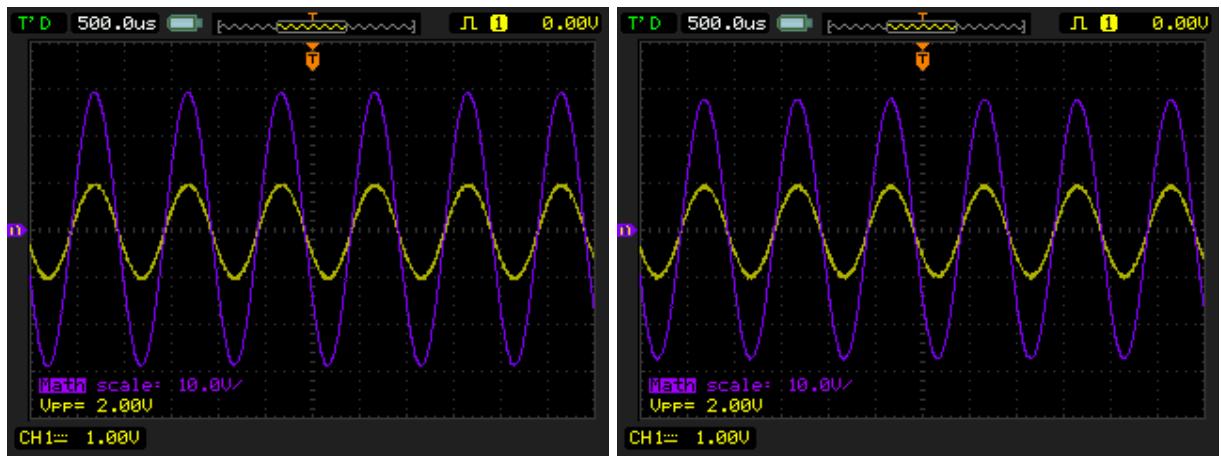
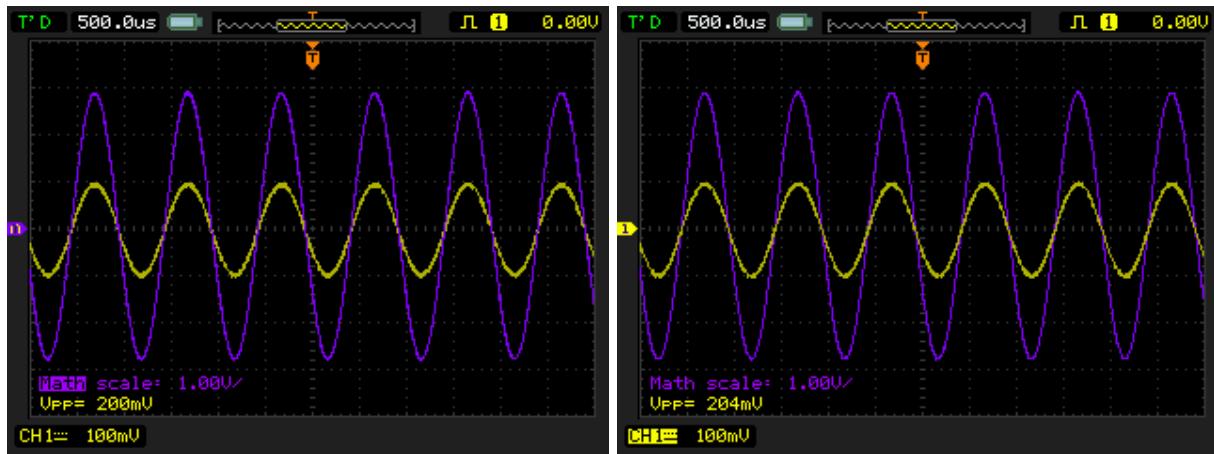


Figura 30: Ganancia de tensión al 90 %

A continuación, se repitió la medición con una señal de entrada de $100 \text{ m}\hat{V}$ para observar el comportamiento del amplificador en baja potencia. Los resultados obtenidos fueron:

$R_{carga} [\Omega]$	$V_{in} [\hat{V}]$	$V_{out} [\hat{V}]$
8	0.1	3
4	0.1	3

Cuadro 2: Ganancia de tensión

(a) con carga de $8\ \Omega$ (b) con carga de $4\ \Omega$ **Figura 31:** Ganancia de tensión al 10 %

7.2.3. Ancho de banda

Nuevamente utilizando el amplificador al 90 % y manteniendo la configuración del osciloscopio, se varió la frecuencia de la señal de entrada. En este caso se utilizó el generador de señal digital debido a que podía generar señales de frecuencia menor a 10 Hz. A continuación se muestra una tabla y un gráfico con los resultados obtenidos:

$f [Hz]$	$V_{out} [V_{pp}]$	$V_{in} [V_{pp}]$	$A_v [db]$
1	6	2	9.5424
2	11.6	2	15.2686
3	17.4	2	18.7904
4	23	2	21.2140
5	27.8	2	22.8603
10	42.4	2	26.5267
20	50.8	2	28.0967
50	54.8	2	28.7550
100	55.6	2	28.8809
200	55.6	2	28.8809
500	55.6	2	28.8809
1k	56	2	28.9432
2k	56	2	28.9432
5k	56	2	28.9432
10k	56	2	28.9432
20k	55.2	2	28.8182
50k	47	2	27.4214
100k	15.8	1	23.9731
200k	7.6	1	17.6163
500k	1	0.4	7.9588
1M	0.1	0.05	6.0206

Cuadro 3: Ganacia

R_{carga} [Ω]	Sensibilidad [\hat{V}]
8	1.04
4	1.06

Cuadro 4: Sensibilidad

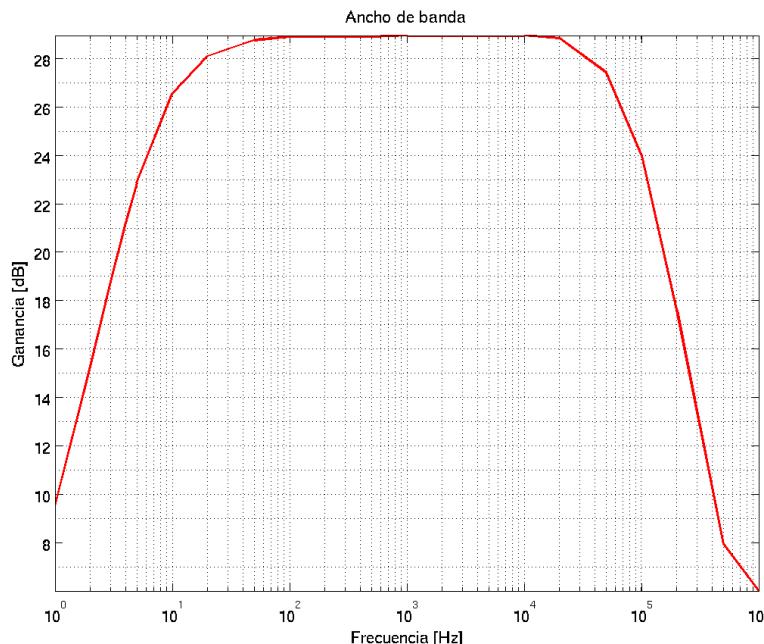


Figura 32: Ancho de banda

Como puede observarse del gráfico 32 y la tabla 3 , el amplificador de audio posee una frecuencia de corte inferior $f_l < 10$ Hz y una frecuencia de corte superior $f_h \simeq 60$ kHz.

7.2.4. Sensibilidad

Para la medición de la sensibilidad, se utilizó nuevamente el generador de audio con una señal de 1 kHz y una tensión tal que produzca a la salida la máxima excusión sin recorte, medida con el osciloscopio con la misma configuración anterior. Una vez alcanzada dicha tensión a la salida, se observó la tensión de entrada y se obtuvieron los siguientes valores:

A continuación se muestran los resultados obtenidos con el osciloscopio:

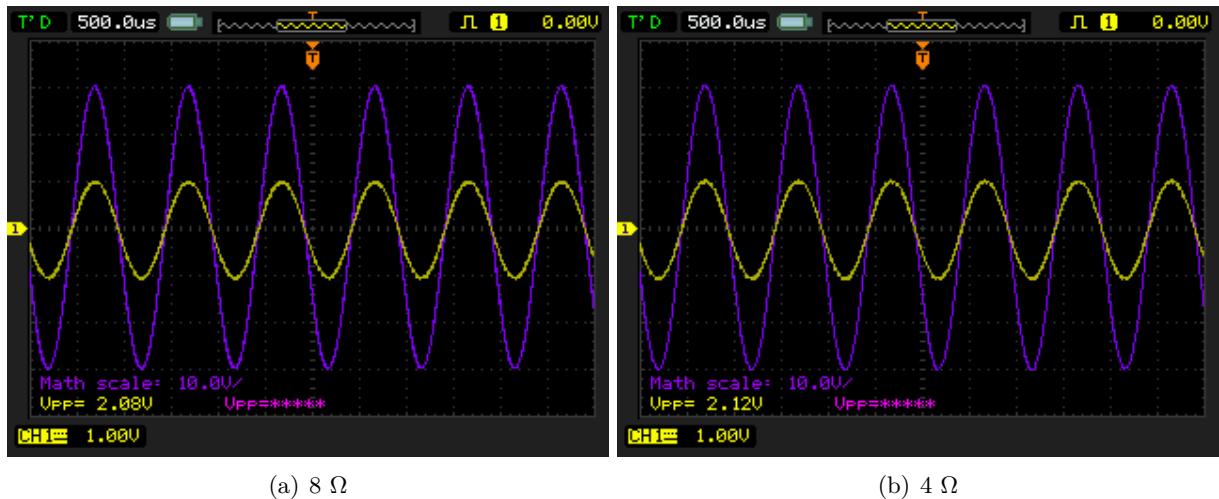


Figura 33: Sensibilidad

7.2.5. Slew rate

En esta medición se utilizó el generador de señal digital. El amplificador se utilizó sin carga para poder aplicar una señal de entrada cuadrada de un alto valor y así observar la deformación.

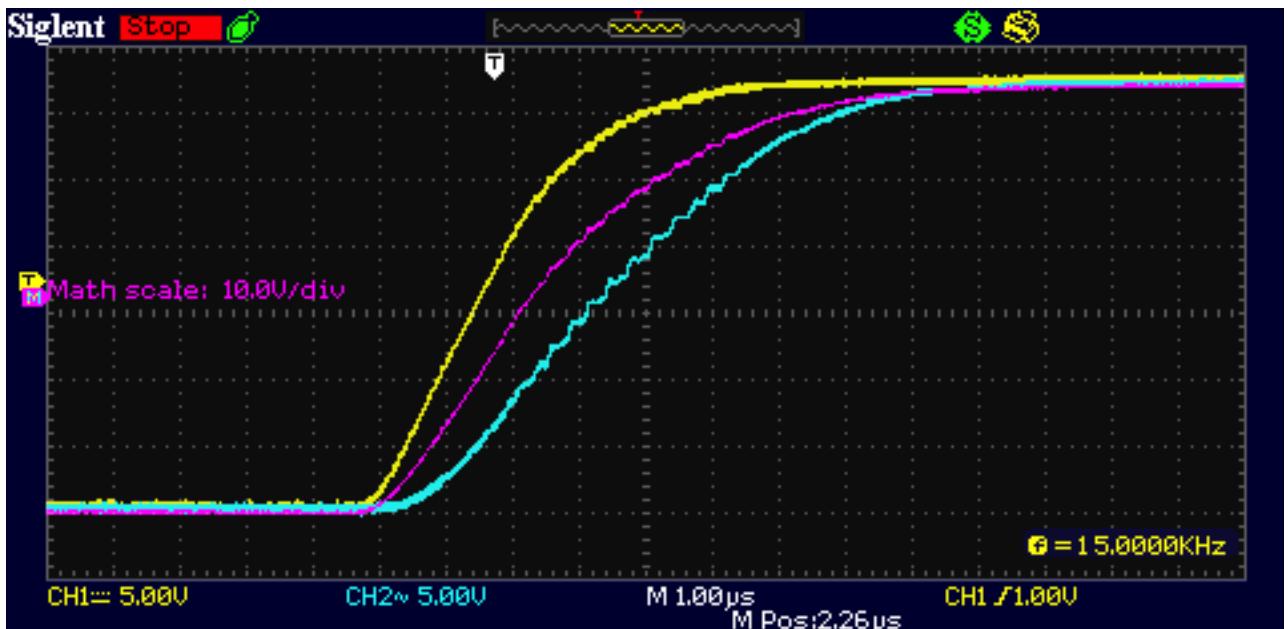


Figura 34: Slew Rate

El resultado obtenido en la figura 34 es:

$$\frac{20V}{1,28\mu\text{seg}} = 15,6 \left[\frac{V}{\mu\text{seg}} \right]$$

Se podría haber esperado que el resultado fuese aproximadamente el del datasheet del integrado, pero esto no es así. Este resultado se debe a que dado que la salida es flotante, y operan las dos mitades del puente en contrafase, es esperado que para que una señal crezca a su máximo valor, el aporte de Slew Rate esté determinado por ambas partes. Es por esto que se llega a un valor alto de slew rate, pero inferior al doble que sería $16 \frac{V}{\mu\text{seg}}$. Ese fenómeno puede verse dado que el medio puente que opera en contrafase, está tomando la señal de la primer mitad.

7.2.6. Distorsión armónica THD %

Esta medición realizó de dos maneras. Primero, se utilizó la función *FFT* del osciloscopio. Exitando el amplificación a con una señal de 1 kHz, se observó el espectro de la señal de salida obteniendo el resultado en la tabla 5:

Frecuencia	Tensión eficaz [V_{RMS}]
Fundamental	8.3
2^{ra} armónica	36.3m
3^{ra} armónica	30.2m
4^{ta} armónica	22.9m

Cuadro 5: Distorsión armónica

La distorsión armónica total obtenida con este método fue:

$$THD \% = 0,6 \%$$

A su vez, se realizó la misma medición con una placa de audio USB externa y una computadora utilizando el programa Spectral Lab. Fue necesario utilizar una fuente externa como generador para poder realizar la medición diferencial de la salida. Como generador de señal se utilizó un celular iPhone 5s debido a su baja THD %, que fue medida con la placa de audio y resultó 0.001 % para una señal de 1 KHz y 1 V_{RMS} . A continuación se muestran los resultados obtenidos:

Frecuencia [Hz]	Amplitud [V_{RMS}]			
	20	6	1,9	0,7
1K	0.334 %	0.343 %	0.290 %	0.282 %
7K	0.808 %	0.888 %	0.773 %	0.755 %

Como era esperado, la segunda medición resultó mucho mas precisa y llevó a la obtención de un valor mas bajo de la THD. A continuación, pueden verse algunas capturas de pantalla de las mediciones realizadas:

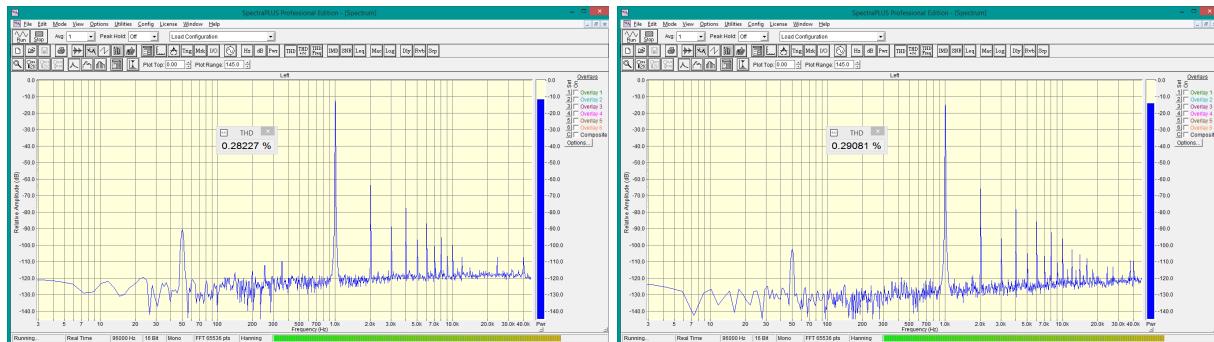
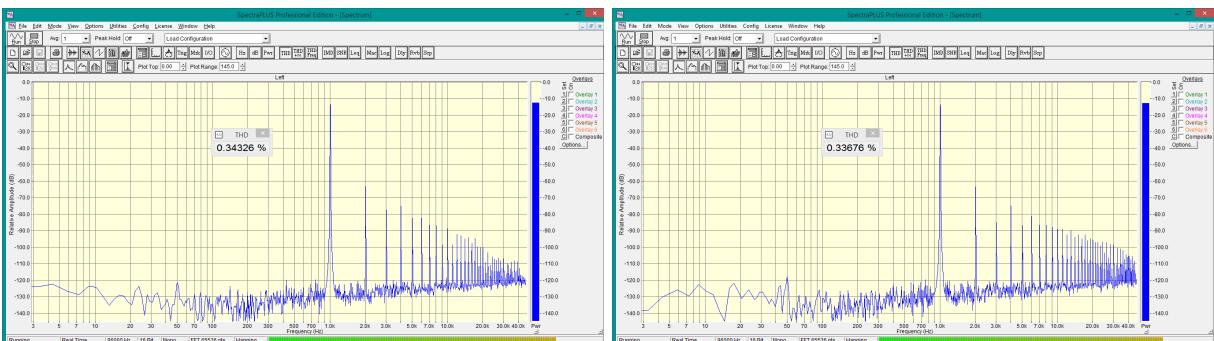
(a) $V_{out} = 0,7 \text{ } V_{RMS}$ (b) $V_{out} = 1,9 \text{ } V_{RMS}$ (c) $V_{out} = 6 \text{ } V_{RMS}$ (d) $V_{out} = 20 \text{ } V_{RMS}$

Figura 35: THD % @ 1 kHz

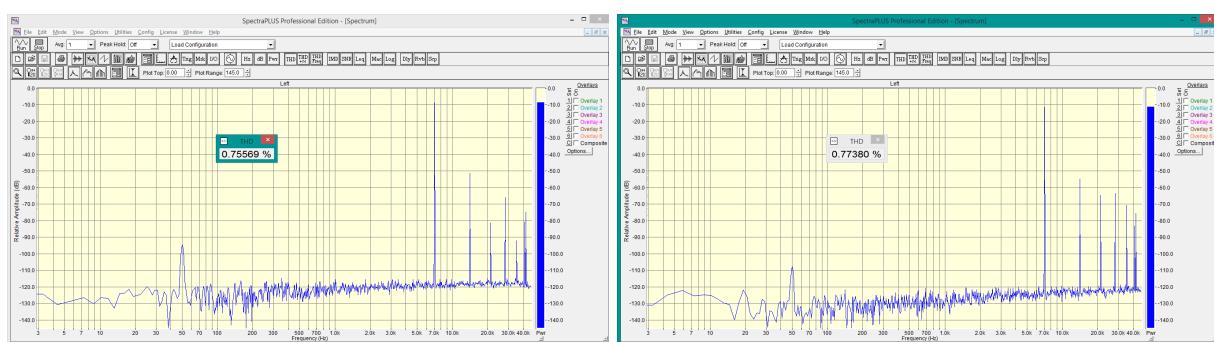
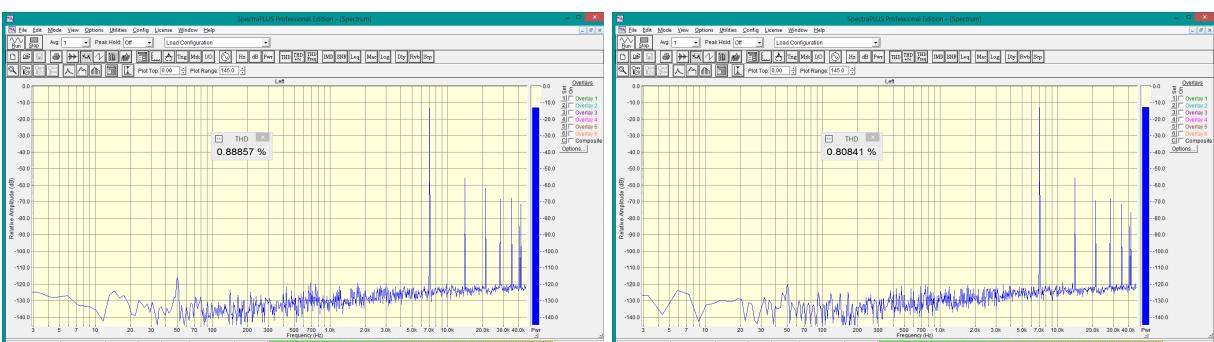
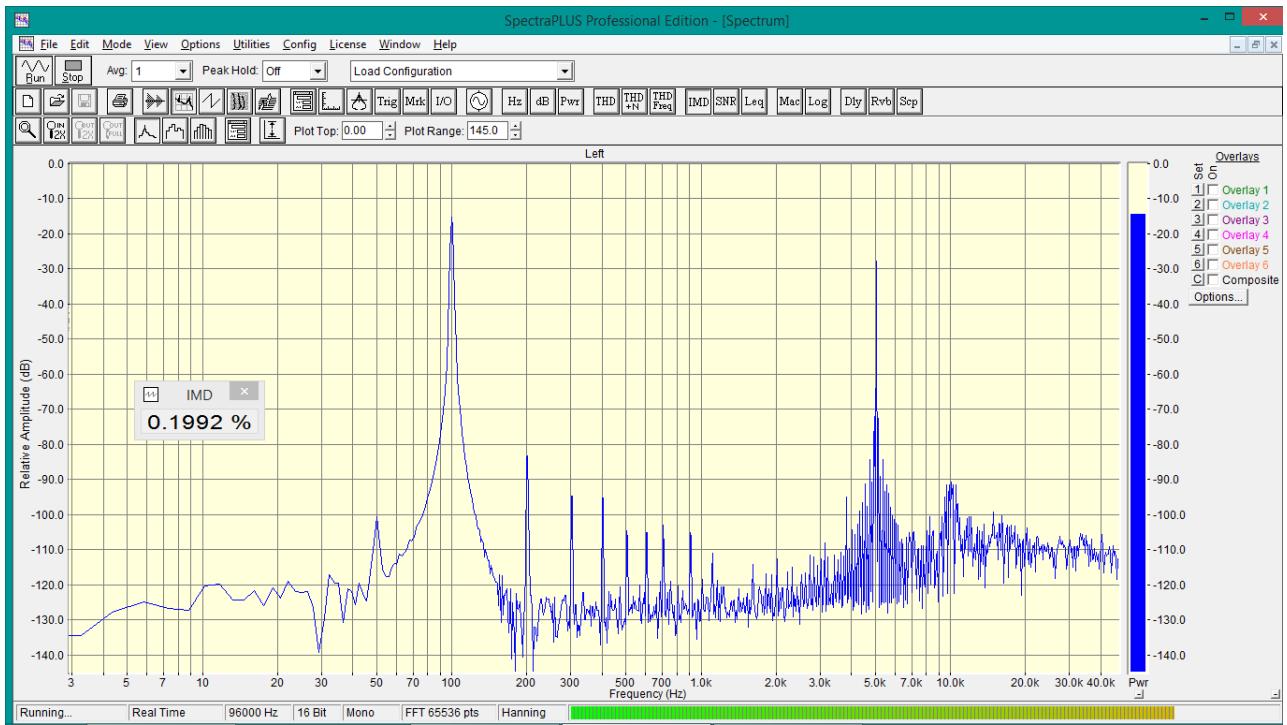
(a) $V_{out} = 0,7 \text{ } V_{RMS}$ (b) $V_{out} = 1,9 \text{ } V_{RMS}$ (c) $V_{out} = 6 \text{ } V_{RMS}$ (d) $V_{out} = 20 \text{ } V_{RMS}$

Figura 36: THD % @ 7 kHz

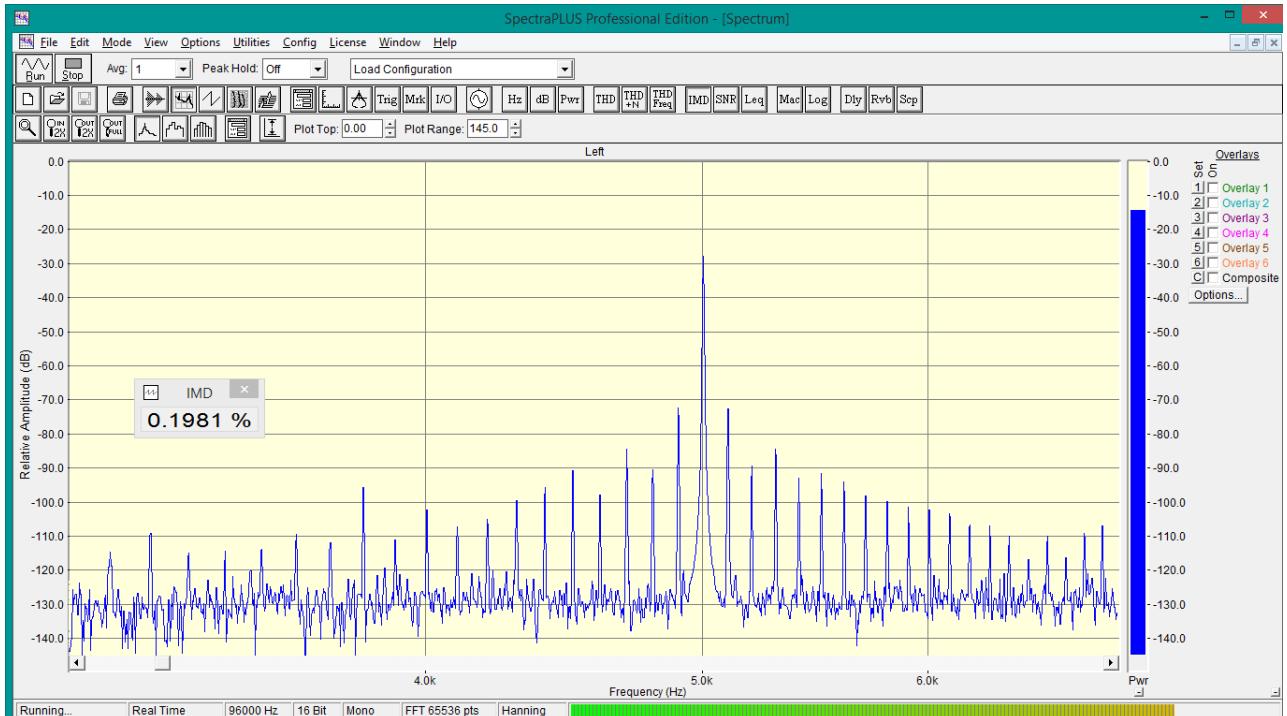
Como puede notarse, la THD % a una misma frecuencia aumenta levemente cuando se exige más potencia. A su vez, a medida que aumenta la frecuencia, la realimentación decrece. Por lo tanto la THD % aumenta.

7.2.7. IMD - Distorsión por intermodulación

Como se vió anteriormente, la presencia de elementos circuitales no lineales genera la aparición de armónicas en respuesta a tonos senoidales. Por lo tanto, si a la entrada del amplificador se aplica una señal de 2 o más tonos, a la salida aparecerán combinaciones lineales de las frecuencias fundamentales. Esto es conocido como distorsión por intermodulación (IMD) y su deformación en la señal suele notarse más que la THD %. A continuación se muestra el resultado de la medición realizada con 2 tonos, uno de 100 Hz y otro de 5 kHz al 25 % de amplitud:



(a) Espectro total



(b) Espectro ampliado entre 3 kHz y 7 kHz

Figura 37: IMD - $f_1 = 100$ Hz, $f_2 = 5$ kHz

Como puede verse, aparecen componentes espectrales distanciadas en 100 Hz alrededor de la frecuencia de 5 kHz.

7.2.8. Impedancia de entrada

En esta medición se colocó una potenciómetro en serie a la entrada y una señal de 1 kHz y 1 \hat{V} . Midiendo con el osciloscopio la señal antes y después del potenciómetro, se varió el mismo hasta atenuar la señal a la mitad. Alcanzado este punto, se quitó el potenciómetro y se midió la resistencia con el multímetro obteniendo el siguiente resultado:

$$Z_{in} = 22,4 \text{ k}\Omega$$

7.2.9. Impedancia de salida

De una manera similar, con la misma señal de entrada, se midió la tensión a la salida en vacío (V_o) y con una carga de 8 Ω (V_c). Utilizando la siguiente ecuación,

$$Z_{out} = R_{carga} \cdot \left(\frac{V_o}{V_c} - 1 \right)$$

se obtuvo el siguiente resultado:

$$Z_{out} = 0,541 \text{ }\Omega$$

Puede notarse que en la medición se obtuvo un Z_o muy alto para tratarse de un amplificador realimentado donde se esperaría una impedancia de salida del orden de los $m\Omega$, esto se debe a que la medición se hizo con un osciloscopio digital, por lo que la medición está en el orden de la incertezza.

7.2.10. Factor de amortiguamiento

El cálculo del factor de amortiguamiento se hizo para una única frecuencia de 1 kHz debido a que fue la frecuencia para la cual se midió Z_{out} . El resultado obtenido fue:

R_{carga} [Ω]	F_A
8	14.8
4	7.4

Cuadro 6: Factor de amortiguamiento

7.2.11. Eficiencia

Se midió la eficiencia con una carga de 8 Ω con una tensión de fuente $V_{source} = 37$ V y se obtuvo el siguiente resultado

Fórmulas utilizadas: $\eta = \frac{P_L}{P_{source}}$, $P_{source} = I_{RMS}V_{source}$, $P_L = \frac{V_{outRMS}^2}{R_L}$

V_{outRMS} [V]	I_{RMS} [A]	η [%]
20.2	2.18	63.2
6.37	0.77	17.8
2.66	0.38	6.3
0.7	0.14	1.2

Cuadro 7: Eficiencia

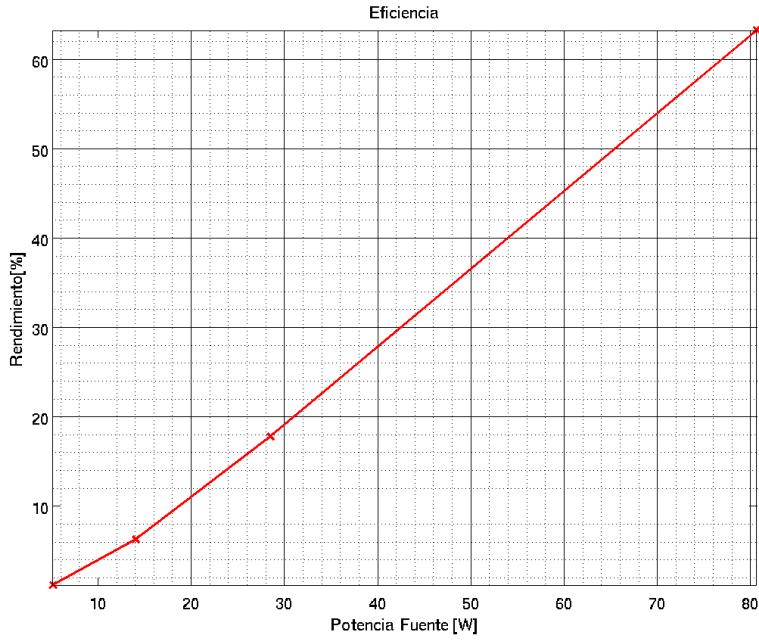


Figura 38: Eficiencia

7.3. Discusión

Debido a que existen distintas formas de realizar ciertas mediciones, cabe justificar los métodos llevados a cabo anteriormente así como también los contratiempos encontrados.

Comenzando por el ancho de banda, hubo que tener en cuenta el efecto del slew rate para señales de frecuencias mayores a 50 kHz dado que comenzaba a notarse una leve deformación en la señal. Para ello, como puede verse en la tabla 3, la tensión de entrada fue disminuyendo conforme con el aumento de la frecuencia.

Por otra parte, a la hora de medir la distorsión armónica (THD %) nos encontramos con ciertos inconvenientes. En un primer momento, la medición iba a ser realizada con el distorsímetro Hewlett Packard pero debido a un desperfecto en el instrumento se optó por la función *FFT* del osciloscopio, que llevó a una medición con menor precisión. Más adelante, para obtener un mejor resultado y además poder medir otro tipo de distorsiones, se volvió a medir el circuito esta vez con una placa de audio USB externa y el programa Spectral Lab. Los resultados obtenidos no fueron mucho mejores pero sí más confiables.

Finalmente, dos últimos detalles a tener en cuenta son acerca de las mediciones de la impedancia de entrada y de salida. En primer lugar, debido al método utilizado en ambas mediciones, el resultado se corresponde con la parte resistiva de la impedancia ya que no se tuvieron en cuenta efectos reactivos. Por otra parte, la medición de la impedancia de salida fue realizada con un multímetro de mayor precisión para poder apreciar mejor la diferencia entre V_o y V_c y de esta manera, disminuir el error.

8. Conclusiones

El primer objetivo del proyecto era lograr la construcción de un amplificador de audio que sea capaz de aumentar el nivel sonoro de la señal sin que se note una deformación en la misma. Desde el punto de vista subjetivo, este objetivo fue cumplido.

Enfocándonos ahora en los detalles técnicos del proyecto, comenzamos por el Slew Rate. Si bien el valor obtenido fue bueno y cercano al esperado ($15,6 \frac{V}{\mu\text{seg}}$ contra $20 \frac{V}{\mu\text{seg}}$), el mismo es difícil, o casi imposible de mejorar debido a que no puede modificarse la compensación interna del TDA2030A. Esta fue una de las desventajas planteadas cuando se evaluó la topología a implementar, puesto que cada integrado tiene un SR de $8 \frac{V}{\mu\text{seg}}$. Lo que sí es importante notar, es que el SR al utilizar esta topología puede duplicar su valor, por lo que hacer un amplificador modo puente mejora sustancialmente este parámetro.

Por otra parte, al hacer las distintas mediciones de distorsión, los valores obtenidos resultaron llamativamente mayores a los que se esperaban. Observando las hojas de datos de los componentes, principalmente la del TDA2030A, estábamos convencidos de que la Distorsión Armónica Total debe ser al menos un orden de magnitud menor. Esta era una de las principales ventajas de la topología ya que la integración de componentes genera un mayor apareamiento y por lo tanto la distorsión se reduce.

Pero la conclusión fue que dado a que utilizamos transistores cuya tensión V_{CE} es grande, y estos están muy al límite cuando se los pone en funcionamiento en este circuito. La mejora sería utilizar transistores que trabajen más cómodos a esas corrientes, pudiendo tener un V_{CE} menor pero esto requeriría cambiar todo el circuito impreso entre otras cosas puesto que el encapsulado ya es TOT3P y no TO220.

Finalmente, no queríamos dejar de lado algunos de los inconvenientes con los que nos encontramos a lo largo del proyecto y que retrasaron su implementación. El principal contratiempo fue uno que acarreamos durante bastante tiempo y fue el de usar amplificadores operacionales falsos. Los encapsulados tenían el modelo correcto impreso, TDA2030A, pero no eran capaces de entregar la corriente ni la tensión necesaria, fallando instantáneamente cuando se exigía más de un 50% al amplificador.

Para concluir podemos decir como puntos a favor están que esta topología de circuito presenta la particularidad de utilizar pocos componentes y tener pocos puntos de falla para la potencia que puede llegar a manejar. Siendo bastante atractivo por el poco costo que tiene en comparación con otros, ademas de lograr un rendimiento aceptable por ser tipo clase B.

Evaluando los resultados obtenidos, el amplificador no resultó un amplificador Hi-Fi. Sin embargo, al escucharlo presento un buen desempeño.

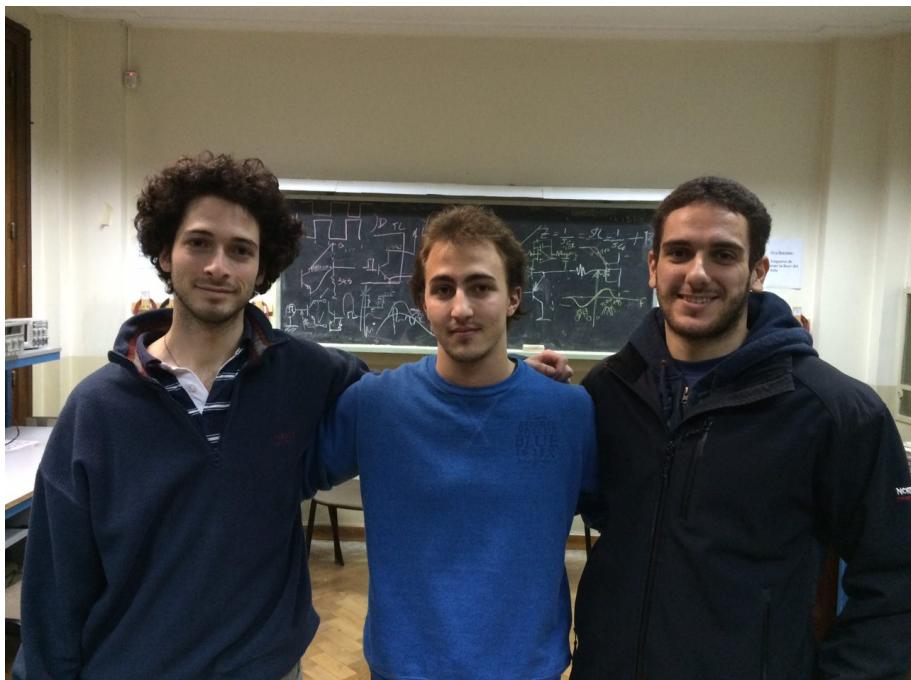


Figura 39: Grupo 1, Laboratorio 14, FIUBA. De izquierda a derecha: Marcos Margulius, Maximiliano Rinaldi, Marcelo Lopez Gallo

9. Bibliografía

- Apuntes de Cátedra Circuitos Electrónicos II (66.10), Facultad de Ingeniería, UBA
- 'Analisis and Design of Analog and Integrated Circuits', Grey-Meyer, 4th edition, 2001
- 'Audio Power Amplifier Design Handbook', Douglas Self, 5th edition, 2009.
- Forum en www.electroschematics.com

10. Anexo

10.1. Diagramas esquemáticos

A continuacion los distintos esquemáticos utilizados:

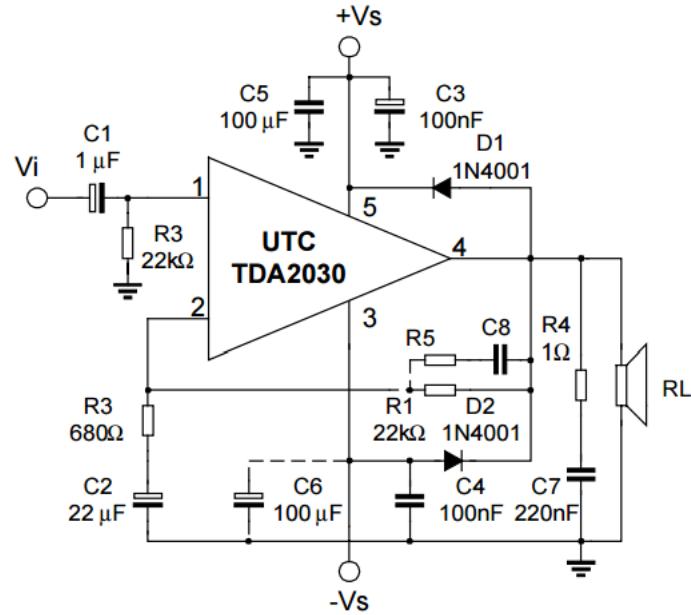


Figura 40: Esquemático para probar funcionamiento de integrados

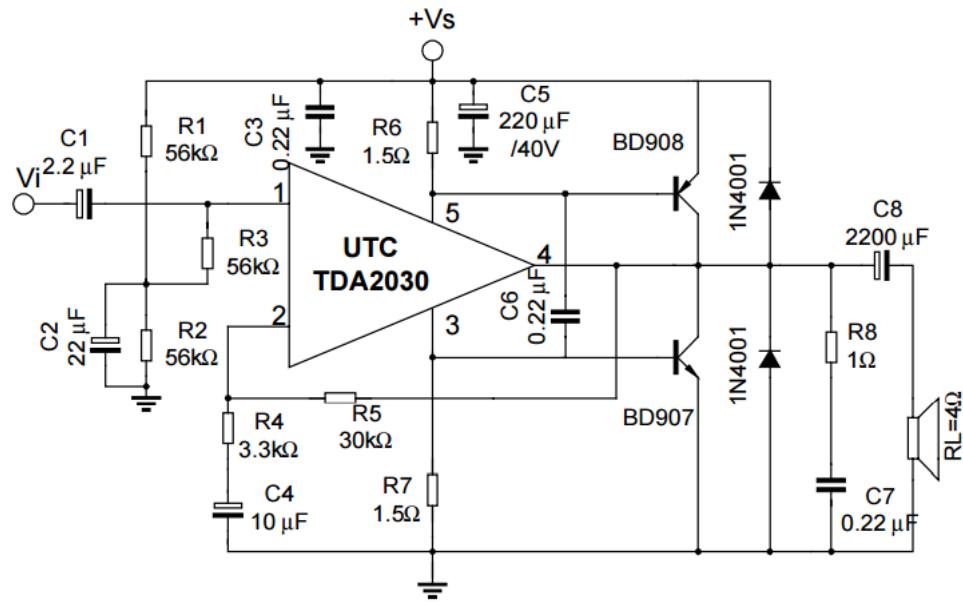


Figura 41: Esquemático de medio puente con transistores de paso

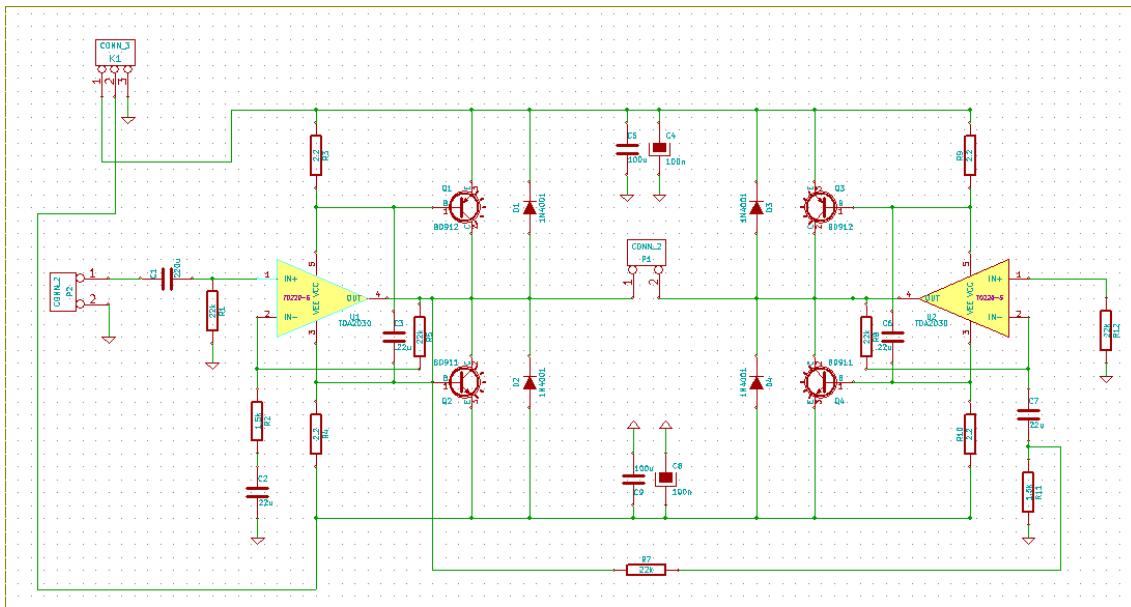


Figura 42: Esquemático de circuito puente completo inicial

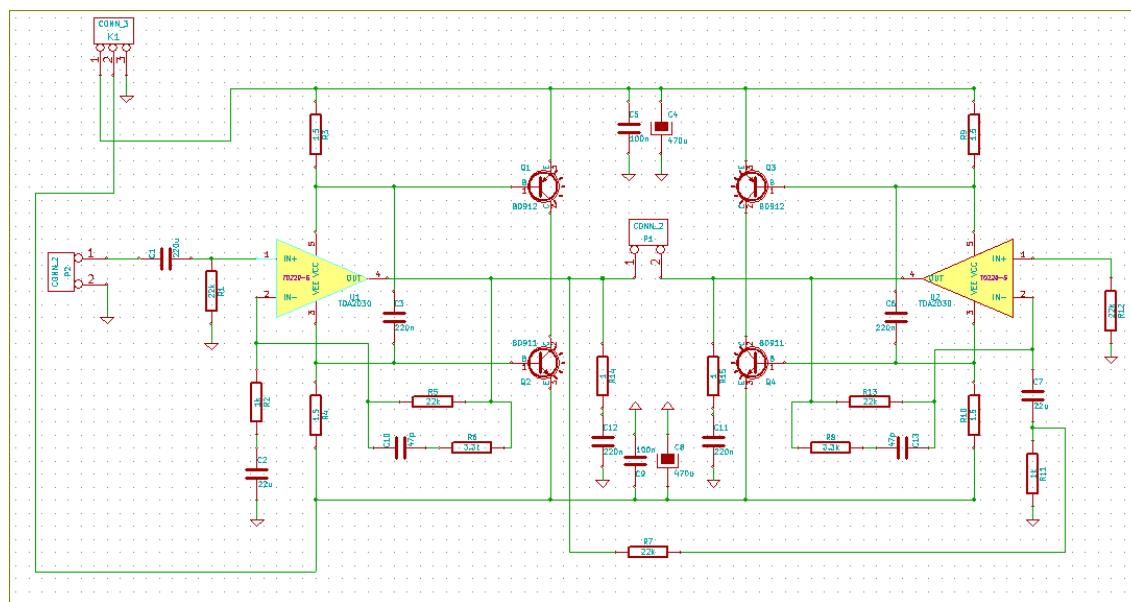


Figura 43: Esquemático de circuito terminado

10.2. Listado de partes

Componente	Valor	Material	Potencia	Tolerancia
R1,R5,R7,R12,R13	22 KΩ	Carbón	1/4 W	1 %
R2,R11	1 KΩ	Carbón	1/4 W	1 %
R3,R4,R9,R10	1.5 Ω	Alambre	2 W	5 %
R6,R9	3.3 KΩ	Carbón	1/4 W	5 %

Cuadro 8: Resistencias

Componente	Valor	Tipo
C1	220 μF	Electrolítico
C2,C7	22 μF	Tantalo
C3,C6,C11,C12	220 nF	Cerámico
C4,C8	470 μF	Electrolítico
C5,C9	100 nF	Cerámico
C10,C13	47 pF	Cerámico

Cuadro 9: Capacitores

Componente	Modelo
U1,U2	TDA2030A
Q1,Q3	BD912
Q2,Q4	BD911

Cuadro 10: Transistores e integrados

10.3. Listado de proveedores

- GM Electrónica
- Microelectrónica
- Marimón Electrónica

10.4. Hojas de datos



**BD909/911
BD910/912**

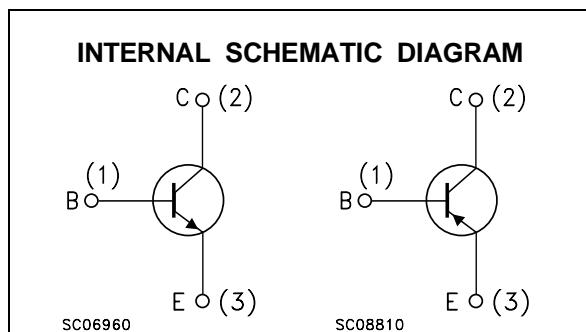
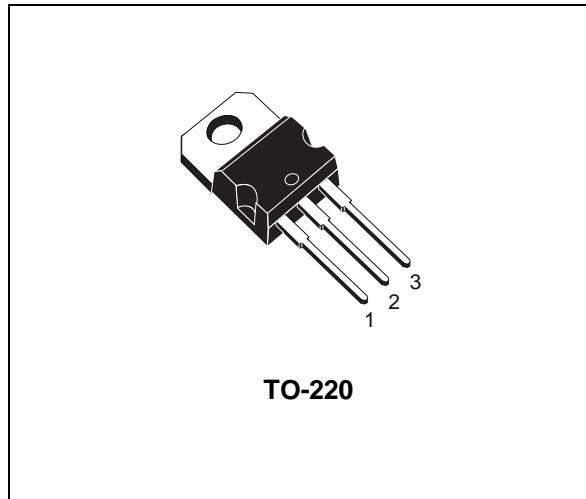
COMPLEMENTARY SILICON POWER TRANSISTORS

- STMicroelectronics PREFERRED SALES TYPES

DESCRIPTION

The BD909 and BD911 are silicon Epitaxial-Base NPN power transistors mounted in Jedec TO-220 plastic package. They are intended for use in power linear and switching applications.

The complementary PNP types are BD910 and BD912 respectively.



ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value				Unit
		NPN	BD909	BD911		
		PNP	BD910	BD912		
V_{CBO}	Collector-Base Voltage ($I_E = 0$)		80	100		V
V_{CEO}	Collector-Emitter Voltage ($I_B = 0$)		80	100		V
V_{EBO}	Emitter-Base Voltage ($I_C = 0$)			5		V
I_E, I_C	Collector Current			15		A
I_B	Base Current			5		A
P_{tot}	Total Dissipation at $T_c \leq 25^\circ\text{C}$			90		W
T_{stg}	Storage Temperature			-65 to 150		°C
T_j	Max. Operating Junction Temperature			150		°C

For PNP types voltage and current values are negative.

BD909 / BD910 / BD911 / BD912

THERMAL DATA

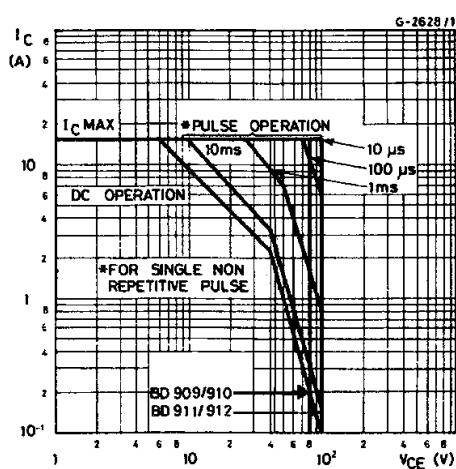
$R_{\text{thj-case}}$	Thermal Resistance Junction-case	Max	1.4	$^{\circ}\text{C/W}$
-----------------------	----------------------------------	-----	-----	----------------------

ELECTRICAL CHARACTERISTICS ($T_{\text{case}} = 25^{\circ}\text{C}$ unless otherwise specified)

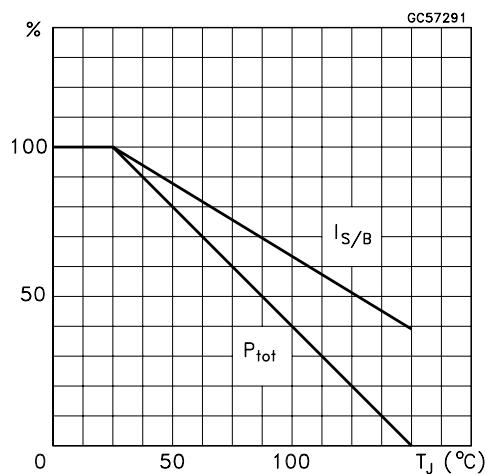
Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
I_{CBO}	Collector Cut-off Current ($I_E = 0$)	for BD909/910 $V_{\text{CB}} = 80 \text{ V}$ for BD911/912 $V_{\text{CB}} = 100 \text{ V}$ $T_{\text{case}} = 150^{\circ}\text{C}$ for BD909/910 $V_{\text{CB}} = 80 \text{ V}$ for BD911/912 $V_{\text{CB}} = 100 \text{ V}$			500 500 5 5	μA μA mA mA
I_{CEO}	Collector Cut-off Current ($I_B = 0$)	for BD909/910 $V_{\text{CE}} = 40 \text{ V}$ for BD911/912 $V_{\text{CE}} = 50 \text{ V}$			1 1	mA mA
I_{EBO}	Emitter Cut-off Current ($I_C = 0$)	$V_{\text{EB}} = 5 \text{ V}$			1	mA
$V_{\text{CEO(sus)}}^*$	Collector-Emitter Sustaining Voltage ($I_B = 0$)	$I_C = 100 \text{ mA}$ for BD909/910 for BD911/912	80 100			V V
$V_{\text{CE(sat)}}^*$	Collector-Emitter Saturation Voltage	$I_C = 5 \text{ A}$ $I_C = 10 \text{ A}$	$I_B = 0.5 \text{ A}$ $I_B = 2.5 \text{ A}$		1 3	V V
$V_{\text{BE(sat)}}^*$	Base-Emitter Saturation Voltage	$I_C = 10 \text{ A}$	$I_B = 2.5 \text{ A}$		2.5	V
V_{BE}^*	Base-Emitter Voltage	$I_C = 5 \text{ A}$	$V_{\text{CE}} = 4 \text{ V}$		1.5	V
h_{FE}^*	DC Current Gain	$I_C = 0.5 \text{ A}$ $I_C = 5 \text{ A}$ $I_C = 10 \text{ A}$	$V_{\text{CE}} = 4 \text{ V}$ $V_{\text{CE}} = 4 \text{ V}$ $V_{\text{CE}} = 4 \text{ V}$	40 15 5	250 150	
f_T	Transition frequency	$I_C = 0.5 \text{ A}$	$V_{\text{CE}} = 4 \text{ V}$	3		MHz

* Pulsed: Pulse duration = 300 μs , duty cycle 1.5 %
For PNP types voltage and current values are negative.

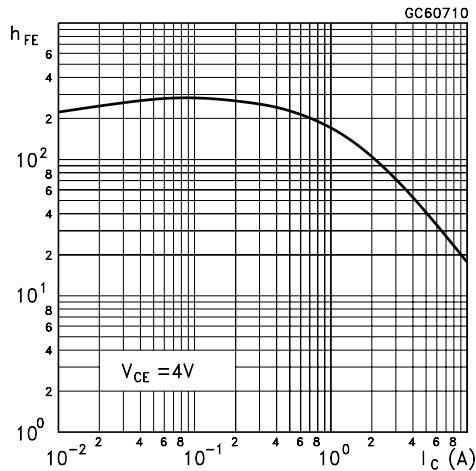
Safe Operating Area



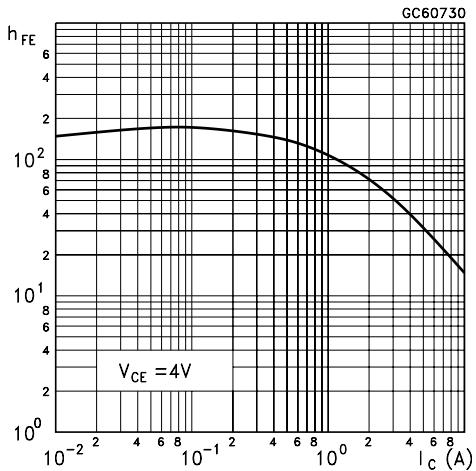
Derating Curves



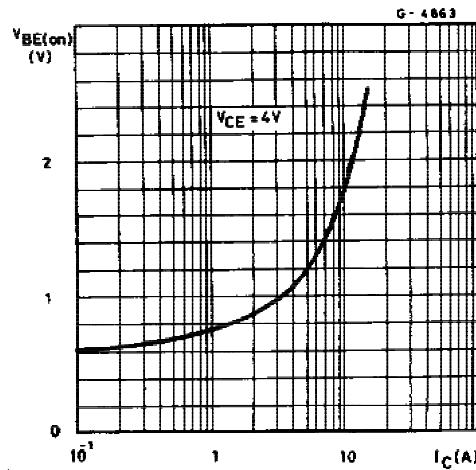
DC Current Gain (NPN type)



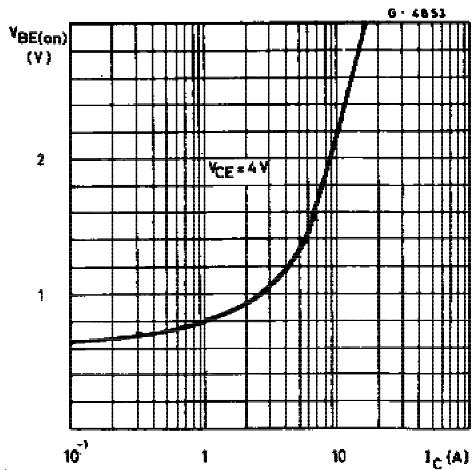
DC Current Gain (PNP type)



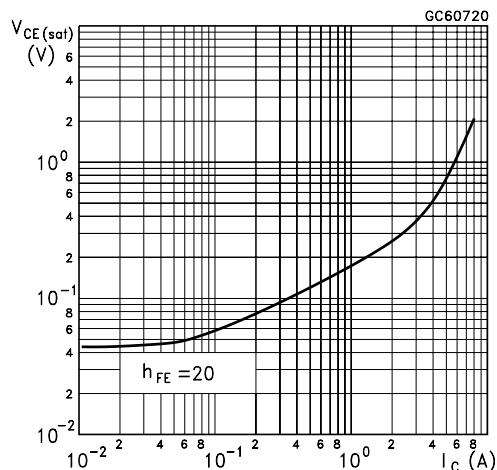
DC Transconductance (NPN type)



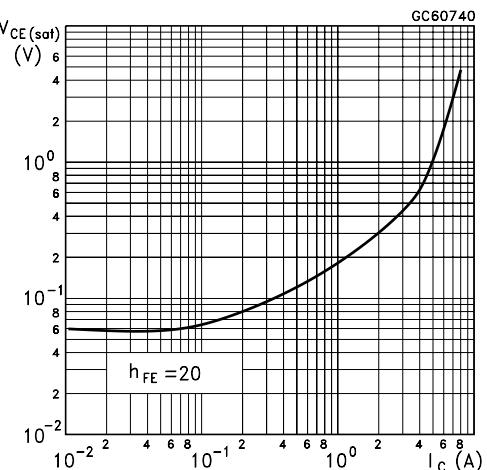
DC Transconductance (PNP type)



Collector-Emitter Saturation Voltage (NPN type)

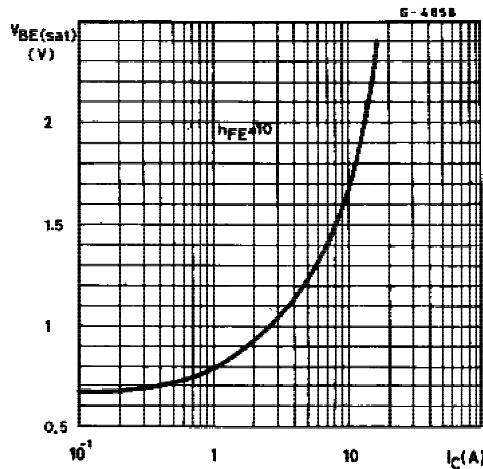


Collector-Emitter Saturation Voltage (PNP type)

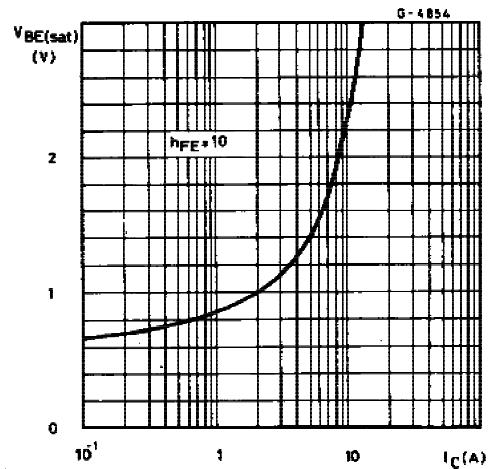


BD909 / BD910 / BD911 / BD912

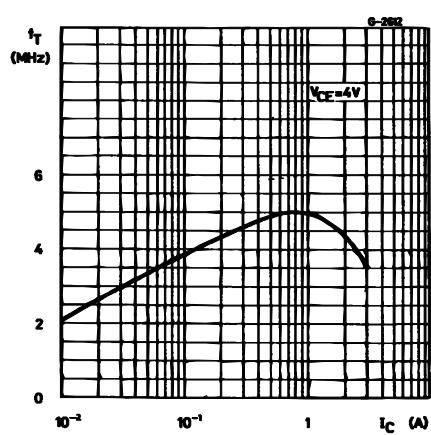
Base-Emitter Saturation Voltage (NPN type)



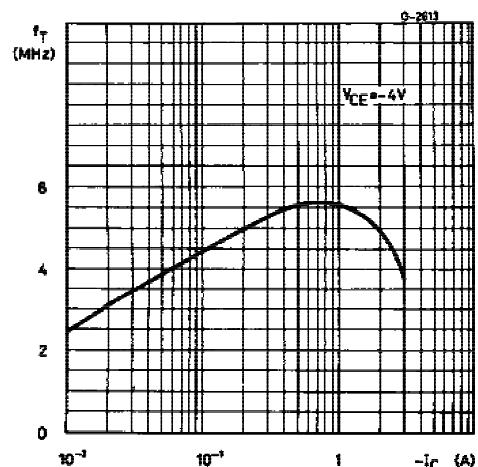
Base-Emitter Saturation Voltage (PNP type)



Transition Frequency (NPN type)



Transition Frequency (PNP type)





SGS-THOMSON
MICROELECTRONICS

TDA2030A

18W Hi-Fi AMPLIFIER AND 35W DRIVER

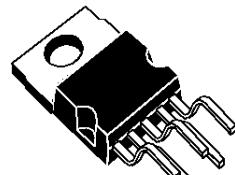
DESCRIPTION

The TDA2030A is a monolithic IC in Pentawatt® package intended for use as low frequency class AB amplifier.

With $V_S \text{ max} = 44V$ it is particularly suited for more reliable applications without regulated supply and for 35W driver circuits using low-cost complementary pairs.

The TDA2030A provides high output current and has very low harmonic and cross-over distortion.

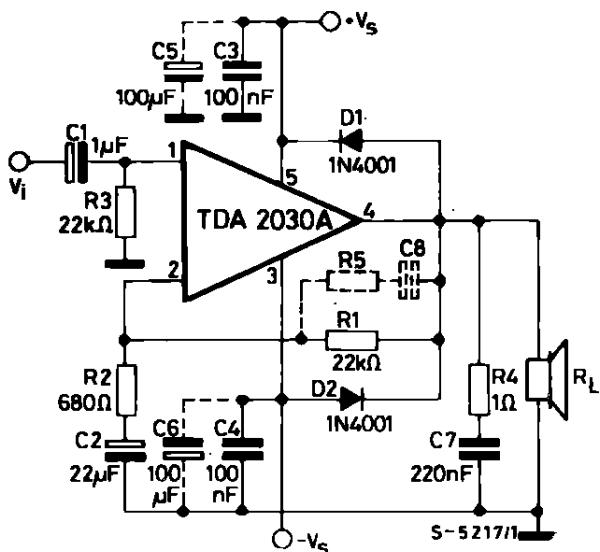
Further the device incorporates a short circuit protection system comprising an arrangement for automatically limiting the dissipated power so as to keep the working point of the output transistors within their safe operating area. A conventional thermal shut-down system is also included.



PENTAWATT

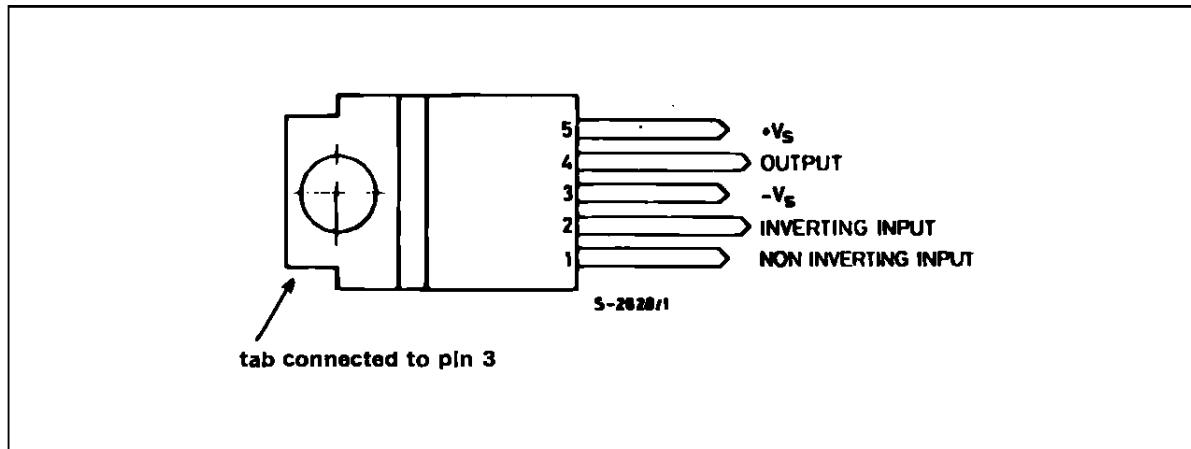
ORDERING NUMBERS : TDA2030AH
TDA2030AV

TYPICAL APPLICATION

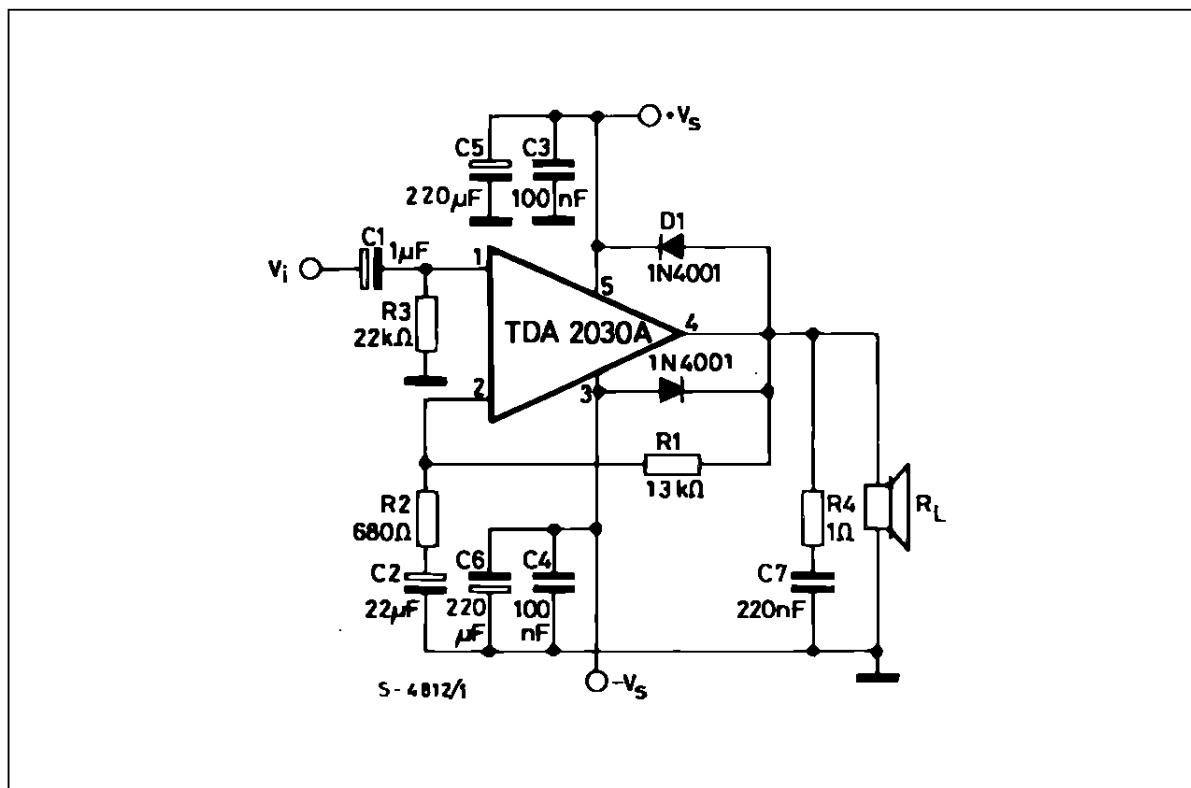


TDA2030A

PIN CONNECTION (Top view)



TEST CIRCUIT



THERMAL DATA

Symbol	Parameter	Value	Unit
$R_{th(j-case)}$	Thermal Resistance Junction-case	Max	$^{\circ}\text{C/W}$

ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
V_s	Supply Voltage	± 22	V
V_i	Input Voltage	V_s	
V_i	Differential Input Voltage	± 15	V
I_o	Peak Output Current (internally limited)	3.5	A
P_{tot}	Total Power Dissipation at $T_{case} = 90^\circ\text{C}$	20	W
T_{stg}, T_j	Storage and Junction Temperature	-40 to +150	$^\circ\text{C}$

ELECTRICAL CHARACTERISTICS(Refer to the test circuit, $V_s = \pm 16V$, $T_{amb} = 25^\circ\text{C}$ unless otherwise specified)

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
V_s	Supply Voltage		± 6		± 22	V
I_d	Quiescent Drain Current			50	80	mA
I_b	Input Bias Current	$V_s = \pm 22V$		0.2	2	μA
V_{os}	Input Offset Voltage	$V_s = \pm 22V$		± 2	± 20	mV
I_{os}	Input Offset Current			± 20	± 200	nA
P_o	Output Power	$d = 0.5\%$, $G_v = 26\text{dB}$ $f = 40$ to 15000Hz $V_s = \pm 19V$	$R_L = 4\Omega$ $R_L = 8\Omega$ $R_L = 8\Omega$	15 10 13	18 12 16	W
BW	Power Bandwidth	$P_o = 15\text{W}$	$R_L = 4\Omega$		100	
SR	Slew Rate				8	
G_v	Open Loop Voltage Gain	$f = 1\text{kHz}$			80	
G_v	Closed Loop Voltage Gain	$f = 1\text{kHz}$		25.5	26	26.5
d	Total Harmonic Distortion	$P_o = 0.1$ to 14W $f = 40$ to $15\ 000\text{Hz}$ $P_o = 0.1$ to 9W , $f = 40$ to $15\ 000\text{Hz}$ $R_L = 8\Omega$		0.08 0.03 0.5		% % %
d_2	Second Order CCIF Intermodulation Distortion	$P_o = 4\text{W}$, $f_2 - f_1 = 1\text{kHz}$, $R_L = 4\Omega$			0.03	%
d_3	Third Order CCIF Intermodulation Distortion	$f_1 = 14\text{kHz}$, $f_2 = 15\text{kHz}$ $2f_1 - f_2 = 13\text{kHz}$			0.08	%
e_N	Input Noise Voltage	$B = \text{Curve A}$ $B = 22\text{Hz}$ to 22kHz		2 3	10	μV μV
i_N	Input Noise Current	$B = \text{Curve A}$ $B = 22\text{Hz}$ to 22kHz		50 80	200	pA pA
S/N	Signal to Noise Ratio	$R_L = 4\Omega$, $R_g = 10\text{k}\Omega$, $B = \text{Curve A}$ $P_o = 15\text{W}$ $P_o = 1\text{W}$		106 94		dB dB
R_i	Input Resistance (pin 1)	(open loop) $f = 1\text{kHz}$	0.5	5		$M\Omega$
SVR	Supply Voltage Rejection	$R_L = 4\Omega$, $R_g = 22\text{k}\Omega$ $G_v = 26\text{dB}$, $f = 100\text{ Hz}$		54		dB
T_j	Thermal Shut-down Junction Temperature			145		$^\circ\text{C}$

TDA2030A

Figure 1 : Single Supply Amplifier

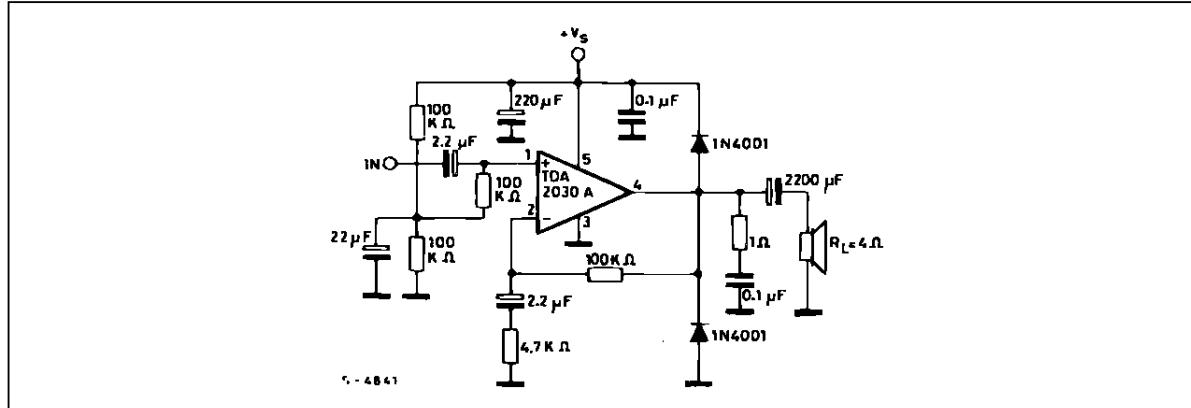


Figure 2 : Open Loop-frequency Response

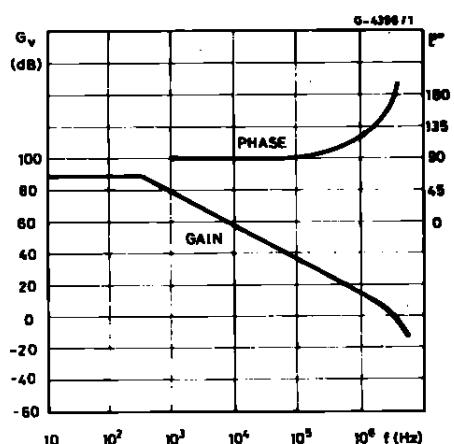


Figure 3 : Output Power versus Supply Voltage

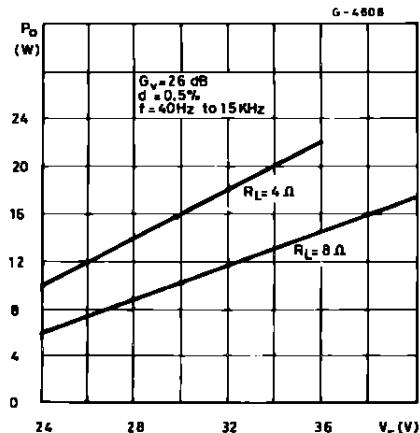


Figure 4 : Total Harmonic Distortion versus Output Power (test using rise filters)

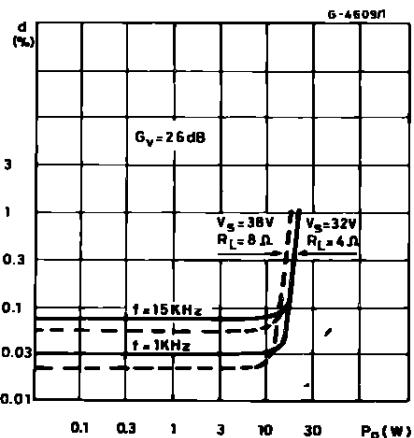


Figure 5 : Two Tone CCIF Intremodulation Distortion

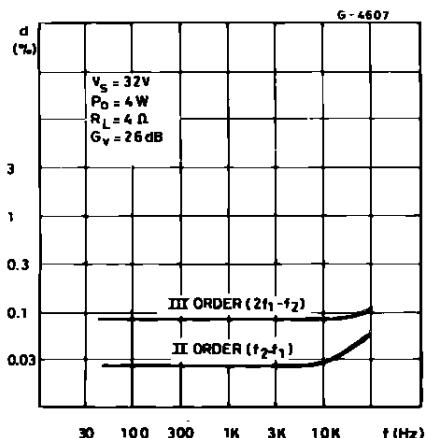


Figure 6 : Large Signal Frequency Response

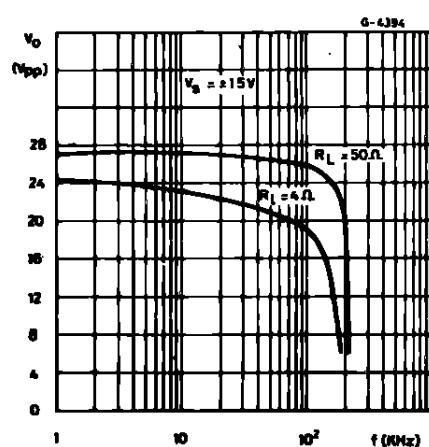


Figure 7 : Maximum Allowable Power Dissipation versus Ambient Temperature

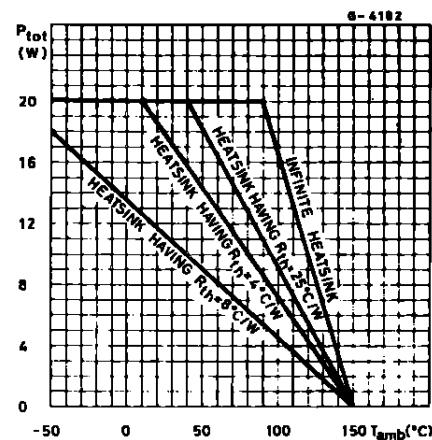


Figure 8 : Output Power versus Supply Voltage

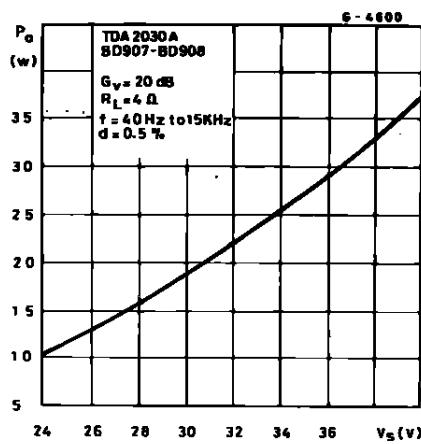


Figure 9 : Total Harmonic Distortion versus Output Power

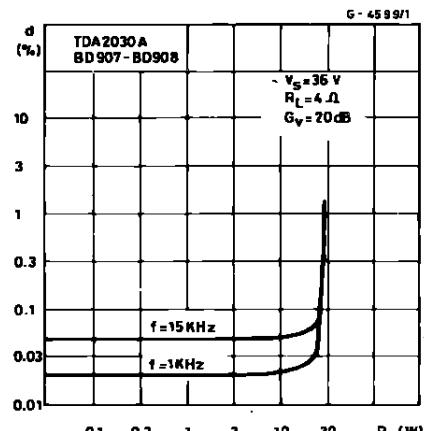


Figure 10 : Output Power versus Input Level

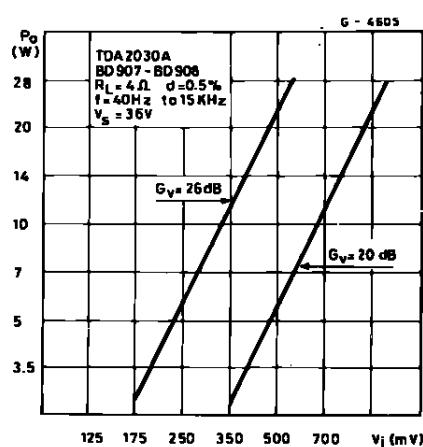
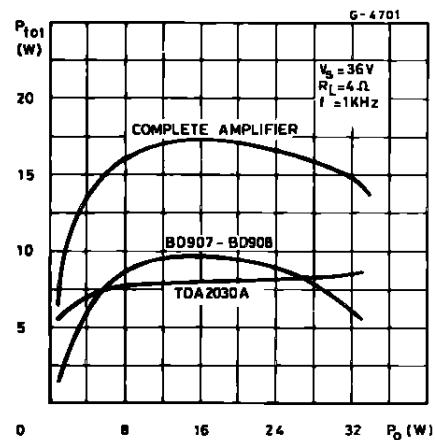


Figure 11 : Power Dissipation versus Output Power



TDA2030A

Figure 12 : Single Supply High Power Amplifier (TDA2030A + BD907/BD908)

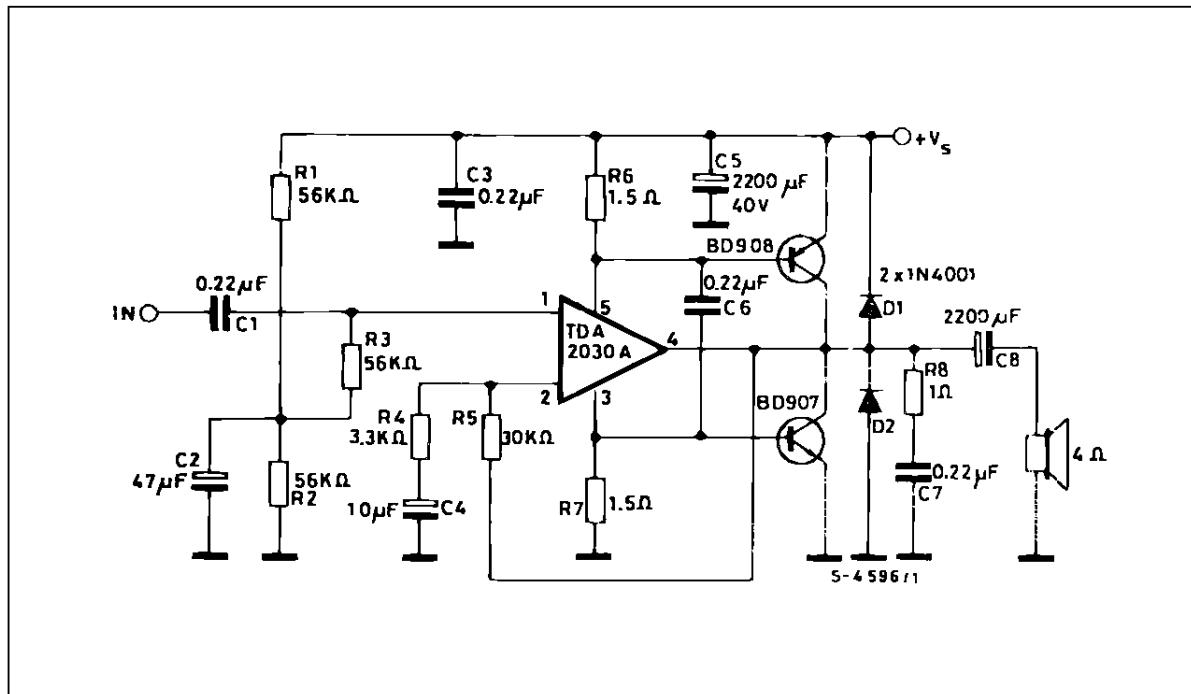
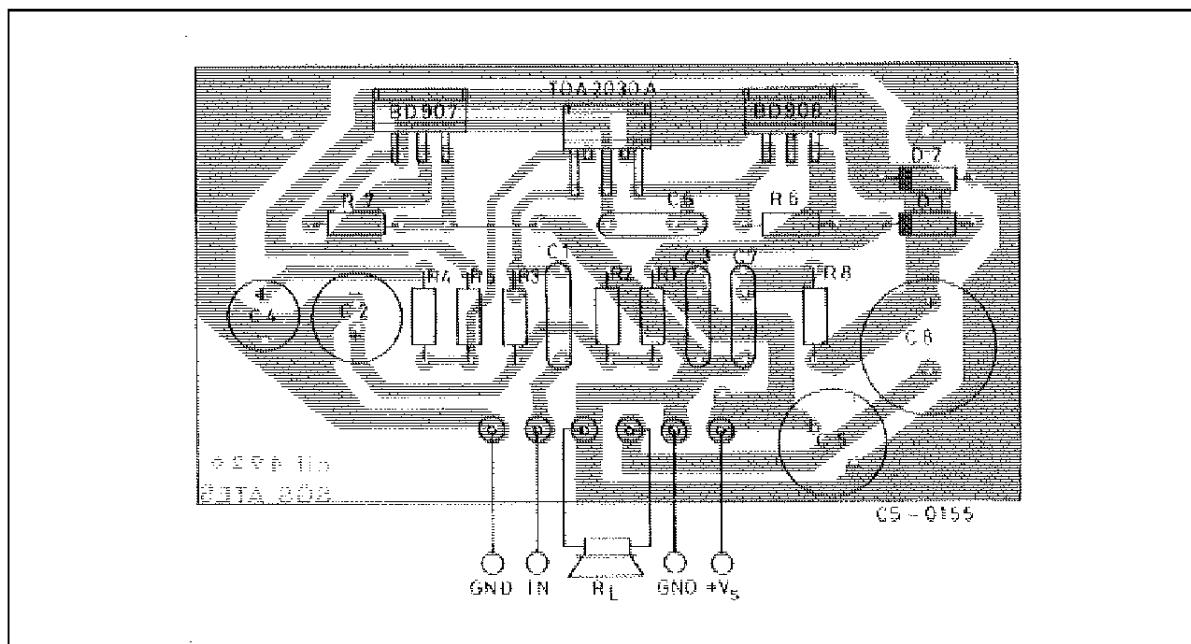


Figure 13 : P.C. Board and Component Layout for the Circuit of Figure 12 (1:1 scale)



TYPICAL PERFORMANCE OF THE CIRCUIT OF FIGURE 12

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
V_s	Supply Voltage		36	44		V
I_d	Quiescent Drain Current	$V_s = 36V$	50			mA
P_o	Output Power	$d = 0.5\%, R_L = 4\Omega, f = 40\text{ z to }15\text{Hz}$ $V_s = 39V$ $V_s = 36V$ $d = 10\%, R_L = 4\Omega, f = 1\text{kHz}$ $V_s = 39V$ $V_s = 36V$		35 28 44 35		W W W W
G_v	Voltage Gain	$f = 1\text{kHz}$	19.5	20	20.5	dB
SR	Slew Rate			8		V/ μsec
d	Total Harmonic Distortion	$P_o = 20\text{W}$ $f = 1\text{kHz}$ $f = 40\text{Hz to }15\text{kHz}$		0.02 0.05		% %
V_i	Input Sensitivity	$G_v = 20\text{dB}, f = 1\text{kHz}, P_o = 20\text{W}, R_L = 4\Omega$	890			mV
S/N	Signal to Noise Ratio	$R_L = 4\Omega, R_g = 10\text{k}\Omega, B = \text{Curve A}$ $P_o = 25\text{W}$ $P_o = 4\text{W}$		108 100		dB

Figure 14 : Typical Amplifier with Spilt Power Supply

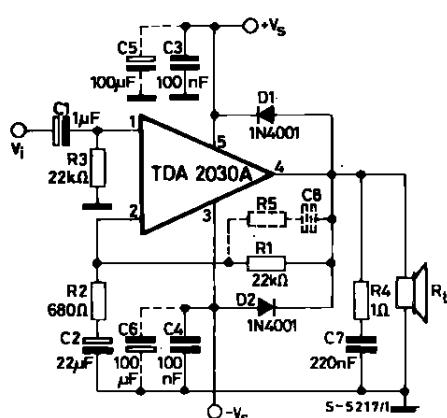
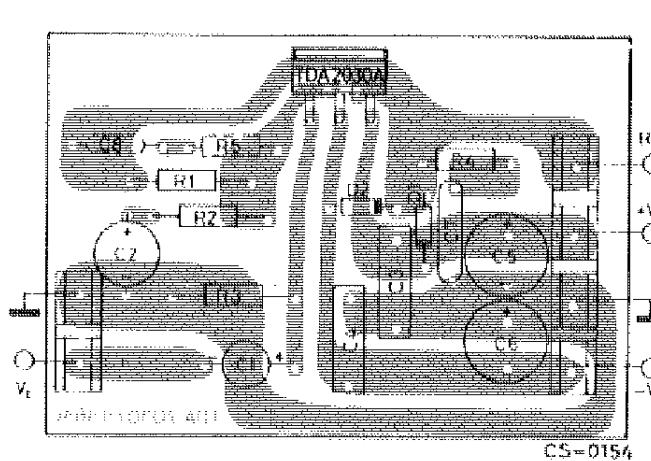


Figure 15 : P.C. Board and Component Layout for the Circuit of Figure 14 (1:1 scale)



TDA2030A

Figure 16 : Bridge Amplifier with Split Power Supply ($P_o = 34W$, $V_s = \pm 16V$)

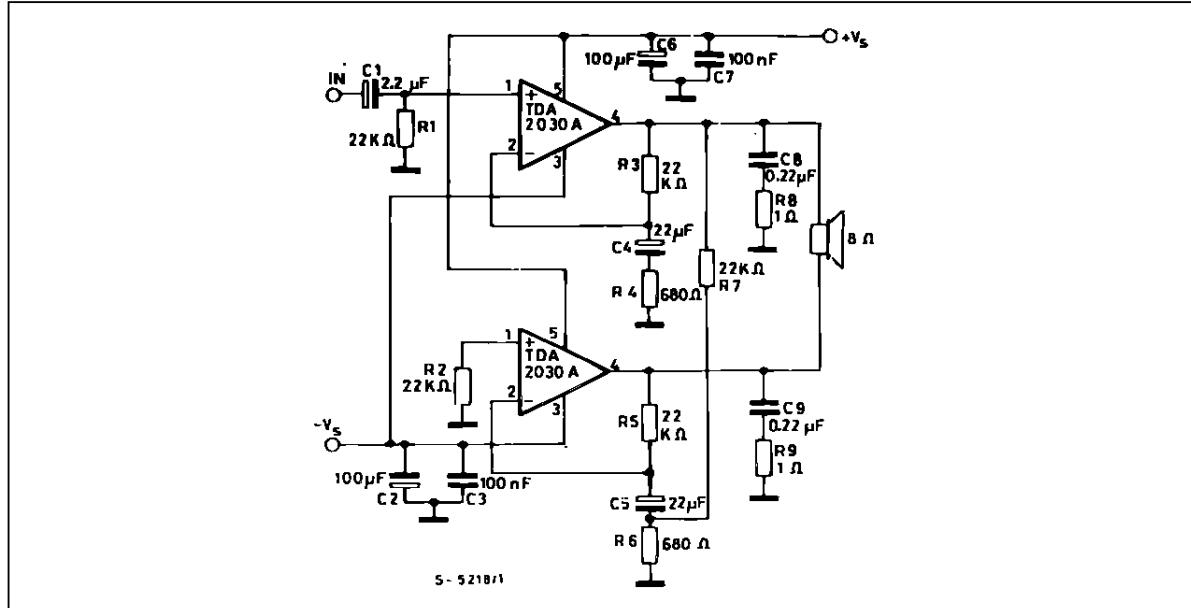
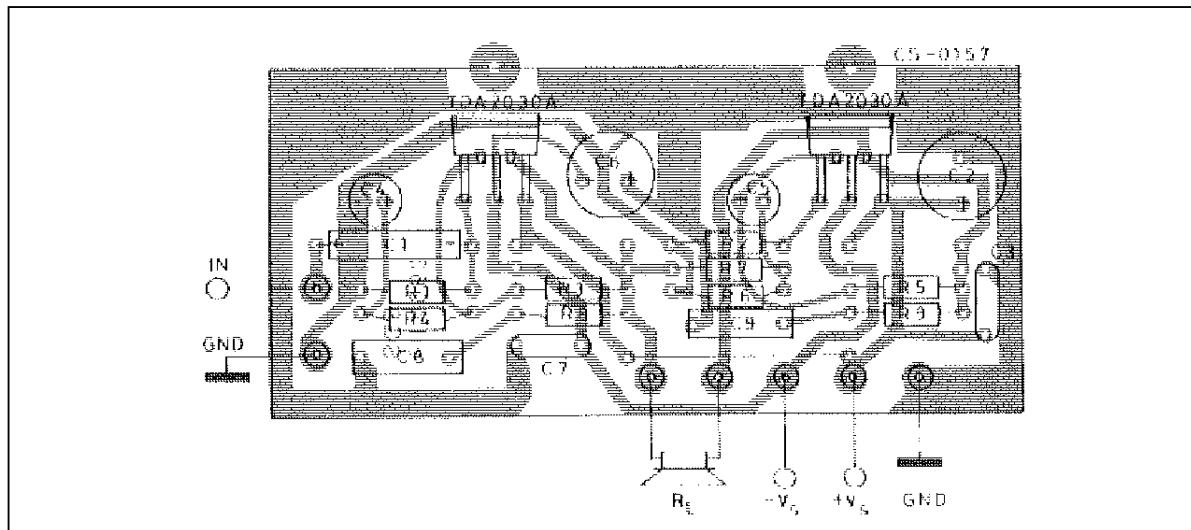


Figure 17 : P.C. Board and Component Layout for the Circuit of Figure 16 (1:1 scale)



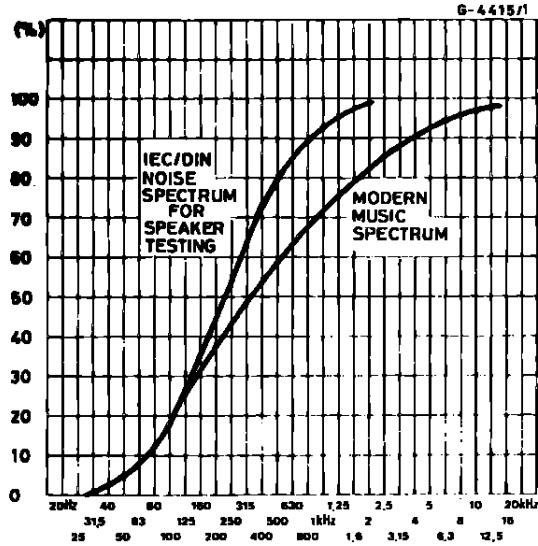
MULTIWAY SPEAKER SYSTEMS AND ACTIVE BOXES

Multiway loudspeaker systems provide the best possible acoustic performance since each loudspeaker is specially designed and optimized to handle a limited range of frequencies. Commonly, these loudspeaker systems divide the audio spectrum into two or three bands.

To maintain a flat frequency response over the Hi-Fi audio range the bands covered by each loudspeaker must overlap slightly. Imbalance between the loudspeakers produces unacceptable results

therefore it is important to ensure that each unit generates the correct amount of acoustic energy for its segment of the audio spectrum. In this respect it is also important to know the energy distribution of the music spectrum to determine the cutoff frequencies of the crossover filters (see Figure 18). As an example a 100W three-way system with crossover frequencies of 400Hz and 3kHz would require 50W for the woofer, 35W for the midrange unit and 15W for the tweeter.

Figure 18 : Power Distribution versus Frequency



Both active and passive filters can be used for crossovers but today active filters cost significantly less than a good passive filter using air cored inductors and non-electrolytic capacitors. In addition, active filters do not suffer from the typical defects of passive filters:

- power loss
- increased impedance seen by the loudspeaker (lower damping)
- difficulty of precise design due to variable loudspeaker impedance.

Obviously, active crossovers can only be used if a power amplifier is provided for each drive unit. This makes it particularly interesting and economically sound to use monolithic power amplifiers.

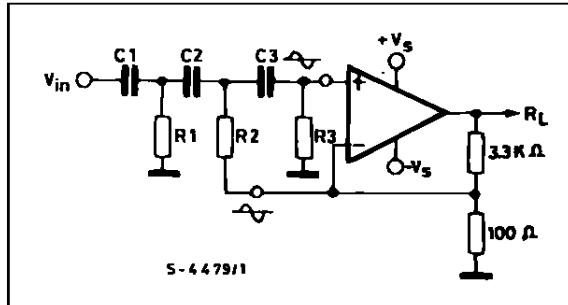
In some applications, complex filters are not really necessary and simple RC low-pass and high-pass networks (6dB/octave) can be recommended.

The result obtained are excellent because this is the best type of audio filter and the only one free from phase and transient distortion.

The rather poor out of band attenuation of single RC filters means that the loudspeaker must operate linearly well beyond the crossover frequency to avoid distortion.

A more effective solution, named "Active Power Filter" by SGS-THOMSON is shown in Figure 19.

Figure 19 : Active Power Filter



The proposed circuit can realize combined power amplifiers and 12dB/octave or 18dB/octave high-pass or low-pass filters.

In practice, at the input pins of the amplifier two equal and in-phase voltages are available, as required for the active filter operation.

The impedance at the pin (-) is of the order of 100Ω , while that of the pin (+) is very high, which is also what was wanted.

The component values calculated for $f_c = 900\text{Hz}$ using a Bessek 3rd order Sallen and Key structure are :

$C_1 = C_2 = C_3$	R_1	R_2	R_3
22nF	$8.2\text{k}\Omega$	$5.6\text{k}\Omega$	$33\text{k}\Omega$

Using this type of crossover filter, a complete 3-way 60W active loudspeaker system is shown in Figure 20.

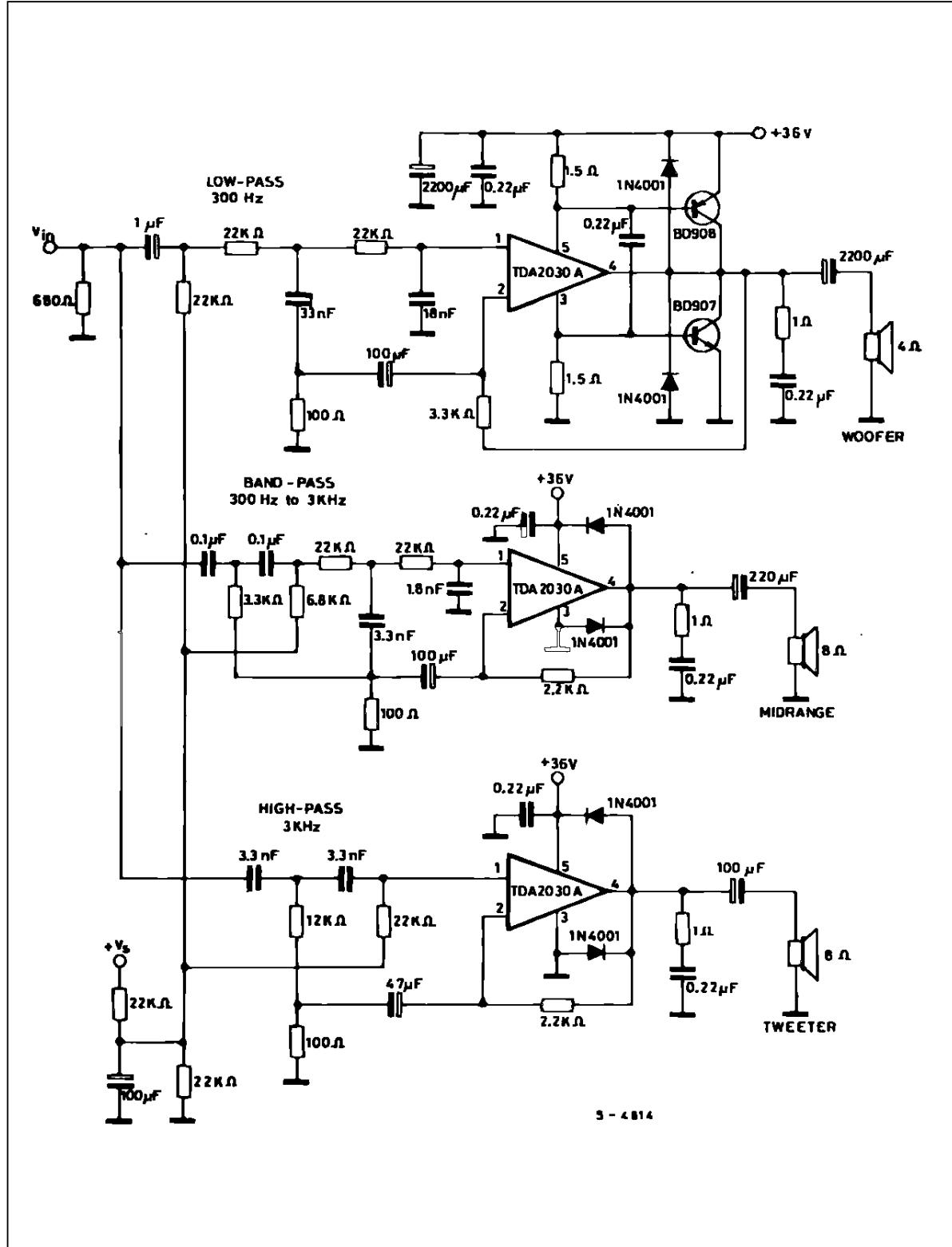
It employs 2nd order Butterworth filters with the crossover frequencies equal to 300Hz and 3kHz. The midrange section consists of two filters, a high pass circuit followed by a low pass network. With $V_s = 36\text{V}$ the output power delivered to the woofer is 25W at $d = 0.06\%$ (30W at $d = 0.5\%$).

The power delivered to the midrange and the tweeter can be optimized in the design phase taking in account the loudspeaker efficiency and impedance ($R_L = 4\Omega$ to 8Ω).

It is quite common that midrange and tweeter speakers have an efficiency 3dB higher than woofers.

TDA2030A

Figure 20 : 3 Way 60W Active Loudspeaker System ($V_s = 36V$)



S - 4814

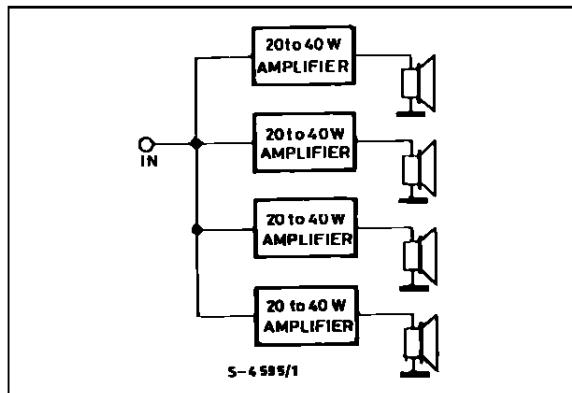
MUSICAL INSTRUMENTS AMPLIFIERS

Another important field of application for active systems is music.

In this area the use of several medium power amplifiers is more convenient than a single high power amplifier, and it is also more reliable.

A typical example (see Figure 21) consist of four amplifiers each driving a low-cost, 12 inch loudspeaker. This application can supply 80 to 160W RMS.

Figure 21 : High Power Active Box for Musical Instrument

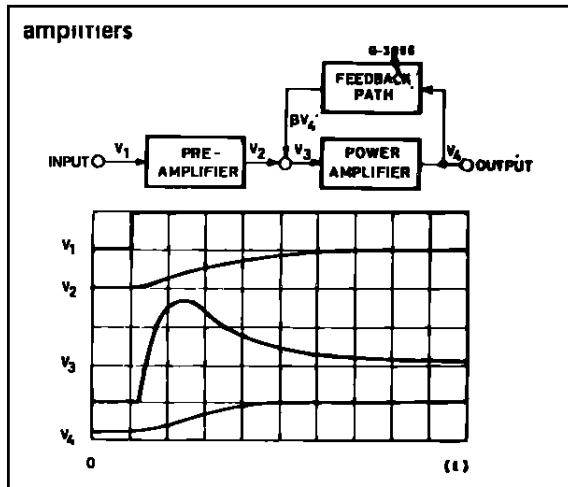


TRANSIENT INTERMODULATION DISTORTION (TIM)

Transient intermodulation distortion is an unfortunate phenomenon associated with negative-feedback amplifiers. When a feedback amplifier receives an input signal which rises very steeply, i.e. contains high-frequency components, the feedback can arrive too late so that the amplifiers overloads and a burst of intermodulation distortion will be produced as in Figure 22. Since transients occur frequently in music this obviously a problem for the designer of audio amplifiers. Unfortunately, heavy negative feedback is frequency used to reduce the total harmonic distortion of an amplifier, which tends to aggravate the transient intermodulation (TIM) situation. The best known method for the measurement of TIM consists of feeding sine waves superimposed onto square waves, into the amplifier under test. The output spectrum is then examined using a spectrum analyser and compared to the input. This method suffers from serious disadvantages: the accuracy is limited, the measurement is a rather delicate operation and an expensive spectrum analyser is essential. A new approach (see Technical Note 143) applied by SGS-THOMSON to monolithic amplifiers measurement is fast cheap-it requires nothing more sophisticated than an oscilloscope - and sensitive - and it

can be used down to the values as low as 0.002% in high power amplifiers.

Figure 22 : Overshoot Phenomenon in Feedback Amplifiers



The "inverting-sawtooth" method of measurement is based on the response of an amplifier to a 20kHz sawtooth waveform. The amplifier has no difficulty following the slow ramp but it cannot follow the fast edge. The output will follow the upper line in Figure 23 cutting off the shaded area and thus increasing the mean level. If this output signal is filtered to remove the sawtooth, direct voltage remains which indicates the amount of TIM distortion, although it is difficult to measure because it is indistinguishable from the DC offset of the amplifier. This problem is neatly avoided in the IS-TIM method by periodically inverting the sawtooth waveform at a low audio frequency as shown in Figure 24.

Figure 23 : 20kHz Sawtooth Waveform

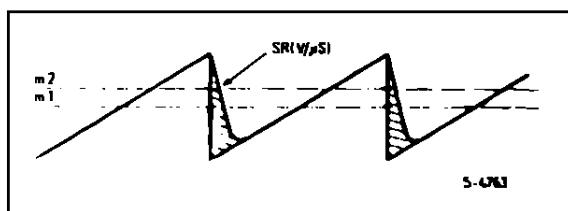
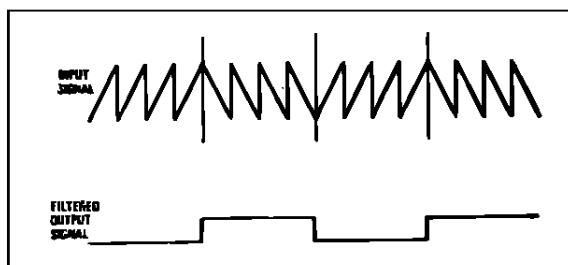


Figure 24 : Inverting Sawtooth Waveform



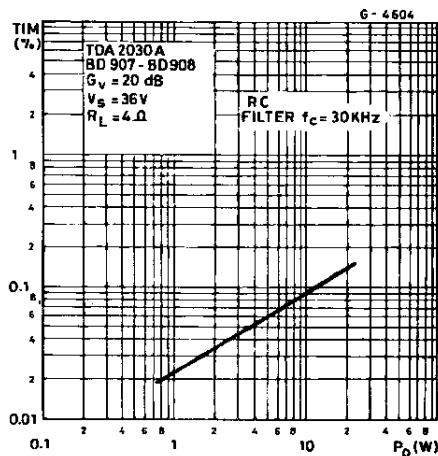
TDA2030A

In the case of the sawtooth in Figure 25 the mean level was increased by the TIM distortion, for a sawtooth in the other direction the opposite is true. The result is an AC signal at the output whose peak-to-peak value is the TIM voltage, which can be measured easily with an oscilloscope. If the peak-to-peak value of the signal and the peak-to-peak of the inverting sawtooth are measured, the TIM can be found very simply from:

$$\text{TIM} = \frac{V_{\text{OUT}}}{V_{\text{sawtooth}}} \cdot 100$$

In Figure 25 the experimental results are shown for the 30W amplifier using the TDA2030A as a driver and a low-cost complementary pair. A simple RC filter on the input of the amplifier to limit the maximum signal slope (SS) is an effective way to reduce TIM.

Figure 25 : TIM Distortion versus Output Power



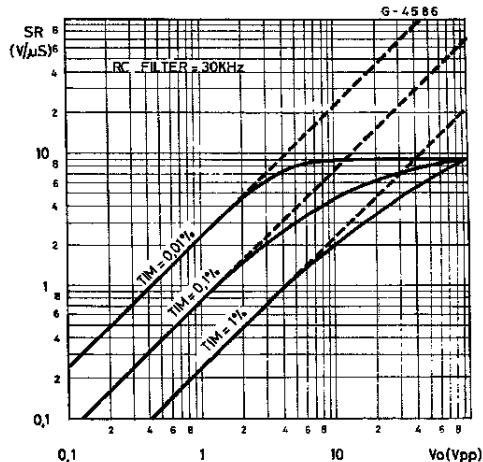
The diagram of Figure 26 originated by SGS-THOMSON can be used to find the Slew-Rate (SR) required for a given output power or voltage and a TIM design target.

For example if an anti-TIM filter with a cutoff at 30kHz is used and the max. peak-to-peak output voltage is 20V then, referring to the diagram, a Slew-Rate of 6V/μs is necessary for 0.1% TIM.

As shown Slew-Rates of above 10V/μs do not contribute to a further reduction in TIM.

Slew-Rates of 100/μs are not only useless but also a disadvantage in Hi-Fi audio amplifiers because they tend to turn the amplifier into a radio receiver.

Figure 26 : TIM Design Diagram (fc = 30kHz)



POWER SUPPLY

Using monolithic audio amplifier with non-regulated supply voltage it is important to design the power supply correctly. In any working case it must provide a supply voltage less than the maximum value fixed by the IC break-down voltage.

It is essential to take into account all the working conditions, in particular mains fluctuations and supply voltage variations with and without load. The TDA2030A ($V_s \text{ max} = 44V$) is particularly suitable for substitution of the standard IC power amplifiers (with $V_s \text{ max} = 36V$) for more reliable applications.

An example, using a simple full-wave rectifier followed by a capacitor filter, is shown in the table 1 and in the diagram of Figure 27.

Figure 27 : DC Characteristics of 50W Non-regulated Supply

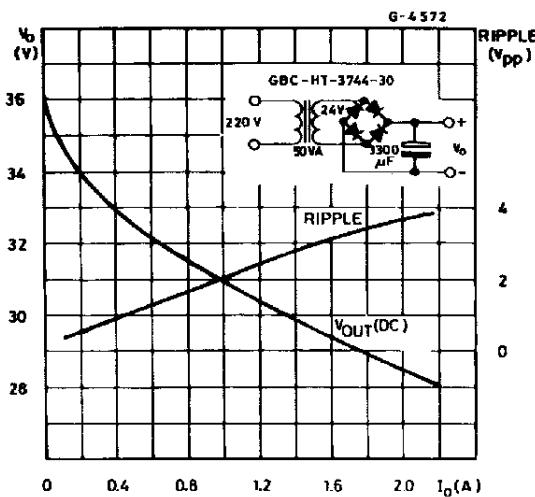


Table 1

Mains (220V)	Secondary Voltage	DC Output Voltage (V_o)		
		$I_o = 0$	$I_o = 0.1A$	$I_o = 1A$
+ 20%	28.8V	43.2V	42V	37.5V
+ 15%	27.6V	41.4V	40.3V	35.8V
+ 10%	26.4V	39.6V	38.5V	34.2V
-	24V	36.2V	35V	31V
- 10%	21.6V	32.4V	31.5V	27.8V
- 15%	20.4V	30.6V	29.8V	26V
- 20%	19.2V	28.8V	28V	24.3V

A regulated supply is not usually used for the power output stages because of its dimensioning must be done taking into account the power to supply in the signal peaks. They are only a small percentage of the total music signal, with consequently large overdimensioning of the circuit.

Even if with a regulated supply higher output power can be obtained (V_s is constant in all working conditions), the additional cost and power dissipation do not usually justify its use. Using non-regulated supplies, there are fewer design restriction. In fact, when signal peaks are present, the capacitor filter acts as a flywheel supplying the required energy.

In average conditions, the continuous power supplied is lower. The music power/continuous power ratio is greater in this case than for the case of regulated supplied, with space saving and cost reduction.

APPLICATION SUGGESTION

The recommended values of the components are those shown on application circuit of Figure 14. Different values can be used. The Table 2 can help the designer.

SHORT CIRCUIT PROTECTION

The TDA2030A has an original circuit which limits the current of the output transistors. This function can be considered as being peak power limiting rather than simple current limiting. It reduces the possibility that the device gets damaged during an accidental short circuit from AC output to ground.

THERMAL SHUT-DOWN

The presence of a thermal limiting circuit offers the following advantages:

1. An overload on the output (even if it is permanent), or an above limit ambient temperature can be easily supported since the T_j cannot be higher than 150°C.
2. The heatsink can have a smaller factor of safety compared with that of a conventional circuit. There is no possibility of device damage due to high junction temperature. If for any reason, the junction temperature increases up to 150°C, the thermal shut-down simply reduces the power dissipation and the current consumption.

Table 2

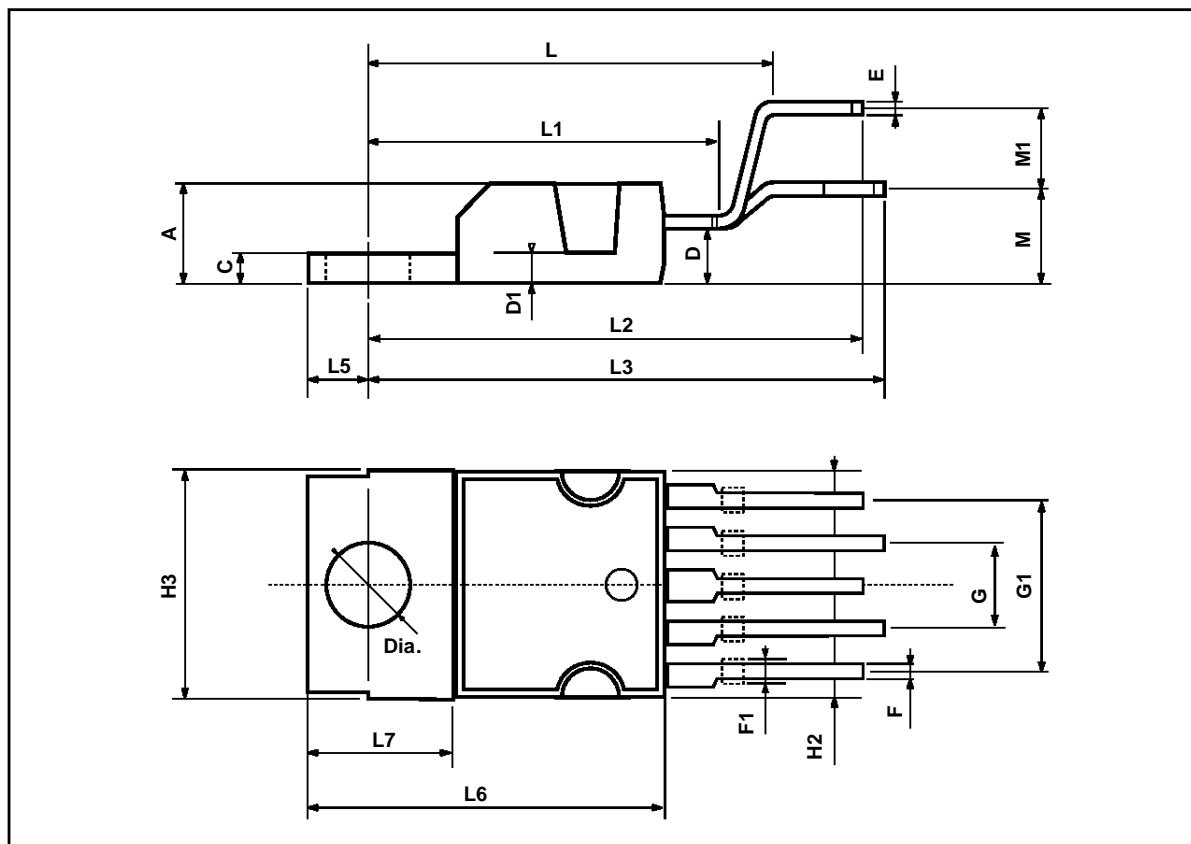
Comp.	Recom. Value	Purpose	Larger than Recommended Value	Smaller than Recommended Value
R1	22kΩ	Closed loop gain setting	Increase of gain	Decrease of gain
R2	680Ω	Closed loop gain setting	Decrease of gain (*)	Increase of gain
R3	22kΩ	Non inverting input biasing	Increase of input impedance	Decrease of input impedance
R4	1Ω	Frequency Stability	Danger of oscillation at high frequencies with inductive loads	
R5	$\approx 3 R_2$	Upper Frequency Cut-off	Poor High Frequencies Attenuation	Danger of Oscillation
C1	1μF	Input DC Decoupling		Increase of low frequencies cut-off
C2	22μF	Inverting DC Decoupling		Increase of low frequencies cut-off
C3, C4	0.1μF	Supply Voltage Bypass		Danger of Oscillation
C5, C6	100μF	Supply Voltage Bypass		Danger of Oscillation
C7	0.22μF	Frequency Stability		Larger Bandwidth
C8	$\approx \frac{1}{2\pi BR_1}$	Upper Frequency Cut-off	Smaller Bandwidth	Larger Bandwidth
D1, D2	1N4001	To protect the device against output voltage spikes		

(*) The value of closed loop gain must be higher than 24dB.

TDA2030A

PENTAWATT PACKAGE MECHANICAL DATA

DIM.	mm			inch		
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.
A			4.8			0.189
C			1.37			0.054
D	2.4		2.8	0.094		0.110
D1	1.2		1.35	0.047		0.053
E	0.35		0.55	0.014		0.022
F	0.8		1.05	0.031		0.041
F1	1		1.4	0.039		0.055
G		3.4		0.126	0.134	0.142
G1		6.8		0.260	0.268	0.276
H2			10.4			0.409
H3	10.05		10.4	0.396		0.409
L		17.85			0.703	
L1		15.75			0.620	
L2		21.4			0.843	
L3		22.5			0.886	
L5	2.6		3	0.102		0.118
L6	15.1		15.8	0.594		0.622
L7	6		6.6	0.236		0.260
M		4.5			0.177	
M1		4			0.157	
Dia	3.65		3.85	0.144		0.152



RIGOL

Data Sheet

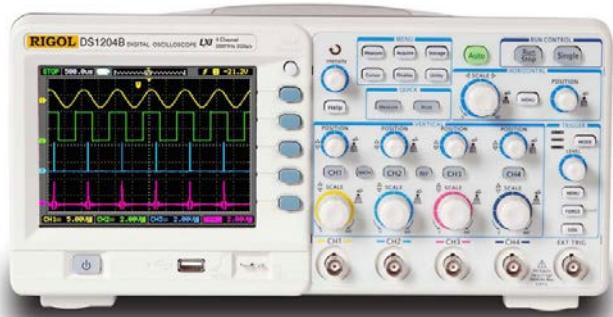
DS1000B Series Digital Oscilloscopes

DS1074B, DS1104B, DS1204B

Product Overview

DS1000B series oscilloscopes are designed with four analog channels and 1 external trigger channel, which can capture multi-channel signal simultaneously and meet industrial needs.

The powerful trigger and analyzer abilities make it easy to capture and analyze waves. Clear LCD displays and math operations enable users to view and analyze signal faster and more clearly.



Applications

- Electronic Circuit Design and Test
- View Transient Signal
- Manufacturing Test and Quality Control
- Education & Scientific Research
- Industry Control
- Design & Analysis of Mechanical and Electrical Products

Main Features

- Four analog channels, 200MHz maximum bandwidth, 2GSa/s maximum real-time sample rate, 50GSa/s maximum equivalent sample rate
- 5.7 inch, QVGA (320×240), 64K colors TFT LCD and LED backlight source technology enable the wave displays more vivid with lower power dissipation and longer life
- Conform to LXI consortium instrument standard class C, which enable to create and reset testing system fast, economically and efficiently
- Abundant trigger types: Edge, Pulse Width, Video, Pattern and Alternative triggers
- Unique adjustable trigger sensitivity enables to meet different demands
- Enable to measure 22 types of wave parameters and track measurements via cursor automatically
- Unique waveform record and replay function
- Fine delayed scan function
- Built-in FFT function, hold practical digital filters
- Pass/Fail detection function
- Math operations available to multiple waves
- Powerful PC application software UltraScope
- Standard configure interface: USB Device, Dual USB Host, LAN, support USB storage device storage and PictBridge print standard
- Support for remote command control

Easy to Use Design

- Built-in help menu enables information acquisition more convenient
- Multiple Language menus and Chinese&English input
- Support USB storage device and local files storage
- Waveform intensity can be adjusted
- To display a signal automatically by **AUTO**
- Pop-up menu makes it easy to read and use
- Provide shortcut keys used to measure and store/print quickly

Dec. 2014

RIGOL Technologies, Inc.

➤ 4 Analog Channels



4 analog channels

Users can view multi-channel signal simultaneously via the 4 analog channels, which can be operated independently. Each channel button, corresponding channel mark on screen and waveform will be separated by specific colors.

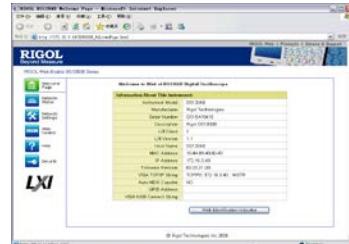
➤ PictBridge Standard



PictBridge print standard

DS1000B series offer standard configure interface and support PictBridge print standard. There are two modes available: "PictBridge" and "Normal". You can select the mode and setup corresponding parameters to finish printing operation.

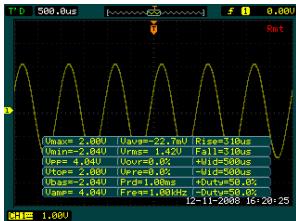
➤ LXI Standard, Class C



LXI standard, class C

RIGOL DS1000B series digital oscilloscopes conform to LXI consortium instrument standard class C, which enable to create and reset testing system fast, economically and efficiently, in addition, the system integration function will be achieve more easily.

➤ Automatically Measure 22 Wave Parameters



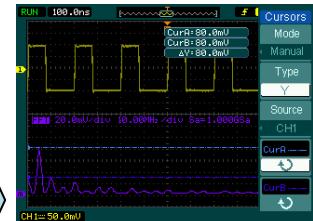
Automatic measure



DS1000B series oscilloscopes provide 22 types of wave parameters for automatically measuring which contains 10 Voltage and 12 Time parameters.

In cursor mode, users can easily measure by moving cursor. Besides, 3 types of cursor measurement are optional: Manual, Track and Auto.

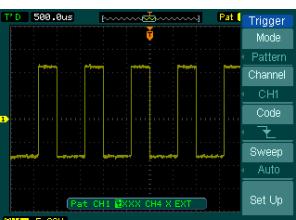
➤ Cursor Measure



FFT cursor measure



➤ Multiple Trigger



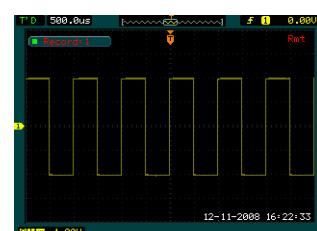
Pattern trigger

DS1000B contain abundant triggers: Edge, Pulse Width, Video, Pattern and Alternative triggers. Especially the pattern trigger achieves trigger operation according to the logic relationship among channels, which can capture special digital information.

Unique function of adjustable trigger sensitivity is good for filtering possible noise from signal in order to avoid false triggers.

➤ Waveform Recording

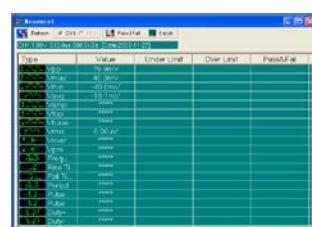
In virtue of waveform recording function from DS1000B series, not only the outputs from four channels could be recorded, but also the waves outputted by Pass/Fail test could be easily recorded. Totally, up to 1000 frames of waves are available to record. Besides, users can analyze waves according to recall or save transient waves so as to get more exact datum.



Waveform recording

➤ UltraScope Software

RIGOL provides powerful PC application software: UltraScope, which enables to: Capture and measure wave; Perform local or remote operation; Save waves as ".bmp" format; Save files as ".txt" or ".xls" format; Print waveforms.



Measurement window

Specifications

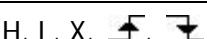
All specifications apply to the DS1000B Series Oscilloscopes unless noted otherwise. To meet these specifications, two conditions must first be met:

- The instrument must have been operating continuously for thirty minutes within the specified operating temperature.
- Must perform Self Calibration operation, accessible through the Utility menu, if the operating temperature changes by more than 5°C.

All specifications are guaranteed unless noted "typical".

Technical Specifications

Acquisition		
Sample Modes	Real-Time Sample	Equivalent Sample
Sample Rate	2 GSa/s (half channel ^[1]) 1 GSa/s (each channel)	50 GSa/s ^[2]
Averages	A waveform will be displayed one time while all the channels finish N times sample, N could be selectable from 2, 4, 8, 16, 32, 64, 128 and 256	
Inputs		
Input Coupling	DC, AC, GND	
Input Impedance	1MΩ±2.0% The input capacity is 18pF±3pF	
Probe Attenuation Factors	0.001X, 0.01X, 0.1X, 1X, 2X, 5X, 10X, 20X, 50X, 100X, 200X, 500X, 1000X	
Maximum Input Voltage	Maximum Input Voltage of the analog channel: CAT I 300Vrms, 1000Vpk; transient overvoltage 1000Vpk CAT II 100Vrms, 1000Vpk RP2200 10:1, CAT II 300Vrms RP3300A 10:1, CAT II 300Vrms	
Time Delay between Channel (typical)	500ps	
Horizontal		
Sample Rate Range	3.65Sa/s-2GSa/s (Real-Time), 3.65Sa/s-50GSa/s (Equivalent-time)	
Waveform Interpolation	Sin(x)/x	
Memory Depth	16k samples when horizontal timebase is 20ns/div or lower and 8k samples when horizontal timebase is 50ns/div or higher for half channel ^[1] 8k samples for each channel	
Scanning Speed Range (Sec/div)	1ns/div~50s/div, DS1204B 2ns/div~50s/div, DS1104B 5ns/div~50s/div, DS1074B 1-2-5 Sequence	
Sample Rate and Delay Time Accuracy	±50ppm (any time interval ≥1ms)	
Vertical		
A/D Converter	8-bit resolution, all channels sample simultaneously	
Volts/div Range	2mV/div-10V/div at input BNC	
Offset Range	±40V(245mV/div~10V/div) ±2V(2mV/div~245mV/div)	
Equivalent Bandwidth	70MHz(DS1074B) 100MHz(DS1104B) 200MHz(DS1204B)	

Single-shot Bandwidth	70MHz(DS1074B) 100MHz(DS1104B) 200MHz(DS1204B)
Selectable Analog Bandwidth Limit (typical)	20MHz
Lower Frequency Response (AC -3dB)	$\leq 5\text{Hz}$ (at input BNC)
Rise Time at BNC (typical)	<1.75ns, <3.5ns, <5ns, On 200MHz, 100MHz, 70MHz respectively
DC Gain Accuracy	2mV/div~5mV/div: $\pm 4\%$ (Normal or Average acquisition mode) 10mV/div~10V/div: $\pm 3\%$ (Normal or Average acquisition mode)
DC Measurement Accuracy Average Acquisition Mode	When vertical displacement is zero, and $N \geq 16$: $\pm (\text{DC Gain Accuracy} \times \text{reading} + 0.1\text{div} + 1\text{mV})$ When vertical displacement is not zero, and $N \geq 16$: $\pm [\text{DC Gain Accuracy} \times (\text{reading} + \text{vertical position}) + (1\% \text{ of vertical position}) + 0.2\text{div}]$ Add 2mV for settings from 1mV/div to 200 mV/div Add 50mV for settings from >200mV/div to 10V/div
Delta Volts Measurement Accuracy (Average Acquisition Mode)	Under same setting and condition, the voltage difference (ΔV) between any two points in the waves coming from the average of more than 16 waves have been acquired: $\pm (\text{DC Gain Accuracy} \times \text{reading} + 0.05 \text{ div})$
Trigger	
Trigger Sensitivity	0.1div-1.0div (adjustable)
Trigger Level Range	Internal ± 6 divisions from center of screen
	EXT $\pm 1.2\text{V}$
	EXT/5 $\pm 6\text{V}$
Trigger Level Accuracy (typical) applicable for the signal of rising and falling time $\geq 20\text{ns}$	Internal $\pm (0.3\text{div} \times \text{V/div}) (\pm 4 \text{ divisions from center of screen})$
	EXT $\pm (6\% \text{ of setting} + 40 \text{ mV})$
	EXT/5 $\pm (6\% \text{ of setting} + 200 \text{ mV})$
Trigger Offset	In Normal mode: pre-trigger(storage depth/(2×sample) rate), delayed trigger 1s
	In Slow Scan mode: pre-trigger 6div, delayed trigger 6div
Trigger Holdoff Range	100ns~1.5s
HF Rejection	100kHz $\pm 20\%$
LF Rejection	10kHz $\pm 20\%$
Set Level to 50% (typical)	When input signal frequency $\geq 50\text{Hz}$
Edge Trigger	
Edge Trigger Slope	Rising, Falling, Rising + Falling
Pulse Width Trigger	
Trigger Condition	($>$, $<$, $=$) Positive pulse, ($>$, $<$, $=$) Negative pulse
Pulse Width Range	20ns ~10s
Video Trigger	
Video Standard	Support for standard NTSC, PAL and SECAM broadcast systems. Line number range: 1~525 (NTSC) and 1~625 (PAL/SECAM)
Line Frequency	
Pattern Trigger	
Pattern setup	H, L, X, 
Alternate Trigger	

Trigger on CH1, CH2, CH3, CH4	Edge, Pulse Width, Video	
Measurements		
Cursor	Manual	Voltage difference between cursors (ΔV) Time difference between cursors (ΔT) Reciprocal of ΔT in Hertz ($1/\Delta T$)
	Track	Voltage value for Y-axis waveform Time value for X-axis waveform
	Auto	Cursors are visible for Automatic Measurement
Auto Measure	Vpp, Vamp, Vmax, Vmin, Vtop, Vbase, Vavg, Vrms, Overshoot, Preshoot, Freq, Period, Rise Time, Fall Time, +Width, -Width, +Duty, -Duty, Delay A→B, Delay A→B, Phase A→B, Phase A→B	

Remarks:

[1] Half channel indicates selecting one of the channels in CH1 and CH2, or in CH3 and CH4.

[2] This is the highest specification, the specific specifications are as follows:

DS1204B: 50GSa/s

DS1104B: 25GSa/s

DS1074B: 10GSa/s

General Specifications

Display		
Display Type	5.7 inch. (145 mm) diagonal TFT Liquid Crystal Display	
Display Resolution	320 horizontal ×RGB×240 vertical pixels	
Display Color	64k color	
Display Contrast (typical)	150:1	
Backlight Brightness (typical)	300 nit	
Probe Compensator Output		
Output Voltage (typical)	Amplitude, ~3Vpp	
Frequency (typical)	1kHz	
Power Supply		
Supply Voltage	AC, 100~240 V, 45~440Hz, CAT II	
Power Consumption	Less than 50VA	
Fuse	2A, T rating, 250 V	
Environmental		
Ambient Temperature	Operating 10°C ~ 40°C Non-operating -20°C ~ +60°C	
Cooling Method	Fan force air flow	
Humidity	+35°C or below: ≤90% relative humidity +35°C ~ +40°C: ≤60% relative humidity	
Altitude	Operating 3,000 m or below Non-operating 15,000 m or below	
Mechanical		
Dimensions	Width	325mm
	Height	159mm
	Depth	133 mm
Weight	Without package	3kg
	Packaged	4.3 kg
IP Protection		
IP2X		
Calibration Interval		
The recommended calibration interval is one year		

Ordering Information

Name of Product

RIGOL DS1000B series digital oscilloscopes

Standard Accessories

- Four Passive Probes:
RP2200 (1X or 10X, adjustable) for
DS1074B/DS1104B
RP3300A (10X) for DS1204B
- A Power Cord that fits the standard of
destination country
- An USB Cable
- A CD-ROM (including *User's Guide* an
application software)
- A Quick Guide

Optional Accessories

- BNC Cable
- RS232 Cable
- DS1000B special convenient soft bag

All accessories (standard and optional) are available by contacting your local **RIGOL** office. Information in this publication is subject to change without notice.

Contact Us

If you have any problem or requirement during using our products or this manual, please contact **RIGOL**.

E-mail: service@rigol.com

Website: www.rigol.com

Warranty

Thank you for choosing **RIGOL** products!

RIGOL Technologies, Inc. warrants that this product will be free from defects in materials and workmanship from the date of shipment. If a product proved defective within the respective period, **RIGOL** will provide repair or replacement as described in the complete warranty statement.

For the copy of complete warranty statement or maintenance, please contact with your nearest **RIGOL** sales and service office.

RIGOL do not provide any other warranty items except the one being provided by this warranty statement. The warranty items include but not being subjected to the hint guarantee items related to tradable characteristic and any particular purpose. **RIGOL** will not take any responsibility in cases regarding to indirect, particular and ensuing damage.