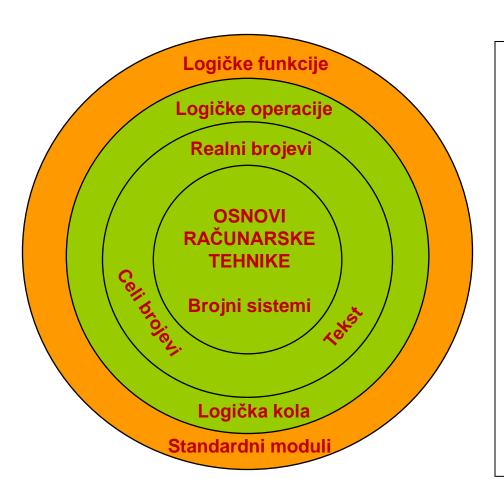


Standardni moduli



TEME

- ✓ Kombinacioni moduli
 - ✓ Koderi i dekoderi
 - ✓ Multiplekseri i demultiplekseri
 - ✓ Sabirači
 - ✓ Aritmetičko-logičke jedinice
- ✓ Sekvencijalni moduli
 - Registri
 - ✓ Brojači
 - Memorije



Uvod

- Prekidačkim mrežama se mogu realizovati razni funkcionalni zahtevi.
- Standardni moduli su često korišćene prekidačke mreže u digitalnim sistemima.
- Poznavanje njihove realizacije nije neophodno za njihovu primenu i uključivanje u složenije logičke strukture; dovoljno je znati veze između ulaza i izlaza.

Vrste standardnih modula:

- kombinacioni sadrže samo logičke elemente (koderi, dekoderi, multiplekseri, demultiplekseri, sabirači, ALU itd.)
- sekvencijalni osim logičkih, sadrže i memorijske elemente (registri, brojači, memorije itd.)



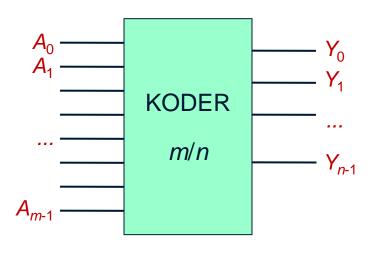
Kombinacioni moduli

- Koder
- Dekoder
- Multiplekser
- Demultiplekser
- Sabirač
- Aritmetičko-logička jedinica



Koder

Koder je kombinaciona mreža koja obavlja funkciju kodovanja informacija. Aktivan signal (na pr. 1) koji predstavlja informaciju dovodi se samo na jedan od ulaza mreže, dok je na ostalim ulazima neaktivan signal, tj. 0. Na izlazu se dobija kodovana informacija u vidu binarnog broja koji odgovara rednom broju aktivnog ulaza.



U zavisnosti od broja ulaza i izlaza, koderi mogu biti:

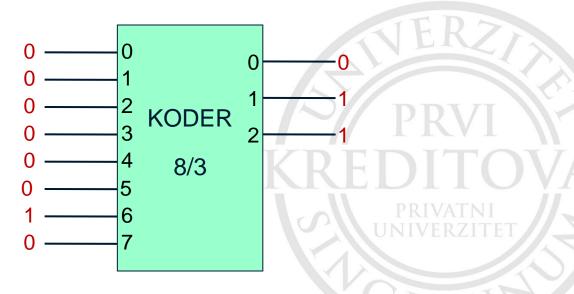
- ❖ potpuni, kod kojih važi $m = 2^n$
 - ima n izlaza i 2ⁿ ulaza
- ❖ nepotpuni, kod kojih je $m < 2^n$
 - ima n izlaza i manje od 2ⁿ ulaza

Napomena: Ukoliko se istovremeno na dva ili više ulaza kodera dovede aktivan signal, koder će na izlazu generisati pogrešan kod.



Potpuni koder 8/3

- □ Potpuni koder 8/3 ima 8 ulaza i 3 izlaza.
- U datom trenutku samo jedan od ulaza kodera može biti aktivan.
- U tom trenutku, u zavisnosti od toga koji je ulaz aktivan, na izlazu se generiše binarna kombinacija bitova koja odgovara rednom broju aktivnog ulaza.





Potpuni koder 8/3

Realizacija

Kombinaciona tablica

A_7	A_6	A_5	A_4	A_3	A_2	<i>A</i> ₁	A_0	Y ₂	Y ₁	Y ₀
0	0	0	0	0	0	0	1	0	0	0
0	0	0	0	0	0	1	0	0	0	1
0	0	0	0	0	1	0	0	0	1	0
0	0	0	0	1	0	0	0	0	1	1
0	0	0	1	0	0	0	0	1	0	0
0	0	1	0	0	0	0	0	1	0	1
0	1	0	0	0	0	0	0	1	1	0
1	0	0	0	0	0	0	0	1	1	1

Funkcije izlaza

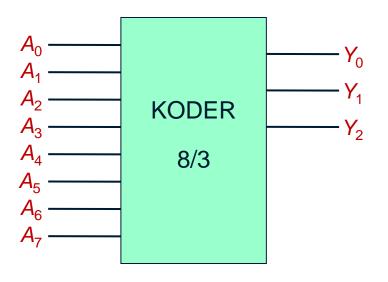
$$Y_0 = A_1 + A_3 + A_5 + A_7$$

 $Y_1 = A_2 + A_3 + A_6 + A_7$
 $Y_2 = A_4 + A_5 + A_6 + A_7$



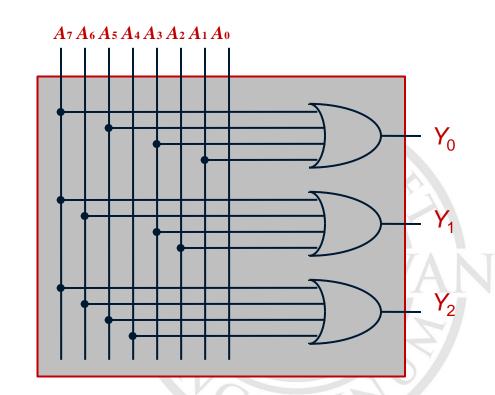
Potpuni koder 8/3

Realizacija



$$Y_0 = A_1 + A_3 + A_5 + A_7$$

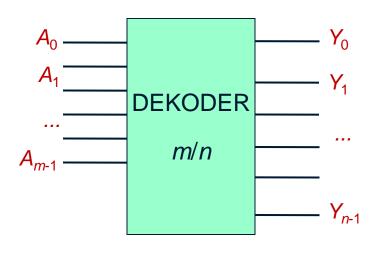
 $Y_1 = A_2 + A_3 + A_6 + A_7$
 $Y_2 = A_4 + A_5 + A_6 + A_7$





Dekoder

Dekoder je kombinaciona mreža koja obavlja funkciju dekodovanja binarno kodirane informacije dovedene na njegove ulaze. Aktivira se samo jedan izlaz čiji redni broj odgovara ulaznoj binarnoj kombinaciji.



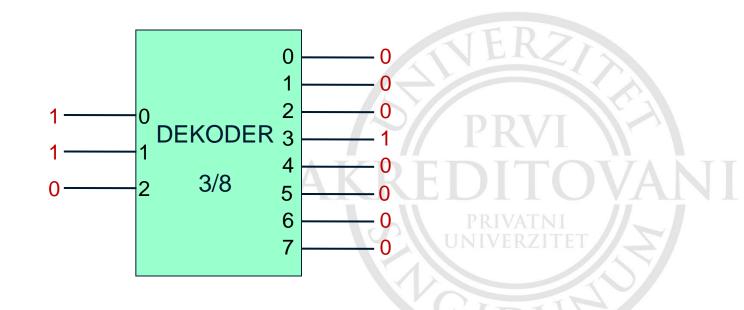
U zavisnosti od broja ulaza i izlaza, dekoderi mogu biti:

- ❖ potpuni, kod kojih važi *n* = 2^{*m*}
 - ima m ulaza i 2^m izlaza
- ❖ nepotpuni, kod kojih je $n < 2^m$
 - ima m ulaza i manje od 2^m izlaza (neke ulazne kombinacije se ne mogu pojaviti)



Potpuni dekoder 3/8

- Potpuni dekoder 3/8 ima 3 ulaza i 8 izlaza.
- U datom trenutku na ulaz se dovodi 3-bitna binarna kombinacija.
- □ U tom trenutku, u zavisnosti od ulazne kombinacije, aktivira se samo jedan izlaz i to onaj čiji redni broj odgovara toj ulaznoj kombinaciji.





Potpuni dekoder 3/8

Realizacija

Kombinaciona tablica

A_2	A_1	A_0	Y ₇	Y ₆	Y ₅	Y ₄	Y ₃	Y ₂	Y ₁	Y ₀
0	0	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	1	0	0	0	0	0	0	1	0	0
0	1	1	0	0	0	0	1	0	0	0
1	0	0	0	0	0	1	0	0	0	0
1	0	1	0	0	1	0	0	0	0	0
1	1	0	0	1	0	0	0	0	0	0
1	1	1	1	0	0	0	0	0	0	0

Funkcije izlaza

$$Y_{0} = \overline{ABC}$$

$$Y_{1} = \overline{ABC}$$

$$Y_{2} = \overline{ABC}$$

$$Y_{3} = \overline{ABC}$$

$$Y_{4} = \overline{ABC}$$

$$Y_{5} = \overline{ABC}$$

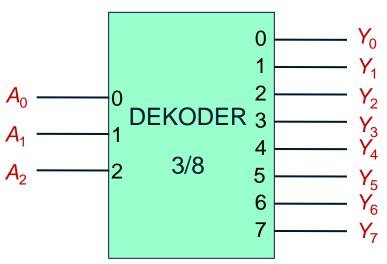
$$Y_{6} = \overline{ABC}$$

$$Y_{7} = \overline{ABC}$$

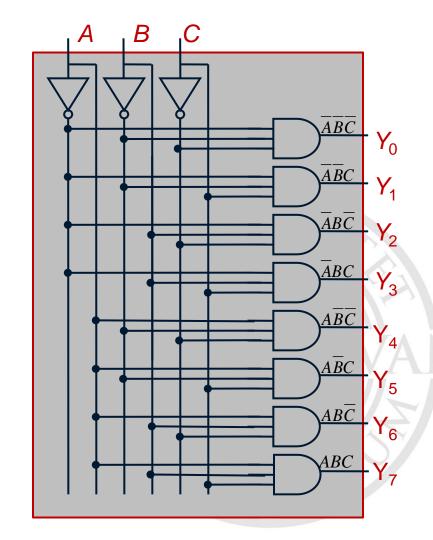


Potpuni dekoder 3/8

Realizacija



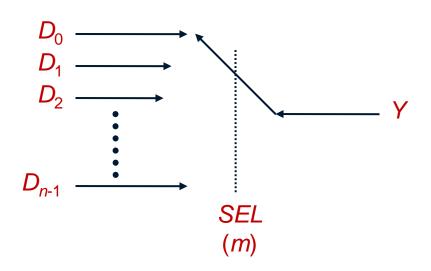
$$Y_0 = \overline{ABC}$$
 $Y_4 = A\overline{BC}$
 $Y_1 = \overline{ABC}$ $Y_5 = A\overline{BC}$
 $Y_2 = \overline{ABC}$ $Y_6 = A\overline{BC}$
 $Y_3 = \overline{ABC}$ $Y_7 = ABC$





Multiplekser

Multiplekser je kombinaciona mreža sa više informacionih ulaza (n), više selekcionih ulaza (m) i jednim izlazom (Y) koja obavlja funkciju digitalnog višepoložajnog prekidača. Zadavanjem selekcionih ulaza, prekidač se postavlja u položaj koji direktno povezuje informacioni ulaz čiji redni broj odgovara selekcionim signalima sa izlazom.

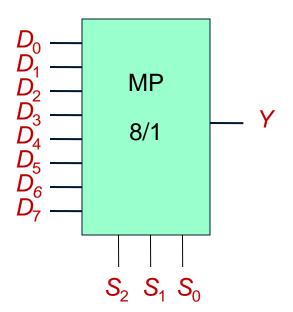


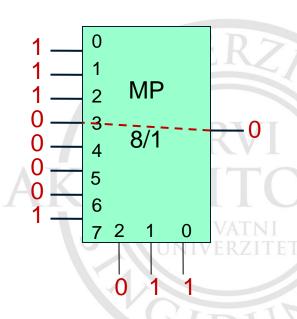
Za selekciju n informacionih ulaznih signala potrebno je $m = \log_2 n$ selekcionih signala, odnosno mora da važi $n = 2^m$.



Multiplekser 8/1

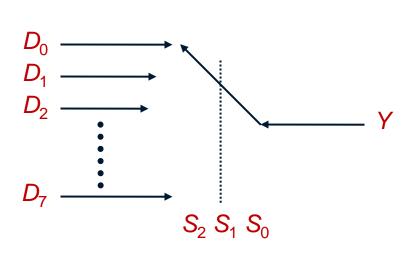
- Multiplekser 8/1 ima 8 informacionih ulaza, 1 izlaz i 3 selekciona signala.
- Dovođenjem selekcionih signala, formira se binarna kombinacija koja predstavlja redni broj ulaza na koji se postavlja prekidač, čime se vrednost sa tog ulaza direktno prosleđuje na izlaz.







Multiplekser 8/1



Kombinaciona tablica

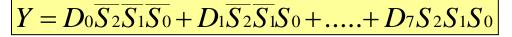
S_2	S ₁	S ₀	Υ
0	0	0	D_0
0	0	1	D_1
0	1	0	D_2
0	11	R	D_3
1	0	0	D_4
71	0	RIV	D_5
1	1	0	D_6
1	1 _{RJ}	VATN	D_7

Funkcija izlaza

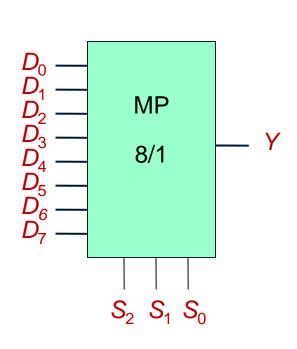
$$Y = D_0 \overline{S_2} \overline{S_1} \overline{S_0} + D_1 \overline{S_2} \overline{S_1} S_0 + D_2 \overline{S_2} S_1 \overline{S_0} + \dots + D_7 S_2 S_1 S_0$$

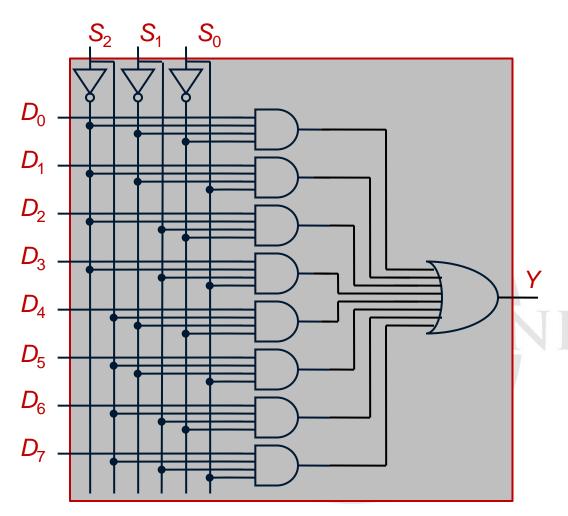


Multiplekser 8/1



Realizacija

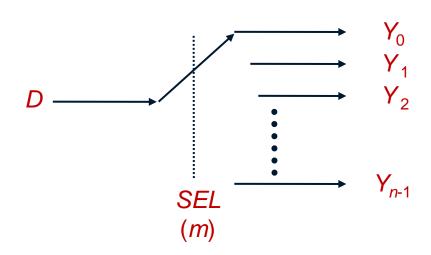






Demultiplekser

Demultiplekser je kombinaciona mreža sa jednim informacionim ulazom (*D*), više izlaza (*n*) i više selekcionih ulaza (*m*). Njegova funkcija je inverzna funkciji multipleksera. Zadavanjem selekcionih ulaza, prekidač se postavlja u položaj koji direktno povezuje informacioni ulaz sa izlazom čiji redni broj odgovara selekcionim signalima.

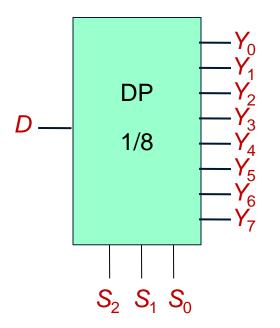


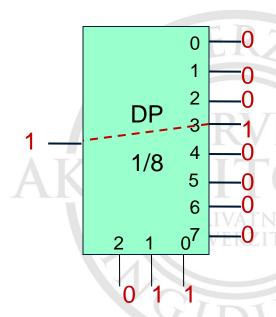
Za selekciju n izlaznih signala potrebno je $m = \log_2 n$ selekcionih signala, odnosno mora da važi $n = 2^m$.



Demultiplekser 1/8

- Demultiplekser 1/8 ima jedan informacioni ulaz, 8 izlaza i 3 selekciona ulaza.
- □ Dovođenjem selekcionih signala S₂, S₁ i S₀ formira se binarna kombinacija koja predstavlja redni broj izlaza na koji se postavlja prekidač, čime se vrednost sa informacionog ulaza direktno prosleđuje na taj izlaz.







Demultiplekser 1/8

Kombinaciona tablica

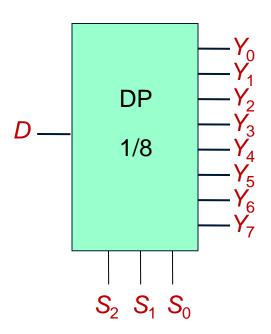
S_2	S ₁	S ₀	Y ₇	Y ₆	Y ₅	Y ₄	Y ₃	Y ₂	Y ₁	Y ₀
0	0	0	0	0	0	0	0	0	0	D
0	0	1	0	0	0	0	0	0	D	0
0	1	0	0	0	0	0	0	D	0	0
0	1	1	0	0	0	0	D	0	0	0
1	0	0	0	0	0	D	0	0	0	0
1	0	1	0	0	D	0	0	0	0	0
1	1	0	0	D	0	0	0	0	0	0
1	1	1	D	0	0	0	0	0	0	0

Funkcije izlaza

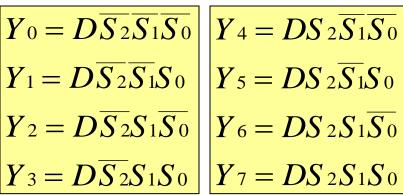
$$Y_0 = D\overline{S}_2\overline{S}_1\overline{S}_0$$
 $Y_1 = D\overline{S}_2\overline{S}_1\overline{S}_0$
 $Y_2 = D\overline{S}_2\overline{S}_1\overline{S}_0$
 $Y_3 = D\overline{S}_2\overline{S}_1\overline{S}_0$
 $Y_4 = DS_2\overline{S}_1\overline{S}_0$
 $Y_5 = DS_2\overline{S}_1\overline{S}_0$
 $Y_6 = DS_2\overline{S}_1\overline{S}_0$
 $Y_7 = DS_2\overline{S}_1\overline{S}_0$

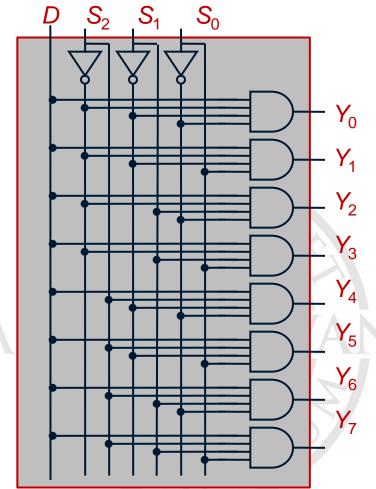


Demultiplekser 1/8



<u>Realizacija</u>





Sabiranje



Sabirač

Sabirač je kombinaciona mreža koja omogućava aritmetičko sabiranje dva jednocifrena binarna broja.

višecifrenih brojeva b Polusabirač Polusabirač Polusabirač Ne može S C_{ul} b b a a Može Potpuni sabirač Sabirač Sabirač



Sabiranje višecifrenih brojeva

- Ostvaruje se <u>kaskadnom vezom više potpunih sabirača</u>
 - broj potpunih sabirača u kaskadnoj vezi jednak je broju cifara u sabirku sa više cifara
 - veza između sabirača se ostvaruje <u>vezivanjem</u>
 <u>izlaznog prenosa nižeg razreda na ulazni prenos višeg razreda</u>
- Primenom potpunih sabirača mogu se sabirati kako neoznačeni brojevi, tako i označeni brojevi predstavljeni u komplementu dvojke.

Primer 1

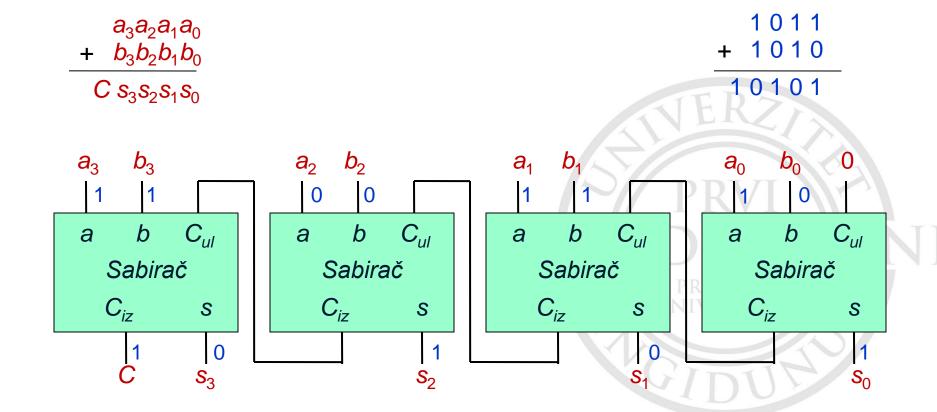
Za sabiranje binarnih brojeva 10110 i 1100101 potrebno je 7 potpunih sabirača.



Kaskadna veza

Primer 2

Četvorobitni sabirač realizovati kaskadnom vezom potpunih sabirača. Iskoristiti vezu za sabiranje brojeva 1011 i 1010.





Aritmetičko-logička jedinica

Aritmetičko-logička jedinica (ALU – Arithmetic Logic Unit) je centralni deo svakog procesora i mogućnosti procesora direktno zavise od karakteristika ove jedinice.

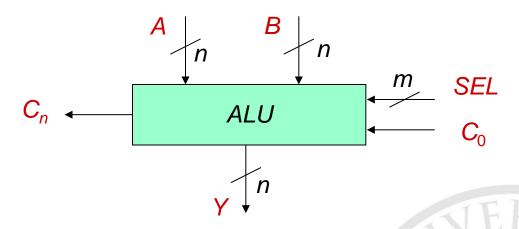
ALU predstavlja višefunkcionalnu kombinacionu mrežu koja može da obavlja različite aritmetičke i logičke operacije nad dva *n*-bitska broja.

Izbor operacije koju će u datom trenutku *ALU* izvršiti nad binarnim signalima koji se dovode na njen ulaz, zadaje se pomoću upravljačkih selekcionih signala.

Broj selekcionih signala definiše broj mogućih operacija koje ALU može da izvrši (m selekcionih signala \rightarrow najviše 2^m operacija).



Aritmetičko-logička jedinica



<u>Ulazi *ALU*:</u>

- A i B binarni n-bitski brojevi nad kojima se obavlja operacija
- C₀ ulaz bitan za pojedine operacije
- SEL m upravljačkih signala za adresiranje 2^m različitih operacija

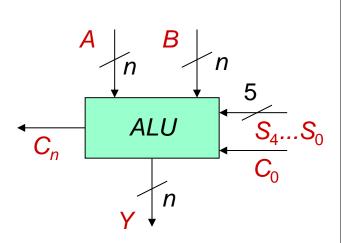
Izlazi ALU:

- C_n izlaz bitan za pojedine operacije
- Y n-bitski binarni broj koji predstavlja rezultat operacije



ALU sa 5 selekcionih ulaza

Može da obavi 32 različite operacije (obično je 16 logičkih i 16 aritmetičkih).



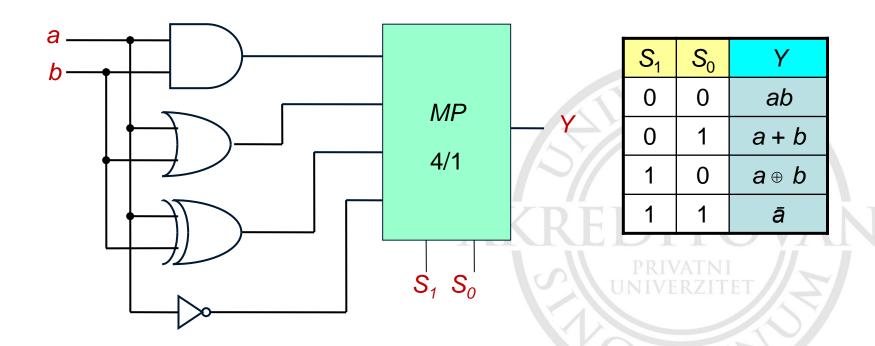
S ₃	S ₂	Sı	So	$S_4 = 1$	$S_4 = 0$
0	0	0	0	$\mathbf{Y} = \overline{\mathbf{A}}$	$\mathbf{Y} = \mathbf{A} \ \mathbf{plus} \ \mathbf{C}_0$
0	0	0	1	$Y = \overline{A + B}$	$\mathbf{Y} = (\mathbf{A} + \mathbf{B}) \mathbf{plus} \mathbf{C}_0$
0	0	1	0	$Y = \overline{A}B$	$\mathbf{Y} = (\mathbf{A} + \overline{\mathbf{B}}) \mathbf{plus} \mathbf{C}_0$
0	0	1	1	$\mathbf{Y} = 0000$	$Y = 0 \text{ minus } \overline{C_0}$
0	1	0	0	$Y = \overline{AB}$	$Y = A plus (A\overline{B}) plus C_0$
0	1	0	1	$Y = \overline{B}$	$Y = (A + B) $ plus $(A\overline{B})$ plus C_0
0	1	1	0	$\mathbf{Y} = \mathbf{A} \oplus \mathbf{B}$	$Y = A $ minus $B $ minus $\overline{C_0}$
0	1	1	1	$Y = A\overline{B}$	$\mathbf{Y} = (\mathbf{A}\overline{\mathbf{B}}) \mathbf{minus} \overline{\mathbf{C}_0}$
1	0	0	0	$Y = \overline{A} + B$	Y = A plus (AB) plus C ₀
1	0	0	1	$Y = \overline{A \oplus B}$	Y = A plus B plus C ₀
1	0	1	0	Y = B	$Y = (A + \overline{B}) \text{ plus } (AB) \text{ plus } C_0$
1	0	1	1	Y = AB	$Y = (AB) $ minus $\overline{C_0}$
1	1	0	0	Y = 1111	Y = A plus A plus C ₀
1	1	0	1	$\mathbf{Y} = \mathbf{A} + \overline{\mathbf{B}}$	$Y = (A + B)$ plus A plus C_0
1	1	1	0	$\mathbf{Y} = \mathbf{A} + \mathbf{B}$	$Y = (A + \overline{B})$ plus A plus C_0
1	1	1	1	Y = A	Y = A minus C ₀



Realizacija ALU

Primer 3

Realizovati *ALU* koja obavlja osnovne logičke operacije *I*, *ILI*, *NE* i *ekskluzivno ILI* nad dva jednobitna binarna broja.





Sekvencijalni moduli

- Registar
- Brojač
- Memorija





Registar

Registri su sekvencijalne mreže koje služe za memorisanje malih količina binarnih podataka.

Vrste registara

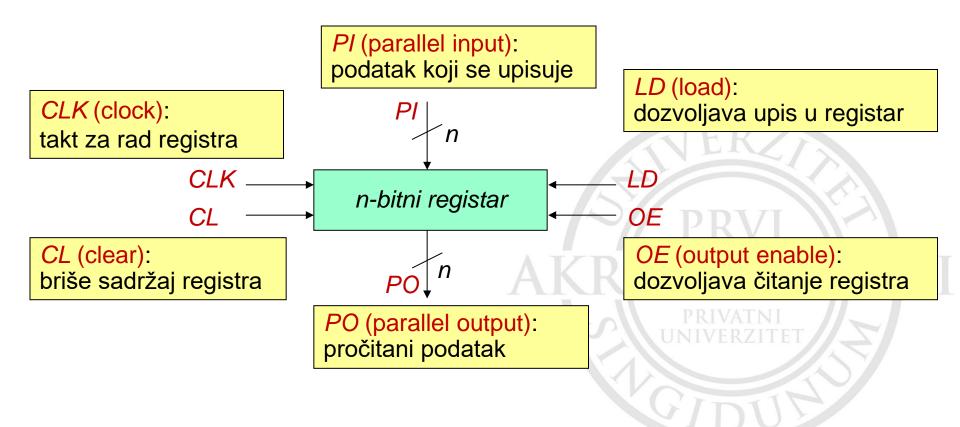
- paralelni registri
- serijski registri

- * 8-bitni registri
- 16-bitni registri,...



Paralelni registar

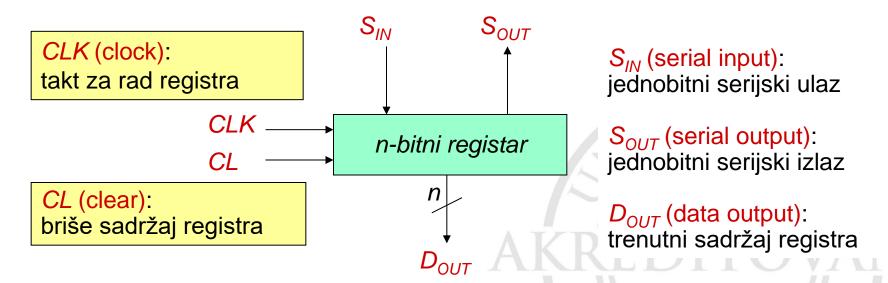
Paralelni registar omogućava upis informacije od *n* bitova <u>istovremeno</u>, tj. za vreme jednog takta.





Serijski registar

Serijski ili pomerački registar omogućava pomeranje sadržaja za jedno mesto od ulaza ka izlazu u skladu sa taktom. Koristi se u slučajevima kada je potrebno omogućiti serijski prijem ili slanje podataka (bit po bit).



Serijski prenos je sporiji, jeftiniji i manje podložan greškama od paralelnog.



Brojač

Brojači su sekvencijalne mreže koje po nailasku signala takta generišu na svom izlazu binarne brojeve u rastućem ili opadajućem redosledu.

Moduo brojača: broj različitih brojeva koje brojač može da generiše

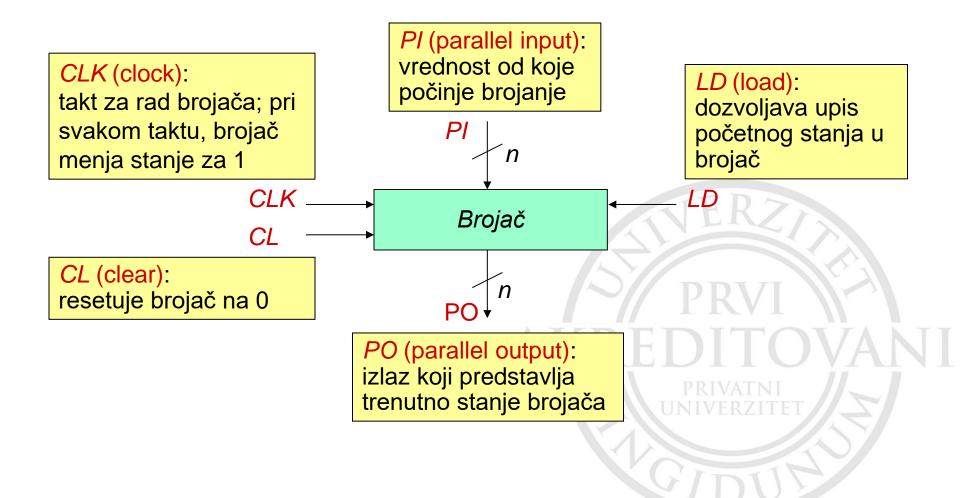
Brojač po modulu *m* broji od 0 do *m*-1 (ako broji unapred), a zatim se resetuje i ponovo počinje da broji od 0.

Vrste brojača

- inkrementirajući (broje unapred)
- dekrementirajući (broje unazad)



Brojač





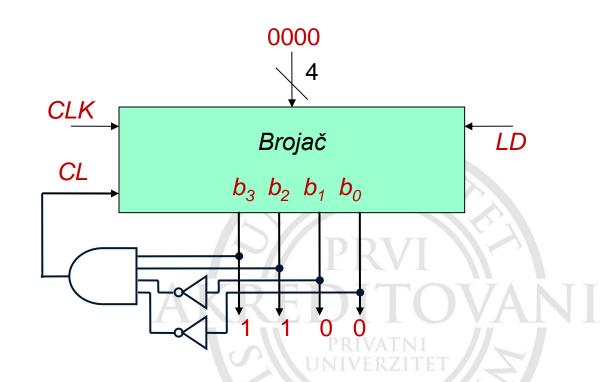
Brojač

Primer 4

Realizovati brojač po modulu 13.

Osobine:

- broji od 0 do 12
- •pošto je 12₍₁₀₎ = 1100₍₂₎, brojač je 4-bitni
- kada sadržaj brojača postane 12, brojač treba resetovati na 0 u narednom taktu





Memorija

Memorije služe za pamćenje većih količina binarnih podataka.

Karakteristike idealne memorije

- visoka gustina pakovanja
- trajnost čuvanja podataka
- kratko vreme upisa i čitanja podataka
- veliki broj upisa pre otkaza memorije
- niska potrošnja
- niska cena



Memorija

□ S obzirom da nijedna vrsta memorije ne zadovoljava sve karakteristike idealne memorije, razvijeno je više vrsta memorija koje, prema potrebi, zadovoljavaju samo neke od navedenih karakteristika.

Osnovna podela memorija

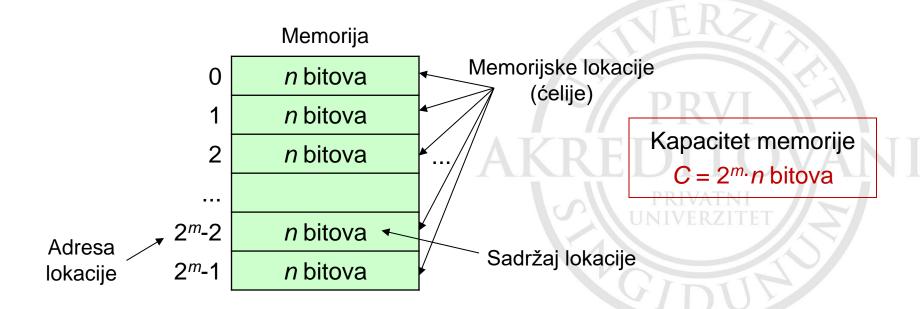
- nepermanentne memorije
- permanentne memorije



Nepermanentna memorija

Nepermanentne memorije su memorije koje gube sadržaj koji je u njima zapisan ukoliko im se isključi napajanje.

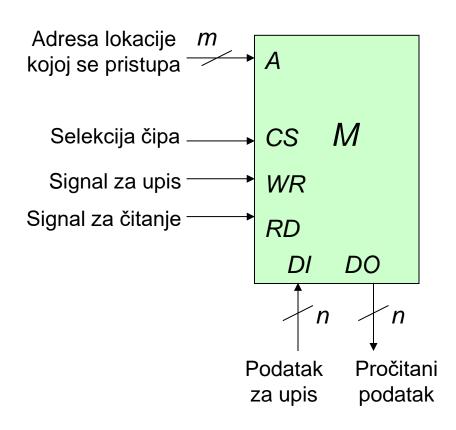
 □ Najčešće korišćena nepermanentna memorija je RAM (Random Access Memory) – memorija sa ravnopravnim pristupom.





RAM

Princip rada



Upis podatka

- na A se dovede adresa lokacije za upis
- na DI se dovede podatak za upis
- na CS i WR se dovedu aktivni signali
- upisivanje podatka

Čitanje podatka

- na A se dovede adresa sa koje se čita
- na CS i RD se dovedu aktivni signali
- na DO se pojavi pročitani podatak

Napomena:

Pristup lokaciji ne menja njen sadržaj.



RAM

RAM se može realizovati na različite načine.

SRAM (Static RAM)

Napravljen od memorijskih elementa.

Karakterisitke:

- mala gustina pakovanja
- velika brzina pristupa (reda ns)
- mala verovatnoća greške
- mala potrošnja električne energije
- loš odnos kapacitet/cena

DRAM (Dynamic RAM)

Napravljen od elektronskih komponenata (neophodno osvežavanje na par *ms* koje traje reda *ns* - zauzeće oko 2% vremena).

Karakterisitke:

- velika gustina pakovanja
- mala brzina rada
- manja pouzdanost (veća verovatnoća greške)
- mala potrošnja električne energije
- niska cena
- proizvodnja je jednostavna



Permanentna memorija

Permanentne memorije su memorije koje pamte svoj sadržaj i u slučaju da ostanu bez napajanja.

- ✓ ROM Read Only Memory
 - najjednostavniji postupak
 - sadržaj se upisuje prilikom proizvodnje čipa
 - upisan sadržaj se ne može menjati
- ✓ PROM Programmable ROM
 - fleksibilniji
 - korisnik može sam da upisuje sadržaj
 - upisani sadržaj se ne može menjati

✓ EPROM – Erasable PROM

- ima mogućnost brisanja sadržaja (UV svetlošću kroz stakleni prozor na kućištu)
- brisanje je moguće samo nekoliko desetina puta

√ Flash

- poluprovodnička memorija
- upisno/čitajuća memorija
- velika brzina pristupa
- veliki kapacitet
- velika pouzdanost



Šta smo naučili?

