Digitalni sistemi otporni na otkaz

Realizacija N – modularne i Self-Purging redundancije na primeru FIR filtra

Sadržaj

Uvod	
Specifikacije digitalnog fitra	3
Metode redundancije	3
N – modularna redudancija	3
Self-purging redundancija	4
Prekidač	5
Glasačka jedinica (voter)	6
Analiza dobijenih rezultata self-purging metodom	6
Potrošnja snage	6
Utrošeni resursi	7
Učestanost sistema	8
Simulacija sistema	9
Analiza dobijenih rezultata N-modularna redudancija	10
Potrošnja snage	
Učestanost sistema	11
Simulacija sistema	
Blok dijagram sistema	14
Literatura	

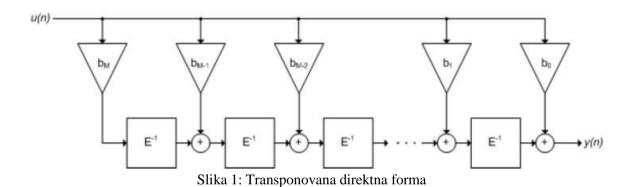
Uvod

Tema ovog projekta je da se realizuje hardverska otpornost digitalnog filtra na greške korišćenjem redudanse. U cilju upoređivanja karakteristika između različitih redundantnosti, implementirana je n modularna redundansa i self purging metoda.

Specifikacije digitalnog fitra

Projektovan je digitalni filtar (u nastavku će ovaj sistem biti nazivan FIR filtar) sledećih funkcionalnost:

- FIR filtar petog reda
- Širina podataka 24 bita (1-celobrojni deo i 23-razlomljeni)
- Koristiti transponovanu direktnu formu



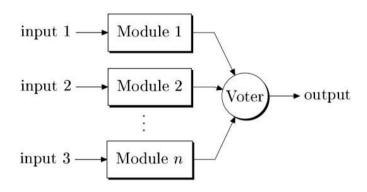
Metode redundancije

Umnožavanjem broja instnci modula činimo ga redudantnim. Sve instance rade u paraleli i svoje izlaze prosleđuju glasaču. Glasač zatim upoređuje sve rezultate i na svom izlazu prosleđuje glas većine.

N - modularna redudancija

U slučaju N – modularne redudanse (u daljem tekstu NMR), broj instanci treba da bude neparan, kako bi se izbeglo 50-50 glasanje. Glasove modula koji su neispravni glasač će maskirati glasom većine. Problem nastaje kada je veći broj neispravnih modula u odnosu na broj ispravnih modula. Glasač vidi samo ono što dobije od većine, a pošto je više neispravnih modula, na izlaz se prosleđuje

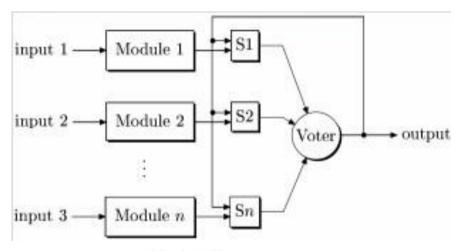
netačan rezultat. Kako bi se izbegla greška, koristimo program napisan u MATLAB-u koji izračunava očekivani rezultat. Ukoliko dođe do neslaganja dobijenog i očekivanog rezultata, prijavljuje se greška.



Slika 2: N – modularni redudantni sistem

Self-purging redundancija

Još jedno od rešenja koje se koristi u sprečavanju prosleđivanja pogrešnog rešenja je isključivanje neispravnih jedinica. Odbacuje se svaka istanca koja je jednom otkazala i njen rezultat se ne uzima kao ispravan u daljem procesu odlučivanja. Sistem prestaje da daje tačan izlaz ako u nekom trenutku otkaže 50% ili više ispravnih instanci.



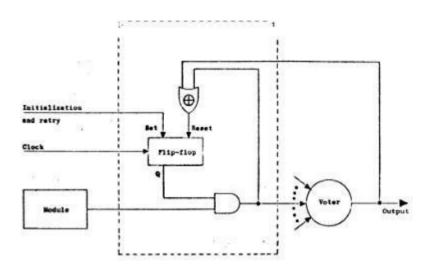
Slika 3: Self-purging system

Self-purging sistem je implementiran koriščenjem povratne sprege na izlazu glasača koja se dovodi na ulaz prekidača (ES elementary switch) instanci modula.

Prekidač

Prekidačka jedinica je inicijalno uključena. Neslaganja između izlaza modula i izlaza glasača menja stanje prekidača u isključen. Zbog predpostavke da instanca koja je jednom otkazala trajno ostaje neispravna, prekidač ostaje u isključenom stanju sve dok ne dođe do resetovanja celukpnog sistema.

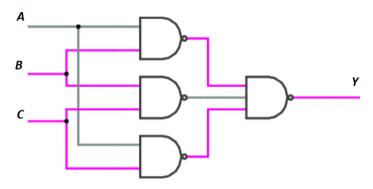
Koriščenjem flip-flopa, XOR logičke kapije i AND kapije implementirana je prekidačka jedinica. Prekidačka jedinica je realizovana pomoću XOR logičke kapije, flip-flopa i AND kapije. Svaka linija za prenos podataka ima svoju XOR kapiju. Izlaz iz AND-a i izlaz iz glasača se dovode na kao ulazi XOR kapije. Vrši se redukciju i izlaz se dovodi na ulaz flip-flopa. Stanje flip-flopa se menja u zavisnosti od izlaza XOR kapije. Ako je izlazni signal XOR kapije niskog nivoa, flip-flop prelazi u trajno nisko stanje. Izlaz iz flip-flopa i izlaz iz instance modula se vodi na AND logičku kapiju. Izlaz iz AND-a se dovovi na ulaz glasača.



Slika 4: Prekidač self-purging sistema

Glasačka jedinica (voter)

Glasačka jedinica predstavlja odlučuje o konačnom izlazu sveukupnog sistema. Implementirana je pomoću kombinatorne mreže koja se sastoji od 3 instance dvoulaznih NAND kapija i troulazne NAND kapije. Na ulaze dvoulaznih NAND kapija se dovode kombinacije izlaza iz prekidača. Izlaz iz dvoulaznih NAND kapija se vodi na ulaz troulazne NAND kapije, koja vrši redukciju.



Slika 5: Kombinatorna mreža NAND kapije

Kako bi se pokrile sve kombinacije izlaza iz prekidača potrebno je insancirati n!/(3!(n-3)!) instanci kombinatorne mreže.

Analiza dobijenih rezultata self-purging metodom

Red FIR filtra je parametrizovan. Za potrebe testiranja karakteristika, korišćen je FIR filtar petog reda i slučajevi redudancije sa 5 instanci (5MR) i 8 instanci (8MR) glavnog modula. Sinteza FIR filtra je prikazana na slici ispod.

Potrošnja snage

Dizajnirani sistem za 5MR bi trošio 0.186W, što predstavljaizuzetno nisku potrošnju.

Total On-Chip Power: 0.186 W

Junction Temperature: 27.1 °C

Thermal Margin: 57.9 °C (4.8 W)

Effective 9JA: 11.5 °C/W

Power supplied to off-chip devices: 0 W

Confidence level: Medium

Implemented Power Report

Slika 6: Prikaz potrošnje snage implementiranog sistema, self-purging metoda 5MR

Dizajnirani sistem za 8MR bi trošio 0.235W, što takođe predstavlja izuzetno nisku potrošnju.

Total On-Chip Power: 0.235 W

Junction Temperature: 27.7 °C

Thermal Margin: 57.3 °C (4.8 W)

Effective JJA: 11.5 °C/W

Power supplied to off-chip devices: 0 W

Confidence level: Medium

Implemented Power Report

Slika 7: Prikaz potrošnje snage implementiranog sistema, self-purging metoda 8MR

Utrošeni resursi

Korišćen je Xilinx Zynq 7000 sistem i utrošeno je manje od nekoliko procenata slobodnih jedinica.

Resource	Utilization	Available	Utilization %
LUT	1119	53200	2.10
FF	795	106400	0.75
DSP	50	220	22.73

Slika 8: Prikaz utrošenih resursa implementiranog sistema, self-purging metoda 5MR

Resource	Estimation	Available	Utilization %
LUT	2172	53200	4.08
FF	1272	106400	1.20
DSP	80	220	36.36

Slika 9: Prikaz utrošenih resursa implementiranog sistema, self-purging metoda 8MR

Učestanost sistema

Pokretanjem implementacije sa datom periodom takta, dobijamo vrednost "najgore negativne labavosti" (WNS – worst negative slack). Na osnovu dobijenih rezultata WNS-a, lako možemo izračunati maksimalnu učestanost sistema.

Frekvencija se računa pomoću formule:

$$f = \frac{1}{T - WNS}$$

Implementacija za 5MR je odrađena sa T = 10ns i dobijena jevrednost WNS = 2ns, što nam konačno daje f = 125Hz.

Worst Negative Slack (WNS): 2 ns

Total Negative Slack (TNS): 0 ns

Number of Failing Endpoints: 0

Total Number of Endpoints: 710

Implemented Timing Report

Slika 10: Prikaz najgore negativne labavosti implementiranog sistema, self-purging metoda 5MR

Implementacija za 8MR je odrađena sa T = 10ns i dobijena jevrednost WNS = 0.32ns, što nam konačno daje f = 103.30Hz.

Worst Negative Slack (WNS): 0.32 ns

Total Negative Slack (TNS): 0 ns

Number of Failing Endpoints: 0

Total Number of Endpoints: 1136

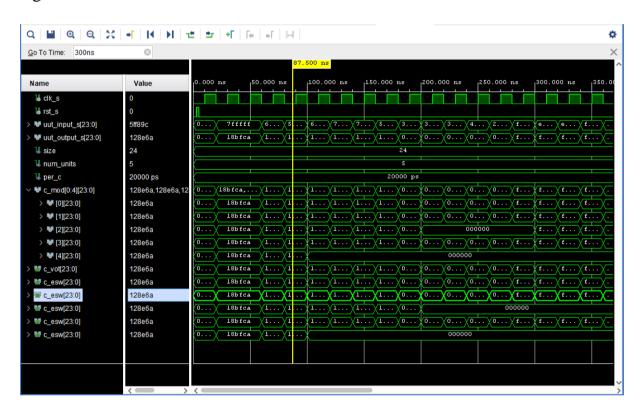
Implemented Timing Report

Slika 11: Prikaz najgore negativne labavosti implementiranog sistema, self-purging metoda 8MR

Simulacija sistema

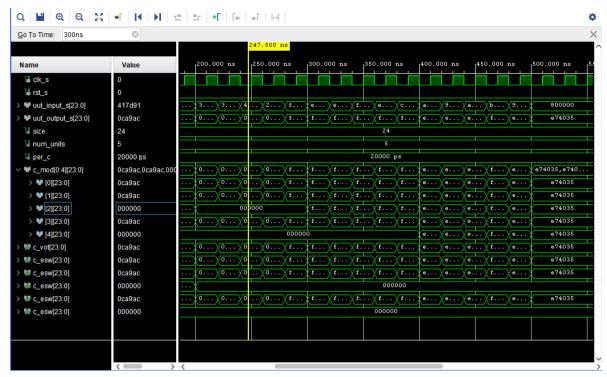
Ispravnost sistema je tesitrana pokretanja simulacije sistema nad fiksnim predodređenim ulazom. Prvo se pokreće jedinstvena instanca glavnog modula, čiji izlaz se beleži u tekstualnu datoteku, pa se zatim isti proces ponovio nad celokupnim sistemom sa redundancijom gde jedana po jedna instanca glavnog modula prestaje da daje tačan izlaz.

Na sledećoj slici je prikazana simulacija 5MR sistema u trenutku kada nema greške. Može se jasno videti da se izlaz glasača poklapa sa vrednostima signala.



Slika 12: Prikaz simulacije sistema, self-purging metoda 5MR sistem

Na sledećoj slici je prikazana simulacija u trenutku kada se javi greška. Na signale je forsirana nula. Glasač i dalje na svom izlazu prosleđuje glas većine, što znači da implementirani sistem dobro radi.



Slika 13: Prikaz simulacije sistema nakon forsiranja vrednosti, self-purging metoda 5MR

Analiza dobijenih rezultata N-modularna redudancija

Red FIR filtra je parametrizovan. Za potrebe testiranja karakteristika, korišćen je FIR filtar petog reda i slučajevi redudancije sa 5 instanci (5MR) i 9 instanci (9MR) glavnog modula. Sinteza FIR filtra je prikazana na slici ispod.

Potrošnja snage

Dizajnirani sistem za 5MR bi trošio 0.185W, što predstavljaizuzetno nisku potrošnju.



Slika 14: Prikaz potrošnje snage implementiranog sistema, 5MR sistem

Dizajnirani sistem za 9MR bi trošio 0.254W, što takođepredstavlja izuzetno nisku potrošnju.

Total On-Chip Power: 0.254 W

Junction Temperature: 27.9 °C

Thermal Margin: 57.1 °C (4.8 W)

Effective 9JA: 11.5 °C/W

Power supplied to off-chip devices: 0 W

Confidence level: Medium

Implemented Power Report

Slika 15: Prikaz potrošnje snage implementiranog sistema, 9MR

Utrošeni resursi

Korišćen je Xilinx Zynq 7000 sistem i utrošeno je manje od nekoliko procenata slobodnih jedinica.

Resource	Estimation	Available	Utilization %
LUT	964	53200	1.81
FF	790	106400	0.74
DSP	50	220	22.73

Slika 16: Prikaz utrošenih resursa implementiranog sistema, 5MR

Resource	Estimation	Available	Utilization %
LUT	2340	53200	4.40
FF	1422	106400	1.34
DSP	90	220	40.91

Slika 17: Prikaz utrošenih resursa implementiranog sistema, 9MR

Učestanost sistema

Pokretanjem implementacije sa datom periodom takta, dobijamo vrednost "najgore negativne labavosti" (WNS – worst negative slack). Na osnovu dobijenih rezultata WNS-a, lako možemo izračunati maksimalnu učestanost sistema.

Frekvencija se računa pomoću formule:

$$f = \frac{1}{T - WNS}$$

Implementacija za 5MR je odrađena sa T = 10ns i dobijena jevrednost WNS = 6.223ns, što nam konačno daje f = 264.76Hz.

Worst Negative Slack (WNS): 6.223 ns

Total Negative Slack (TNS): 0 ns

Number of Failing Endpoints: 0

Total Number of Endpoints: 705

Implemented Timing Report

Slika 18: Prikaz najgore negativne labavosti implementiranog sistema, 5MR

Implementacija za 9MR je odrađena sa T = 10ns i dobijena jevrednost WNS = 6.201ns, što nam konačno daje f = 263.22Hz.

Worst Negative Slack (WNS): 6.201 ns

Total Negative Slack (TNS): 0 ns

Number of Failing Endpoints: 0

Total Number of Endpoints: 1269

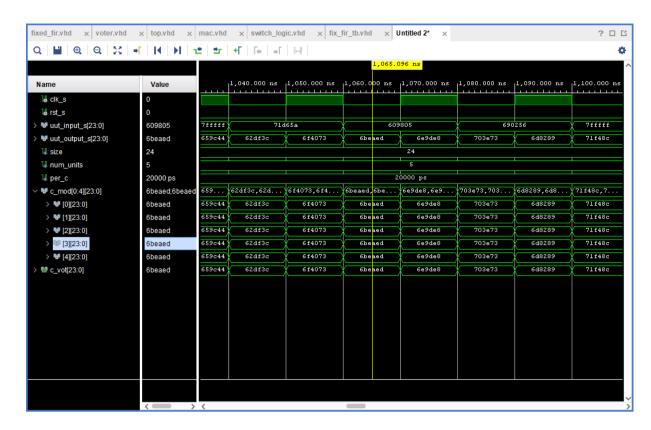
Implemented Timing Report

Slika 19: Prikaz najgore negativne labavosti implementiranog sistema, 9MR

Simulacija sistema

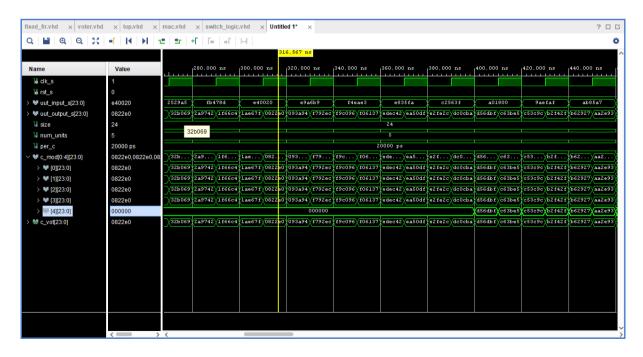
Ispravnost sistema je tesitrana pokretanja simulacije sistema nad fiksnim predodređenim ulazom. Prvo se pokreće jedinstvena instanca glavnog modula, čiji izlaz se beleži u tekstualnu datoteku, pa se zatim isti proces ponovio nad celokupnim sistemom sa redundancijom, gde jedana po jedna instanca glavnog modula prestaje da daje tačan izlaz.

Na sledećoj slici je prikazana simulacija 5MR sistema u trenutku kada nema greške. Može se jasno videti da se izlaz glasača poklapa sa vrednostima signala.



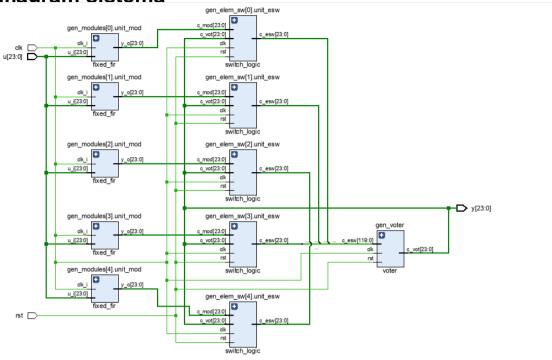
Slika 20: Prikaz simulacije sistema, 5MR

Na sledećoj slici je prikazana simulacija u trenutku kada se javi greška. Na signale je forsirana nula. Glasač i dalje na svom izlazu prosleđuje glas većine, što znači da implementirani sistem dobro radi.



Slika 21: Prikaz simulacije sistema nakon forsiranja vrednosti, 9MR

Blok diiagram sistema



Slika 22: Dijagram celokupnog sistema, 5MR

Literatura

- 1. Digitalni sistemi otporni na greške | Digitalni sistemi otporni na greške (uns.ac.rs) Jun 2023
- 2. Digitalni sistemi otporni na otkaz | Digitalni sistemi otporni na otkaz (uns.ac.rs) Jun 2023
- 3. Diskretni sistemi | Diskretni sistemi (uns.ac.rs) Jun 2023
- 4. A Highly Efficient Redundancy Scheme: Self-Purging Redundancy Jacques Losq, 1975
- 5. Israel Koren, Mani Krishna, "Fault Tolerant Systems", Morgan Kaufmann, 2007.
- 6. N. K. Jha, S. Gupta, "Testing of Digital Systems", Cambridge University Press, 2003.