

Nome: Julia Pravato  
Nº USP: 14615054  
Data: 30/05/2023

## Introdução à Sistemas Computacionais - SCC0955 ~ Atividade 06: Interrupções

### Introdução

De forma resumida, interrupções no contexto da computação são mecanismos, assíncronos ou síncronos, que desviam o programa do seu fluxo padrão e performaram uma rotina de atendimento de interrupção. Também podem ser descritas como uma interrupção da sequência de operação de forma a atender eventos especiais, exemplos como: dispositivos periféricos enviando dados, sinais de sensores, sinais internos (como o reset de máquina) do processador.

### Funcionamento

O Gerador de Sequência de Interrupção é o hardware presente na constituição do controlador que receberá o sinal de interrupção (enviado pelos dispositivos quando desejam ser atendidos), interromper a execução do fluxo normal de programa e desviar a execução desse programa para a Rotina de Serviço de Interrupção (RSI), que atende conforme o evento que gerou a interrupção.

As microoperações que o GSI deve realizar nesse processo de interrupções são, reconhecidas como salvamento de contexto, são: garantir que o controlador terminou a execução da instrução que estava realizando, salvar o estado atual do processador (PSW) e também o endereço de retorno do PC, e enfim desviar a execução do programa para a RSI. Terminada essa rotina, o controlador restaura as condições armazenadas e retoma a execução do programa principal.

RSI execução:

```
PUSH PC      Pilha ← (PC); endereço de retorno
PUSH PSW     Pilha ← (PSW); estado corrente do processador
JUMP RSI     PC ← End da RSI; desviar a execução para RSI
```

RTI:

```
POP PSW      PSW ← Estado anterior à Interrupção PC
POP PC       PC ← Endereço de retorno
```

### Prioridade

A função de determinar prioridades para as interrupções está relacionada à: interrupções de maior prioridade interrompem as rotinas de tratamento das interrupções de menor prioridade (por exemplo: interrupção de Reset de máquina tem a maior prioridade dentre todas).

No momento em que é reconhecida o pedido de interrupção de maior prioridade é determinado o vetor correspondente liberado no barramento e o bit ISn é setado.

### Observação

O microcontrolador 8051, tem como controle interrupções vetoradas, com vetor fixo na memória de programa. Os registradores, podem ser endereçados bit a bit, Interrupt Enable (IE) - controlador das interrupções para o sistema atender, Interrupt Priority (IP) - define as prioridades, auxiliam na produção de prioridades em INT0/, TIMER 0, INT1/, TIMER 1 e canal serial.

## Relevância

A técnica do uso de interrupções nos processadores além de ser vantajosa dada a modularização dos comandos para desempenho das máquinas, tem seu maior foco na resolução de eventos que acontecem de forma não programada (que seria resolvido conforme sub rotinas), evitando laços de repetição que esperam por eventos disparados por dispositivos.

Na arquitetura de controladores, os endereços dessas rotinas são conhecidos como vetores de interrupção e ocupam em geral uma tabela ao extremo final da memória RAM, o que implica que eventualmente poderão ser modificados.

