

Examen, UE Architecture et Systèmes

Partie Architecture des ordinateurs

1. Circuit combinatoire : comparateur

Réaliser un comparateur **non-signé** 4 bits, d'interface : `ucmp4(a[3..0], b[3..0] : eq, sup)` tel que

- $eq = 1$ si et seulement si $a[3..0] = b[3..0]$
- $sup = 1$ si et seulement si $a[3..0] > b[3..0]$ (comparaison non-signée entre entiers naturels)

Fournir la description SHDL du module

2. Circuit séquentiel : compteur

- 1- Réaliser un compteur 4 bits qui compte de 2 en 2, d'interface `count4_2(rst, h : s[3..0])`

Le circuit comptera donc : 0b0000, 0b0010, 0b0100, 0b0110, etc.

Fournir la description SHDL du module

- 2- Compléter ce compteur pour qu'il repasse à zéro de façon synchrone (au front d'horloge) après que sa valeur ait atteint ou dépassé une valeur fournie en entrée

Ce circuit aura pour interface `count4Z_2(rst, h, value[3..0] : s[3..0])`

Par exemple si `value=0b0110`, le circuit comptera : 0b0000, 0b0010, 0b0100, 0b0110, 0b0000, etc.

Fournir la description SHDL du module

3. Graphe d'états de CRAPS

Dessiner la partie du graphe d'états du séquenceur de CRAPS qui orchestre l'exécution des deux instructions `ld` et `st`.