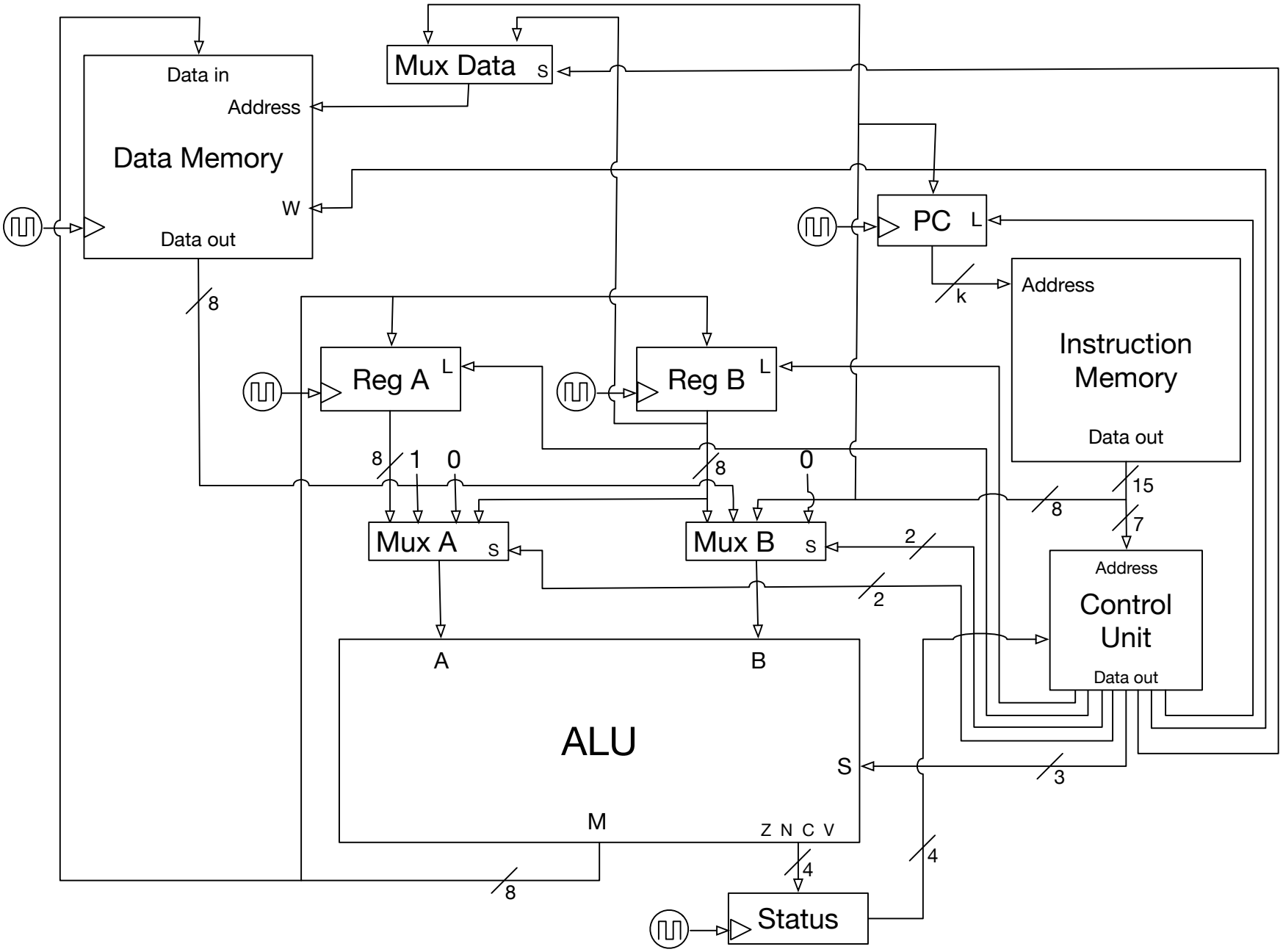

Figure 1: Computador básico completo

1 Assembly

1.1 Instrucciones Básicas

Inst.	Oper.	opcode	L_{PC}	D_W	S_D0	L_A	L_B	$S_A0,1$	$S_B0,1$	$S0,1,2$	Operación
MOV	A,B	0000000	0	0	$\sim$	1	0	Z	B	+	A=B
	B,A	0000001	0	0	$\sim$	0	1	A	Z	+	B=A
	A,Lit	0000010	0	0	$\sim$	1	0	Z	Lit	+	A=Lit
	B,Lit	0000011	0	0	$\sim$	0	1	Z	Lit	+	B=Lit
ADD	A,B	0000100	0	0	$\sim$	1	0	A	B	+	A=A+B
	B,A	0000101	0	0	$\sim$	0	1	A	B	+	B=A+B
	A,Lit	0000110	0	0	$\sim$	1	0	A	Lit	+	A=A+Lit
	B,Lit	0000111	0	0	$\sim$	0	1	B	Lit	+	B=B+Lit
SUB	A,B	0001000	0	0	$\sim$	1	0	A	B	−	A=A-B
	B,A	0001001	0	0	$\sim$	0	1	A	B	−	B=A-B
	A,Lit	0001010	0	0	$\sim$	1	0	A	Lit	−	A=A-Lit
	B,Lit	0001011	0	0	$\sim$	0	1	B	Lit	−	B=B-Lit
AND	A,B	0001100	0	0	$\sim$	1	0	A	B	&	A=A and B
	B,A	0001101	0	0	$\sim$	0	1	A	B	&	B=A and B
	A,Lit	0001110	0	0	$\sim$	1	0	A	Lit	&	A=A and Lit
	B,Lit	0001111	0	0	$\sim$	0	1	B	Lit	&	B=B and Lit
OR	A,B	0010000	0	0	$\sim$	1	0	A	B	||	A=A or B
	B,A	0010001	0	0	$\sim$	0	1	A	B	||	B=A or B
	A,Lit	0010010	0	0	$\sim$	1	0	A	Lit	||	A=A or Lit
	B,Lit	0010011	0	0	$\sim$	0	1	B	Lit	||	B=B or Lit
NOT	A,A	0010100	0	0	$\sim$	1	0	A	$\sim$	$\neg$	A=$\neg$A
	A,B	0010101	0	0	$\sim$	1	0	B	$\sim$	$\neg$	A=$\neg$B
	B,A	0010110	0	0	$\sim$	0	1	A	$\sim$	$\neg$	B=$\neg$A
	B,B	0010111	0	0	$\sim$	0	1	B	$\sim$	$\neg$	B=$\neg$B
XOR	A,B	0011000	0	0	$\sim$	1	0	A	B	$\oplus$	A=A xor B
	B,A	0011001	0	0	$\sim$	0	1	A	B	$\oplus$	B=A xor B
	A,Lit	0011010	0	0	$\sim$	1	0	A	Lit	$\oplus$	A=A xor Lit
	B,Lit	0011011	0	0	$\sim$	0	1	B	Lit	$\oplus$	B=B xor Lit
SHL	A,A	0011100	0	0	$\sim$	1	0	A	$\sim$	<<	A=shift left A
	A,B	0011101	0	0	$\sim$	1	0	B	$\sim$	<<	A=shift left B
	B,A	0011110	0	0	$\sim$	0	1	A	$\sim$	<<	B=shift left A
	B,B	0011111	0	0	$\sim$	0	1	B	$\sim$	<<	B=shift left B
SHR	A,A	0100000	0	0	$\sim$	1	0	A	$\sim$	>>	A=shift right A
	A,B	0100001	0	0	$\sim$	1	0	B	$\sim$	>>	A=shift right B
	B,A	0100010	0	0	$\sim$	0	1	A	$\sim$	>>	B=shift right A
	B,B	0100011	0	0	$\sim$	0	1	B	$\sim$	>>	B=shift right B
INC	B	0100100	0	0	$\sim$	0	1	U	B	+	B=B+1

1.2 Instrucciones con Direccionamiento

Inst.	Oper.	opcode	L_{PC}	D_W	S_D0	L_A	L_B	$S_A0,1$	$S_B0,1$	$S0,1,2$	Operación
MOV	A,(Dir)	0100101	0	0	Lit	1	0	Z	Mem	+	A=Mem[Lit]
	B,(Dir)	0100110	0	0	Lit	0	1	Z	Mem	+	B=Mem[Lit]
	(Dir),A	0100111	0	1	Lit	0	0	A	Z	+	Mem[Lit]=A
	(Dir),B	0101000	0	1	Lit	0	0	Z	B	+	Mem[Lit]=B
	A,(B)	0101001	0	0	B	1	0	Z	Mem	+	A=Mem[B]
	B,(B)	0101010	0	0	B	0	1	Z	Mem	+	B=Mem[B]
	(B),A	0101011	0	1	B	0	0	A	Z	+	Mem[B]=A
ADD	A,(Dir)	0101100	0	0	Lit	1	0	A	Mem	+	A=A+Mem[Lit]
	B,(Dir)	0101101	0	0	Lit	0	1	B	Mem	+	B=B+Mem[Lit]
	A,(B)	0101110	0	0	B	1	0	A	Mem	+	A=A+Mem[B]
	(Dir)	0101111	0	1	Lit	0	0	A	B	+	Mem[Lit]=A+B
SUB	A,(Dir)	0110000	0	0	Lit	1	0	A	Mem	−	A=A-Mem[Lit]
	B,(Dir)	0110001	0	0	Lit	0	1	B	Mem	−	B=B-Mem[Lit]
	A,(B)	0110010	0	0	B	1	0	A	Mem	−	A=A-Mem[B]
	(Dir)	0110011	0	1	Lit	0	0	A	B	−	Mem[Lit]=A-B
AND	A,(Dir)	0110100	0	0	Lit	1	0	A	Mem	&	A=A and Mem[Lit]
	B,(Dir)	0110101	0	0	Lit	0	1	B	Mem	&	B=B and Mem[Lit]
	A,(B)	0110110	0	0	B	1	0	A	Mem	&	A=A and Mem[B]
	(Dir)	0110111	0	1	Lit	0	0	A	B	&	Mem[Lit]=A and B
OR	A,(Dir)	0111000	0	0	Lit	1	0	A	Mem	||	A=A or Mem[Lit]
	B,(Dir)	0111001	0	0	Lit	0	1	B	Mem	||	B=B or Mem[Lit]
	A,(B)	0111010	0	0	B	1	0	A	Mem	||	A=A or Mem[B]
	(Dir)	0111011	0	1	Lit	0	0	A	B	||	Mem[Lit]=A or B
NOT	(Dir),A	0111100	0	1	Lit	0	0	A	∼	¬	Mem[Lit]=¬A
	(Dir),B	0111101	0	1	Lit	0	0	B	∼	¬	Mem[Lit]=¬B
	(B)	0111110	0	1	B	0	0	A	∼	¬	Mem[B]=¬A
XOR	A,(Dir)	0111111	0	0	Lit	1	0	A	Mem	⊕	A=A xor Mem[Dir]
	B,(Dir)	1000000	0	0	Lit	0	1	B	Mem	⊕	B=B xor Mem[Lit]
	A,(B)	1000001	0	0	B	1	0	A	Mem	⊕	A=A xor Mem[B]
	(Dir)	1000010	0	1	Lit	0	0	A	B	⊕	Mem[Lit]=A xor B
SHL	(Dir),A	1000011	0	1	Lit	0	0	A	∼	<<	Mem[Lit]=shift left A
	(Dir),B	1000100	0	1	Lit	0	0	B	∼	<<	Mem[Lit]=shift left B
	(B)	1000101	0	1	B	0	0	A	∼	<<	Mem[B]=shift left A
SHR	(Dir),A	1000110	0	1	Lit	0	0	A	∼	>>	Mem[Lit]=shift right A
	(Dir),B	1000111	0	1	Lit	0	0	B	∼	>>	Mem[Lit]=shift right B
	(B)	1001000	0	1	B	0	0	A	∼	>>	Mem[B]=shift right A
INC	(Dir)	1001001	0	1	Lit	0	0	U	Mem	+	Mem[Lit]=Mem[Lit]+1
	(B)	1001010	0	1	B	0	0	U	Mem	+	Mem[B]=Mem[B]+1
RST	(Dir)	1001011	0	1	Lit	0	0	Z	Z	+	Mem[Lit]=0
	(B)	1001100	0	1	B	0	0	Z	Z	+	Mem[B]=0

1.3 Instrucciones de Salto

Inst.	Oper.	opcode	L_{PC}	D_W	S_D0	L_A	L_B	$S_A0,1$	$S_B0,1$	$S0,1,2$	Operación
CMP	A,B	1001101	0	0	$\sim$	0	0	A	B	–	A-B
	A,Lit	1001110	0	0	$\sim$	0	0	A	Lit	–	A-Lit
	B,Lit	1001111	0	0	$\sim$	0	0	B	Lit	–	B-Lit
	A,(Dir)	1010000	0	0	Lit	0	0	A	Mem	–	A-Mem[Lit]
	B,(Dir)	1010001	0	0	Lit	0	0	B	Mem	–	B-Mem[Lit]
	A,(B)	1010010	0	0	B	0	0	A	Mem	–	A-Mem[B]
JMP	Dir	1010011	1	0	$\sim$	0	0	$\sim$	$\sim$	$\sim$	PC = Lit
JEQ	Dir	1010100	1	0	$\sim$	0	0	$\sim$	$\sim$	$\sim$	PC = Lit (Z=1)
JNE	Dir	1010101	1	0	$\sim$	0	0	$\sim$	$\sim$	$\sim$	PC = Lit (Z=0)
JGT	Dir	1010110	1	0	$\sim$	0	0	$\sim$	$\sim$	$\sim$	PC = Lit (N=0 y Z=0)
JLT	Dir	1010111	1	0	$\sim$	0	0	$\sim$	$\sim$	$\sim$	PC = Lit (N=1)
JGE	Dir	1011000	1	0	$\sim$	0	0	$\sim$	$\sim$	$\sim$	PC = Lit (N=0)
JLE	Dir	1011001	1	0	$\sim$	0	0	$\sim$	$\sim$	$\sim$	PC = Lit (N=1 o Z=1)
JCR	Dir	1011010	1	0	$\sim$	0	0	$\sim$	$\sim$	$\sim$	PC = Lit (C=1)
JOV	Dir	1011011	1	0	$\sim$	0	0	$\sim$	$\sim$	$\sim$	PC = Lit (V=1)

Simbología:

$\sim$ indica que la señal puede tomar cualquier valor.

Z indica que el multiplexor debe permitir el paso de un 0.

U indica que el multiplexor debe permitir el paso de un 1.

A,B indica que el multiplexor debe permitir el paso del valor del registro indicado.

Lit indica que el multiplexor debe permitir el paso del parámetro literal que es parte de la instrucción.

Mem indica que el multiplexor debe permitir el paso de la salida de la memoria de datos.