

Lógica Combinatoria: Calculadora tomógrafo

Juan Rodríguez Montero
 juan.rodriguez@estudiantec.cr
 Área Académica Ingeniería en Computadores
 Instituto Tecnológico de Costa Rica

Giancarlo Vega Marín
 jungianca6@estudiantec.cr
 Área Académica Ingeniería en Computadores
 Instituto Tecnológico de Costa Rica

Abstract—This paper presents the design and implementation of a tomographic calculator based on combinational logic. The project aims to apply theoretical and practical knowledge of digital combinational circuits by utilizing a sensor array, displaying data to the user, and triggering an actuator. The proposed system is composed of three main stages: sensors, a combinational circuit, and a display unit. The sensor stage consists of a 4x4 LED array and photoreceptors that detect the shadow of a hand. The combinational circuit processes these signals through decoders to accumulate values and enable an actuator within specific logical ranges. Finally, the processed data is visualized on a seven-segment display and a binary LED display.

The methodology follows a step-by-step approach to designing and simulating the circuit using CMOS or TTL logic gates, ensuring compatibility and optimal performance. The paper discusses the development of algorithms, simulation results, and the practical challenges encountered during implementation. The findings demonstrate the effectiveness of the designed circuit in meeting the project requirements and highlight areas for further improvement. This abstract provides an overview of the essential components and conclusions of the study, offering readers a clear understanding of the project's objectives, methods, and outcomes.

Palabras clave—Combinacional, fotoresistores, compuertas, decodificadores, TTL, CMOS

I. INTRODUCCIÓN

Este proyecto tiene como objetivo diseñar y construir una calculadora tomógrafo utilizando principios de lógica combinatoria. En el proyecto se diseño y se hace la implementación de circuitos combinatorios digitales para interactuar con sensores, visualizar resultados y activar un actuador, demostrando un entendimiento práctico de las técnicas de diseño y construcción de circuitos lógicos.

El circuito propuesto consta de tres etapas principales: la etapa de sensores, el circuito combinatorio y el sistema de visualización. La etapa de sensores incluye un conjunto de LEDs y fotoresistencias que detectan la sombra de los dedos de una mano. El circuito combinatorio se construye exclusivamente con circuitos integrados y se encarga de procesar las señales recibidas por los sensores, utilizando decodificadores para acumular valores y habilitar un actuador. Estos valores son guardados en un registro Flip-Flop, los cuales almacenan los valores hasta que un flanco positivo en el reloj se active, dejando pasar los valores que servirán para el acumulador. Finalmente, dichos valores obtenidos del registro son leídos por un decodificador BCD, y muestra el resultado en un Display de siete segmentos, y un visualizador LED binario.

Este documento detalla el desarrollo del proyecto, empezando por los algoritmos empleados en el diseño lógico de

los circuitos, los resultados obtenidos de las simulaciones y pruebas realizadas, así como las conclusiones y recomendaciones derivadas de la implementación práctica. La organización del artículo está estructurada de la siguiente manera: primero se presentan los algoritmos y el diseño desarrollado; y en las secciones posteriores se discute los resultados experimentales; y para finalizar se ofrecen conclusiones y recomendaciones basadas en el desempeño del sistema, finalizando con las referencias utilizadas para la elaboración del proyecto.

II. ALGORITMO DESARROLLADO

Primeramente, se propone la primera tabla de verdad, el cual se utilizará para el primer circuito combinatorial. Éste detectará el número de dedos, y sus salidas representarán el número en binario de dos bits que representan.

D1	D2	D3	D4	Y1	Y0
0	0	0	1	0	1
0	0	1	1	1	0
0	1	1	1	1	1
1	1	1	1	0	0

TABLE I
TABLA DE VERDAD PARA LOS DEDOS

Teniendo la tabla de verdad, se realiza el mapa de Karnaugh de ambas salidas y por medio de suma de productos, se simplifica para obtener las compuertas necesarias que cumplan la tabla de verdad de los dedos.

Por medio de suma de productos, se obtienen las siguientes compuertas lógicas para cada salida.

Ahora se realiza tabla de verdad del segundo circuito, que es el acumulador.

Al principio, realizando el mapa de K, se obtienen circuitos muy grandes e imposibles de realizar, pero utilizando álgebra booleana, se logran simplificar a estas salidas

Y para la salida 0, se logra obtener este arreglo de compuertas.

El cual por definición es un XOR

III. RESULTADOS

Teniendo el diseño del circuito, se procede a construirlo y ensamblarlo en la Protoboard. Se utiliza el diseño de un detector de oscuridad, el cual utiliza un transistor NPN, resistencias que protegen el LED y el transistor (y realizan la función de divisor de tensión) y el fotoresistor junto con un LED para servir como visualizador.

Truth Table					
	A	B	C	D	Y
0	0	0	0	0	x
1	0	0	0	1	0
2	0	0	1	0	x
3	0	0	1	1	1
4	0	1	0	0	x
5	0	1	0	1	x
6	0	1	1	0	x
7	0	1	1	1	1
8	1	0	0	0	x
9	1	0	0	1	x
10	1	0	1	0	x
11	1	0	1	1	x
12	1	1	0	0	x
13	1	1	0	1	x
14	1	1	1	0	x
15	1	1	1	1	0

Fig. 1. Y1

Truth Table					
	A	B	C	D	Y
0	0	0	0	0	x
1	0	0	0	1	1
2	0	0	1	0	x
3	0	0	1	1	0
4	0	1	0	0	x
5	0	1	0	1	x
6	0	1	1	0	x
7	0	1	1	1	1
8	1	0	0	0	x
9	1	0	0	1	x
10	1	0	1	0	x
11	1	0	1	1	x
12	1	1	0	0	x
13	1	1	0	1	x
14	1	1	1	0	x
15	1	1	1	1	0

Fig. 2. Y0

Como se aprecia en la Figura 8, cuando se ilumina el detector de oscuridad, el LED se mantiene apagado debido al bajo voltaje en la base del transistor, lo cual impide que la corriente fluya, apagando el LED.

En la Figura 9, se aprecia la reacción cuando la fotoreistencia no recibe luz o es bloqueada por algo, en este caso un dedo. El divisor de tensión en este caso, permite que el transistor encienda debido a que la base de dicho elemento alcanza suficiente valor para encender y dejar pasar la corriente, permitiendo que el LED se encienda.

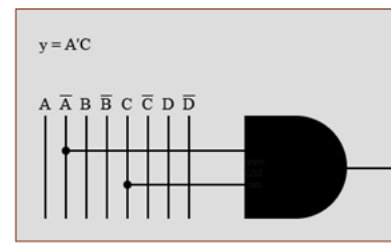


Fig. 3. Compuerta 1

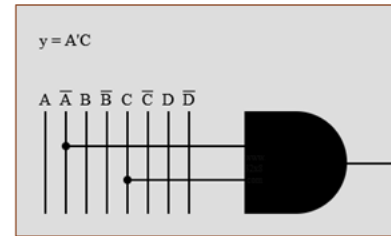


Fig. 4. Compuerta 2

Se utiliza este diseño de circuito para los otros LEDs, los cuales son los que servirán para el acumulador. En la Figura 10, se tienen los fotoresistores con su visualizador de LEDs, los cuales se utilizarán para el acumulador

Los resultados obtenidos durante el desarrollo del proyecto han demostrado el correcto funcionamiento de los circuitos diseñados. A través de las simulaciones y las pruebas prácticas, se verificó que las salidas del circuito coinciden con las expectativas establecidas por las tablas de verdad y los mapas de Karnaugh correspondientes.

En primer lugar, las imágenes capturadas del funcionamiento del circuito muestran claramente que cada combinación de entradas produce la salida esperada. Esto confirma que la lógica combinatoria ha sido implementada correctamente y que el diseño cumple con las especificaciones de operación definidas al inicio del proyecto.

Además, los resultados obtenidos de las simulaciones muestran que el circuito tiene un comportamiento estable bajo diversas condiciones de operación. No se observaron problemas de latencia o tiempo de respuesta en las salidas, lo que sugiere que el diseño es adecuado para aplicaciones que requieren respuestas rápidas. Asimismo, el circuito demostró ser eficiente en términos de consumo de energía, ya que se utilizaron configuraciones optimizadas de compuertas lógicas que minimizan el número de transistores necesarios para su implementación.

Los mapas de Karnaugh utilizados durante el proceso de diseño permitieron una simplificación efectiva de las expresiones booleanas, lo que se tradujo en una reducción significativa en la complejidad del circuito. Esta optimización fue confirmada por las pruebas en protoboard, donde el circuito no solo funcionó correctamente, sino que también ocupó menos espacio y requirió menos componentes de los inicialmente previstos.

Sin embargo, durante el montaje y las pruebas físicas se encontraron algunos problemas menores, como la sobrecarga en ciertos componentes y errores en el cableado que llevaron

$y_1 = C$ $y_0 = D$ Circuito 2 Acumulador

A	B	C	D	y_1	y_0
0	0	0	0	0	0
0	0	0	1	0	1
0	0	1	0	1	0
0	0	1	1	1	1
0	1	0	0	0	1
0	1	0	1	1	0
0	1	1	0	1	1
0	1	1	1	0	0
1	0	0	0	1	0
1	0	0	1	0	0
1	0	1	0	0	1
1	0	1	1	1	1
1	1	0	0	1	0
1	1	0	1	0	0
1	1	1	0	0	1
1	1	1	1	1	0

2 switches

Fig. 5. Acumulador

$$(\bar{B} + \bar{D})(A + C) + (BD)(\bar{A} + \bar{C})$$

Fig. 6. Salida 1

a fallos intermitentes. Estos problemas fueron identificados y solucionados rápidamente, reafirmando la necesidad de realizar pruebas exhaustivas tanto en simulaciones digitales como en entornos físicos para garantizar el éxito del proyecto.

En conclusión, los resultados obtenidos validan la efectividad del diseño y la correcta implementación de los circuitos combinatorios. Los objetivos planteados al inicio del proyecto se cumplieron satisfactoriamente, y el diseño final presenta un comportamiento robusto y eficiente, adecuado para su uso en aplicaciones prácticas.

IV. CONCLUSIONES

En el desarrollo del proyecto, se logró implementar correctamente los circuitos combinatorios utilizando compuertas CMOS y TTL. A través del análisis de las tablas de verdad, los mapas de Karnaugh, y las imágenes del funcionamiento práctico, se verificó que el diseño cumple con las especificaciones iniciales. Las simulaciones realizadas demostraron que el circuito responde adecuadamente a todas las combinaciones de entradas posibles, mostrando un comportamiento estable y sin errores lógicos en las salidas.

El uso de los mapas de Karnaugh permitió optimizar las funciones lógicas, reduciendo significativamente la cantidad de compuertas necesarias y, por lo tanto, simplificando el diseño global del circuito. Esto no solo mejora la eficiencia

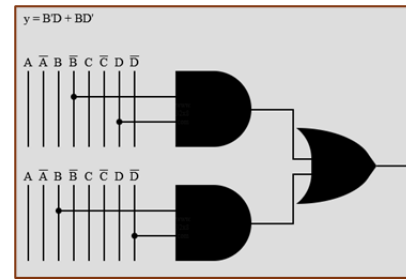


Fig. 7. Salida 0

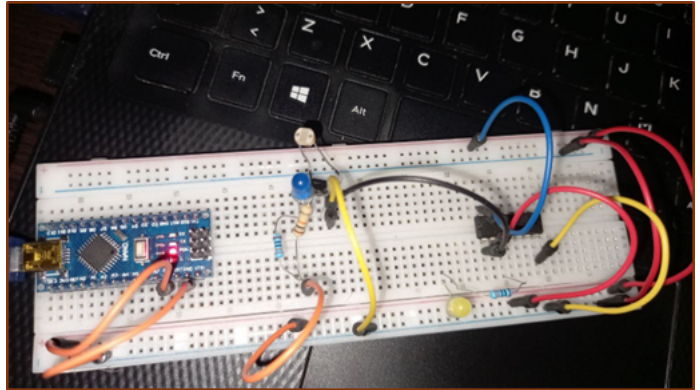


Fig. 8. LED apagado ante presencia de luz

del circuito, sino que también reduce el consumo de energía y el espacio físico necesario para su implementación.

Durante las pruebas en protoboard, se detectaron algunos problemas como componentes quemados y errores menores en la lógica del circuito, los cuales fueron rápidamente corregidos. Esto subraya la importancia de realizar pruebas físicas además de las simulaciones digitales, ya que permite identificar problemas que pueden no ser evidentes en un entorno simulado.

Finalmente, las pruebas realizadas bajo diferentes condiciones de carga y alimentación mostraron que el circuito mantiene un rendimiento adecuado y estable. No obstante, se observó que la protección contra sobrecargas puede mejorarse para garantizar un funcionamiento seguro y confiable en todas las situaciones.

V. RECOMENDACIONES

Se recomiendan las siguientes acciones para futuras mejoras del diseño:

Primero, es aconsejable añadir circuitos de protección adicionales, como fusibles o diodos de protección, para evitar daños a los componentes debido a sobrecargas o cortocircuitos. Además, se podrían utilizar versiones más robustas de los componentes actuales para aumentar la durabilidad del circuito.

Segundo, se sugiere continuar con el refinamiento del diseño lógico. Aún podrían encontrarse oportunidades para reducir más el número de compuertas lógicas necesarias, lo cual contribuiría a una mayor eficiencia en términos de consumo de energía y simplicidad del diseño.

Tercero, es recomendable realizar pruebas adicionales en entornos con variaciones en las condiciones electromagnéticas

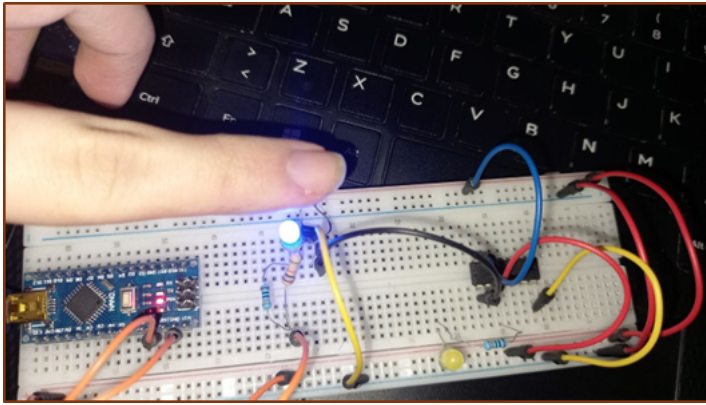


Fig. 9. LED apagado ante presencia de luz

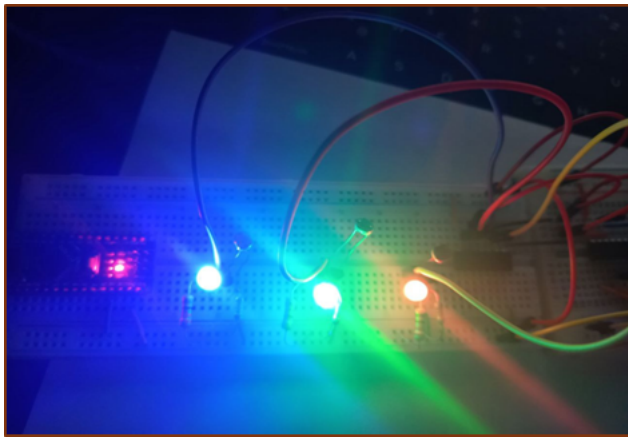


Fig. 10. Arreglo de LEDs

para asegurar que el circuito opere de manera confiable en una amplia gama de situaciones. Esto podría incluir pruebas de resistencia a interferencias electromagnéticas o fluctuaciones en la alimentación.

Por último, se podría considerar la integración de componentes más avanzados, como microcontroladores o dispositivos FPGA, que permitirían mayor flexibilidad y capacidad de reconfiguración. Esto podría ser particularmente útil para aplicaciones donde se requiera modificar o actualizar el funcionamiento del circuito sin necesidad de cambiar su hardware.

REFERENCES

- [1] Universidad Autónoma de Santo Domingo, "Compuerta XNOR", *n.d.*, [En línea]. Disponible: http://163.10.22.82/OAS/compuertas_logicas/compuerta_xnor.html. [Accedido: 2024-09-12].
- [2] Jacabrera93, "Compuerta Lógica XOR", *iElectel – Electrónica y Telecomunicaciones*, 2024, [En línea]. Disponible: <https://ielectel.com/compuertas-logicas/compuerta-logica-xor/>. [Accedido: 2024-09-12].
- [3] YouTube, "Introduction to Logic Gates - XOR, XNOR, AND, OR, NOT, NAND, NOR", *YouTube*, [En línea]. Disponible: https://www.youtube.com/watch?v=3pnF_0ZfWTA. [Accedido: 2024-09-12].
- [4] YouTube, "Electrónica digital básica, compuerta lógica XNOR, CI 74LS266", *YouTube*, [En línea]. Disponible: https://www.youtube.com/watch?app=desktop&v=C5q_2jfTBjs. [Accedido: 2024-09-12].
- [5] YouTube, "Como HACER un SENSOR de OSCURIDAD con LDR + TRANSISTOR", *YouTube*, [En línea]. Disponible: https://youtu.be/E_isZoBWay8?si=CETpqpcWzGXJCXA1. [Accedido: 2024-09-12].

- [6] YouTube, "Exp. 42: Cómo hacer un sensor de luz o un sensor de oscuridad con un Led y un LDR. ¡ Fácil de hacer!", *YouTube*, [En línea]. Disponible: https://youtu.be/0ezu_wiaWqU?si=uHsD8mmGRy6pgDY7. [Accedido: 2024-09-12].
- [7] YouTube, "sensor de oscuridad", *YouTube*, [En línea]. Disponible: https://youtu.be/QRCTDhFfT_k?si=zhlBI7L6yD1_QAUR. [Accedido: 2024-09-12].
- [8] YouTube, "How XOR and XNOR Gates Work — Digital Logic Design", *YouTube*, [En línea]. Disponible: <https://youtu.be/dE94ZwvkesQ?si=QG2Rj5jBvKldgsHm>. [Accedido: 2024-09-12].
- [9] YouTube, "Understanding XOR and XNOR Gates", *YouTube*, [En línea]. Disponible: <https://www.youtube.com/watch?v=tUYUM0khJP5>. [Accedido: 2024-09-12].