AULA ATIVIDADE ALUNO

AULA ATIVIDADE ALUNO

Disciplina: Arquitetura e

Organização de Computadores.

Teleaula: 04 – Arquiteturas de

Alto Desempenho

Aula Atividade 4

Objetivo da Atividade:

- Compreender os conceitos básicos das arquiteturas de alto desempenho.
- Identificar e diferenciar as arquiteturas RISC e CISC.

Orientações: Caro Aluno,

Peça para o tutor de sala enviar suas dúvidas pelo Chat Atividade para que o professor possa esclarecê-las.

Esta aula atividade tem a finalidade de promover o autoestudo das competências e conteúdos relacionados à Unidade de Ensino de

Arquiteturas de Alto desempenho.

Questão 1.

Aplicada em: 2015

Banca: CESGRANRIO

Órgão: Petrobras

Prova: Profissional Júnior

Processadores RISC e CISC são ainda hoje fonte de discussão na hora de se escolher a configuração adequada de um projeto.

Espera-se, normalmente, que processadores RISC

- a) façam em uma instrução o que os processadores CISC fazem em muitas.
- b) possuam instruções
 simples, executadas em um
 único ciclo.
- c) realizem instruções mais longas, porém mais ricas em semântica.

- d) reduzam o número de instruções de máquina para executar um programa compilado.
- e) sejam construídos em torno de um núcleo CISC.

Questão 2

Aplicada em: 2015Banca: FCC

Órgão: TCE-CE

Prova: Técnico de Controle

Externo-Auditoria de Tecnologia

da Informação

Nos processadores com arquitetura CISC,

 a) há poucos modos de endereçamento.

- b) não há microprograma para interpretar as instruções.
- c) as instruções são simples e em tamanho reduzido.
- d) as instruções sãoexecutadas, na sua maioria,em apenas um ciclo damáquina.

e) são usadas instruções de tamanho variável.

Questão 3.

Uma das formas de alcançar maiores velocidades dos computadores é o uso do paralelismo que pode ser introduzido em muitos níveis

diferentes. Nesse contexto é correto afirmar:

a) O fato da CPU poder comutar entre múltiplos threads ,instrução por instrução, criando um multiprocessador virtual,

caracteriza um processamento fracamente acoplado.

b) Uma forma de paralelismo em que elementos são fracamente acoplados é o multiprocessador de chip único, no qual dois ou mais núcleos são colocados no mesmo chip.

c) No paralelismo ao nível de instrução, no qual uma sequência de instruções pode ser executada em paralelo por diferentes unidades funcionais, os elementos de são processamento fortemente acoplados.

- d) Os sistemas fortemente acoplados, normalmente, caracterizam-se por máquinas que possuem seu próprio sistema operacional e gerenciam seus próprios recursos.
- e) SMP (symetric multiprocessors) é um caso

típico de sistema fracamente acoplado, que tem como características o tempo uniforme de acesso á memoria principal pelos diversos processadores.

Tenham um ótimo trabalho!

Prof^a. Adriane Ap. Loper