



**INSTITUTO FEDERAL**  
Santa Catarina

# Eletrônica Digital I

**- Aula 13 -**

Professora: Dra. Luciana Menezes Xavier de Souza  
e-mail: [luciana.xavier@ifsc.edu.br](mailto:luciana.xavier@ifsc.edu.br)

# Conteúdo

- **Circuitos lógicos;**
- Exercícios.



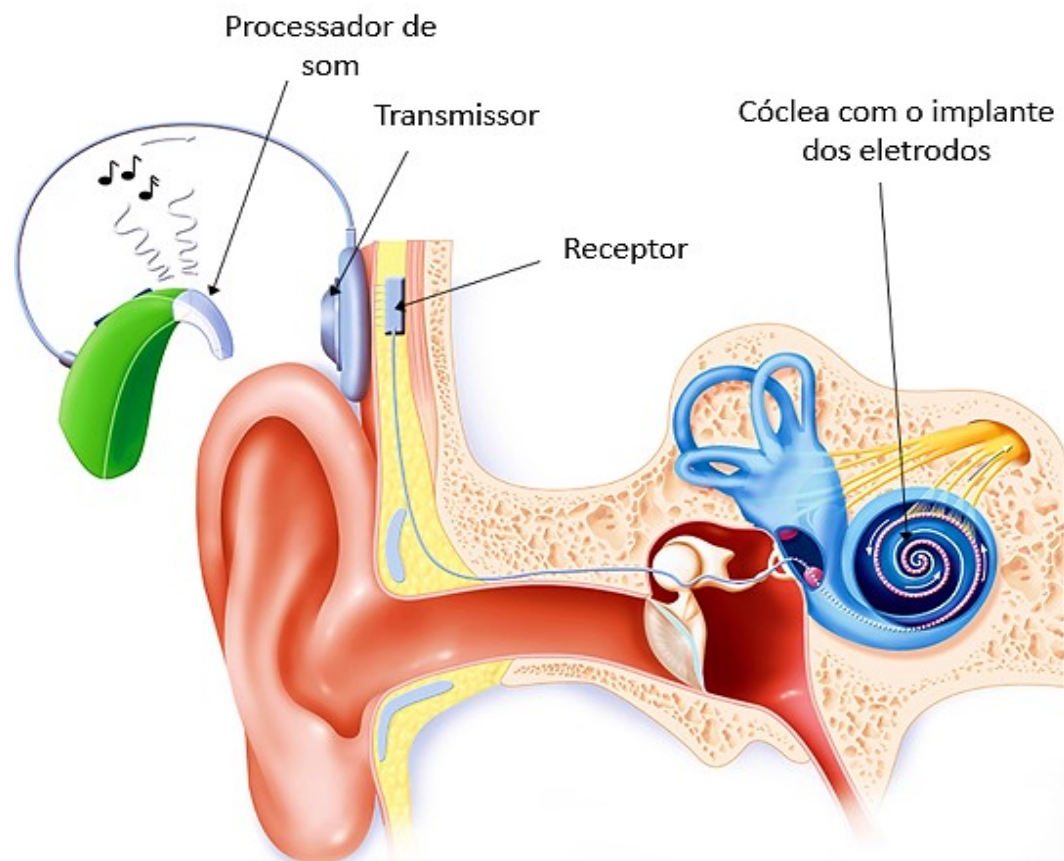
## CIRCUITOS LÓGICOS MSI (*Medium-scale-integration*)

Os sistemas digitais obtêm dados codificados em binário e informações que, de algum modo, são continuamente submetidas a operações.

Algumas das operações incluem:

- (1) Multiplexação;
- (2) Decodificação e codificação;
- (3) Demultiplexação;
- (4) Comparação;
- (5) Conversão de código;
- (6) Barramento de dados.

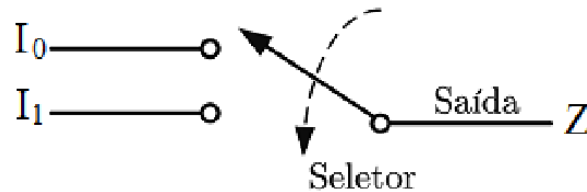
Todas essas operações são facilitadas pela disponibilidade de numerosos CIs na categoria MSI (*medium-scale-integration*).



**Figura 1** – Vista frontal do implante coclear implantado em humano.

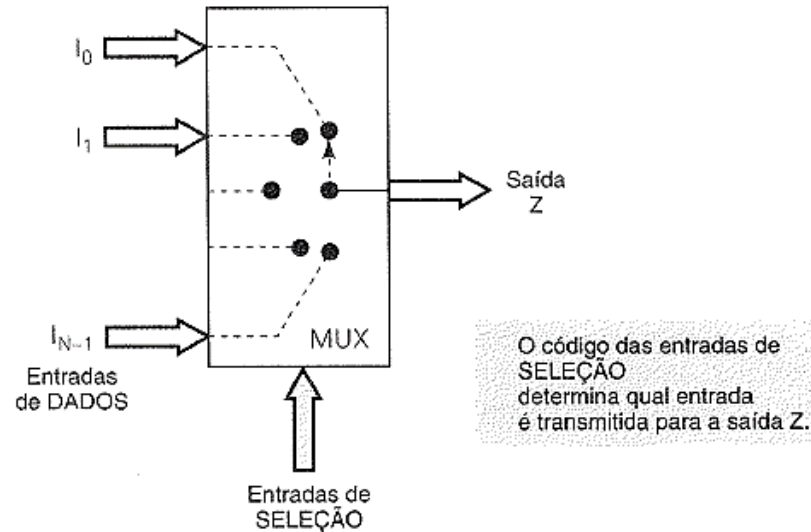
# Multiplexador (mux)

- Seleciona um dos **sinais de entrada** e o **direciona** para a **saída**.
- Implementação eletrônica de uma **chave seletora**.



Exemplo: Seleção de Canais na TV. Emissoras (entrada) e controle (Mux)

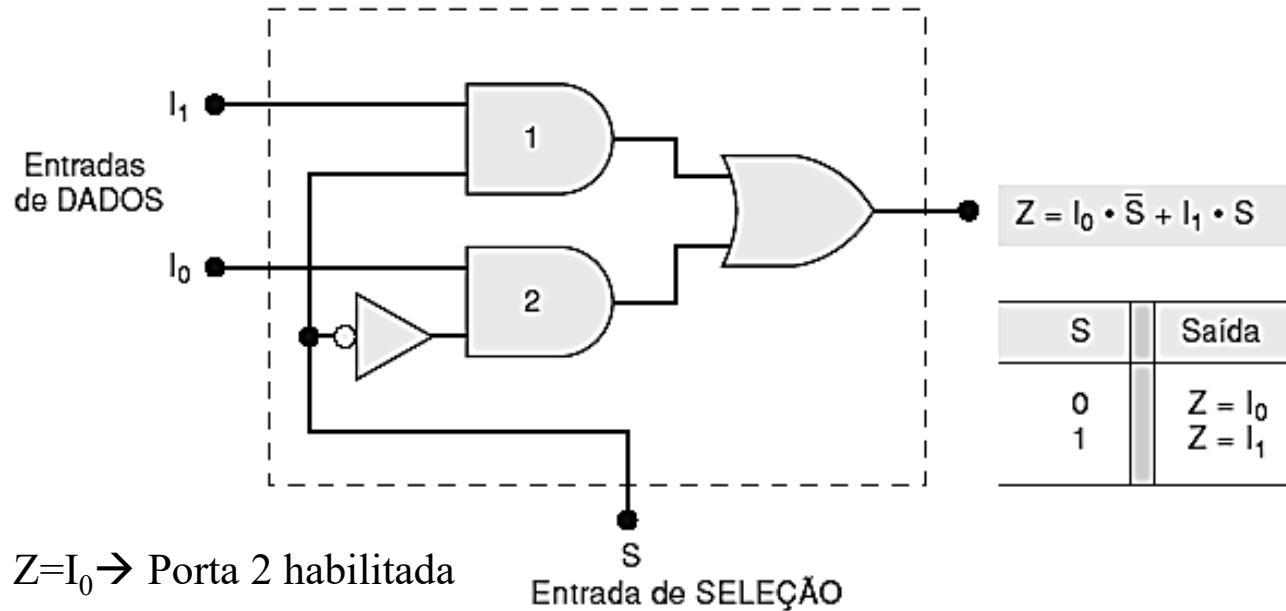
**Multiplexador digital:** aceita diversos **dados digitais de entrada** e **seleciona** um deles, em um certo instante, **para a saída**. O roteamento do sinal de entrada desejado para a saída é controlado pelas entradas de seleção.



O número de informações que as entradas de seleção podem comutar é  $2^n$ , onde  $n$  é o número de entradas de seleção.

EX: 2 entradas de dados (1 entrada de seleção), 4 entradas de dados (2 entradas de seleção),  
16 entradas de dados (4 entradas de seleção), etc.

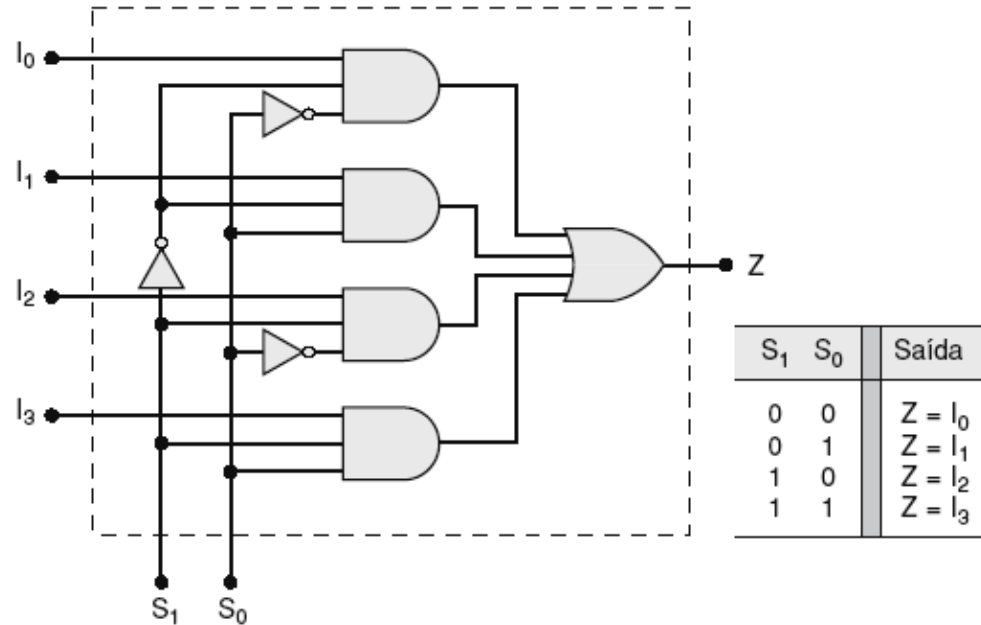
- O **controle** de qual **entrada** vai para a saída é feito pelos **terminais de seleção**.
- Implementação de um **mux de duas entradas** e uma saída (2:1):



$S=0 \rightarrow Z=I_0 \rightarrow$  Porta 2 habilitada

$S=1 \rightarrow Z=I_1 \rightarrow$  Porta 1 habilitada

- Para a um **mux 4:1** (quatro entradas e uma saída), são necessários dois terminais de seleção.
- O código binário formado por  $S_1S_0$  é o número da entrada selecionada.



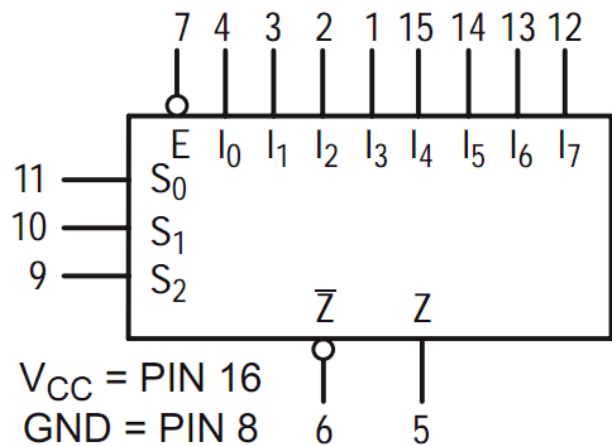


- Multiplexadores de duas, quatro, oito e dezesseis entradas estão disponíveis nas famílias lógicas **TTL** (*Transistor–transistor logic*) e **CMOS** (*Complementary Metal-Oxide Semiconductor*).
- Existem diferentes tipos de multiplexadores para circuitos analógicos e digitais.

No processo de **multiplexação** temos **técnicas básicas** tais como:

- FDM (*Frequency Division Multiplexing*)
- TDM (*Time Division Multiplexing*)
- STDM (*Statistical TDM*),
- WDM (*Wavelength Division Multiplexing*) e
- CDMA (*Code Division Multiplexe Acess*)

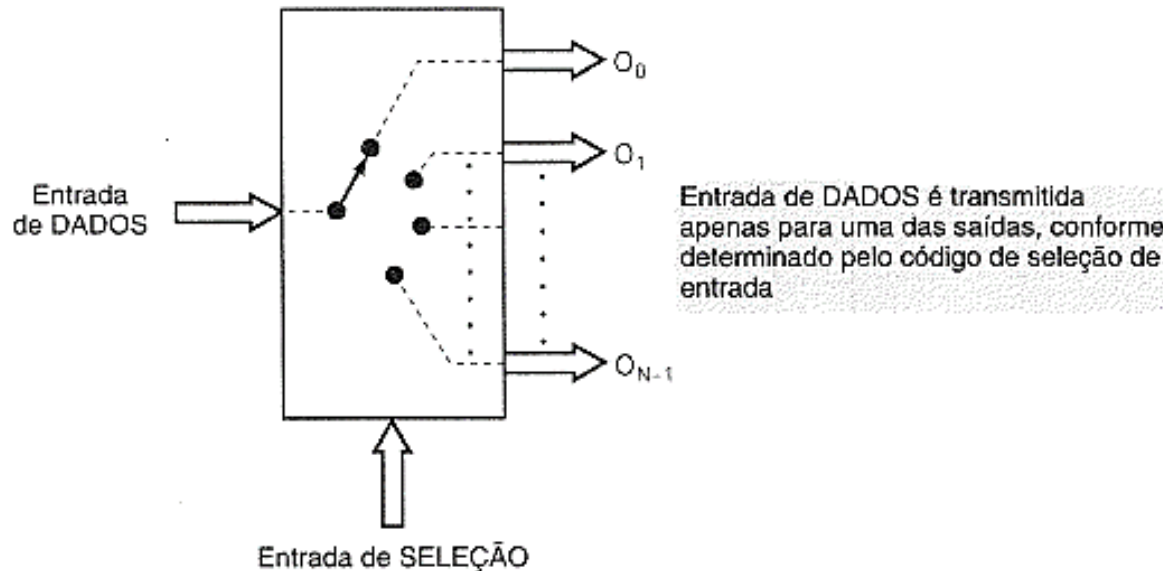
- CI 74LS151: mux **8:1** com um terminal de *enable* acionado em nível baixo.



Entradas				Saídas	
$\bar{E}$	S <sub>2</sub>	S <sub>1</sub>	S <sub>0</sub>	$\bar{Z}$	Z
H	X	X	X	H	L
L	L	L	L	L <sub>0</sub>	I <sub>0</sub>
L	L	L	H	L <sub>1</sub>	I <sub>1</sub>
L	L	H	L	L <sub>2</sub>	I <sub>2</sub>
L	L	H	H	L <sub>3</sub>	I <sub>3</sub>
L	H	L	L	L <sub>4</sub>	I <sub>4</sub>
L	H	L	H	L <sub>5</sub>	I <sub>5</sub>
L	H	H	L	L <sub>6</sub>	I <sub>6</sub>
L	H	H	H	L <sub>7</sub>	I <sub>7</sub>

# DEMULTIPLEXADOR (DEMUX)

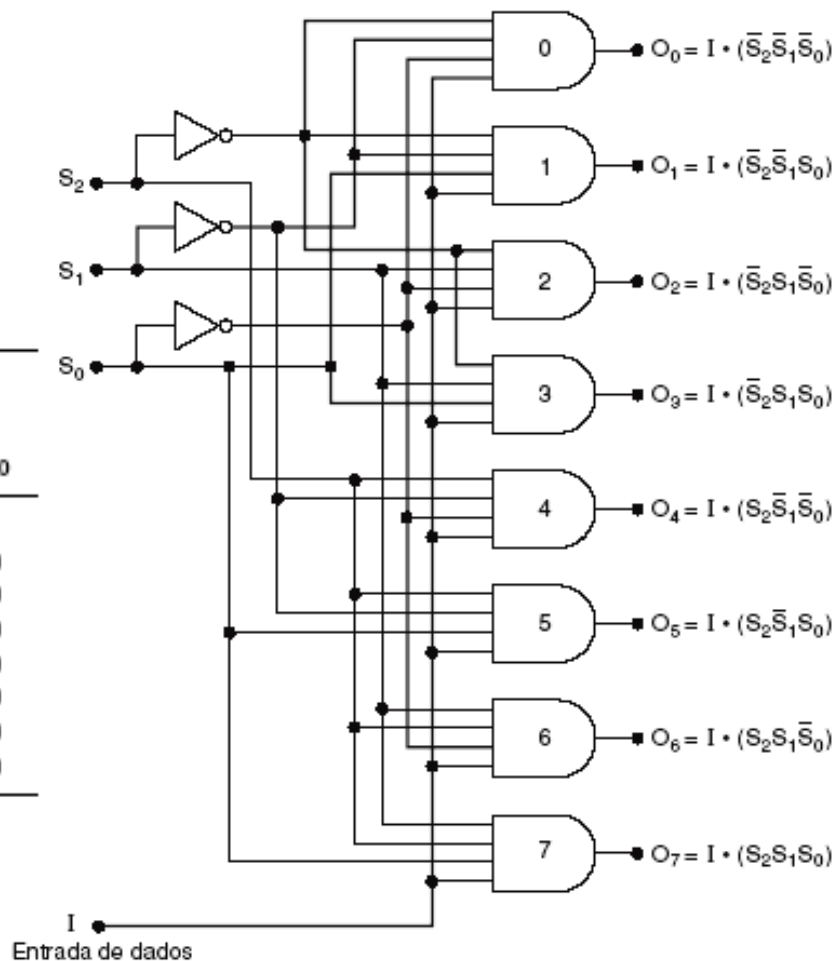
- É o inverso do multiplexador, recebe uma única entrada e a distribui por várias saídas, conforme a entrada de seleção.



## DEMULTIPLEXADOR (DEMUX)

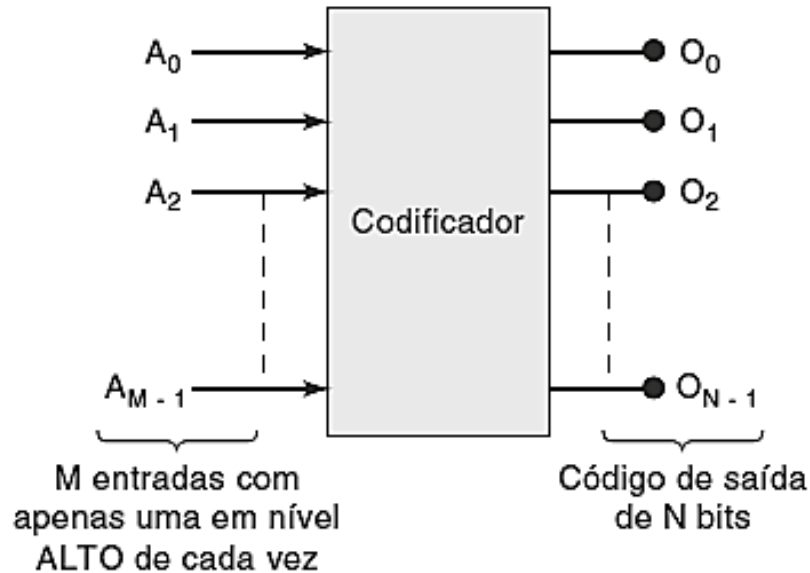
Código de SELEÇÃO			SAÍDAS							
$S_2$	$S_1$	$S_0$	$O_7$	$O_6$	$O_5$	$O_4$	$O_3$	$O_2$	$O_1$	$O_0$
0	0	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	1	0	0	0	0	0	0	1	0	0
0	1	1	0	0	0	0	1	0	0	0
1	0	0	0	0	0	1	0	0	0	0
1	0	1	0	0	1	0	0	0	0	0
1	1	0	0	1	0	0	0	0	0	0
1	1	1	1	0	0	0	0	0	0	0

Demux 8:1

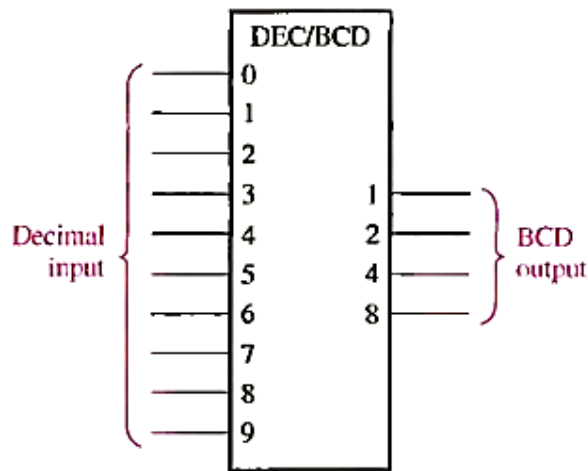


## CODIFICADOR (ENCODER)

- Dispositivo cuja **saída é um código** que representa a entrada ativa.
- Uma palavra de  $N$  bits da saída representa um número binário de uma das  $M$  entradas ativas.

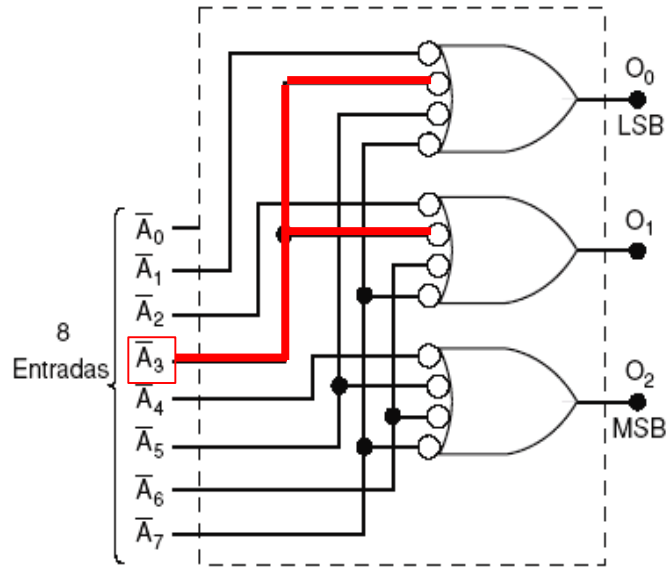


- **Codificador decimal para BCD:** a saída apresenta o código binário correspondente ao número da entrada que estiver ativa.



DECIMAL DIGIT	BCD CODE			
	$A_3$	$A_2$	$A_1$	$A_0$
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

- Implementação de um **codificador 8x3**, para cada uma das oito entradas, obtém-se um código binário de três bits correspondente na saída.

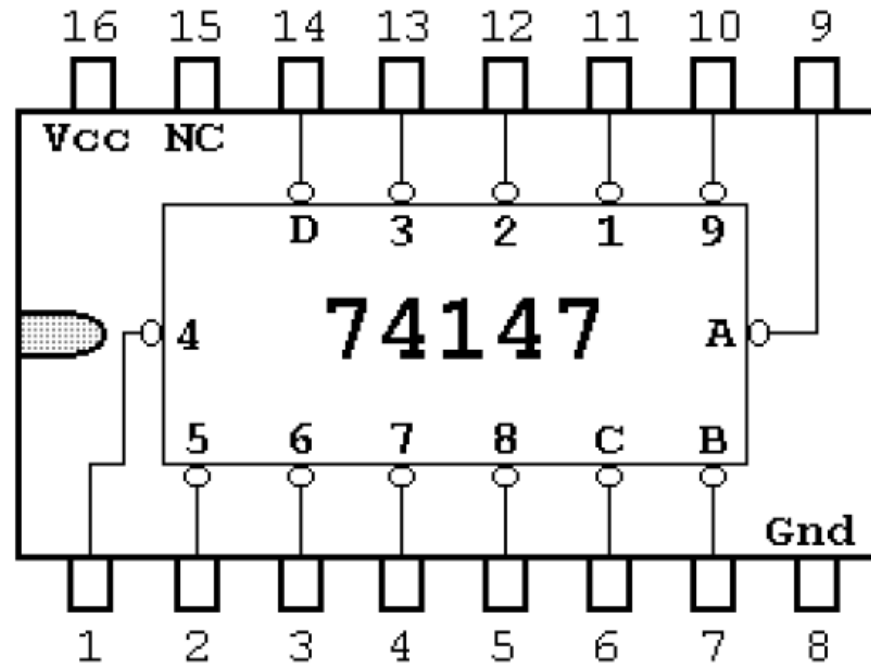


Entradas								Saídas		
$\bar{A}_0$	$\bar{A}_1$	$\bar{A}_2$	$\bar{A}_3$	$\bar{A}_4$	$\bar{A}_5$	$\bar{A}_6$	$\bar{A}_7$	$O_2$	$O_1$	$O_0$
X	1	1	1	1	1	1	1	0	0	0
X	0	1	1	1	1	1	1	0	0	1
X	1	0	1	1	1	1	1	0	1	0
X	1	1	0	1	1	1	1	0	1	1
X	1	1	1	0	1	1	1	1	0	0
X	1	1	1	1	0	1	1	1	0	1
X	1	1	1	1	1	0	1	1	1	0
X	1	1	1	1	1	1	0	1	1	1

\*Apenas uma entrada em nível BAIXO de cada vez

# Codificador Decimal-BCD

## Circuito integrado TTL 74147





# Codificador Decimal-BCD

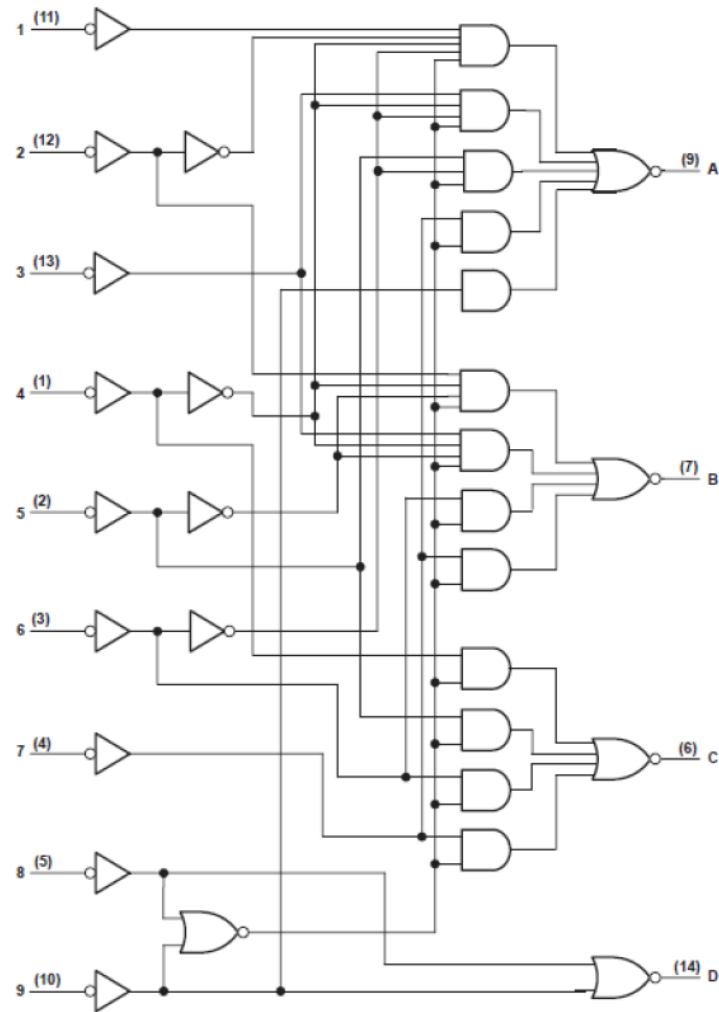
## Tabela Verdade - Circuito integrado TTL 74147

FUNCTION TABLE - '147, 'LS147

INPUTS									OUTPUTS			
1	2	3	4	5	6	7	8	9	D	C	B	A
H	H	H	H	H	H	H	H	H	H	H	H	H
X	X	X	X	X	X	X	X	L	L	H	H	L
X	X	X	X	X	X	X	L	H	L	H	H	H
X	X	X	X	X	X	L	H	H	H	L	L	L
X	X	X	X	X	L	H	H	H	H	L	L	H
X	X	X	X	L	H	H	H	H	H	L	H	L
X	X	X	L	H	H	H	H	H	H	L	H	H
X	X	L	H	H	H	H	H	H	H	H	L	L
X	L	H	H	H	H	H	H	H	H	H	L	H
L	H	H	H	H	H	H	H	H	H	H	H	L

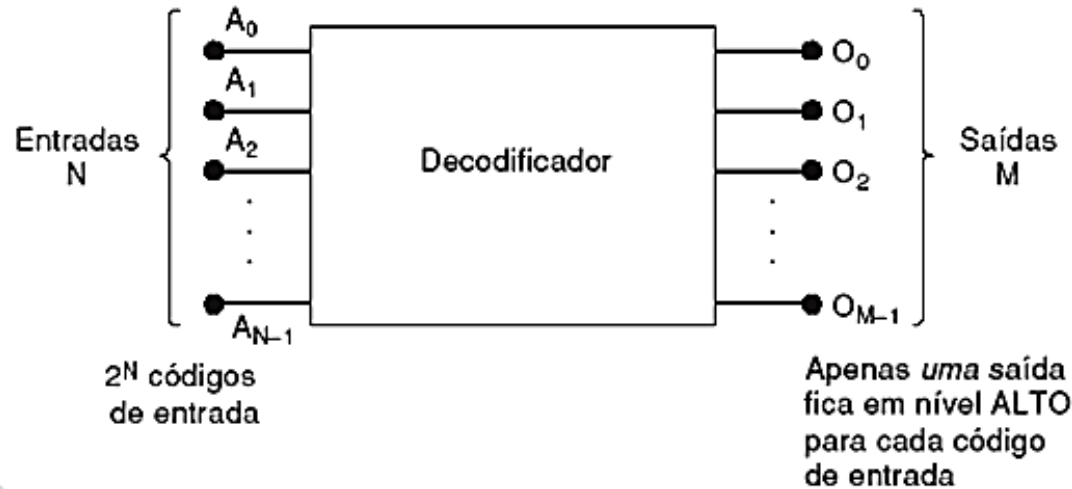
H = high logic level, L = low logic level, X = irrelevant

# Circuito que gera o CI 74147

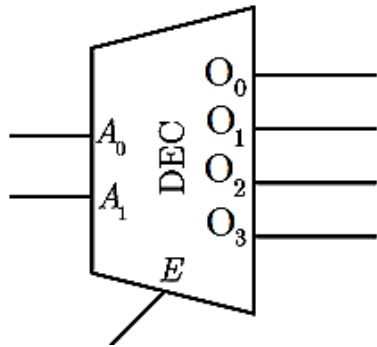


# Decodificador (decoder)

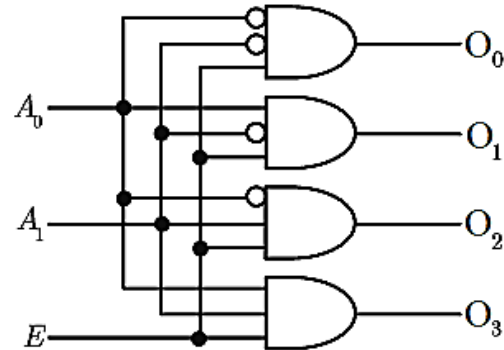
- Dispositivo que **recebe um conjunto de entradas** que representa um número binário e **ativa somente a saída** que **corresponde** a esse número.
- Para  $N$  entradas, tem-se  $2^N$  combinações possíveis.



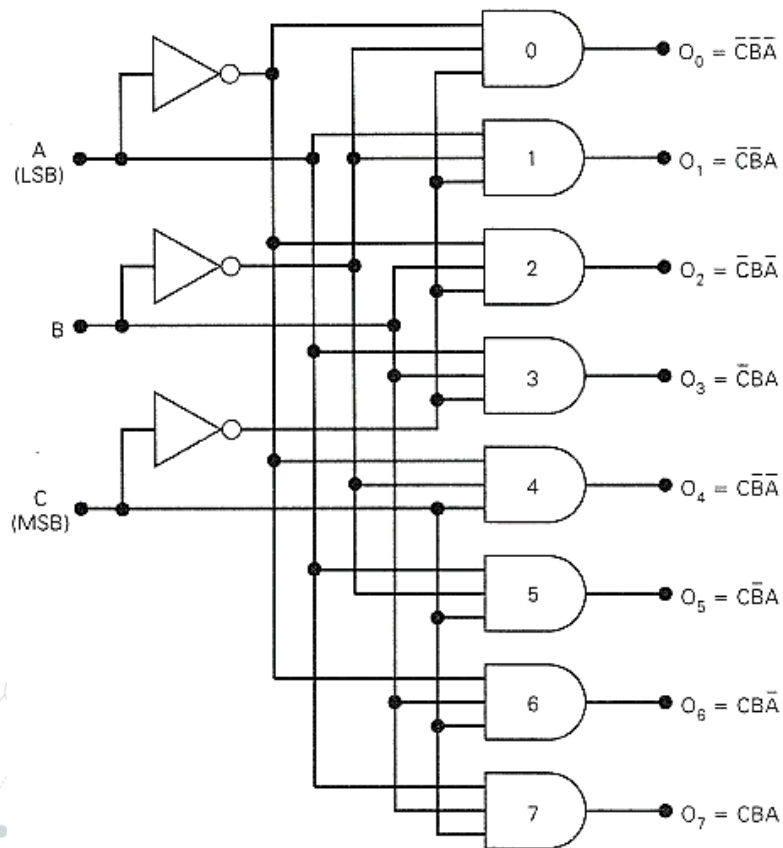
- **Decodificador 2x4** com terminal de *enable* sensível a nível alto:



$E$	$A_1$	$A_0$	$O_0$	$O_1$	$O_2$	$O_3$
0	x	x	0	0	0	0
1	0	0	1	0	0	0
1	0	1	0	1	0	0
1	1	0	0	0	1	0
1	1	1	0	0	0	1

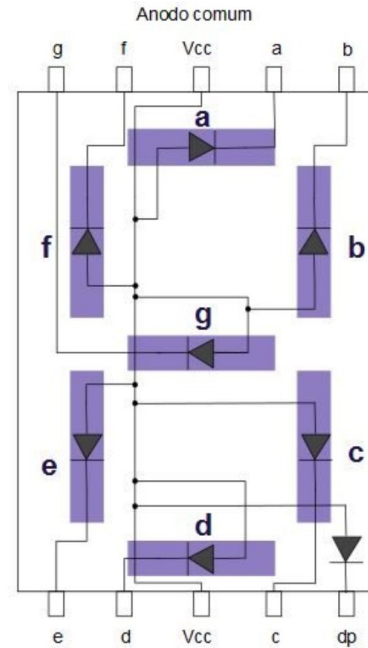
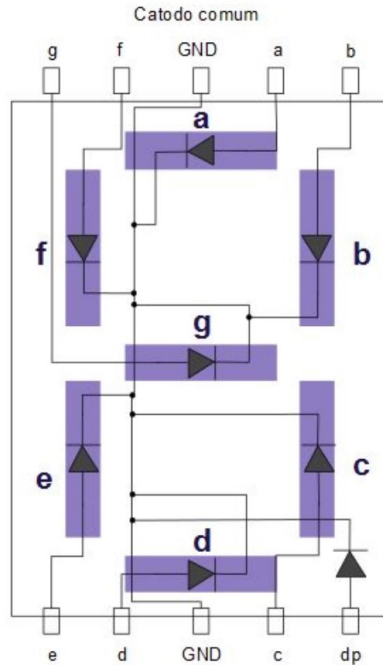


• Implementação de um decoder 3x8:



C B A										
$A_2$	$A_1$	$A_0$	$O_7$	$O_6$	$O_5$	$O_4$	$O_3$	$O_2$	$O_1$	$O_0$
0	0	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	1	0	0	0	0	0	0	1	0	0
0	1	1	0	0	0	0	1	0	0	0
1	0	0	0	0	0	1	0	0	0	0
1	0	1	0	0	1	0	0	0	0	0
1	1	0	0	1	0	0	0	0	0	0
1	1	1	1	0	0	0	0	0	0	0

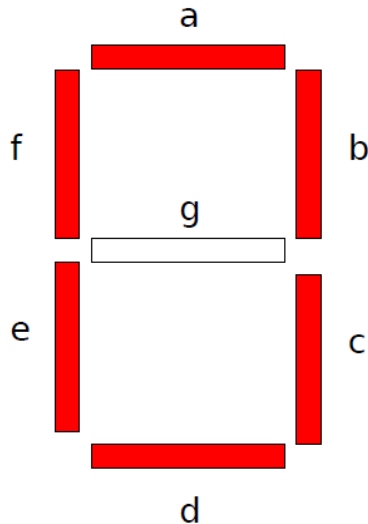
# Display Cátodo e Ânodo Comum



Para acender, normalmente o *display* necessita de uma corrente entre 10 e 20 mA, o que provoca uma queda de tensão da ordem de 1,2 V. Desta forma, trabalhando-se com 5 volts de alimentação, é comum utilizarmos um resistor de 330  $\Omega$  para cada segmento visando atingir estes valores.

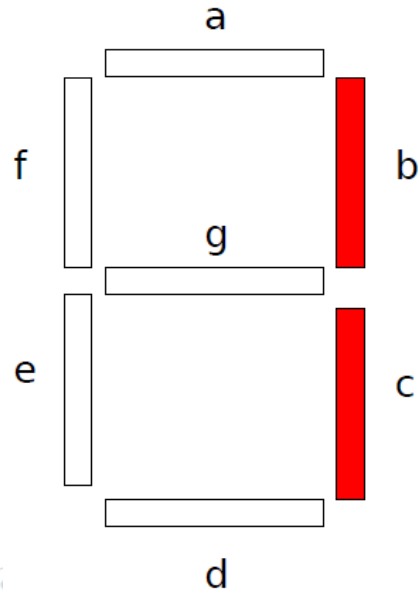
# Decodificador Binário/Decimal usando display de 7 segmentos

Para a elaboração do projeto de um decodificador, basta montar a tabela da verdade, simplificar as expressões de saída e implementar o circuito.



CARACTERES	BCD 8421				CÓDIGO P/ 7 SEGMENTOS						
	A	B	C	D	a	b	c	d	e	f	g
0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	1							
2	0	0	1	0							
3	0	0	1	1							
4	0	1	0	0							
5	0	1	0	1							
6	0	1	1	0							
7	0	1	1	1							
8	1	0	0	0							
9	1	0	0	1							

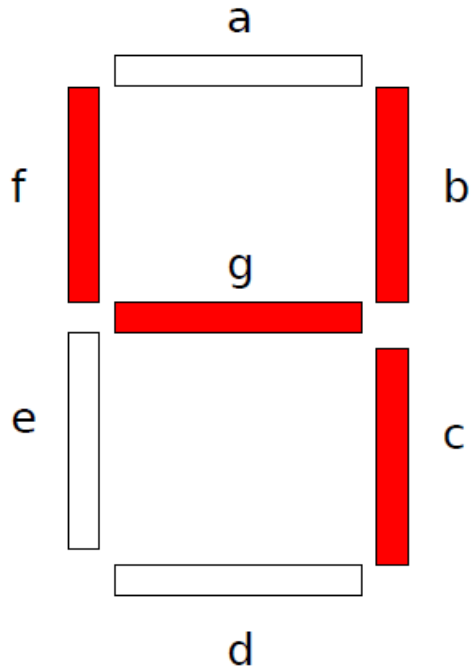
# Decodificador Binário/Decimal usando display de 7 segmentos



CARACTERES	BCD 8421				CÓDIGO P/ 7 SEGMENTOS						
	A	B	C	D	a	b	c	d	e	f	g
0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	1	0	1	1	0	0	0	0
2	0	0	1	0							
3	0	0	1	1							
4	0	1	0	0							
5	0	1	0	1							
6	0	1	1	0							
7	0	1	1	1							
8	1	0	0	0							
9	1	0	0	1							

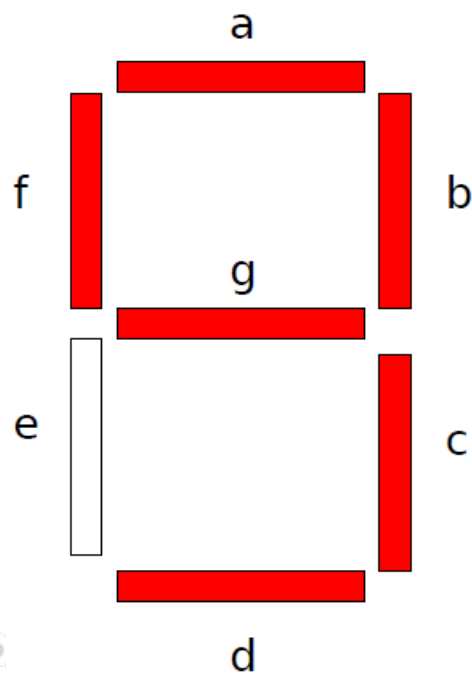


# Decodificador Binário/Decimal usando display de 7 segmentos



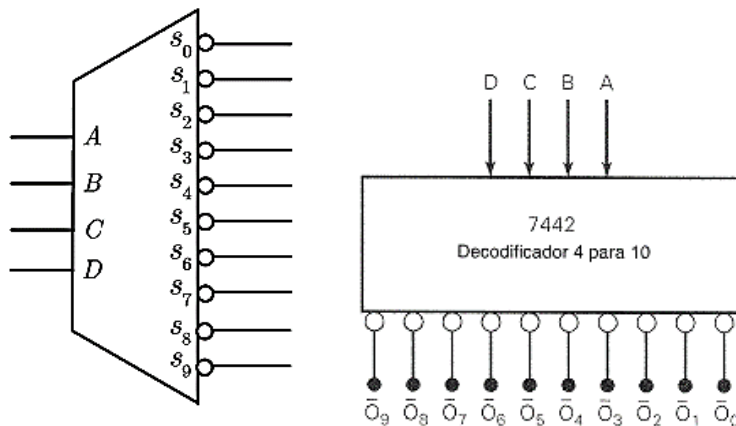
CARACTERES	BCD 8421				CÓDIGO P/ 7 SEGMENTOS						
	A	B	C	D	a	b	c	d	e	f	g
0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	1	0	1	1	0	0	0	0
2	0	0	1	0	1	1	0	1	1	0	1
3	0	0	1	1	1	1	1	1	0	0	1
4	0	1	0	0	0	1	1	0	0	1	1
5	0	1	0	1							
6	0	1	1	0							
7	0	1	1	1							
8	1	0	0	0							
9	1	0	0	1							

# Decodificador Binário/Decimal usando display de 7 segmentos



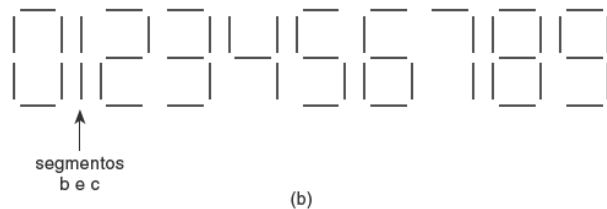
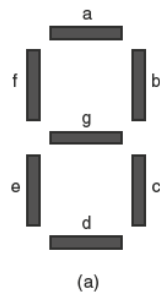
CARACTERES	BCD 8421				CÓDIGO P/ 7 SEGMENTOS						
	A	B	C	D	a	b	c	d	e	f	g
0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	1	0	1	1	0	0	0	0
2	0	0	1	0	1	1	0	1	1	0	1
3	0	0	1	1	1	1	1	1	0	0	1
4	0	1	0	0	0	1	1	0	0	1	1
5	0	1	0	1	1	0	1	1	0	1	1
6	0	1	1	0	1	0	1	1	1	1	1
7	0	1	1	1	1	1	1	0	0	0	0
8	1	0	0	0	1	1	1	1	1	1	1
9	1	0	0	1	1	1	1	1	0	1	1

- **CI 74LS42: decodificador BCD para decimal (4x10)** que ativa uma única saída correspondente a um código BCD de entrada.



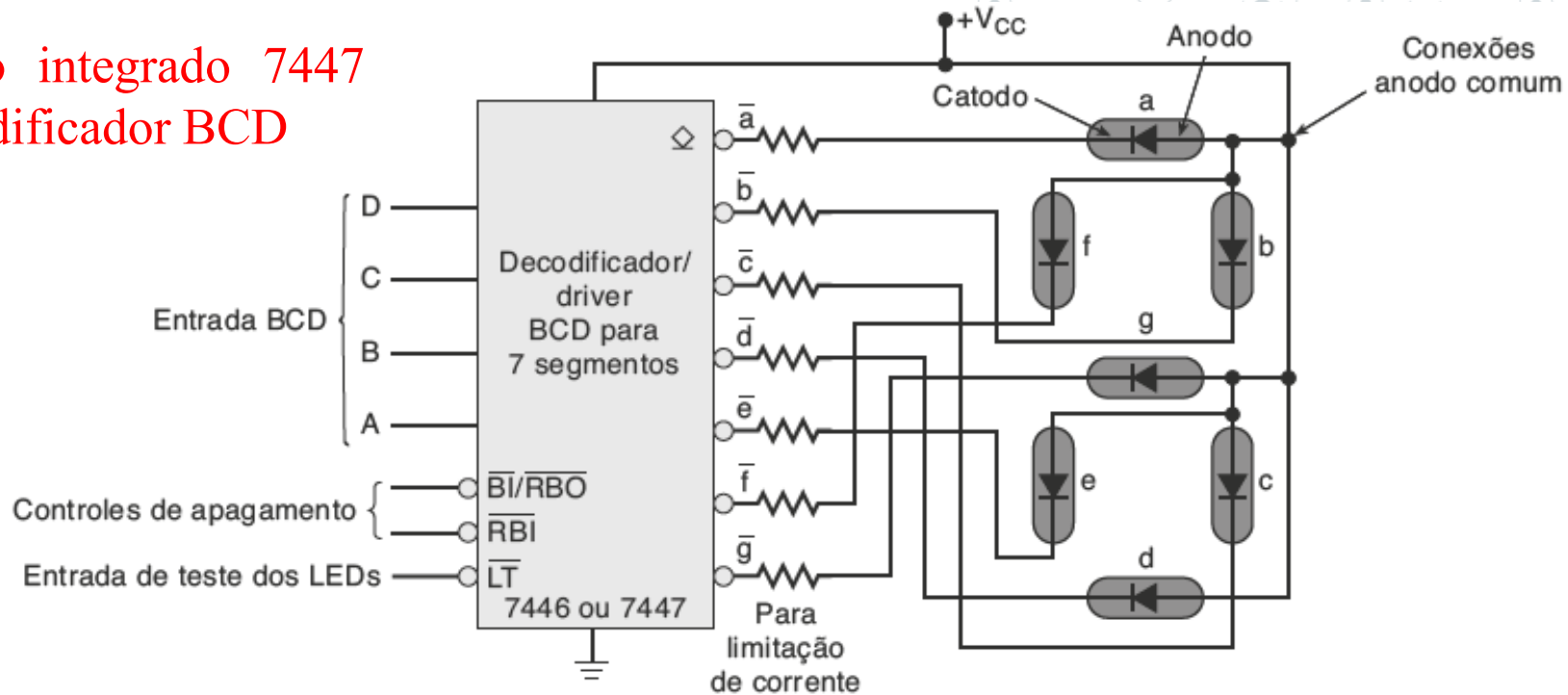
Entradas				Saída Ativa
D	C	B	A	
L	L	L	L	$\bar{O}_0$
L	L	L	H	$\bar{O}_1$
L	L	H	L	$\bar{O}_2$
L	L	H	H	$\bar{O}_3$
L	H	L	L	$\bar{O}_4$
L	H	L	H	$\bar{O}_5$
L	H	H	L	$\bar{O}_6$
L	H	H	H	$\bar{O}_7$
H	L	L	L	$\bar{O}_8$
H	L	L	H	$\bar{O}_9$
H	L	H	L	Nenhuma
H	L	H	H	Nenhuma
H	H	L	L	Nenhuma
H	H	L	H	Nenhuma
H	H	H	L	Nenhuma
H	H	H	H	Nenhuma

H = Nível de Tensão ALTO  
L = Nível de Tensão BAIXO

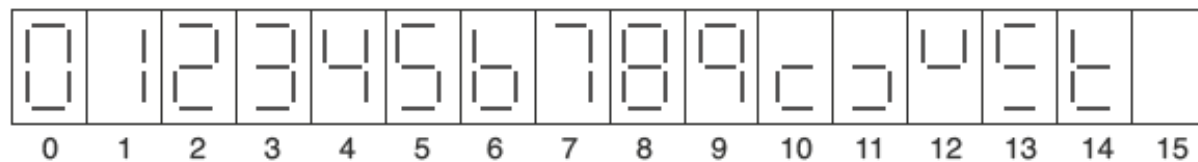


# Circuito integrado 7447

## – Decodificador BCD



(a)



(b)

## Circuito integrado 7447 – Decodificador BCD

B	1	16	VCC
C	2	15	f
LT	3	14	g
$\overline{\text{BI/RBO}}$	4	13	a
RB	5	12	b
D	6	11	c
A	7	10	d
GND	8	9	e

Vcc = pino 16

Gnd = pino 8

RBO = L, display apagado

RBI = L, eliminação do zero

LE = teste dos segmentos

## Teste o CI 7447 – Decodificador BCD

