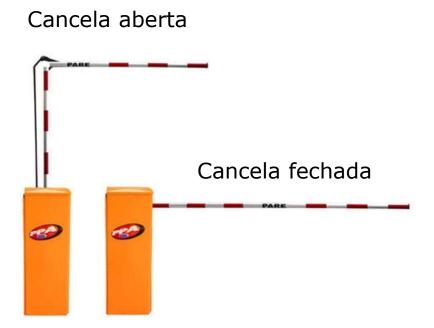
Decodificadores

Aula 14

Mostradores de 2 estados



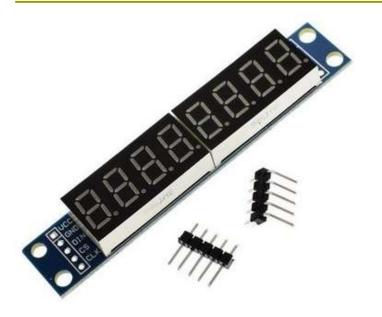


Mostradores de múltiplos estados

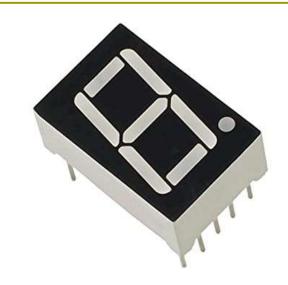


Braço de robô com movimentos nas 3 dimensões

Display de leds



https://www.saravati.com.br/





https://www.embarcados.com.br/

Equipamentos com displays de leds





Display de cristal líquido (LCD)

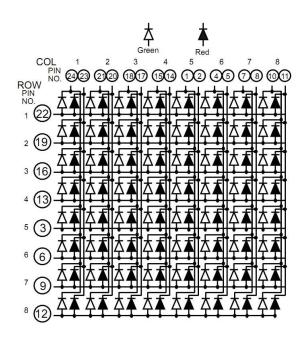


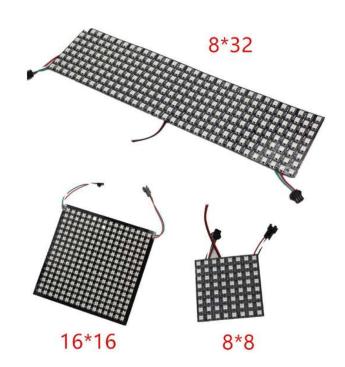




11/07/2020

Display de leds matricial





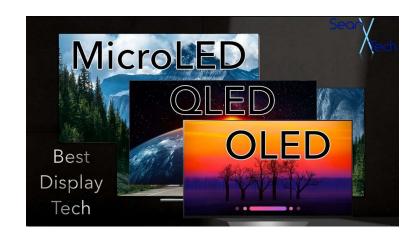
Aplicações dos Displays de leds





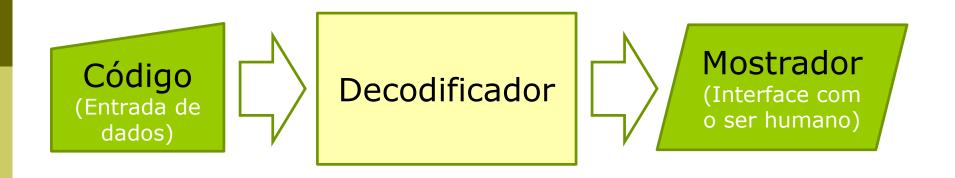
DIMENSÕES DA TELA DOS LEDS: 96 cm x 16 cm Comprimento / Altura. TOTAL DE LEDS: 1.536 LEDs

Display de leds em monitores

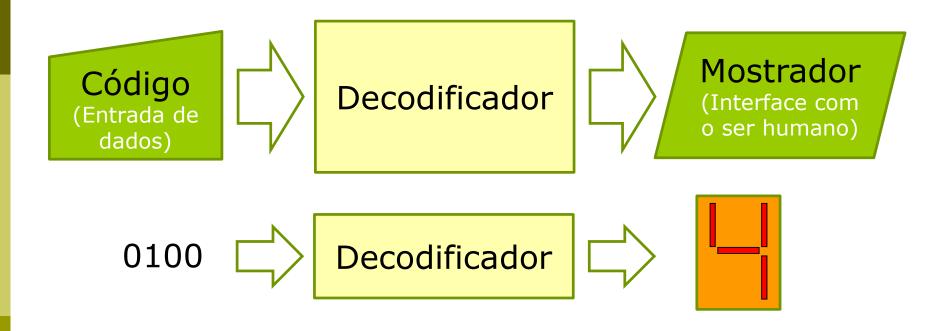




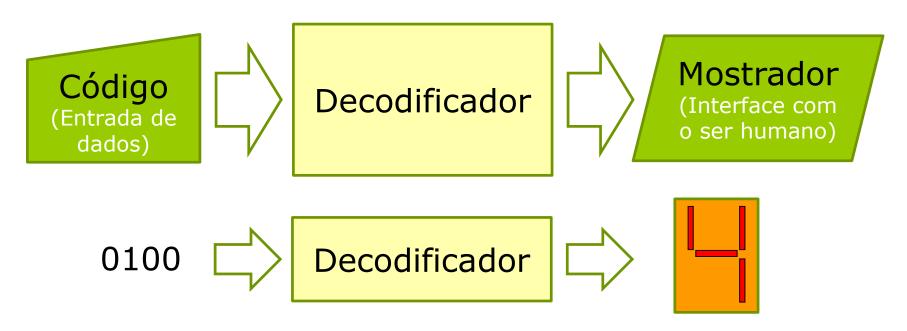
Decodificador



Decodificador



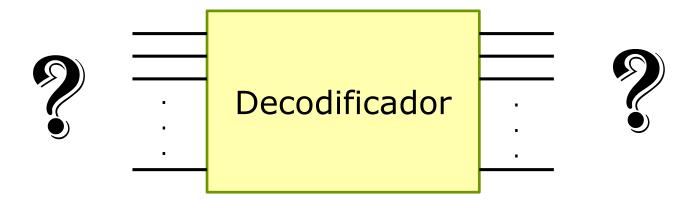
Decodificador



Decodificar significa transformar informações que estão escritas de forma codificada, pouco conhecida ou identificável, de volta à sua forma original, completa ou em outra informação de mais fácil compreensão. Nos sistemas digitais, decodificar significa, na maioria dos casos, transformar um número binário de volta a seu formato decimal para a manipulação ou visualização pelo homem.

Decodificadores

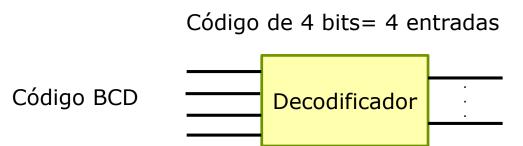
A exemplo dos circuitos codificadores, quando projetamos um circuito decodificador, a primeira coisa a se fazer é dimensioná-lo, ou seja, verificar quantas entradas e quantas saídas terá o circuito.



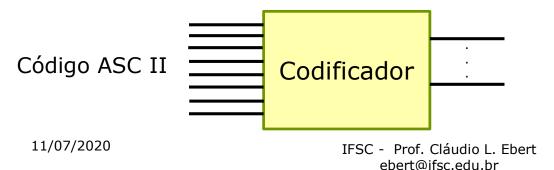
Entradas

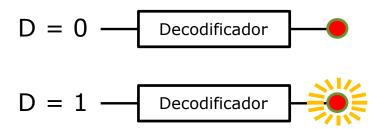
A quantidade de entradas depende do números de bits do código que será decodificado.

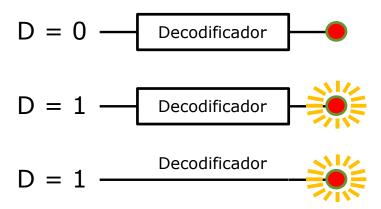
No caso de um código 2 entre 5, teremos 5 entradas, pois temos 5 bits.

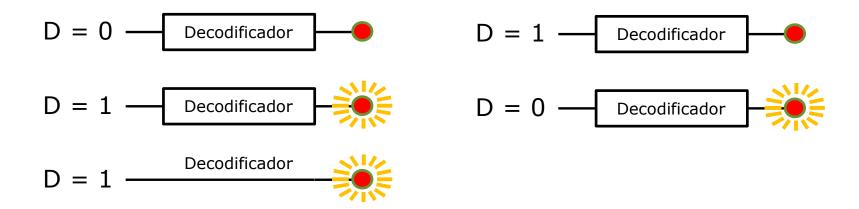


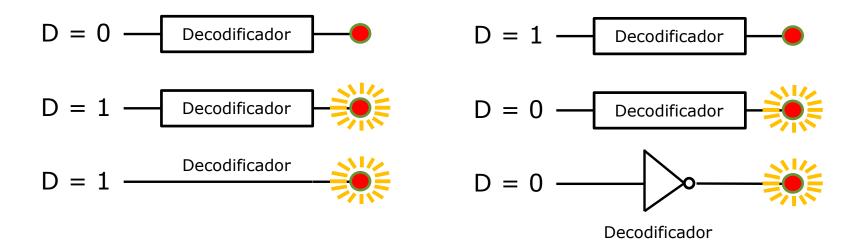
Código ASC II de 8 bits = 8 entradas



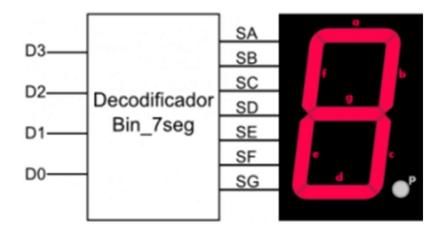






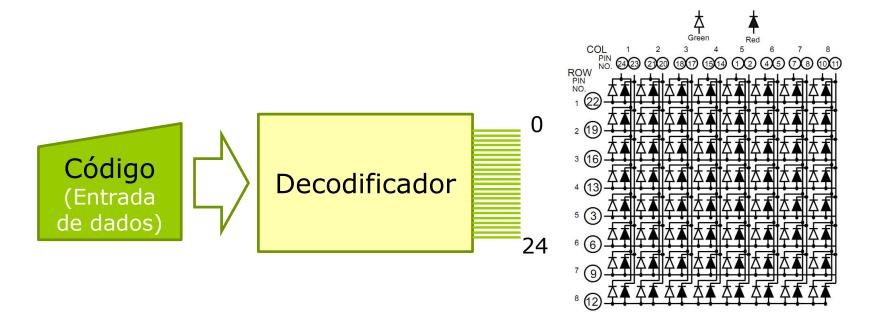


 A quantidade de saídas para um decodificador para um display 7 segmentos, deve ser 7, se for apenas para acionar os segmentos, já se o ponto também for acionado através do decodificador, precisará de 8 saídas.



http://fpgaparatodos.com.br/

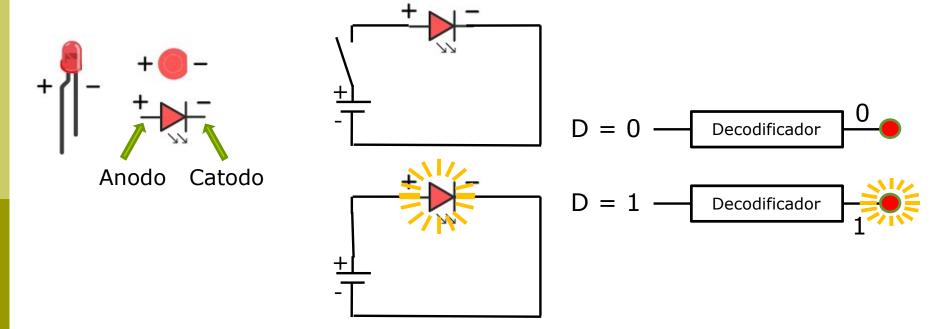
No decodificador para o display matricial de leds abaixo teremos 24 saídas, pois devemos colocar valor lógico 0 ou 1 tanto nos pinos das linhas, que são 8, e também nos pinos das colunas que são 8 x 2 = 16 colunas, totalizando então as 24 saídas.



Estado lógico da saída, 0 ou 1??

Esta é uma pergunta muito importante também no projeto do decodificador. O estado lógico vai depender do dispositivo que será ligado da saída.

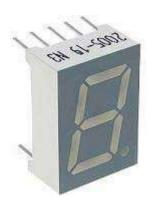
Se for apenas um led:



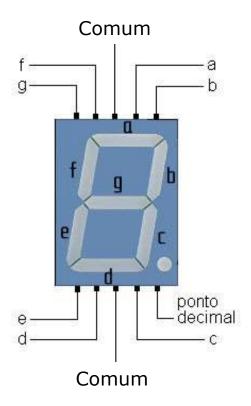
ebert@ifsc.edu.br

Display

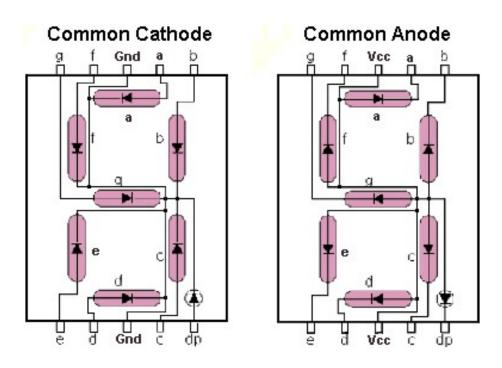
Display de 7 segmentos



Segmentos e terminais



Display Catodo e Anodo Comum

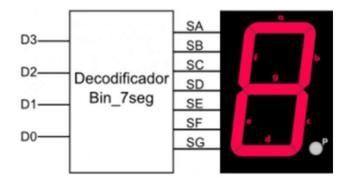


Para acender, normalmente o *display* necessita de uma corrente entre 10 e 20 mA, o que provoca uma queda de tensão da ordem de 1,2 V. Desta forma, trabalhando-se com 5 Volts de alimentação, é comum utilizarmos um resistor de $330~\Omega$ para cada segmento visando atingir estes valores.

Decodificador Binário/Decimal usando display de 7 segmentos Catodo Comum

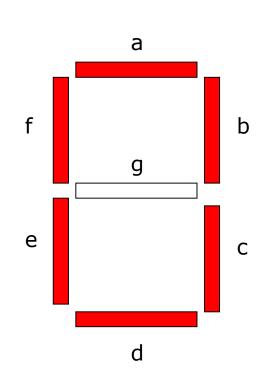
Para a elaboração do projeto do decodificador, basta verificar a quantidade de entradas e saídas, o nível lógico das saídas para acionar os segmentos, montar a tabela da verdade, simplificar as expressões de saída e implementar o circuito.

- √ 4 entradas
- √ 7 saídas
- ✓ Para acionar o segmento no display catodo comum, a saída deve ter valor 1.

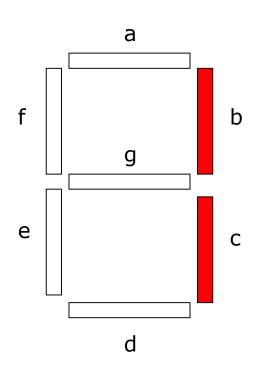


Para acender o segmento no display Catodo Comum devo colocar nível lógico 1 na saída. Para acender o segmento no display Anodo Comum devo colocar nível lógico 0 na saída.

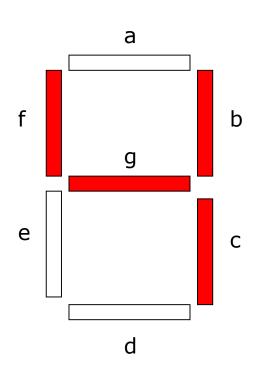
Decodificador Binário/Decimal usando display de 7 segmentos Catodo Comum



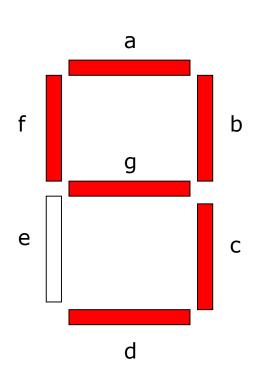
CARACTERES	В	CÓDIGO P/ 7 SEGMENTOS									
	A	В	С	D	а	b	С	d	е	f	g
0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	1							
2	0	0	1	0							
3	0	0	1	1							
4	0	1	0	0							
5	0	1	0	1							
6	0	1	1	0							
7	0	1	1	1							
8	1	0	0	0							
9	1	0	0	1							



CARACTERES	BCD 8421					CÓDIGO P/ 7 SEGMENTOS							
	Α	В	С	D	а	b	С	d	е	f	g		
0	0	0	0	0	1	1	1	1	1	1	0		
1	0	0	0	1	0	1	1	0	0	0	0		
2	0	0	1	0									
3	0	0	1	1									
4	0	1	0	0									
5	0	1	0	1									
6	0	1	1	0									
7	0	1	1	1									
8	1	0	0	0									
9	1	0	0	1									



CARACTERES	BCD 8421					CÓDIGO P/ 7 SEGMENTOS						
	Α	В	С	D	а	b	С	d	е	f	g	
0	0	0	0	0	1	1	1	1	1	1	0	
1	0	0	0	1	0	1	1	0	0	0	0	
2	0	0	1	0	1	1	0	1	1	0	1	
3	0	0	1	1	1	1	1	1	0	0	1	
4	0	1	0	0	0	1	1	0	0	1	1	
5	0	1	0	1								
6	0	1	1	0								
7	0	1	1	1								
8	1	0	0	0								
9	1	0	0	1								



CARACTERES	BCD 8421					CÓDIGO P/ 7 SEGMENTOS							
	Α	В	С	D	а	b	С	d	е	f	g		
0	0	0	0	0	1	1	1	1	1	1	0		
1	0	0	0	1	0	1	1	0	0	0	0		
2	0	0	1	0	1	1	0	1	1	0	1		
3	0	0	1	1	1	1	1	1	0	0	1		
4	0	1	0	0	0	1	1	0	0	1	1		
5	0	1	0	1	1	0	1	1	0	1	1		
6	0	1	1	0	1	0	1	1	1	1	1		
7	0	1	1	1	1	1	1	0	0	0	0		
8	1	0	0	0	1	1	1	1	1	1	1		
9	1	0	0	1	1	1	1	1	0	1	1		

Simplificando as expressões lógicas através do Diagrama de Veitch-Karnaugh:

$$a = A + C + B \otimes D$$

$$b = \overline{B} + C \otimes D$$

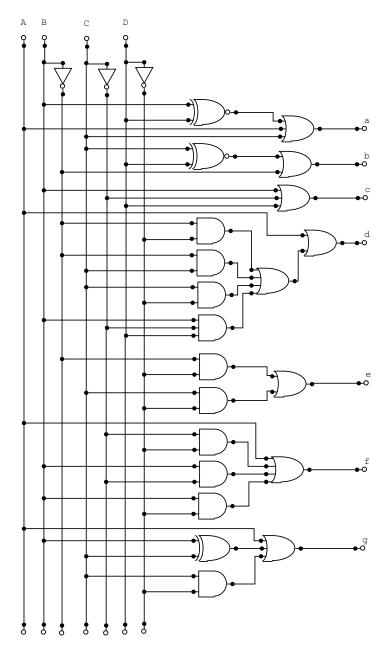
$$c = B + \overline{C} + D$$

$$d = A + \overline{B}.\overline{D} + \overline{B}.C + C.\overline{D} + B.\overline{C}.D$$

$$e = \overline{B}.\overline{D} + C.\overline{D}$$

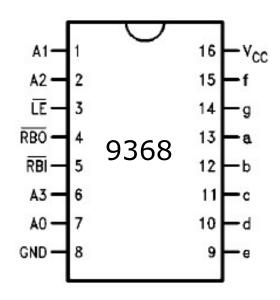
$$f = A + \overline{C}.\overline{D} + B.\overline{C} + B.\overline{D}$$

$$g = A + B \oplus C + C.\overline{D}$$



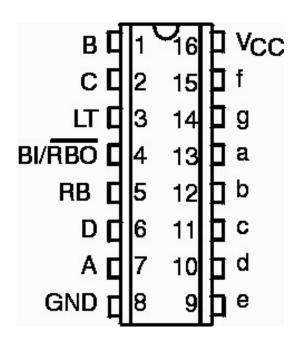
IFSC - Prof. Cláudio L. Ebert ebert@ifsc.edu.br

Circuito integrado 9368 – Decodificador BCD para display de 7 segmentos (catodo comum)



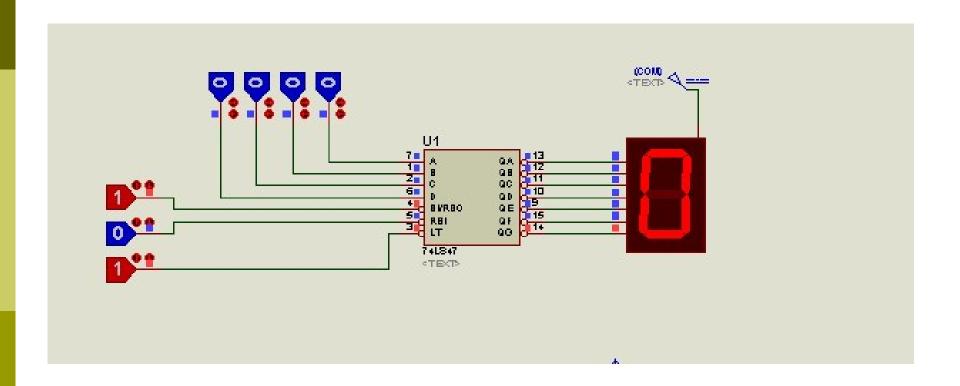
Vcc = pino 16 Gnd = pino 8 RBO = L, display apagado RBI = L, eliminação do zero LE = teste dos segmentos

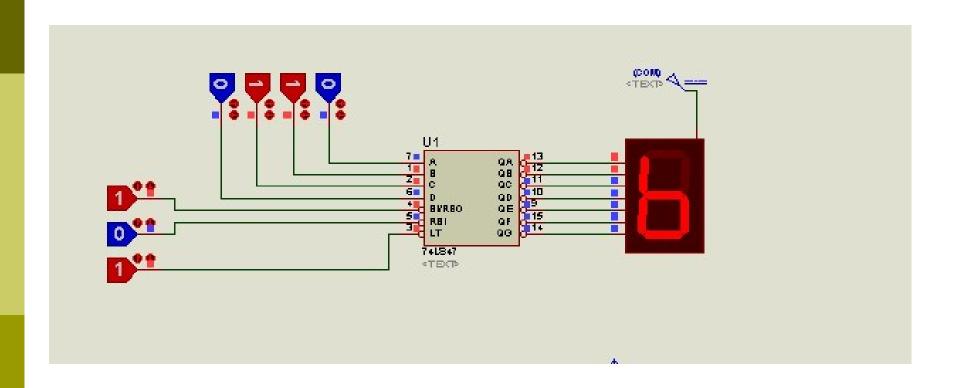
Circuito integrado 7447 – Decodificador BCD para display de 7 segmentos (anodo comum)



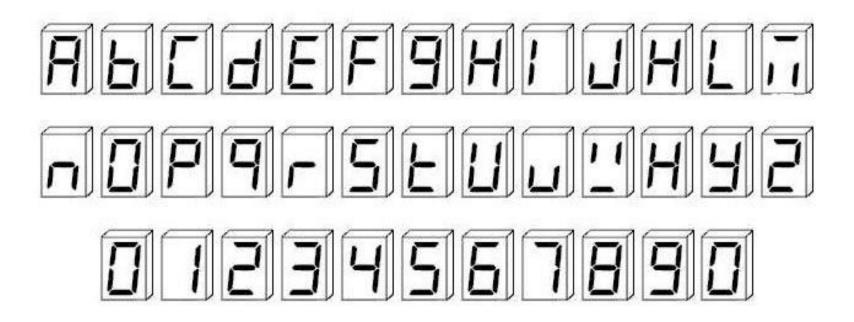
Vcc = pino 16 Gnd = pino 8 RBO = L, display apagado RBI = L, eliminação do zero LE = teste dos segmentos

Teste do CI

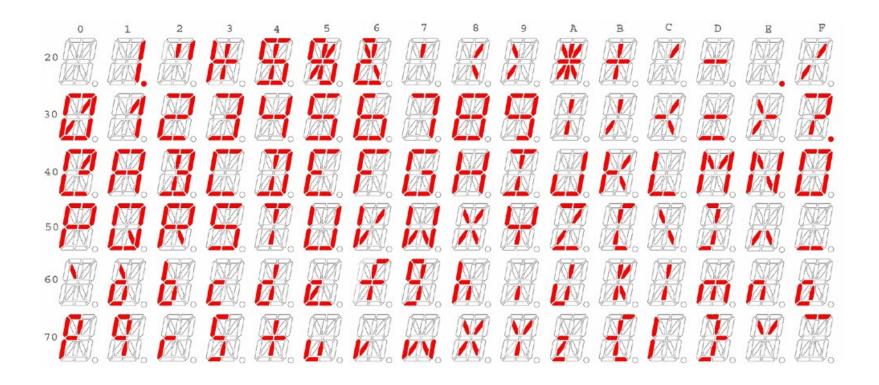




Display 7 segmentos



Dispaly de 16 segmentos

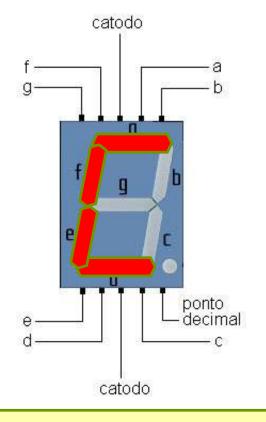


Ex

Projete um decodificador para, a partir de um código binário, escrever a seqüência ilustrada abaixo em um display de 7 segmentos catodo comum.

CARACTERE		Д	P	L	R	\exists		<u></u>
CASO	0	1	2	3	4	5	6	7

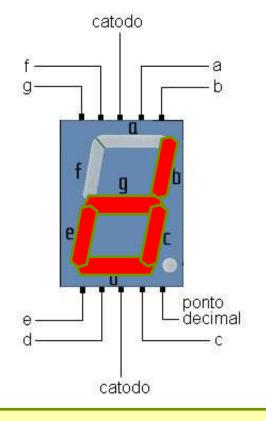
Tabela da verdade



Para acender o segmento no display Catodo Comum devo colocar nível lógico 1 na saída.

CARACTERES	Va	riáv	eis				IGO VIEN			
	Α	В	С	а	b	С	d	е	f	g
С	0	0	0	1	0	0	1	1	1	0
d	0	0	1	0	1	1	1	1	0	1
Р	0	1	0	1	1	0	0	1	1	1
L	0	1	1	0	0	0	1	1	1	0
А	1	0	0	1	1	1	0	1	1	1
Y	1	0	1	0	1	1	1	0	1	1
E	1	1	0	1	0	0	1	1	1	1
r	1	1	1	0	0	0	0	1	0	1

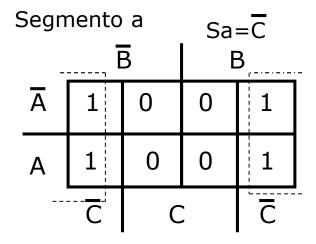
Tabela da verdade



Para acender o segmento no display Catodo Comum devo colocar nível lógico 1 na saída.

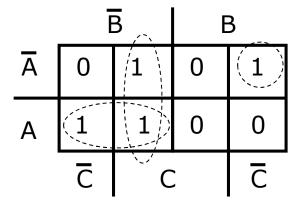
CARACTERES	Va	riáv	eis				IGO VIEN			
	A	В	С	а	b	С	d	е	f	g
С	0	0	0	1	0	0	1	1	1	0
d	0	0	1	0	1	1	1	1	0	1
Р	0	1	0	1	1	0	0	1	1	1
L	0	1	1	0	0	0	1	1	1	0
А	1	0	0	1	1	1	0	1	1	1
Υ	1	0	1	0	1	1	1	0	1	1
E	1	1	0	1	0	0	1	1	1	1
r	1	1	1	0	0	0	0	1	0	1

CARACTERES	Va	riáv	eis				IGO VIEN			
	A	В	С	a	b	С	d	е	f	g
С	0	0	0	1	0	0	1	1	1	0
d	0	0	1	0	1	1	1	1	0	1
Р	0	1	0	1	1	0	0	1	1	1
L	0	1	1	0	0	0	1	1	1	0
А	1	0	0	1	1	1	0	1	1	1
Y	1	0	1	0	1	1	1	0	1	1
E	1	1	0	1	0	0	1	1	1	1
r	1	1	1	0	0	0	0	1	0	1



CARACTERES	Va	riáv	eis			CÓD EGI				
	A	В	С	а	b	С	d	е	f	g
С	0	0	0	1	0	0	1	1	1	0
d	0	0	1	0	1	1	1	1	0	1
Р	0	1	0	1	1	0	0	1	1	1
L	0	1	1	0	0	0	1	1	1	0
А	1	0	0	1	1	1	0	1	1	1
Y	1	0	1	0	1	1	1	0	1	1
E	1	1	0	1	0	0	1	1	1	1
r	1	1	1	0	0	0	0	1	0	1

Segmento b



$$Sb=\overline{B}.C + A.\overline{B} + \overline{A}.B.\overline{C}$$

Segmento c
$$Sc=\overline{B}.C + A.\overline{B}$$

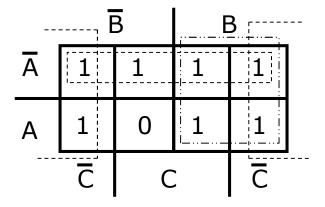
	Ē	3	E	3
Ā	0		0	0
Α		1	0	0
	O	C		c

Segmento d
$$Sd=\overline{A}.\overline{B}+\overline{A}.C+\overline{B}.C+A.B.\overline{C}$$

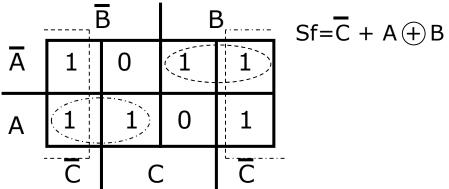
	Ē	3	E	3
Ā		1	1)	0
Α	0		0	
	O	C		C

Segmento e

$$Se=\overline{A} + B + \overline{C}$$

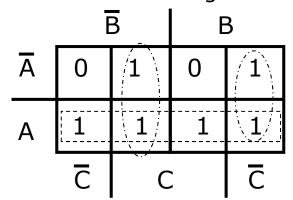


Segmento f Sf=C + A.B + A.B

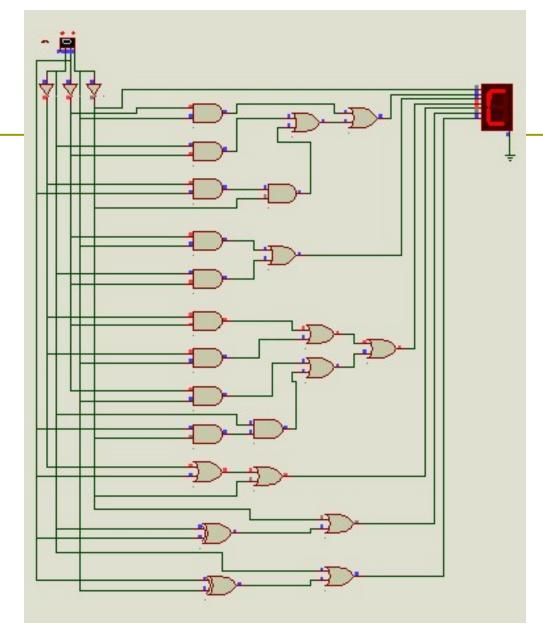


Segmento g

$$Sg = A + B.C + B.C$$



$$Sg=A + B \oplus C$$



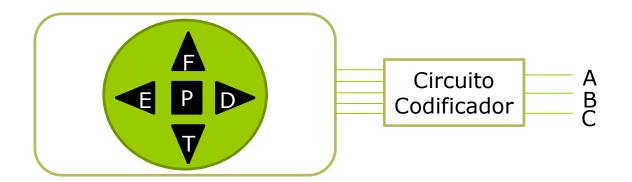
11/07/2020

IFSC - Prof. Cláudio L. Ebert ebert@ifsc.edu.br

Ex.2

Faça o projeto e desenhe o circuito para, a partir de um código binário, escrever a seqüência do sistema hexadecimal em um display de 7 segmentos anodo comum.

Projeto do codificador decodificador para ser enviado



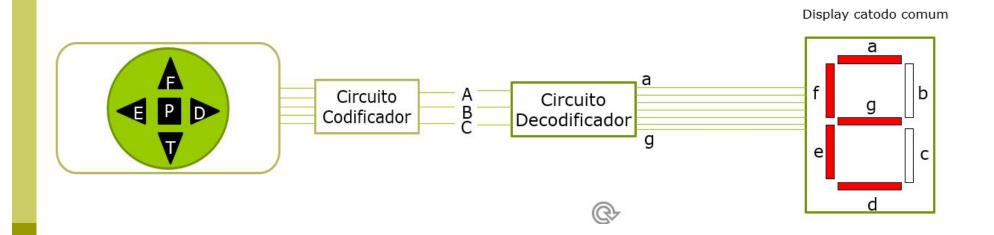
Projeto solicitado na aula passada

Projeto do codificador decodificador para ser enviado

A Circuito Decodificador g

Projeto a ser feito agora complementando o circuito

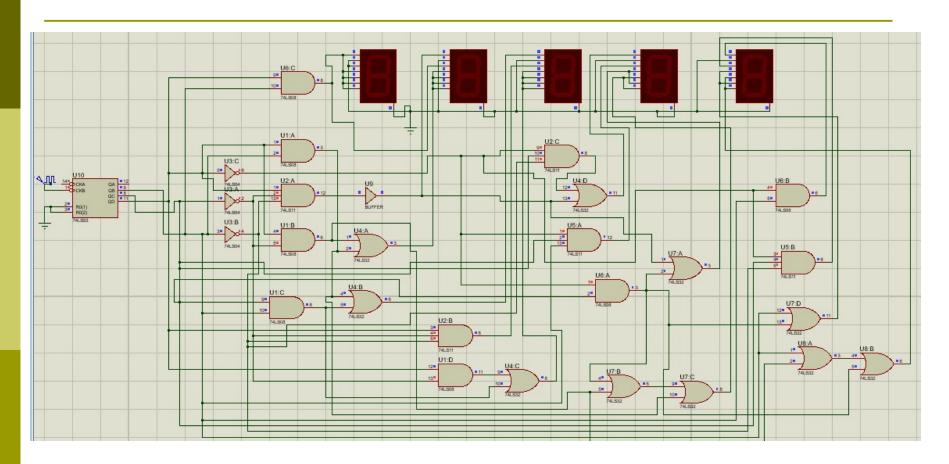
Projeto do codificador decodificador para ser enviado



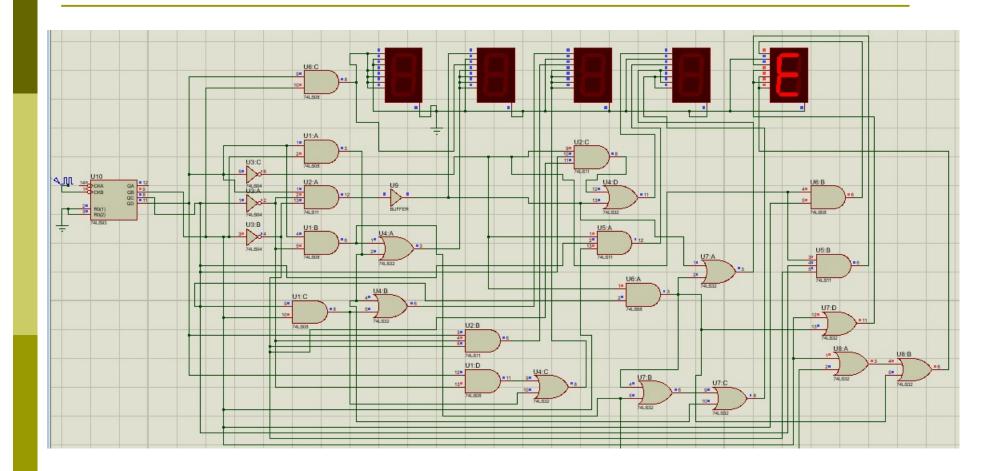
Projeto

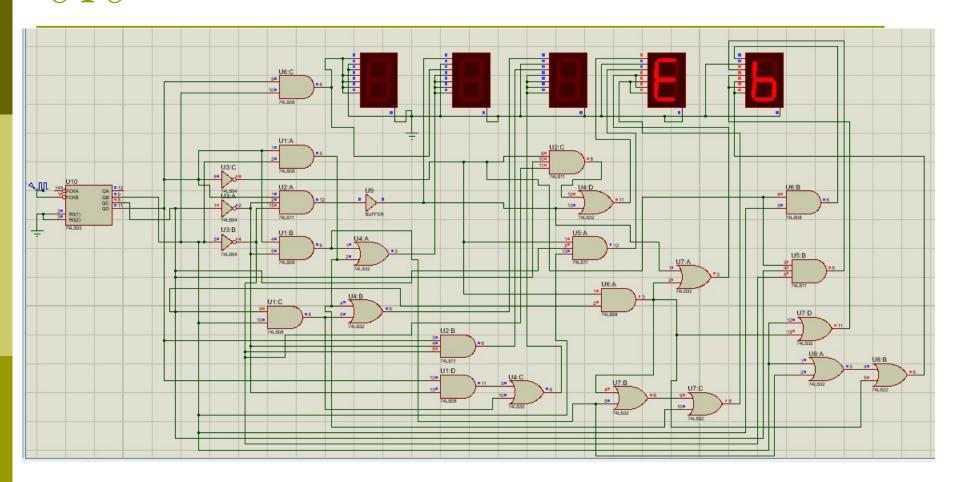
- Projetar e simular um circuito decodificador para a partir de uma contagem binária de 3 bits, mostrar em 5 displays de 7 segmentos o seu nome ou sobrenome.
- □ Verificar se há nomes iguais na turma. Se sim combinar nomes diferentes.
- O aparecimento do nome deve seguir a seguinte sequência:

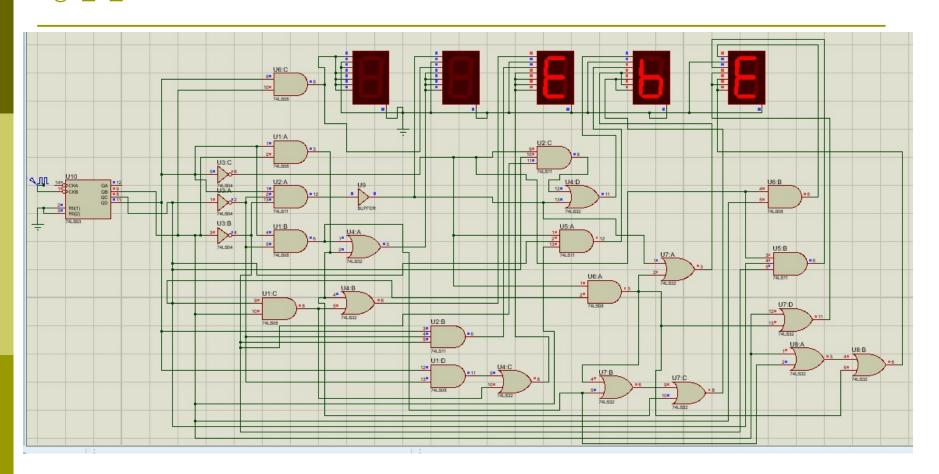
()()()

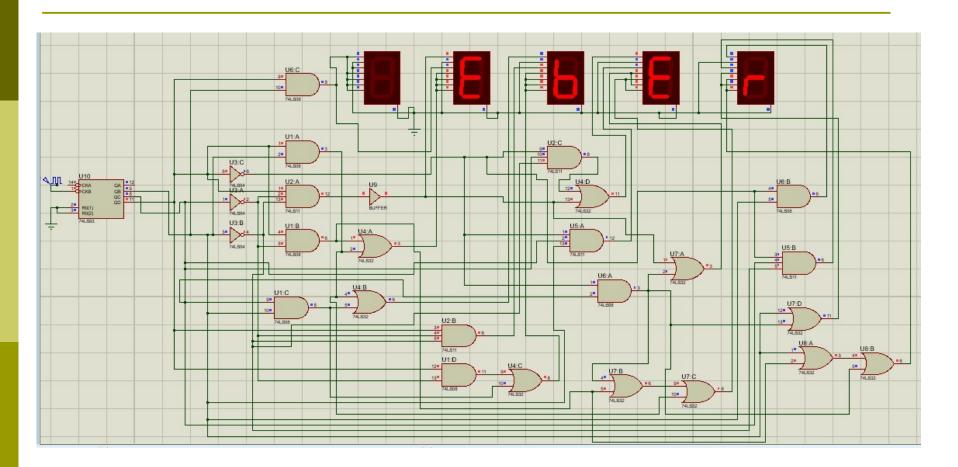


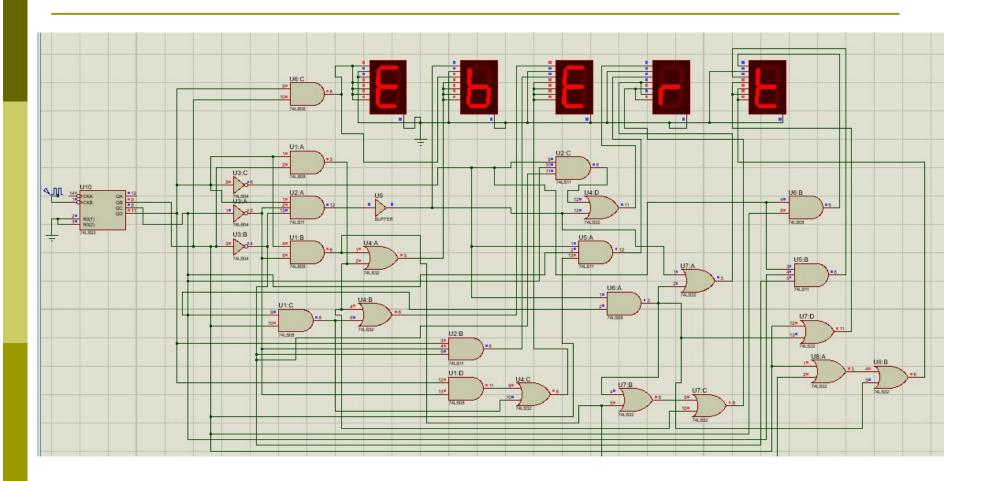
0.01

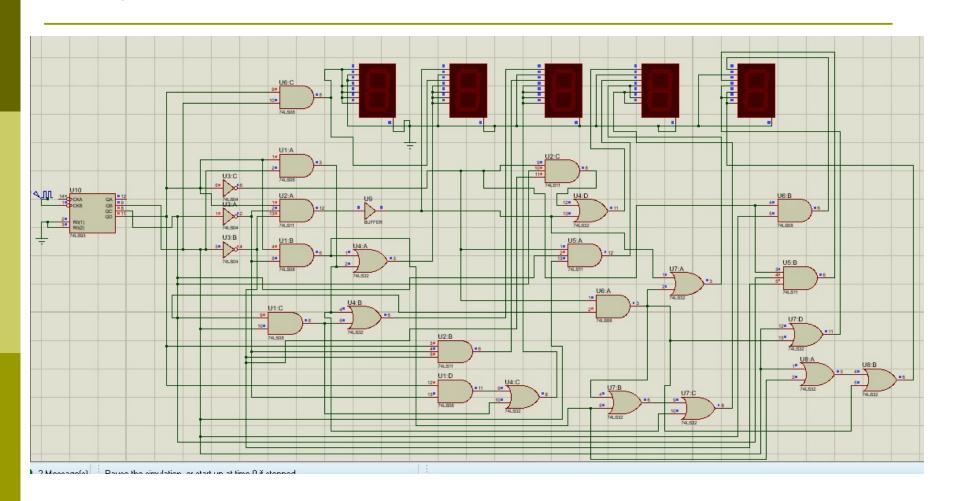


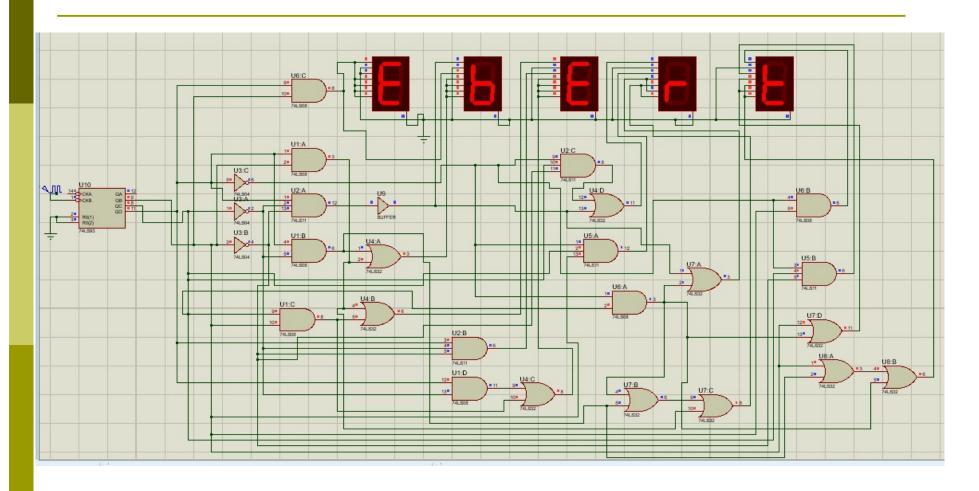




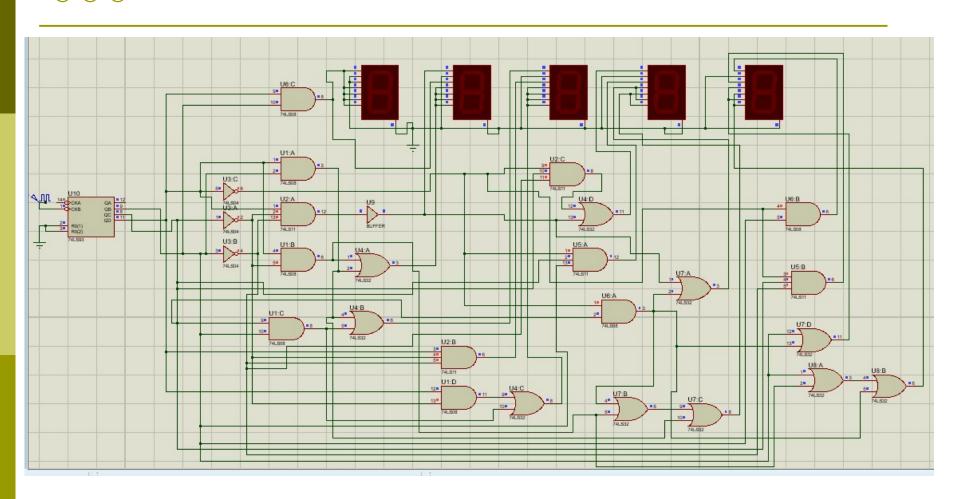








()()()



EBERT					Di	spla	ay 1	20					Di	ispla	ay 2						Disp	lay 3						Disp	lay 4	2					Dis	play	5				
	Α	В	C		S1	a S	1b	S1c	S1d	S1e	S1	f S1	lg S2	2a S	2b 5	32c 5	S2d	S2e	S2f	S2g	S3a	S3b	S3c	S3d	S3e	S3f	S3g	S4a	S4b	S4c	S4d	S4e	S4f	S4g	S5a	S5k	S5c	S5d	S5e	S5f	S5
	0	0	C			0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	() ()	0 0	0 0	0	0	0	0	
E	0				L	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	() ()	0 1	1 0	0	1	1	1	
EB	0		0			0	0	0	0		0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	1	1	1	L	1 (0 0	1	1	1	1	
EBE	0		1			0	0	0	0			0		0	0	0	0	0	0	0	_	0	0		1			. 0				1				1 0	_		1	1	
EBER		. 0			-	0	0	0	0		_	0	_	1	0	0	1	1		1	0		1					1		_	_	1			_	0 0	_	0	1	0	-
EBERT		. 0			-	1	0	0	1			1		0	0	1	1	1		1	1	0	0		1	1		0				1			_	0 0		1	1	1	
umanicates		. 1			-	0	0	0	0	-		0	_	0	0	0	0	0	0	0			0		0					_) (0 0	-	_	0	0	-
EBERT	1	. 1	1			1	0	0			1	1	1	0	0	1	1	1	1	1	1	0	0		1	1	1	. 0	0	0	0	1	L C)	1 (0 0	0	1	1	1	
								f		ь						f		b					f	а	ь					Ť		b				f		ь			
								e		è						e	g	c					e	g						e	g	C				e					
					n.i			n	d								d	_						d							n l						d	n.l.			
		200		A 1	В	0		B 0	0		-	-			_	В	0	B 0	0					В	0	В	0			A I	В	,	В		0		A I	B 0	0	B 0	
	-	-		A	-	-	0	1		+	+	+		A	1	0	0		0				A	0	0					A A	0	1	1 1	_	0	+	A	-	0	0	-
				A	_	0	1		0			-	37	А		1	1	1	_				Α	0	1	1	_			А	1		1		0			1	_	_	-
	-	-		-	C	C	-		C	-	+	+	-				C		C					c	С		c				C	C		C		+	S4a	cl	C	_	C
		-	157	S1a						_		_	12	5	2d								S3a				12		1	S3d		_	_			-	54a				
					ΔΙ	В	0	0	1	1					A	В		0 B	1	1			A	В	0	B 1	1	0		A	B		B 1	1	1		A	B 0		B 1	
					A A	+	1	0	0	0			-		A		_	1	_	0			A	_	_		0	0		A		-	_		0		A	1	1	1	+
		10			^	CI	_	_	_	c			11		A	C	_	1	C		10		-	cl	С	U	cl	U		^	C	С	1	C	_			C	_		C
					S4d				ľ	-1					S46				C				S5a	_			C			S50		C		-			S5e		C		C
			S2	a=Al	в с	I	S	3a=/	AC+E	3C		S4a	=A E	BC +	AB	C	S5	a=A	С																						
			S2	b=0				3b=				S4b						b=0			1																				
				c=A					AB C				=A E					c=A																							
				d=A					AB -				I=A E						A B		17	i)																			
			S2	e=A	B +,	AC	S	3e=	AB -	+BC		S4e	e=A E	B+A	B +A	(C			AB	+A E	В																				
			S2	f=AE	3 +/	AC.	S	3f=/	AB +	ВС		S4f	=A B	8+AB	C		S5	f=C+	A B																						
			ca	g=Al	n I .			-	AB				g=A E	DIAL	11.0	-	CF	g=C+		1 -																					

- O projeto deverá ser mostrado em sala de aula em data a combinar.
- Deverá ser entregue neste mesmo dia um relatório contendo a tabela da verdade, as expressões lógicas minimizadas e o circuito.

Este projeto não deve ser entregue, mas serve para ter um grande aprendizado.