수업계획서

2024학년도 2학기 디지털논리설계 전공선택(전공선택)

	교과구분	건공선택(전공선택)			소속		참단융합학부			
	교과번호(분반)	40090(04)			성명		구민석			
		디지털논리설계(Introduction to Digital Logic		담당	연락		2150			
	교과목명(영문명)	Design)						•		
기본	학점(시간) 3학점(3시간)		교수	이메일		koo@uos.ac.kr				
정보	강의실 습구분	강의			홈페이	기지				
0_	스어 시가(가이시)	l 7ト/フト0 人			상담시	시간				
	수업시간(강의실) 화[5,6,7]/8-212,3		조교	담당조교(연락처)					
	개설학년									
	집중수업구분									
성적	평가방법	절대평가								
07	■ 출석 (10%) □ 학생포트폴리오 (0%) □ 참여도 (0%)									
평가 ■ 수시과제 (10%)		□ 수시시험 (0%)			□ 중간과제 (0%)		■ 중간시험 (30%)			
	□ 기말과제 (0%)	■ 기말시형			타(0%)	_OH=	L			
	수업유형	■일반 ■블렌디드러닝	□PBL □:	외국어		□ 융복 합	ſ	□서비스러닝		
강의유형 대면(오프라인) 60 % 비대면(온라인) 40 %										
		중간고사	대면圓 비대면□ 없음□							
시험유형						 フ Eト(=	퀴즈, 수시고사 등)	대면□비대면□		
		기말고사 대면圖 비대면□ 없음□				- 1 1	11—, 1 1 1— 1 3)			
						- 11=1				
	AOHHH AOHHH	■강의 □실습	_	토 론 서계		□실험				
수업방법		□□끌급 □프로젝트	□실기 □···········□이러닝(e-learning)	설계		□견학				
				 무허 표기	l 없이 자기가	쓴 것처럼	행사하는 것으로서			
'표절'이란 타인의 글을 적절한 인용 및 참고문헌 표기 없이 자기가 쓴 것처럼 행사하는 것으로서 표절금지규정 도덕적 양심을 저버리는 잘못된 행위입니다. 표절한 보고서를 제출하거나 표절한 자료를 사용하여 발표한 경 정도에 따라 감점 처리하며, 심할 경우 0점으로 처리합니다.								하여 발표한 경우		
		정도에 따라 감점	서디아버, 심알 경우 0점의	'도 서디	압니나.					
			너(장애학생지원실, 02-64	90-627	3)의 도 움을 받	받아 필요한	<u>ł</u> 사항에			
대해 담당 교수와 협의 조정 할 수 있습니다.										
교과목설명					교과목목표역량					
					전 공능 력 지식응용		전공능력 대표성			
					시식 증용 문제정의		대표 전공능력 연관 전공능력			
					자원활용		연관 전공능력			
기본적인 디지털 논리 회로에 대한 이론을 강의한다. 디지털 회로 시스템에 대한					영향이해					
적인 이해를 바탕으로 다양한 논리 게이트 회로를 설계한다. 조합 회로 및 순차 회대하여 학습함으로써 논리 연산 회로 및 유한 상태 기기 시스템의 설계에 관한 나					의사전달 직업윤리					
에에에 국립R 프로젝트의 현면 최고 및 표현 8에 가기자프R의 할게에 현현에 을 다룬다.			102	<u> </u>						
					설계능력					
				-	평생학습 협 동능 력					
수업목표					교재내용					
니시일 돈디외도를 매우고 이를 활용하여 니시일 시스템을 이해하기 위한 기소 르 하스하다					Digital Design: With an Introduction to the Verilog HDL, VHDL, and System Verilog (6th Edition)					
					by Morris Nano and M. Ciletti					



주	수업내용	수업방법	교재	준비물,과제,기타
1	Introduction	Lecture		
2	Digital systems	Lecture		
3	Boolean algebra	Lecture		
4	Gate minimization	Lecture		
5	Combinational logic 1	Lecture		
6	Combinational logic 2	Lecture		
7	Verilog 1	Lecture		
8	중간시험	Examination		
9	Sequential logic 1	Lecture		
10	Sequential logic 2	Lecture		
11	Sequential logic 3	Lecture		
12	Sequential logic 4	Lecture		
13	Verilog 2	Lecture		
14	Programmable logic	Lecture		
15	Wrap-up	Lecture		
16	기말시험	Examination		