Part Number System Change Notice

Effective from August 6, 2007, a more concise part numbering system is utilized by

Hynix with the intention of managing product line with more consistency.

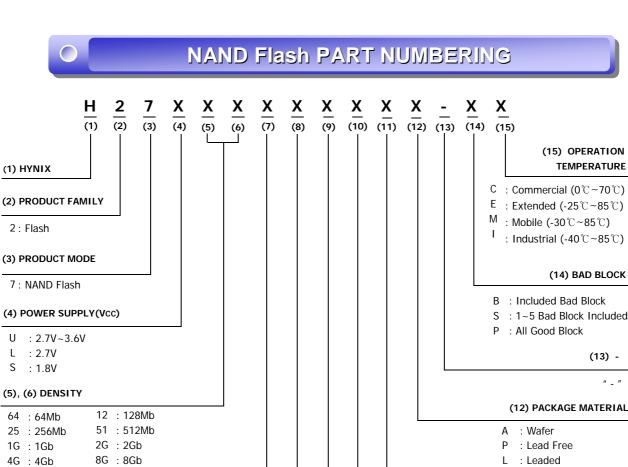
Devices developed after August 2007 and their respective products will be Refer to

the following pages for more details. (www.hynix.com/pn_notice.jsp)

Part Number with prefix 'HY' -> Old Part Number Decoder Link
Part Number with prefix 'H' -> New Part Number Decoder Link

'H' Part Number

Last Updated: Dec. 2007



(7) ORGANIZATION

8 : x8 6 : x16

AG : 16Gb

CG : 64Gb

(8) NAND CLASSIFICATION

S : SLC + Single Die + Small Block

A : SLC + Double Die + Small Block

B : SLC + Quadruple Die + Small Block

BG: 32Gb

DG: 128Gb

F : SLC + Single Die + Large Block

G : SLC + Double Die + Large Block

H : SLC + Quadruple Die + Large Block

J : SLC + ODP + Large Block

K : SLC + DSP + Large Block

T $\,:\,$ MLC + Single Die + Large Block

U : MLC + Double Die + Large Block

V : MLC + Quadruple Die + Large Block

W : MLC + DSP + Large Block Y : MLC + ODP + Large Block T : TSOP1
V : WSOP
S : USOP
N : LSOP1
F : FBGA
X : LGA
M : WLGA
Y : VLGA
U : ULGA
W : Wafer

R : Lead & Halogen Free

(11) PACKAGE TYPE

K : KGD D : PGD2

: PGD1 (chip)

(10) DIE GENERATION

M : 1st A : 2nd B : 3rd C : 4th

(9) FUNCTION MODE

1 : 1 nCE & 1 R/nB; Sequential Row Read Enable
2 : 1 nCE & 1 R/nB; Sequential Row Read Disable
4 : 2 nCE & 2 R/nB; Sequential Row Read Enable
5 : 2 nCE & 2 R/nB; Sequential Row Read Disable
D : Dual Interface; Sequential Row Read Disable

F : 4 nCE & 4 R/nB; Sequential Row Read Disable

'HY' Part Number Last Updated: Dec. 2007

NAND Flash PART NUMBERING

	/NIX MEMORY							
(2) (OMPONENT GROUP						(13) 0	PTION(CUSTOMER)
27	: NAND Flash							Customer Initial Option
(2) D	OWER SUPPLY(Vcc)							(12) BAD BLOCK
	OWER SUFFET(VCC)						Blank :	
U	: 2.7V~3.6V							Included Bad Block 1~5 Bad Block
L S	: 2.7V : 1.8V							All Good Block
	LASSIFICATION					(1	11) ODEDAT	ING TEMPERATURI
S	: SLC + Single Die + S/B							W. C. O
A	: SLC + Double Die + S/B						Blank	: Wafer, Chip : 0°C∼70°C
В	: SLC + Quadruple Die + S/B						C E	: 0 C ~ 70 C : -25 °C ~ 85 °C
F	: SLC + Single Die + L/B						E M	: -25 C ~85 C : -30 ℃ ~85 ℃
G	: SLC + Double Die + L/B						I	
Н	: SLC + Quadruple Die + L/B							: -40℃~85℃
K	: SLC + DSP + L/B						(10) P	ACKAGE MATERIAL
Т	: MLC + Single Die + L/B							
U	: MLC + Double Die + L/B					Blar		al, Wafer, Chip, KG
V	: MLC + Quadruple Die + L/B					Р	: Lead F	
W	: MLC + DSP + L/B					Н	: Haloge	
(5) B	IT ORGANIZATION					R	: Lead &	& Halogen Free
	i onomine,							3
08								_
08 16	: x8							_
								(9) PACKAGE TYPE
16 32	: x8 : x16 : x32						Т	(9) PACKAGE TYPE : TSOP1
16 32	: x8 : x16						T V	(9) PACKAGE TYPE : TSOP1 : WSOP
16 32 (6) D I	: x8 : x16 : x32 ENSITY						T V S	(9) PACKAGE TYPE : TSOP1 : WSOP : USOP
16 32 (6) D 1	: x8 : x16 : x32 ENSITY						T V S E F	(9) PACKAGE TYPE : TSOP1 : WSOP : USOP : WELP : FBGA(63ball) : FBGA(107ball)
16 32 (6) DI 64 56	: x8 : x16 : x32 ENSITY : 64Mb 28 : 128Mb						T V S E F B	(9) PACKAGE TYPE : TSOP1 : WSOP : USOP : WELP : FBGA(63ball) : FBGA(107ball) : FBGA(149ball)
16 32 (6) DI 64 56 1G	: x8 : x16 : x32 ENSITY : 64Mb 28 : 128Mb : 256Mb 12 : 512Mb						T V S E F B G	(9) PACKAGE TYPE : TSOP1 : WSOP : USOP : WELP : FBGA(63ball) : FBGA(107ball) : FBGA(149ball) : TBGA
16 32 (6) DI 64 56 1G 4G	: x8 : x16 : x32 ENSITY : 64Mb 28 : 128Mb : 256Mb 12 : 512Mb : 1Gb 2G : 2Gb						T V S E F B G H U	(9) PACKAGE TYPE : TSOP1 : WSOP : USOP : WELP : FBGA(63ball) : FBGA(107ball) : FBGA(149ball) : TBGA : ULGA
16 32 (6) DI 64 56 1G 4G AG	: x8 : x16 : x32 ENSITY : 64Mb 28 : 128Mb : 256Mb 12 : 512Mb : 1Gb 2G : 2Gb : 4Gb 8G : 8Gb						T V S E F B G H U	(9) PACKAGE TYPE : TSOP1 : WSOP : USOP : WELP : FBGA(63ball) : FBGA(107ball) : FBGA(149ball) : TBGA : ULGA : VLGA
16 32 (6) DI 64 56 1G 4G AG CG	: x8 : x16 : x32 ENSITY : 64Mb						T V S E F B G H U Y	(9) PACKAGE TYPE : TSOP1 : WSOP : USOP : WELP : FBGA(63ball) : FBGA(107ball) : FBGA(149ball) : TBGA : ULGA : VLGA : WLGA
16 32 (6) DI 64 56 1G 4G AG CG ZG	: x8 : x16 : x32 ENSITY : 64Mb						T V S E F B G H U Y M	(9) PACKAGE TYPE : TSOP1 : WSOP : USOP : WELP : FBGA(63ball) : FBGA(107ball) : FBGA(149ball) : TBGA : ULGA : VLGA : WLGA : WAfer
16 32 (6) DI 64 56 1G 4G AG CG ZG	: x8 : x16 : x32 ENSITY : 64Mb						T V S E F B G H U Y M	(9) PACKAGE TYPE : TSOP1 : WSOP : USOP : WELP : FBGA(63ball) : FBGA(107ball) : FBGA(149ball) : TBGA : ULGA : VLGA : WLGA : WLGA : Wafer : Chip
16 32 (6) Di 64 56 1G 4G AG CG ZG	: x8 : x16 : x32 ENSITY : 64Mb						T V S E F B G H U Y M W C K	(9) PACKAGE TYPE : TSOP1 : WSOP : USOP : WELP : FBGA(63ball) : FBGA(107ball) : FBGA(149ball) : TBGA : ULGA : VLGA : WLGA : WLGA : WAGE : Chip : KGD
16 32 (6) Di 64 56 1G 4G AG CG ZG (7) M	: x8 : x16 : x32 ENSITY : 64Mb	Read Disabl	е				T V S E F B G H U Y M	(9) PACKAGE TYPE : TSOP1 : WSOP : USOP : WELP : FBGA(63ball) : FBGA(107ball) : FBGA(149ball) : TBGA : ULGA : VLGA : WLGA : WLGA : Wafer : Chip
16 32 (6) Di 64 56 1G 4G AG CCG ZG (7) M	: x8 : x16 : x32 ENSITY : 64Mb	Read Disable Read Enable	e e				T V S E F B G H U Y M W C K	(9) PACKAGE TYPE : TSOP1 : WSOP : USOP : WELP : FBGA(63ball) : FBGA(107ball) : FBGA(149ball) : TBGA : ULGA : VLGA : VLGA : WLGA : Wafer : Chip : KGD : PGD2
16 32 (6) Di 64 56 1G 4G CG ZG (7) M 12 4	: x8 : x16 : x32 ENSITY : 64Mb	Read Disable Read Enable Read Disable	e e e				T V S E F B G H U Y M W C K	(9) PACKAGE TYPE : TSOP1 : WSOP : USOP : WELP : FBGA(63ball) : FBGA(107ball) : FBGA(149ball) : TBGA : ULGA : VLGA : VLGA : WLGA : Wafer : Chip : KGD : PGD2
16 32 (6) Di 64 56 1G 4G CG ZG (7) M 1 2 4 5 6	: x8 : x16 : x32 ENSITY : 64Mb	Read Disable Read Enable Read Disable Read Enable	e e e & Auto I			M	T V S E F B G H U Y M W C K D	(9) PACKAGE TYPE : TSOP1 : WSOP : USOP : WELP : FBGA(63ball) : FBGA(107ball) : FBGA(149ball) : TBGA : ULGA : VLGA : WLGA : WLGA : WAFET : Chip : KGD : PGD2
16 32 (6) Di 64 56 1G 4G CG ZG (7) M 1 2 4 5 6 6	: x8 : x16 : x32 ENSITY : 64Mb	Read Disable Read Enable Read Disable Read Enable Read Enable	e e e & Auto I e & Auto I	Read Page 0			T V S E F B G H U Y M W C K D	(9) PACKAGE TYPE : TSOP1 : WSOP : USOP : WELP : FBGA(63ball) : FBGA(107ball) : FBGA(149ball) : TBGA : ULGA : VLGA : WLGA : WLGA : WAfer : Chip : KGD : PGD2 (8) VERSION
16 32 (6) Di 64 56 1G 4G CG ZG (7) M 1 2 4 5 5 6 6 7 8	: x8 : x16 : x32 ENSITY : 64Mb	Read Disable Read Enable Read Disable Read Enable Read Enable Read Disable	e e e & Auto I e & Auto I e & Auto	Read Page 0 Read Page ()	M	T V S E F B G H U Y M W C K D	(9) PACKAGE TYPE : TSOP1 : WSOP : USOP : WELP : FBGA(63ball) : FBGA(107ball) : FBGA(149ball) : TBGA : ULGA : VLGA : WLGA : WLGA : WAfer : Chip : KGD : PGD2 (8) VERSION
16 32 (6) Di 64 56 1G 4G CG ZG (7) M 1 2 4 5 6 6 7 8	: x8 : x16 : x32 ENSITY : 64Mb	Read Disable Read Enable Read Disable Read Enable Read Disable Read Disable	e e e & Auto F e & Auto F e & Auto e & Auto	Read Page 0 Read Page ()	M	T V S E F B G H U Y M W C K D C : 1s : 2r : 3r	(9) PACKAGE TYPE : TSOP1 : WSOP : USOP : WELP : FBGA(63ball) : FBGA(107ball) : FBGA(149ball) : TBGA : ULGA : VLGA : WLGA : WLGA : WAfer : Chip : KGD : PGD2 (8) VERSION
16 32 (6) DI 64 56 1G 4G	: x8 : x16 : x32 ENSITY : 64Mb	Read Disable Read Enable Read Enable Read Enable Read Disable Read Disable Read Disable	e e e & Auto F e & Auto F e & Auto e & Auto	Read Page 0 Read Page ()	M A B	T V S E F B G H U Y M W C K D	(9) PACKAGE TYPE : TSOP1 : WSOP : USOP : WELP : FBGA(63ball) : FBGA(107ball) : FBGA(149ball) : TBGA : ULGA : VLGA : WLGA : WLGA : Wafer : Chip : KGD : PGD2 (8) VERSION at Gen. and Gen.