

南开大学电子信息与光学工程学院

时序逻辑电路设计实验报告

实验序号 12

实验名称 时序逻辑电路设计

计算机 学院 计算机 系

姓名 王乐之 学号 2411302 实验台号 23

实验日期及时间 2026.1.7

一. 实验目的:

- 1、掌握时序逻辑电路的设计过程。
- 2、了解时序电路器件的构成，用触发器设计一些简单的时序电路。

二．实验仪器及元器件

实验仪器	型号	备注
示波器		
信号源		
电源		
实验箱		

电子元器件	规格	数量
7400		
7408		
7432		
JK 触发器		
D 触发器		

二．实验原理：

如果电路任一时刻的输出不仅取决于当时的输入信号，还取决于电路原来的状态，或者说还与以前的输入信号有关，具备这种逻辑功能特点的电​​路我们称之为时序逻辑电路。

根据时序电路的时钟信号是否相同，即触发器是否同时翻转，又可以把时序电路分为异步时序电路和同步时序电路。

而异步时序电路和同步时序电路的分析方法又不尽相同，在异步时序电路中，状态发生转换时，并不是所有触发器都翻转，只有有时钟信号的才计算触发器次态，没有时钟信号的触发器保持状态不变。

如果想使电路的逻辑功能一目了然，可以用状态转换真值表、状态转换图和时序图等三种方法来表示，他们之间可以相互转换。

四. 实验内容、步骤与要求:

1、用 D 触发器 7474 设计一个异步减法计数器，验证功能并画出逻辑图。

2、制作任意进制加法计数器。（7 进制计数器，同步）

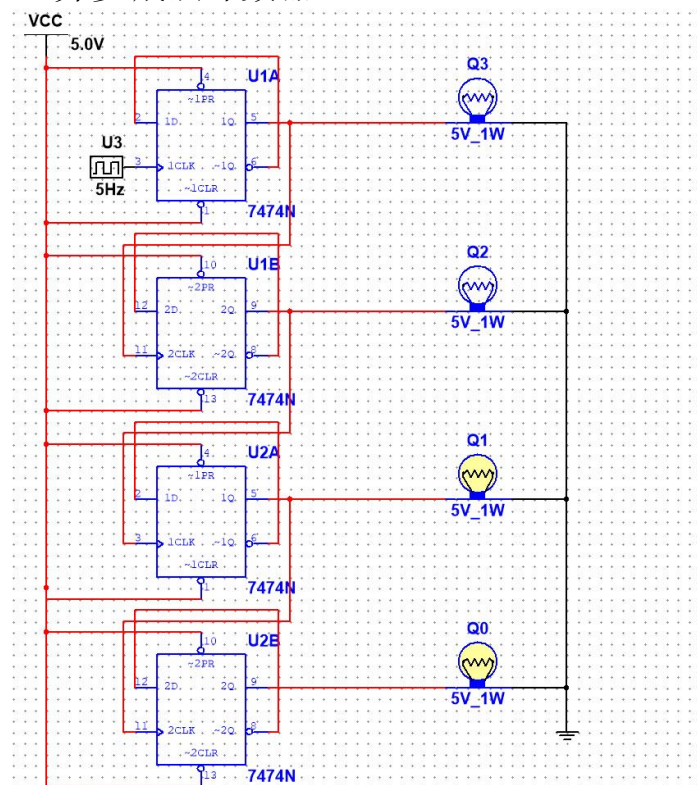
3、用 JK 触发器 7476 设计一个九进制同步加法计数器，搭建电路验证其功能，并画出逻辑图。

4、用 JK 触发器和门电路设计 111 序列信号检测器，有一个信号输入端口 X，一个输出端口 Y，当 X 输入序列 111 时，输出 Y=1。（可参考图 7-2 所示电路图，最好自己设计）

5、（选作）设计一个自动售货机的逻辑电路。它的投币口每次只能投入一枚五角或一元的硬币。投入一元五角硬币后机器自动给出一杯饮料；投入两元（两枚一元）硬币后，在给出饮料的同时找回一枚五角的硬币。（提示：把投币信号作为逻辑变量，一元的用 A 表示，投入为 1，不投为 0，五角为 B，投入为 1，不投为 0。给出饮料和找零为两个输出变量。分别用 Y、Z 表示。给出饮料时 Y=1，不给时 Y=0；找回一枚五角硬币时 Z=1，不找时 Z=0。）

五. 实验结果：（包括测量数据、曲线、图形等）

1. 异步减法计数器



7474 是正沿触发，也就是“CLK 出现 0→1 上升沿才翻转”。

若把低位的 Q 接到高一位的 CLK：

高位会在低位 Q 出现上升沿（0→1）时翻转。

电路图如上所示，该电路能完成每次-1 的输出 0000-1111-1110-……

该电路使用四个 D 触发器，每个 D 触发器的输出作为下一个 D 触发器的时钟，输出的非作为自己的输入。

逻辑为

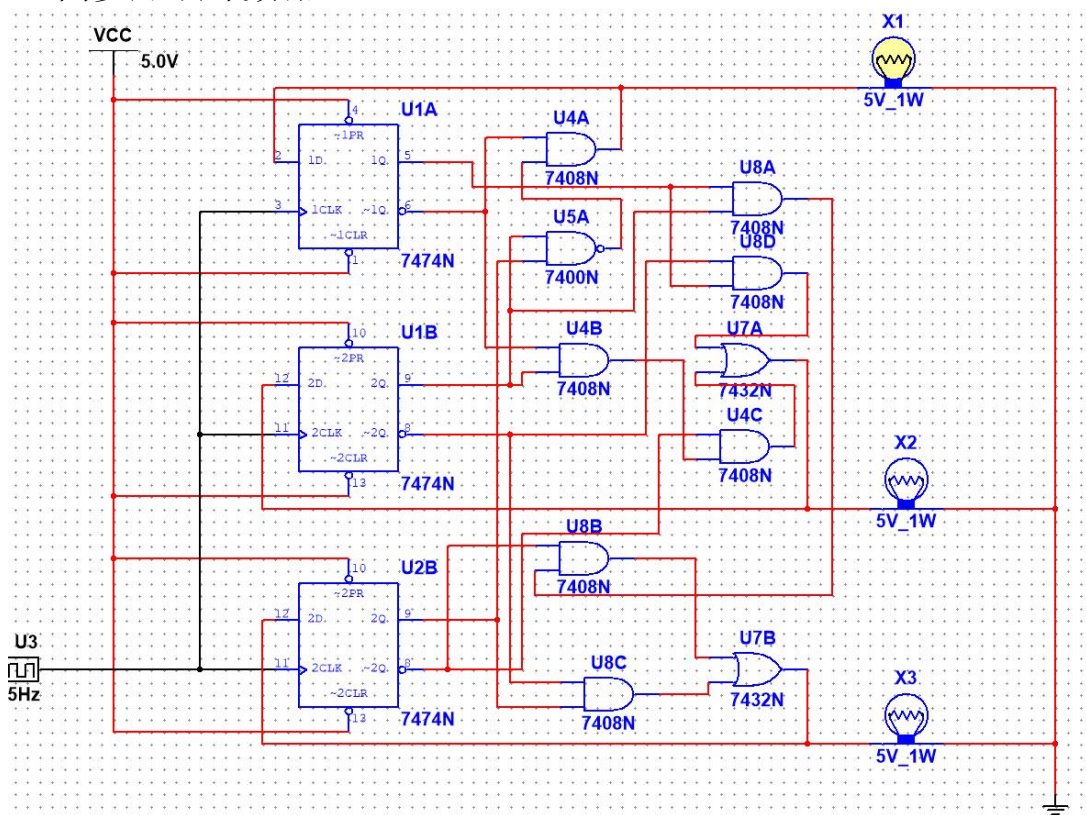
$$D_i = \bar{Q}_i$$

$$CLK_i = \bar{Q}_{i-1}, \text{ 其中 } i > 1$$

CLK1 接外部时钟。

实验结果表明，此电路符合异步减法计数器特征。

2. 同步加法计数器



电路图如上图所示：

根据电路功能给出每一位对应的状态表，结合卡诺图可以得出最终表达式：

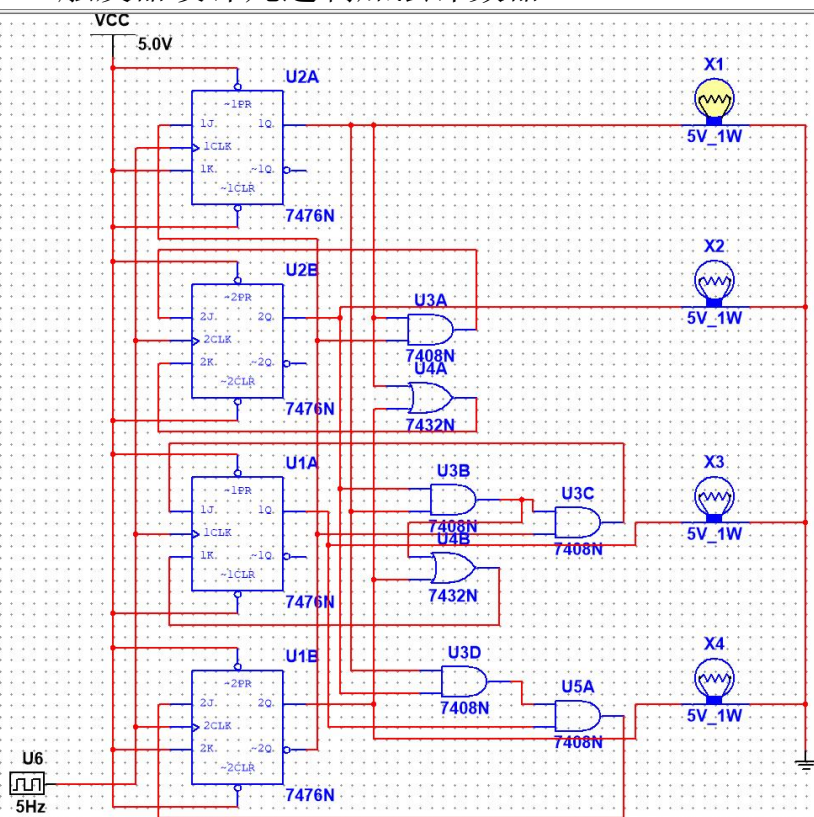
$$D_0 = \bar{Q}_0(\bar{Q}_1 + \bar{Q}_2)$$

$$D_1 = Q_0\bar{Q}_1 + Q_1\bar{Q}_0 * \bar{Q}_2$$

$$D_2 = Q_2\bar{Q}_1 + Q_1Q_0 * \bar{Q}_2$$

该电路输出为 000 001 010 011 100 101 110 000……

3. JK 触发器设计九进制加法计数器



根据状态表画出卡诺图，可以设计出利用 7476 对应的 J,K 逻辑表达式如下

$$J_0 = Q_3, \quad K_0 = 1$$

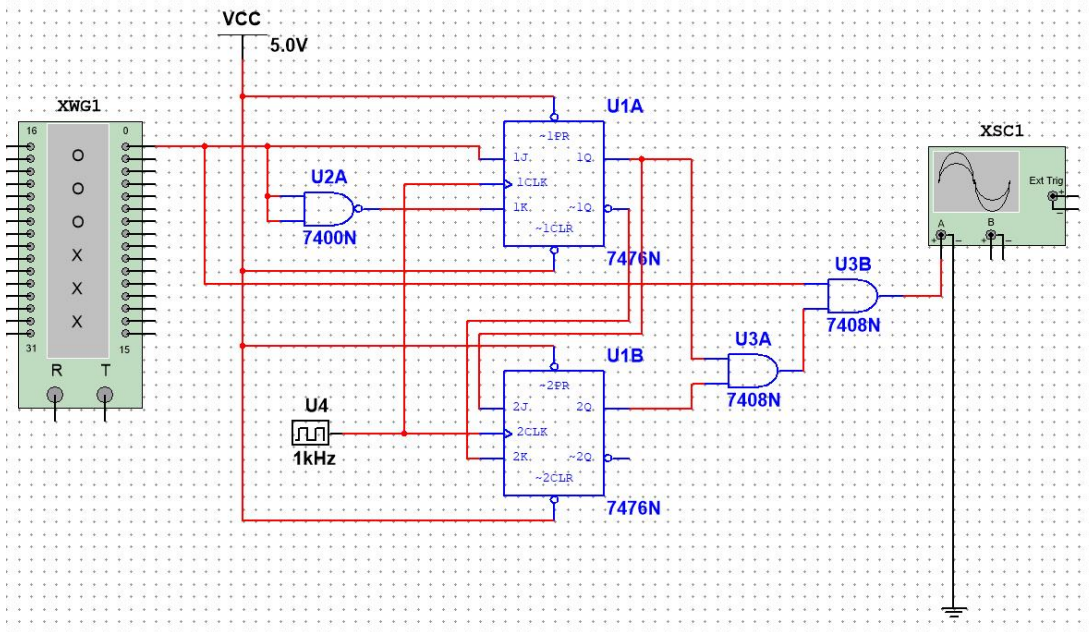
$$J_1 = Q_0 \cdot Q_3, \quad K_1 = Q_0 + Q_3$$

$$J_2 = Q_0 Q_1 \cdot Q_3, \quad K_2 = Q_3 + Q_0 Q_1$$

$$J_3 = Q_0 Q_1 Q_2, \quad K_3 = 1$$

经过测试该状态从 0000 输出至 1000，随后立即重置为 0000，达成 mod9 计数器的目的

4. 111 序列检测器

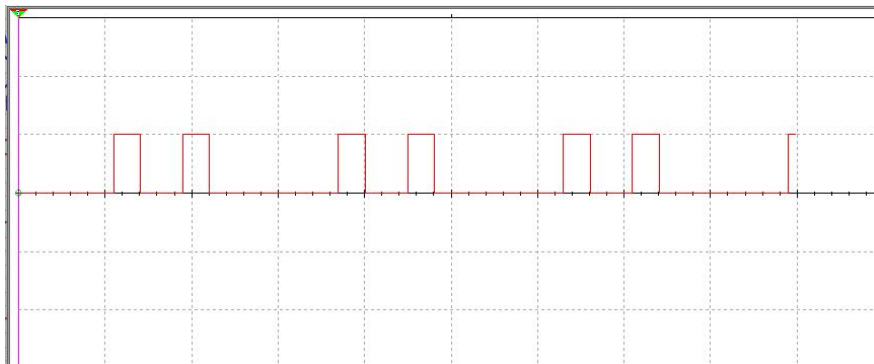


对应电路图如上所示，该设计利用两个 JK 触发器完成设计思路为根据原始状态图（A 输入 0 到 A，输入 1 到 B，B 输入 0 到 A，输入 1 到 C，C 输入 1 输出 1 回到状态 A，否则输出 0 回到状态 A）做出状态表，化简卡诺图得到表达式

$$\begin{array}{ll} J_0 = X, & K_0 = \overline{X} \\ J_1 = Q_0, & K_1 = \overline{Q_0} \\ Y = X \cdot Q_0 \cdot Q_1 & \end{array}$$

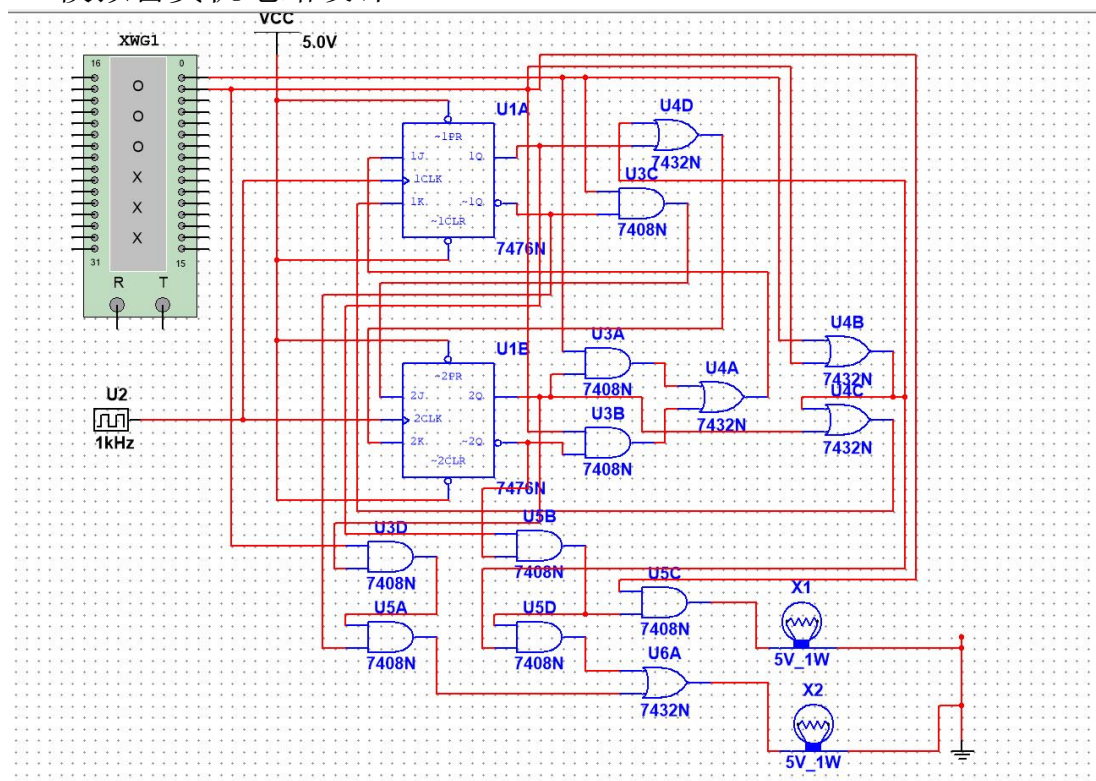
根据逻辑表达式连接电路图
得到对应的电路图。

其中在仿真模拟中利用字发生器循环产生序列 1001010111011 得到波形图如下所示



根据输入序列表达式，这个波形图是完全正确的。

5. 模拟售货机电路设计



电路图如上所示

根据逻辑功能将电路切分成五种状态：0，0.5，1，1.5，2，根据逻辑功能画出状态图，根据状态图做出状态表，随后画出卡诺图确定逻辑表达式为：

该电路用到两个 JK 触发器。

A 表示投入 1 元硬币，B 表示投入 5 毛硬币

$$J_1 = B \cdot Q_0 + A \cdot \overline{Q_0}$$

$$K_1 = A + B + \overline{Q_0}$$

$$J_0 = B \cdot \overline{Q_1}$$

$$K_0 = A + B + \overline{Q_1}$$

电路为 Merely 型电路，输出组合为

$$Y = A \cdot Q_0 \cdot \overline{Q_1} + (A + B) \cdot Q_1 \cdot \overline{Q_0}$$

$$Z = A \cdot Q_1 \cdot \overline{Q_0}$$

仿真测试结果如下

使用字发生器输入信号序列 00 01 01 01 10 10 00 序列，输出为 00 00 00 10 00 11 00，符合预期。

六. 实验思考题:

暂无

所有仿真文件和仿真模拟数据可见

<https://github.com/justleming/nku-dig>

ital_logic