



Électronique et Traitement du Signal
Circuits Intégrés - Analogique
Projet de fin d'étude

Projet UCM Nano

Auteur :

João Victor DA SILVA

Tuteurs :

Olivier BERNAL (ENSEEIHT)

Sébastien COURTIAL (ACTIA)

Toulouse
5 avril 2018



Intégration dans une équipe pour participer à la conception de cartes électroniques et réalisation de tests de validation et de qualification d'une unité de contrôle électronique pour l'automobile en version miniaturisée.

Contrat de professionnalisation effectué chez ACTIA
Du 04 septembre 2017 au 28 septembre 2018.

Remerciements

Tout d'abord je tiens à remercier...

Sébastien COURTIAL ; Michel FACON ; Vincent MALISOVA ; Luc IMBEAUD

Sylvie RIETHMULLER ; Danielle ANDREU ; Maryse RUMEAU ; Alan (cara do trabalho da Sylvie)

Table des matières

Introduction	1
1 Circuits utiles pour l'UCM Nano	2
1.1 Circuits pour écrêter la tension	2
1.1.1 Circuit avec des diodes Transil	2
1.1.2 Circuits avec des transistors	5
1.2 Commande d'un convertisseur DC-DC "buck"	7
1.2.1 Version I	7
1.2.2 Version II	9
1.3 Valises de test et manipulations de l'UCM Nano	9
1.3.1 Corriger valise de test de la version A	9
1.3.2 Actualiser la valise de test pour la version B	9
1.3.3 Câblage d'une manipulation pour la qualification de la version A . .	9
2 Acquisition automatique pour des tests	11
2.1 Définition des matériel et logiciel à utiliser	11
2.1.1 Instrument de mesure choisi	11
2.1.2 Langage choisi pour la programmation des tests	12
2.2 Communication avec la carte par le bus CAN	12
2.2.1 Structure de trame	13
3 Calibration de la mesure de courant	14
3.1 Séquences de test sur TestStand	14
3.2 Connection de la sortie et des charges	15

3.3	Activation des sorties de l'UCM Nano	16
3.4	Mesure du courant	16
3.4.1	Mesure de courant avec le multimètre	16
3.4.2	Mesure de courant avec la carte	16
3.5	Calcul du gain et de l' <i>offset</i>	16
3.6	Écriture dans la mémoire	16
Conclusion		17

Table des figures

1.1	Courbe théorique des régions directe et inverse d'une diode.	3
1.2	Circuit pour générer la réponse temporelle des deux diodes transil en parallèle.	3
1.3	Réponse temporelle des deux diodes transil en parallèle.	4
1.4	Schéma du circuit écrêteur avec deux diodes transil.	4
1.5	Tension V_{BAT} (en orange) et la tension écrété (en bleu).	5
1.6	Schéma du circuit écrêteur avec des transistors et diodes zeners.	6
1.7	Tension V_{BAT} (en orange) et la tension écrété (en bleu).	6
1.8	Schéma de la carte du buck.	7
1.9	Circuit de contre-réaction et de protection pour le buck.	8
1.10	Convertisseur DC-DC buck et son circuit de contre-réaction.	8
1.11	Deuxième prototype de la carte électronique du circuit de contre-réaction pour le buck.	9
1.12	Schéma de la manipulation pour des tests du A-model.	10
2.1	Multimètre Keysight U1242C et sa connection avec un ordinateur.	12
2.2	Structure de la trame d'un bus de communication CAN.	13
3.1	Connection des sorties de l'UCM Nano et des charges avec les banques d'interrupteurs.	15
2	connections du module 40-651-014.	20

Liste des sigles et acronymes

Français :

INP	<i>Institut National Polytechnique</i>
ENSEEIHT	<i>École Nationale Supérieure d'Électrotechnique, d'Électronique, d'Informatique, d'Hydraulique et des Télécommunications</i>
NRZ	<i>Non Retour à Zéro</i>

Anglais :

UCM	<i>Universal Controller Module</i>
CAN	<i>Controller Area Network</i>
LIN	<i>Local Interconnect Network</i>
LSD	<i>Low Side Driver</i>
HSD	<i>High Side Driver</i>
TVS	<i>Transient Voltage Suppression</i>

Résumé — écrire un résumé ici...

Mots clés : Micro-contrôleur, automobile, ...

Introduction

Dans le cadre de la formation au département d'Électronique et Traitement du Signal à l'ENSEEIH, école d'ingénieur de l'INP de Toulouse.

Électronique é top.

Présentation du projet

L'UCM Nano est une unité de contrôle électronique utilisée dans des véhicules industriels. Ce contrôleur est un composant complexe qui nécessite un ou plus microprocesseurs pour opérer le véhicule.

Cet unité de contrôle utilise les protocoles de communication suivants : bus de communication CAN, portes de protocoles de communication réseau en série LIN et protocoles de réseau local à commutation de paquets Ethernet. Elle possède des entrées analogiques, entrées de fréquence, sorties numériques et PWM (LSD et HSD) et des sorties spéciaux. La quantité de chaque élément est la suivante :

- 2 bus CAN ;
- 2 portes LIN ;
- 2 connecteurs Ethernet ;
- 20 entrées analogiques ;
- 4 entrées de fréquence ;
- 33 sorties numériques (12 LSD et 11 HSD) ;
- 5 sorties spéciaux.

Chapitre 1

Circuits utiles pour l'UCM Nano

1.1 Circuits pour écrêter la tension

Le but est d'avoir une tension inférieure à 43 V pour un courant d'entrée d'environ 25 A à l'entrée du régulateur de tension. Ce régulateur fournira 3,3 V en sortie. Il faut limiter la dissipation de puissance sur ce composant.

1.1.1 Circuit avec des diodes Transil

Un diode Transil, ou diode de suppression de tensions transitoires - TVS, est un composant de protection de type parasurtenseur. Nous avons utilisé la diode SLD8S33A pour obtenir les caractéristiques suivantes :

IMAGE DE LA RÉPONSE D'UNE DIODE AVEC LES PARAMÈTRES V_C , V_{BR} , V_R , I_{PP} , I_T , I_R ...

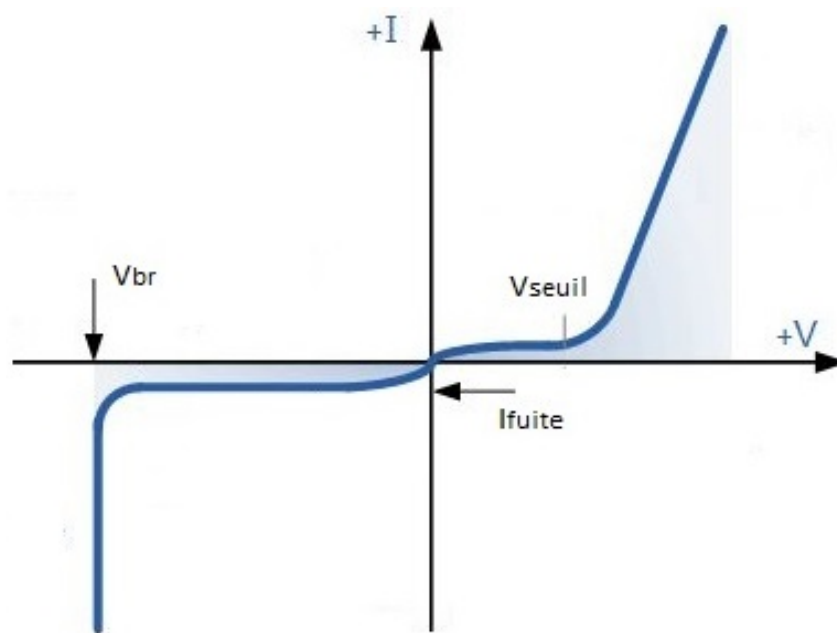


FIGURE 1.1 – Courbe théorique des régions directe et inverse d'une diode.

Modèle SPICE de la diode transil SLD8S33A :

```

1 | *define the model of the TVS SLD8S33A
2 | *with Vbr=40.6
3 | .model SLD8S33A D(Ron=.096 Roff=16.5Meg Vfwd=.7 Vrev=40.5 epsilon=1
   |   revepsilon=0.4 mfg=Littlefuse type=TVS)

```

Pour le modèle ci-dessus, le circuit pour générer la réponse de cette diode, et sa réponse transitoire, sont illustrées sur les deux figures suivantes, fig. 1.2 et fig. 1.3.

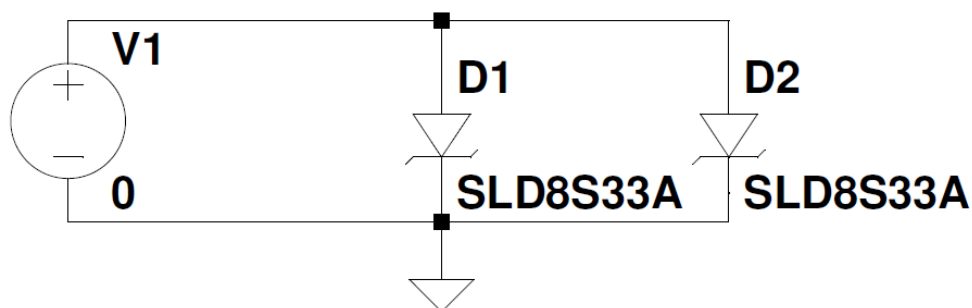


FIGURE 1.2 – Circuit pour générer la réponse temporelle des deux diodes transil en parallèle.

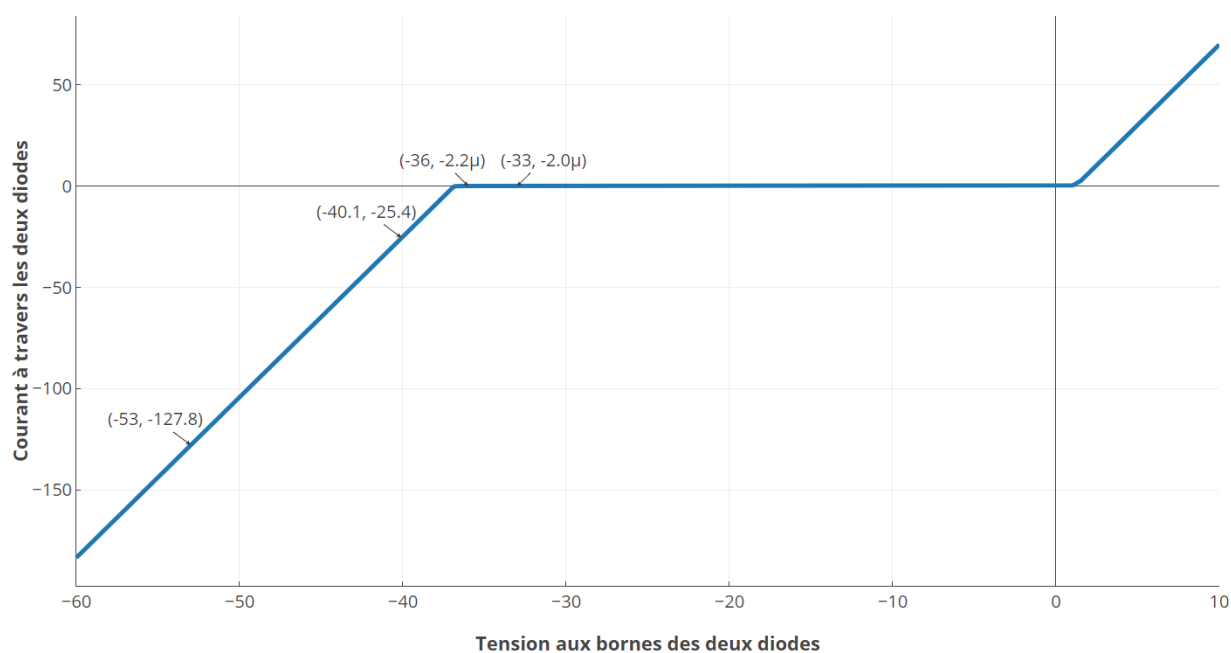


FIGURE 1.3 – Réponse temporelle des deux diodes transil en parallèle.

Le circuit écrêteur avec ce type de diode est illustré sur la figure 1.4 ; sa réponse est sur la figure 1.5.

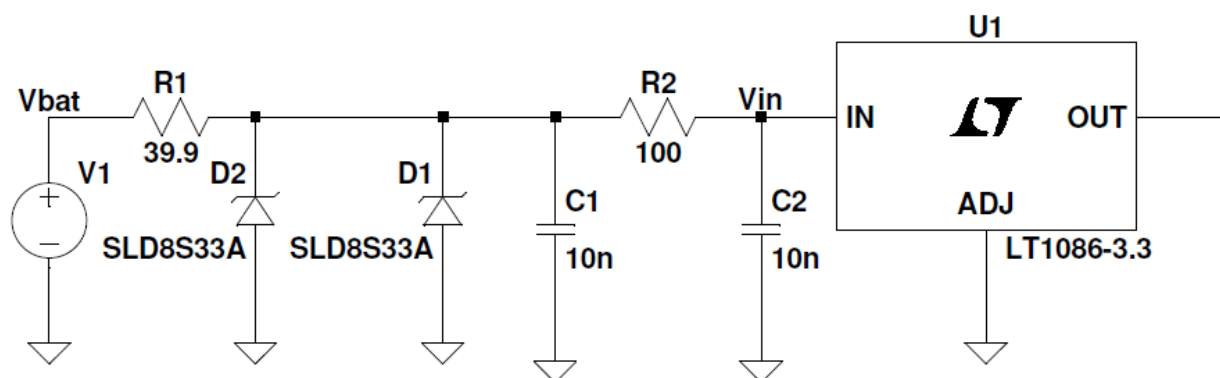


FIGURE 1.4 – Schéma du circuit écrêteur avec deux diodes transil.

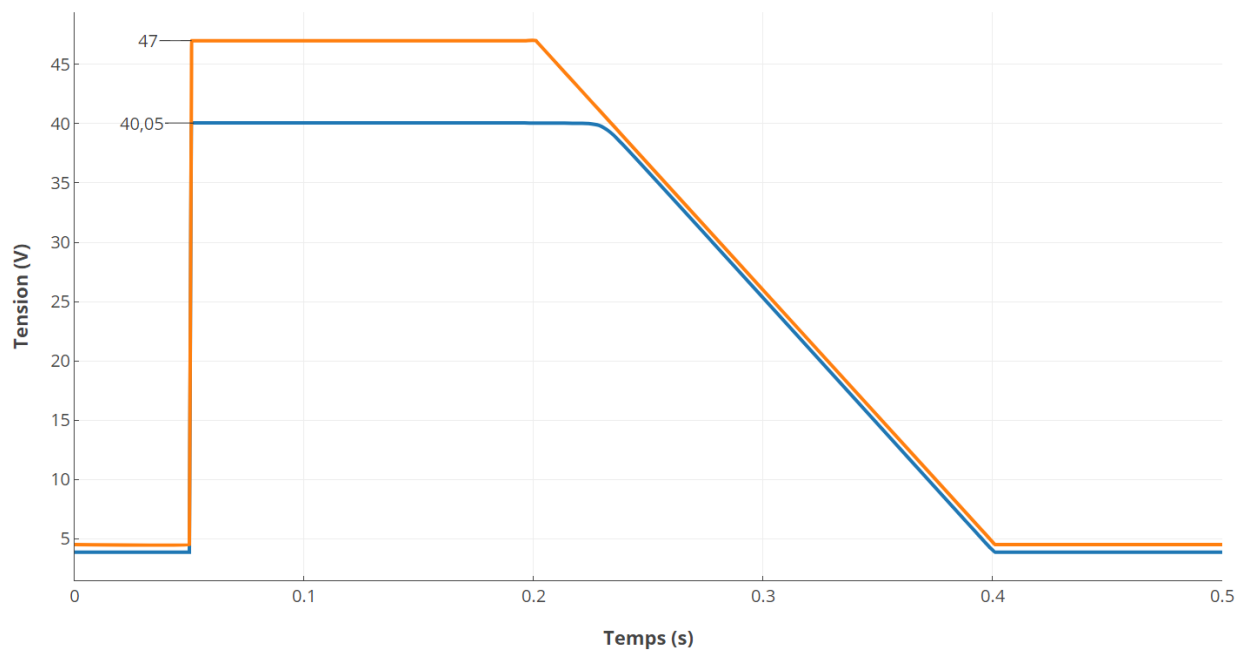


FIGURE 1.5 – Tension V_{BAT} (en orange) et la tension écrêtée (en bleu).

1.1.2 Circuits avec des transistors

L'autre option a été concevoir un circuit écrêteur avec des transistors et diodes zeners. Après avoir fait des simulations de quelques options, le meilleur circuit est montré sur la figure 1.6 et sa réponse temporelle sur la figure 1.7.



1.2 Commande d'un convertisseur DC-DC "buck"

PRENDRE DES PHOTOS DU CONVERTISSEUR DC-DC ET DE LA DERNIÈRE CARTE QUE J'AI FAIT.

1.2.1 Version I

On utilise le module TPS61086, qui est un buck, pour obtenir 3,3V de tension en sortie.

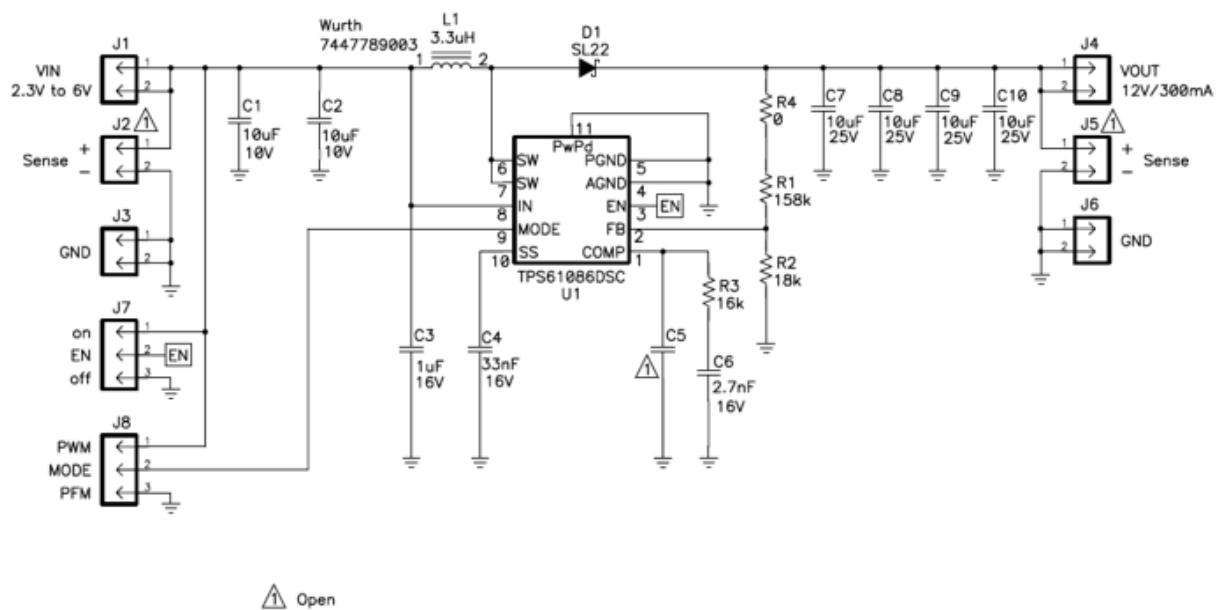


FIGURE 1.8 – Schéma de la carte du buck.

Nous allons changer le « feedback », comme montre la figure suivante :

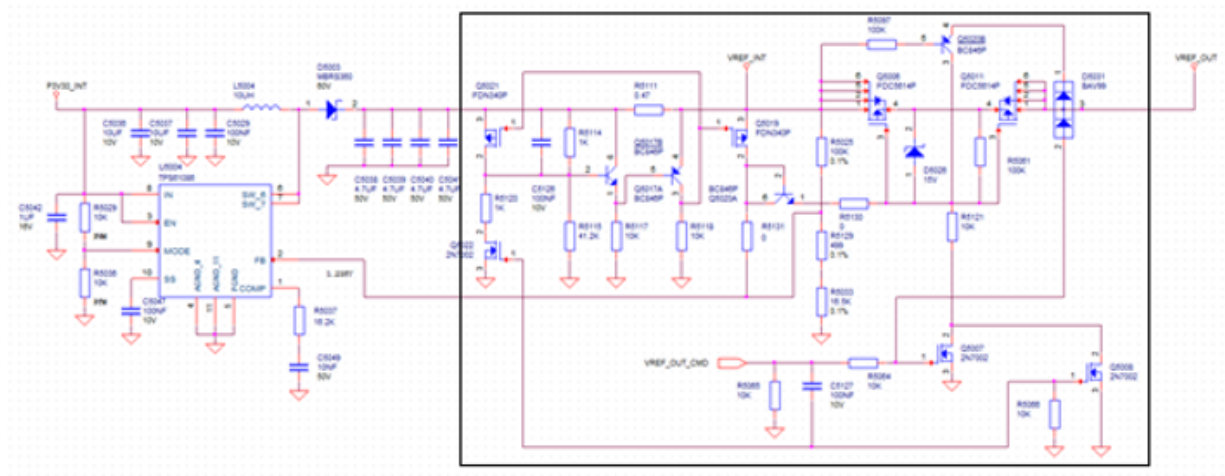
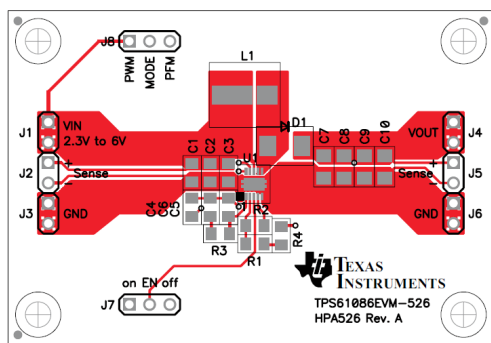
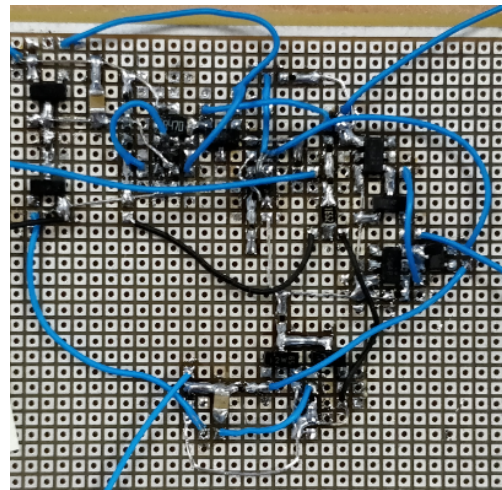


FIGURE 1.9 – Circuit de contre-réaction et de protection pour le buck.

J'ai monté la maquette du circuit encadré sur la figure ci-dessus. Le soudage a été difficile à cause de la taille de certains composants. Tous les composants sont du type SMD (surface mounted device). Par exemple, les deux transistors BC846P (PMOS and NMOS) a été très difficile à souder, une fois qu'il a fallu élever une patte pour qu'un court-circuit ne soit pas faite.



(a) Carte du module buck.



(b) Prototype de la carte électronique du circuit de contre-réaction pour le buck.

FIGURE 1.10 – Convertisseur DC-DC buck et son circuit de contre-réaction.

1.2.2 Version II

Suite à divers tests avec le premier prototype, le schéma a été changé, voir la figure pour le schéma de la version 2.

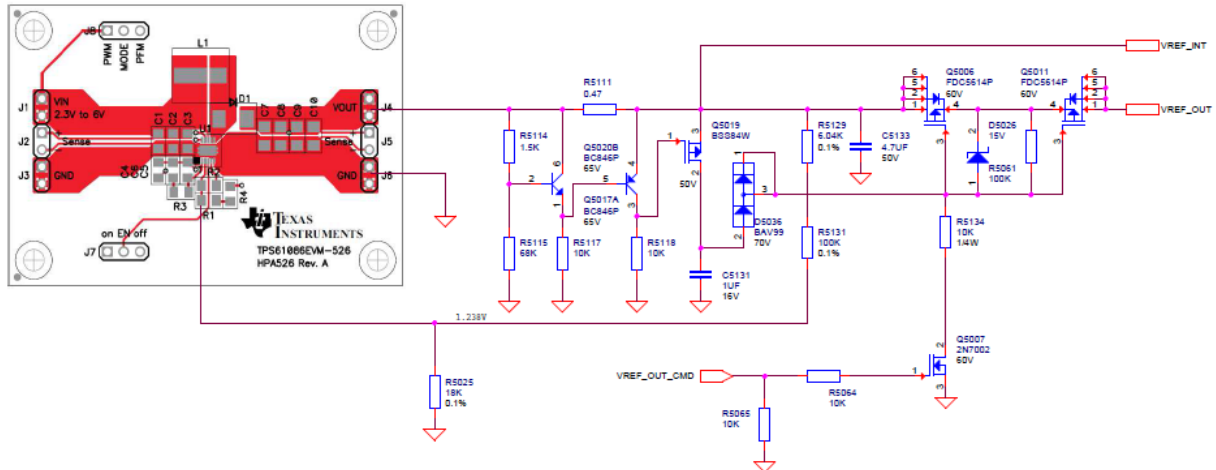


FIGURE 1.11 – Deuxième prototype de la carte électronique du circuit de contre-réaction pour le buck.

J'ai câblé le nouveau circuit de contre-réaction et le câblage sur une carte de prototypage est illustré sur la figure .

Prendre des photos de la carte JTAG et des câbles que j'ai fait.

1.3 Valises de test et manipulations de l'UCM Nano

1.3.1 Corriger valise de test de la version A

PRENDRE DES PHOTOS DE LA VALISE DE TEST A-MODEL.

1.3.2 Actualiser la valise de test pour la version B

1.3.3 Câblage d'une manipulation pour la qualification de la version A

Le schéma de la manipulation pour des tests de qualification logicielle de l'UCM Nano A-model. Le schéma de cette manipulation est illustrée sur la figure 1.12.



PRENDRE DES PHOTOS DE LA MANIP QUE J'AI CÂBLÉ POUR HELLÈNE.

Chapitre 2

Acquisition automatique pour des tests

Expliquer quel est l'intérêt de faire les acquisitions automatiquement.

2.1 Définition des matériel et logiciel à utiliser

2.1.1 Instrument de mesure choisi

A cause de la forte valeur de courant et de la précision nécessaire, nous avons jeté l'idée d'utiliser la central d'acquisition. Puis, nous avons arrivé à la conclusion que le mieux est de ne pas utiliser des "shunts" pour la mesure du courant, donc il nous faut un multimètre numérique capable de mesurer jusqu'à 8A.

Nous avons disponibles dans le laboratoire divers multimètres, cependant certains ne peuvent pas se communiquer avec l'ordinateur et d'autres n'arrivent pas à mesurer le courant maximal de 8A. Ainsi, le multimètre choisi est le Keysight U1242C, voir figure .



(a) Multimètre Keysight U1242C. (b) Connection du multimètre avec un ordinateur.

FIGURE 2.1 – Multimètre Keysight U1242C et sa connection avec un ordinateur.

2.1.2 Langage choisi pour la programmation des tests

Dans l'automatisation des systèmes de test le séquençage des différents pas doit être géré. D'abord, nous avons décidé que la gestion des pas de test devrait être codée par un langage de haut niveau. Par exemple Python, qui a été notre première option, vu que ce langage dispose de bibliothèques pour le développement des tests et des mesures.

L'autre option, celle que l'on a choisie, est le logiciel TestStand. TestStand inclut un moteur de séquençage de test prêt-à-l'emploi qui supporte de nombreux langages de code de test, une génération de rapports de résultats flexibles et des tests parallèles. Comme décrit sur [1].

2.2 Communication avec la carte par le bus CAN

CAN est un bus de données série bidirectionnel *half-duplex* dans le domaine automobile. L'encodage utilisé est de type NRZ.

Les nœuds sont câblés sur le bus par le principe du « OU câblé » du point de vue électrique (« ET câblé » du point de vue logique), ce qui veut dire qu'en cas d'émission simultanée de deux nœuds, la valeur 0 écrase la valeur 1.

On dit donc :

que l'état logique « 0 » est l'état « dominant »,
que l'état logique « 1 » est l'état « récessif ».

Les états logiques et les niveaux électriques utilisés entre les deux lignes de la paire différentielle pour le CAN H (high-speed) sont les suivants :

TABLE 2.1 – Les états logiques et niveaux électriques pour le CAN H.

État logique	$V_{\text{CANH-GND}}$	$V_{\text{CANL-GND}}$	$V_{\text{CANH-CANL}}$
Récessif ou 1	2,5 V	2,5 V	de 0 à 0,5 V
Dominant ou 0	3,5 V	1,5 V	de 0,9 à 2 V

La durée d'un bit est appelée « Nominal Bit Time ».

Chaque bit est constitué de plusieurs segments cadencés par l'horloge interne de chaque nœud :

- segment de synchronisation,
- segment de propagation,
- segment de phase buffer $n^{\circ} 1$,
- segment de phase buffer $n^{\circ} 2$.

2.2.1 Structure de trame

- Début : symbole indiquant le début d'une trame ; les horloges internes des récepteurs se « calent » sur celle de l'émetteur
- Identificateur : champ d'identification de la trame qui sert à identifier le contenu du message (ex : régime moteur) et parfois les destinataires
- Com. : champ de commande qui annonce le nbre d'octets du champ de données pour le CAN
- Informations : champ contenant les données à transmettre
- Contrôle : champ de contrôle de la cohérence de la trame (l'émetteur calcule un code en fonction des données transmises ; les récepteurs font le même calcul et comparent : si il y a une différence, la trame ne sera pas acquittée)
- Ack : champ accusé de réception si aucune erreur détectée en contrôle
- Fin : symbole indiquant la fin de la trame
- Séparateur de trame : un certain nombre de bits constituent un espace entre 2 trames



FIGURE 2.2 – Structure de la trame d'un bus de communication CAN.

Principe de fonctionnement du bus : Structure de trame Il existe plusieurs format de trames : - trame de données (data frame) - trame de requête (remote frame) - trame de gestion d'erreur (error frame) - Trame de surcharge (overload frame) - espace entre trame (inter-frame space)

Chapitre 3

Calibration de la mesure de courant

La carte électronique UCM Nano est capable de réaliser des mesures de tension, courant, résistance, température, fréquence, rapport cyclique et l'état d'un signal logique.

3.1 Séquences de test sur TestStand

Pour calibrer la carte électronique il faut calculer le gain et l'offset à partir des mesures avec un multimètre (données calibrées) et des mesures directes de la carte UCM Nano (données pas calibrées).

Dans le développement de notre plan de test, nous avons défini des scénarios de test ; des étapes de test ; des pas de test et des fonctions. Les fonctions sont des briques de base utilisées dans les pas de test, ceux-ci font des pas basiques qui seront utilisés par des étapes de tests, chaque étape de test est composée par une séquence de pas basiques qui font une tâche plus complexe. Dans chaque scénario de test, ce sont réalisés des tests complets pour différents types de dispositif sous test et/ou différentes configurations du dispositif sous test.

Nous avons deux scénarios de test : Standard 0 et Standard 3.

METTRE UN TABLEAU COMME CELUI ENVOYÉ PAR SÉBASTIEN!!!

Les étapes, pas et fonction de test sont les suivants :

- Output calibration ;
- Vérification ;
- ;
- ;

3.2 Connection de la sortie et des charges

Nous connectons les sorties de la carte UCM Nano et les charges par des interrupteurs. La banque d'interrupteurs utilisé est la *5A Power EMR MUX Module*, code du modèle chez *Pikering* : 40-651-014. Pour piloter cette carte, et d'autres modules, nous avons utilisé un châssis avec 18 *slots*.

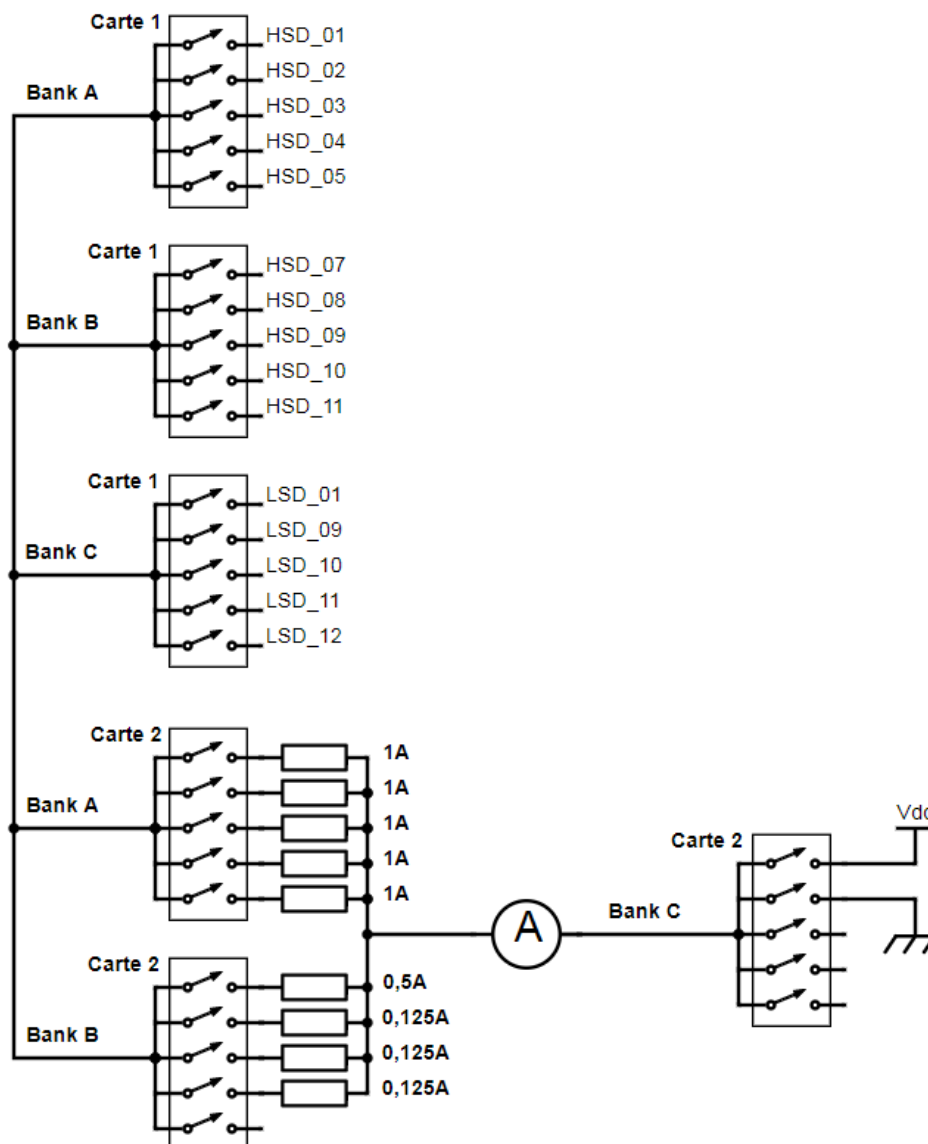


FIGURE 3.1 – Connection des sorties de l'UCM Nano et des charges avec les banques d'interrupteurs.

3.3 Activation des sorties de l'UCM Nano

3.4 Mesure du courant

3.4.1 Mesure de courant avec le multimètre

3.4.2 Mesure de courant avec la carte

3.5 Calcule du gain et de l'*offset*

3.6 Écriture dans la mémoire

Conclusion et perspectives

Cet alternance, en contrat de professionnalisation, a été d'importance vitale pour ma formation professionnelle. D'abord parce qu'elle a été ma plus longue expérience dans une entreprise. Ensuite parce que cela m'a permis de développer mon niveau de français, anglais, mon réseau professionnel et mes connaissances dans le domaine de validation et test des produits et circuits électroniques.

Bibliographie

- [1] N. Instruments, “Teststand.” <http://www.ni.com/teststand/f/>, 2017. Consulté le 20 mars 2018.

Annexes

Les 8 banques avec 5 canal chacun sont connectés aux connecteurs sub-d50 et sub-d9 comme illustré sur la figure 2.

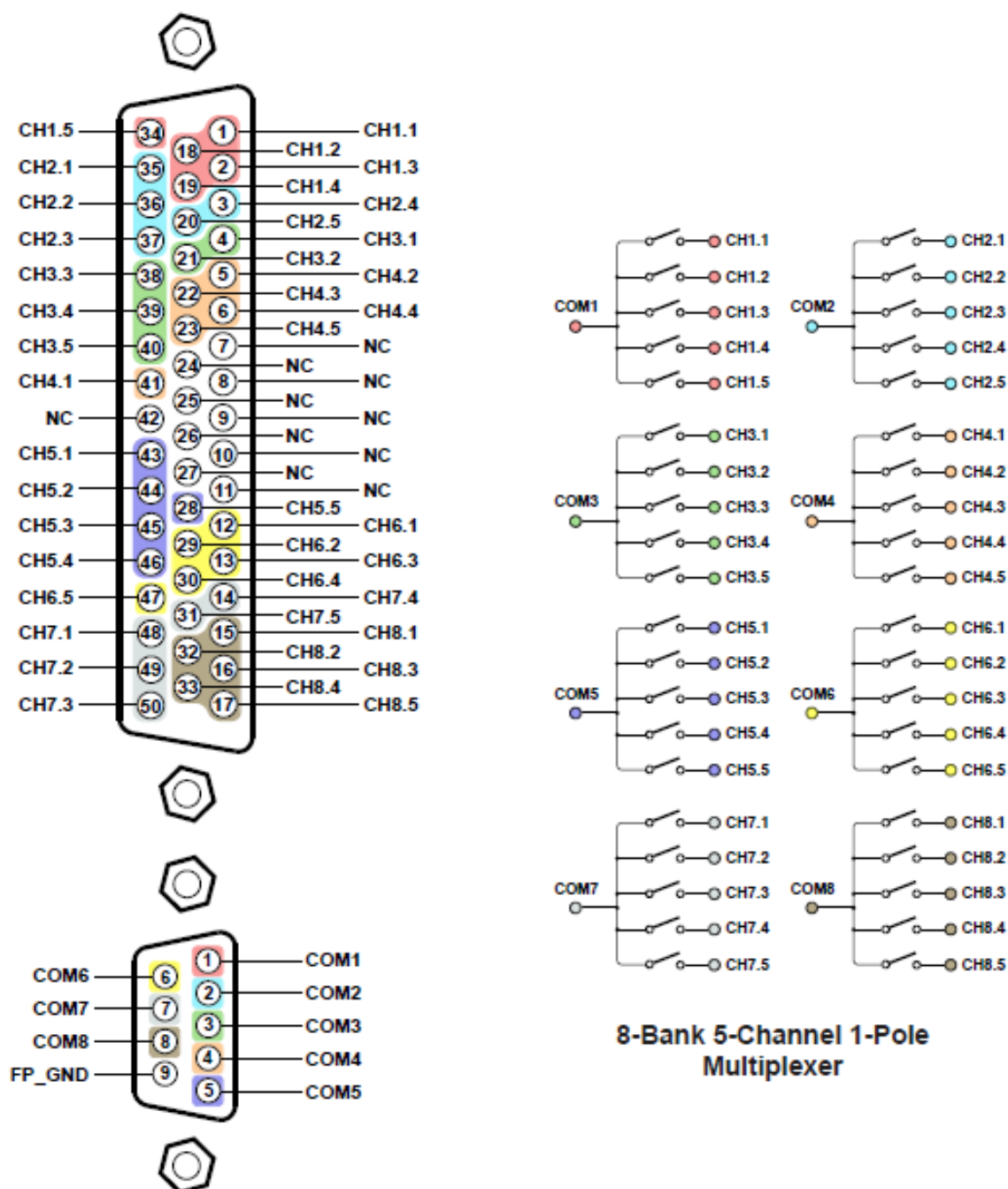


FIGURE 2 – connections du module 40-651-014.



INP Toulouse - ENSEEIHT
2, rue Charles Camichel - BP 7122
31071 Toulouse Cedex 7, France
Tel. +33 (0)5 34 32 20 00
[http ://www.enseeiht.fr](http://www.enseeiht.fr)



ACTIA Automotive
5, rue Jorge Semprun - BP 74215
31432 Toulouse Cedex 4, France
Tel. +33 (0)5 61 17 44 24
[http ://www.actia.com](http://www.actia.com)