

5. Tecnologias de circuitos integrados

5.1 Problemas propostos

Problema 5.1 Faça uma pesquisa de pelos *data sheets* de ao menos duas famílias TTL e duas famílias CMOS. Destaque nos *data sheets* os valores de V_{IH} (min), V_{OH} (min), V_{IL} (max) e V_{HL} (max). Faça uma tabela listando todos os valores de todas as famílias pesquisadas.

Problema 5.2 Faça uma pesquisa pelos *data sheets* de uma família TTL e uma família CMOS e esquematize a pinagem e as conexões às portas lógicas internas de pelo menos um CI de cada família.

Problema 5.3 Defina o que é o *fan out* de um sistema digital.

Problema 5.4 Considere uma certa tecnologia de fabricação de circuitos integrado com as características indicadas a seguir: impedância equivalente de saída das portas lógicas é Z_1 com tensão em aberto V , impedância equivalente de entrada das portas lógicas Z e tensão V_{IH} (min) = kV em que $0 \leq k \leq 1$. Encontre uma expressão para o *fan out* desse sistema em função de V , Z , Z_1 e k .

Problema 5.5 Uma porta lógica inversora está sendo excitada na sua entrada por uma onda quadrada de frequência f_c . Dependendo da tecnologia empregada, a porta inversora possui diferentes valores de t_{PHL} e t_{PLH} . Determine em cada caso a seguir qual é a máxima frequência de operação f_c que onda quadrada pode ter para que a porta opere corretamente de acordo com os parâmetros t_{PHL} e t_{PLH} fornecidos.

- a) $t_{PHL} = 4$ ns e $t_{PLH} = 6$ ns.
- b) $t_{PHL} = 13$ ns e $t_{PLH} = 12$ ns.
- c) $t_{PHL} = 20$ ns e $t_{PLH} = 20$ ns.

Problema 5.6 Implemente uma porta XOR usando apenas transistores CMOS e explique o funcionamento da implementação sugerida.

Problema 5.7 O circuito mostrado na Fig. 5.1 pode ser implementado usando exatamente 3 circuitos integrados. Escolha uma tecnologia (CMOS ou TTL) e encontre as referências dos três circuitos integrados que você usaria para implementar o circuito. Faça um esquema indicando como deve ser ligado cada pino do CI para realizar a implementação do circuito.

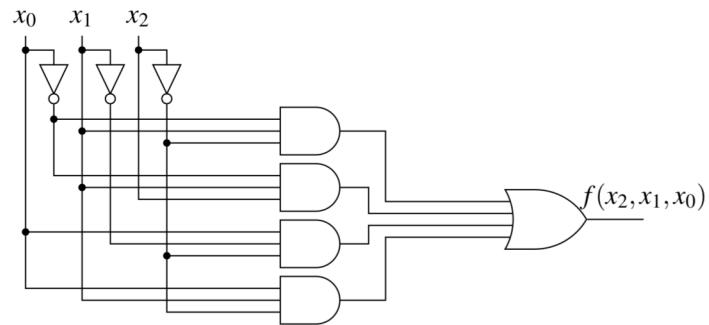


Figura 5.1: Circuito usado no Problema 5.7.