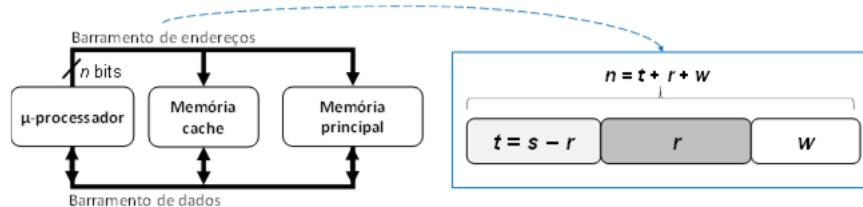


Avaliação 6 – Memória Cache

Fonte: Stallings, Tanenbaum, Paterson, Jiménez.

Responda as questões marcando a alternativa correta (quando indicado) e justificando sua solução.

1. O que significaria trabalhar com números fracionários para palavras e blocos da memória principal?
2. Um sistema possui as seguintes características: largura do barramento de endereços $n=8$; número de blocos na memória principal $2^5 = 32$. Se a memória cache em mapeamento direto tiver capacidade para armazenar 4 linhas, como ficaria a estrutura de busca na cache, ou seja, a divisão do endereço do sistema como na figura abaixo?



Divisão virtual do endereço do sistema simplifica a busca de dados na cache: t - número de bits do rótulo; r - número de bits para definir a linha; w - número de bits que definem a palavra dentro da linha.

3. Ajustando-se os valores dos parâmetros v , k e m do mapeamento associativo por conjunto, é possível obter os mapeamentos direto e associativo. Mostre como isso pode ser feito.
4. No mapeamento de blocos da memória principal em linhas na memória cache, vimos que o número de blocos em que a memória é dividida é $2^n/2^w$ (n = número de bits de endereço, 2^w = número de palavras em cada bloco). Pelo que você entendeu a respeito dos sistemas de memória cache, é possível o caso em que $w=n$? Explique.
5. Suponha as seguintes especificações para uma memória cache externa:
 - Mapeamento associativo por conjuntos de 8 linhas;
 - Tamanho de linha igual a 16 palavras de 1 byte;
 - Capaz de acomodar um total de 4 k palavras de 8 bits da memória principal;
 - Utilizada com um processador que gera endereços de 22 bits.

- a) Projete a estrutura da memória cache com todas as informações pertinentes e mostre como ela interpreta os endereços enviados pelo processador.

- b) Quantos conjuntos possui a cache?
- c) Quantas linhas de entrada possui o comparador usado para testar se o dado buscado se encontra na cache?

Projete a estrutura da memória cache com todas as informações pertinentes e mostre como ela interpreta os endereços enviados pelo processador.

6. Considere uma memória cache de 128 bytes. O tamanho do bloco/linha é de 32 bytes. Inicialmente, a cache está vazia (considera-se erro ao acessar os dados inicialmente). Um programa lê da memória os blocos na seguinte sequência:
1, 3, 8, 4, 3, 3, 5, 8, 1

Considerando a numeração de linhas e blocos iniciando em 0 (zero), calcule o número de erros no acesso a cache para:

- a) Mapeamento direto;
- b) Mapeamento associativo de 2 conjuntos com LRU;

Considere que blocos, linhas e conjuntos são numerados a partir de 1. Utilize uma planilha como a ilustrada a seguir (faça os ajustes necessários para a letra “b”) para guiar sua solução.

		Bloco acessado								
		1	3	8	4	3	6	8	1	
Linha	Conteúdo									
1	1									
2										
3										
4										
Nr. de Erros	1									