

Aluno: João Victor da Silva Rêbo
Organização de computadores
Avaliação 8

1) A EIS mapeada na memória possui uma parte dos endereços, temporários ou permanentes, reservada para EIS, de modo que um dispositivo de EIS, e não a memória, responda a requisições de acesso do processador diretamente nos endereços atribuídos ao dispositivo. Possui como vantagem o menor utilização do hardware, o que acaba fazendo com que o processador rode de maneira mais simples e menos custosa e rode com acesso segmentado de acordo com a necessidade do processador.

Já o mapeado diretamente possui um espaço de endereçamento compartilhado para memória e os dispositivos de EIS, de forma a não ter organização definida para os dados de endereçamento. É utilizada para instruções específicas de transferência de dados entre o processador e a EIS. Nesse modelo é possível que todo o espaço seja ocupado pela memória, o que pode ser importante se o espaço de endereçamento não for muito grande.

2)

a) Por Software: Ao identificar uma interrupção pendente na CPU é feito um desvio da execução para o tratamento da interrupção visando encontrar o responsável, onde se percorre cada módulo, verificando-o, e achando qual deles provocou a interrupção. Quando identificado, o processador inicia uma rotina de tratamento justamente para o dispositivo que causou a interrupção.

b) Daisy chain: Uma identificação é feita (pelo hardware) que parte de uma conexão entre processador e módulos como uma cadeia circular, por meio de uma única linha de requisição de interrupção comum. O processador, ao receber o sinal de interrupção, varre o barramento à procura de quem emitiu e, assim, o elemento que emitiu interrompe a busca para se identificar. Importante lembrar que a ordem de prioridade é determinada pela ordem dos módulos de execução da cadeia circular.

c) Arbitro de barramento: O módulo Els precisa acessar o controle de barramento para poder enviar um sinal de interrupção, com isso, precisando de um módulo para ativar a linha de interrupção. No momento em que a CPU identifica a interrupção ela responde através da linha de reconhecimento de interrupção, fazendo com que o módulo que interrompeu coloque seu vetor nas linhas de dados.

4) a) * 5% do tempo do processador \rightarrow operações de EIS.

\rightarrow taxa máxima = $10^6 \cdot \frac{5}{100} = 50000$ instruções/segundo

* Como é pl executar 2 instruções pl transferir 1 palavra:

\rightarrow taxa de transferência de EIS = $\frac{50000}{2} = 25000$ palavras por segundo

b) nº ciclos pl o controle do DMA:

$$10^6 \cdot \left(\frac{5}{100} \cdot 5 + \frac{95}{100} \cdot 2 \right) = 2150.000 \text{ ou } 215 \cdot 10^4$$

$$\text{ou } 2,15 \cdot 10^6$$

por segundo.

* Esse será também o valor da taxa de transferência de EIS (em palavras por segundo), se considerarmos a possibilidade do DMA poder usar todos os ciclos (além de desprezarmos tempo de checagem de estado e tempo de setup)