

Aluno: João Victor da Silva Prado

OL 2021.2

## Conjunto Reduzido de Instrução

1) A sigla RISC significa "Reduced Instruction Set Computer" o que entrega a característica mais marcante dessa arquitetura, que é a menor quantidade de instruções. Além dessa característica temos outras como a utilização de instruções com tamanhos fixados e a execução de instruções com apenas 1 ciclo de clock e usando Pipeline.

Entre os processadores que foram baseados nessa tecnologia temos:

- DEC Alpha, que foi desenvolvido pela Digital Equipment Corporation, suportando vários 60s.
- SPARC II-Sun, que é orientado a registrador e foi criado nos laboratórios da Sun Microsystems Inc.
- Motorola 88000, desenvolvido nos anos 80 e um dos concorrentes do SPARC.



z) As principais diferenças entre as arquiteturas RISC e CISC dizem respeito às suas instruções. Enquanto temos no CISC instruções com formatos variáveis além de serem complexas (exigindo vários ciclos de relógio para serem executadas), temos no RISC instruções simples (executadas em um ciclo de clock) e com formatos fixos.

Além dessas diferenças temos:

RISC

CISC

compilador complexo X Microprograma complexo

Projeto mais rápido X projeto mais lento

ênfase em software X ênfase em hardware

Uso pesado de RAM X uso eficiente de RAM

muitos registradores X poucos registradores



3) Um pipeline nada mais é do que uma técnica que permite que a CPU realize a busca de uma ou mais instruções além da próxima a ser executada, ou seja, é uma execução "paralela" de múltiplas atividades; o que reduz o tempo total de execução dessas tarefas e maximiza o uso dos recursos.

Entre as técnicas de otimização de pipeline temos:

- \* Desvio atrasado: que aumenta a eficiência do pipeline por meio do uso de um desvio que não tem efeito nenhum até o término da execução da próxima instrução.

- \* Load atrasado: Onde o processador continua a execução do fluxo de instruções até que alcance uma instrução que precisa desse registrador, ponto no qual ele fica ocioso até que a leitura esteja completada.

- \* Desdobramento de loop: Técnica que o compilador usa para tentar aproveitar melhor o despacho estático nos loops. Ela reduz a sobrecarga do loop, aumenta o paralelismo de instruções e melhora a localidade de registradores, cache de dados ou TLB.