- 1 Temos o endereço inicial, 0 e o endereço máximo n para o processo, dividido em :
  - TEXT: Onde se armazena o código executável do processo, que seria o programa principal, onde ficam as instruções (funções, bibliotecas estáticas);
  - DATA: Onde encontramos as variáveis estáticas globais e locais e buffers internos;

E por fim, uma estrutura varia de acordo com cada processo. Nela encontra-se:

- HEAP: Onde são armazenadas as variáveis dinâmicas;
- STACK : Onde é possível encontrar a pilha do programa principal;
- **2 -** Endereços físicos se referem à localização da informação(instruções e variáveis) na memória principal(ram), endereço lógico é o endereço gerado pelo processador durante a execução do processo. O uso de endereços lógicos pelo MMU evita a sobreposição da informação, em casos de múltiplos processos ativos.
- **3 -** A falta de página seria o não mapeamento das páginas, ou seja, elas não estariam ocupando quadros na memória principal ela ocorre quando há memórias não utilizadas pelo processo mas que estão presentes na tabela de páginas, sendo representadas por entradas vazias. Para evitar acessar essas páginas, quando o processo tenta acessá-las o MMU gera uma interrupção de falta de página (page fault) e essa interrupção provoca o desvio da execução para o núcleo do sistema operacional, este que vai tratar a falta de página, seja abortando o processo ou tomando outra medida.
- 4 a) O processador gera endereços virtuais, ou lógicos, estes que são capturados pela MMU que os converte para endereços físicos da memória principal.
  - d) O armazenamento é apenas das variáveis estáticas.
- f) Em programas de múltiplas threads a seção STACK contém apenas a pilha do programa principal, as demais pilhas são alocadas em seções próprias, seja no heap ou em blocos de memória alocados na área livre.
- **5 -** Sabendo que temos uma memória com tempo de acesso de 100ns e que o sistema tem um cache TLB de 64 entradas, temos:

Calculando o tempo médio, temos : tempo de acesso + [(Probabilidade de acerto \* custo de acerto) + probabilidade de erro \*(custo de clock \* níveis \* tempo de acesso a memória ram)]

Tmédio = 
$$100 + (0.98 * 10) + [0.02 * (50 + 3 * 100)] = 116.8ns$$

6 -

FIFO: 6 faltas

0	0				х
1	0	1			х
7	0	1	7		х
2	0	1	7	2	х

3	3	1	7	2	х
2	3	1	7	2	
7	3	1	7	2	
1	3	1	7	2	
0	3	0	7	2	х
3	3	0	7	2	

LRU: 7 faltas

0	0				х
1	0	1			х
7	0	1	7		х
2	0	1	7	2	х
3	3	1	7	2	х
2	3	1	7	2	
7	3	1	7	2	
1	3	1	7	2	
0	0	1	7	2	х
3	0	1	7	3	х

**7 -** Para cada 1 milhão de acertos ocorre uma falta de página, ou seja, de cada 1.000.000,00 teremos 999.999,00 acertos e 1 falta de página.

Sabendo que a memória não está saturada o cálculo do tempo médio efetivo é dado por

Tmédio = (chance de acerto \* tempo de acesso) + chance de erro \* tempo de acesso do disco/10^6

Tmédio =  $(999.999 * (5*(10^{-9})) + 1 * 5*(10^{-6}))/10^{6} = 5,004ns$ 

**8 -** a) A página 3 está mapeada no  $11^{\circ}$  frame da memória principal. Sabendo disso, o endereço físico é:  $(11 * 2 ^11)-1 = 22.527$  b)Sabendo que a página 2 está no  $101^{\circ}$  frame da memória principal, o endereço físico é:  $(100 * 2^11) = 204.800$ 

- c) A página 3 está mapeada no 11º frame da memória principal, somado ao deslocamento. O endereço físico então é: (10 \* 2 ^11) + 10 = 20.490 d) 0, 1, 2, 3 e 6.
- **9** As atividades de controle da UCP ocorrem na memória principal, sendo assim, a melhor forma de possibilitar um aumento na taxa de utilização seria ter mais capacidade de de uso da mesma. Portanto, a melhor solução seria instalar mais memória.
  - B) Instalar mais memória principal.

```
11 - Tc = 220;
```

Para t = 50 temos o seguinte caso:

P0 = 220 -142 = 78 ou seja, o valor é maior que o trabalho. Sendo assim, a página p0 será substituída.

```
Já para t = 100:

P0 = 220 - 142 = 78 < t;

P1 = 220 - 197 = 23 < t;

P2 = 220 - 174 = 46 < t;

P3 = 220 - 46 = 174 > t.
```

Ou seja, como o valor de p3 é maior que t, a página p3 será substituída.