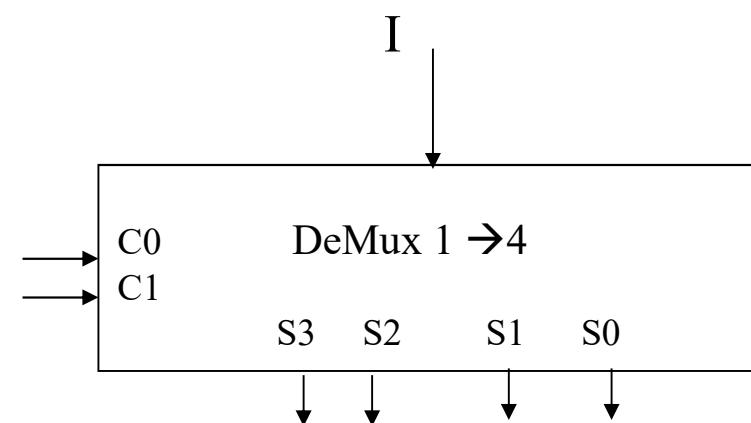


9. Demultiplexeurs

Il joue le rôle inverse d'un multiplexeurs, il permet de faire passer une information dans l'une des sorties selon les valeurs des entrées de commandes.

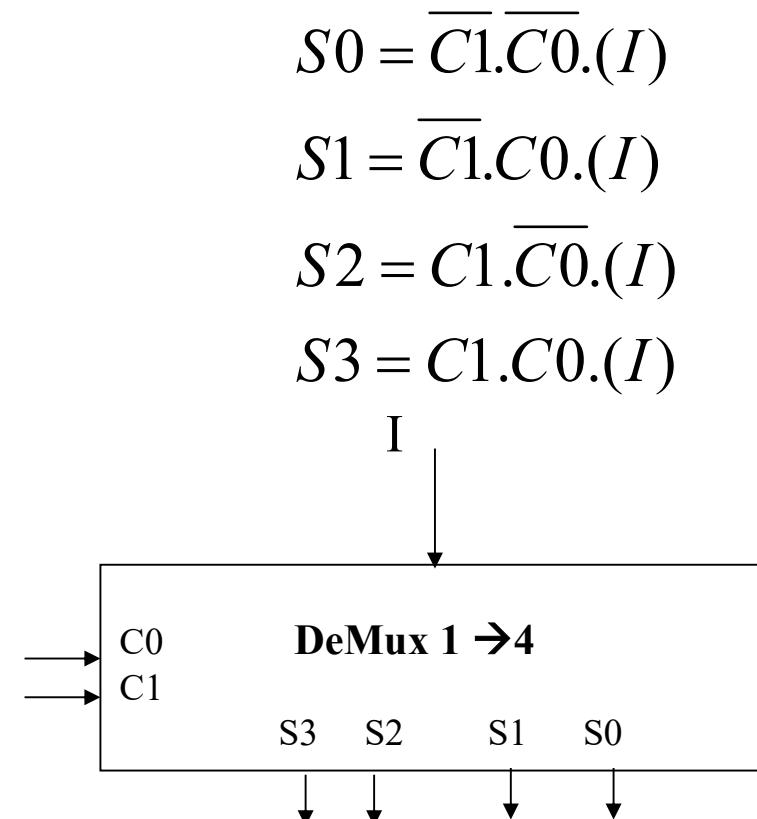
Il possède :

- une seule entrée
- 2^n sorties
- n entrées de sélection (commandes)



9.1 Demultiplexeur 1 → 4

C1	C0		S3	S2	S1	S0
0	0		0	0	0	i
0	1		0	0	i	0
1	0		0	i	0	0
1	1		i	0	0	0



9.2 Les démultiplexeurs intégrés

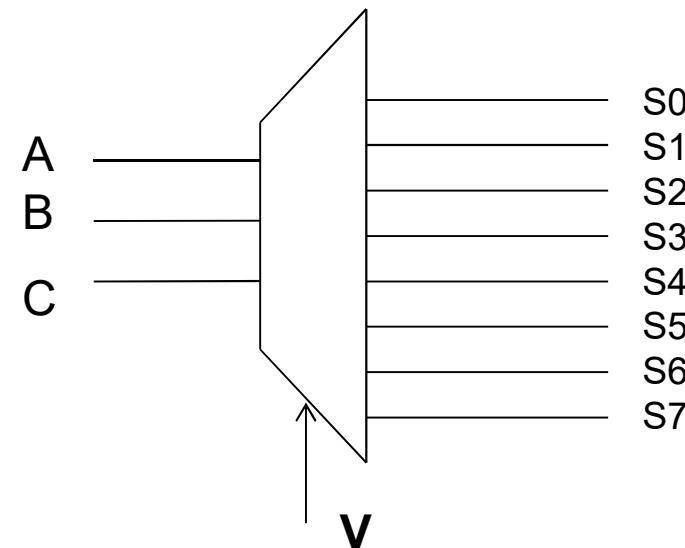
Le tableau suivant illustre quelques exemples de démultiplexeurs en circuits intégrés :

Technologie	Type	Fonction
TTL	74139	Double démultiplexeur 2 voies vers 4
	74238	Démultiplexeur 3 voies vers 8
	74154	Démultiplexeur 4 voies vers 16
CMOS	4555	Double démultiplexeur 2 voies vers 4
	4514	Démultiplexeur 1 vers 16
	4515	Démultiplexeur 4 voies vers 16

10. Le décodeur binaire

C'est un circuit combinatoire qui est constitué de :

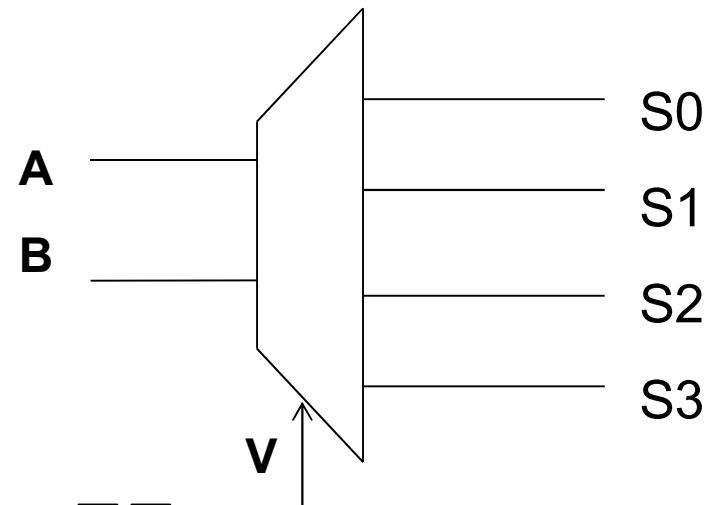
- N : entrées de données
- 2^n sorties
- Pour chaque **combinaison** en entrée une seule sortie est **active à la fois**



Un décodeur 3→8

Décodeur 2→4

V	A	B		S0	S1	S2	S3
0	X	X		0	0	0	0
1	0	0		1	0	0	0
1	0	1		0	1	0	0
1	1	0		0	0	1	0
1	1	1		0	0	0	1



$$S_0 = (\overline{A} \cdot \overline{B}) \cdot V$$

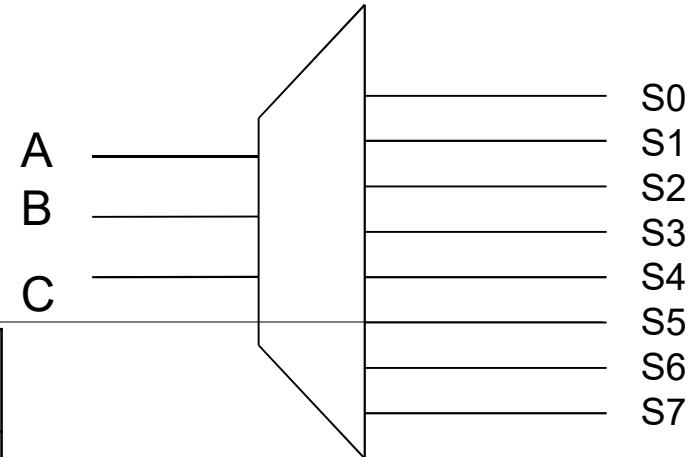
$$S_1 = (\overline{A} \cdot B) \cdot V$$

$$S_2 = (A \cdot \overline{B}) \cdot V$$

$$S_3 = (A \cdot B) \cdot V$$

Décodeur 3 → 8

A	B	C		S0	S1	S2	S3	S4	S5	S6	S7
0	0	0		1	0	0	0	0	0	0	0
0	0	1		0	1	0	0	0	0	0	0
0	1	0		0	0	1	0	0	0	0	0
0	1	1		0	0	0	1	0	0	0	0
1	0	0		0	0	0	0	1	0	0	0
1	0	1		0	0	0	0	0	1	0	0
1	1	0		0	0	0	0	0	0	1	0
1	1	1		0	0	0	0	0	0	0	1



$$S_0 = \overline{A} \cdot \overline{B} \cdot \overline{C}$$

$$S_1 = \overline{A} \cdot \overline{B} \cdot C$$

$$S_2 = \overline{A} \cdot B \cdot \overline{C}$$

$$S_3 = \overline{A} \cdot B \cdot C$$

$$S_4 = A \cdot \overline{B} \cdot \overline{C}$$

$$S_5 = A \cdot \overline{B} \cdot C$$

$$S_6 = A \cdot B \cdot \overline{C}$$

$$S_7 = A \cdot B \cdot C$$

Exercice

A l'aide d'un décodeur approprié et des portes logiques, réaliser la fonction logique suivante :

$$F = \overline{A}\overline{B}\overline{C} + \overline{\overline{A}}\overline{\overline{B}}\overline{\overline{C}} + A\overline{B}\overline{C} + ABC$$

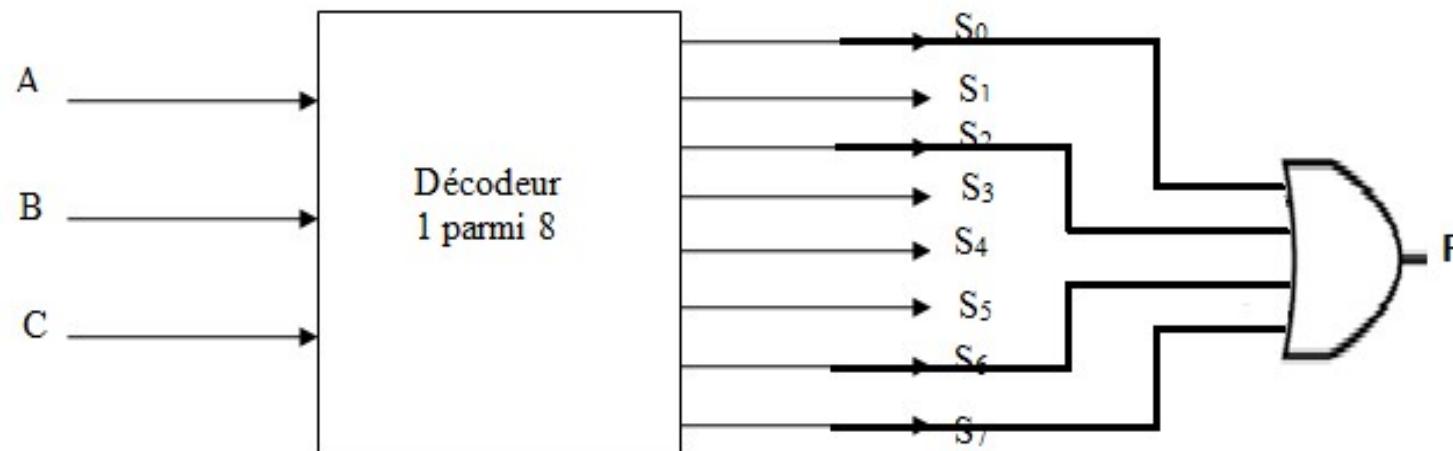
Solution

D'après l'équation de la fonction F, nous aurons besoin d'un décodeur à trois entrées (A, B et C) ; donc on utilisera un décodeur 1 parmi 8.

Par identification avec les sorties d'un tel décodeur, on peut conclure que :

$$F = S_2 + S_0 + S_6 + S_7$$

Finalement, on obtient le logigramme de la fonction F suivant :



Réalisation d'un additionneur complet avec des décodeurs binaire 3→8

$$S_i = \overline{A_i} \cdot \overline{B_i} \cdot R_{i-1} + \overline{A_i} \cdot B_i \cdot \overline{R}_{i-1} + A_i \cdot \overline{B_i} \cdot \overline{R}_{i-1} + A_i \cdot B_i \cdot R_{i-1}$$

0 0 1 0 1 0 1 0 0 1 1 1

$$R_i = \overline{A_i} B_i R_{i-1} + A_i \overline{B_i} R_{i-1} + A_i B_i \overline{R}_{i-1} + A_i B_i R_{i-1}$$

0 1 1 1 0 1 1 1 0 1 1 1

On pose $A = A_i$, $B = B_i$, $C = R_{i-1}$

$$S_0 = \overline{A} \cdot \overline{B} \cdot \overline{C}, S_1 = \overline{A} \cdot \overline{B} \cdot C, S_2 = \overline{A} \cdot B \cdot \overline{C}, S_3 = \overline{A} \cdot B \cdot C,$$

$$S_4 = A \cdot \overline{B} \cdot \overline{C}, S_5 = A \cdot \overline{B} \cdot C, S_6 = A \cdot B \cdot \overline{C}, S_7 = A \cdot B \cdot C$$

Par identification, on obtient :

$$R_i = S_3 + S_5 + S_6 + S_7$$

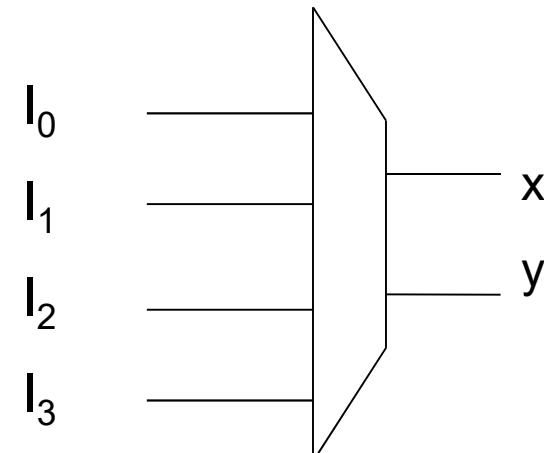
$$S_i = S_1 + S_2 + S_4 + S_7$$

11. L'encodeur binaire

Il joue le rôle inverse d'un décodeur

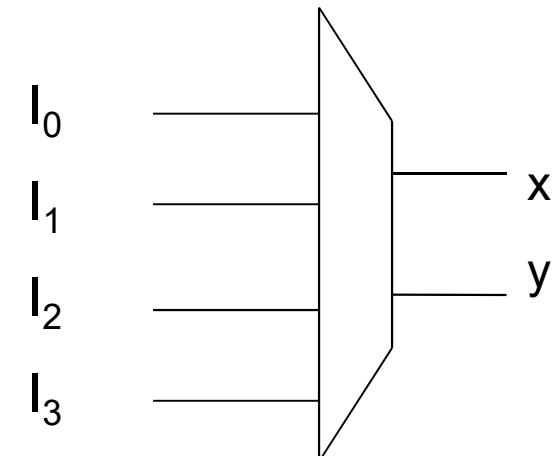
- Il possède 2^n entrées
- N sortie
- Pour chaque combinaison en entrée on va avoir un numéro (en binaire) à la sortie.

Encodeur 4→2



L'encodeur binaire (4→2)

I₀	I₁	I₂	I₃		x	y
1	0	0	0		0	0
0	1	0	0		0	1
0	0	1	0		1	0
0	0	0	1		1	1



$$X = \overline{I_0} \overline{I_1} (I_2 + I_3)$$

$$Y = \overline{I_0} (I_1 + \overline{I_2} I_3)$$

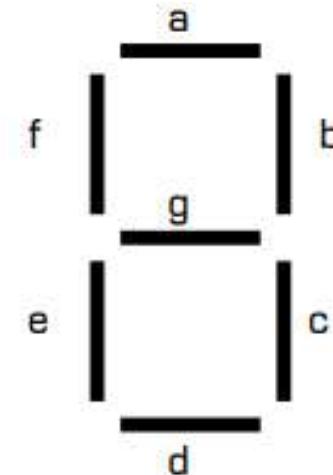
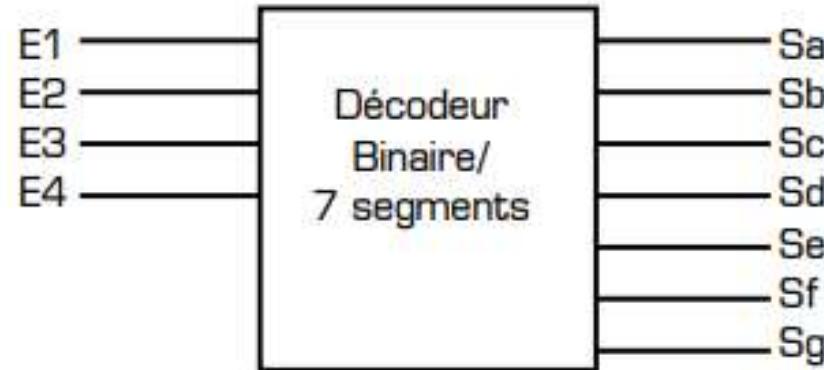
12. Le transcodeur

C'est un circuit combinatoire qui permet de transformer un code X (sur n bit) en entrée en un code Y (sur m bit) en sortie.



Transcodeur Binaire/7SEG

Pour rappel, le repérage des segments de l'afficheur :



Les symboles à afficher :

0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
□		2	3	4	5	6	7	8	9	A	b	C	d	E	F

Transcodeur Binaire/7SEG

Table de vérité :

E4	E3	E2	E1	Sa	Sb	Sc	Sd	Se	Sf	Sg	Symbol affiché :
0	0	0	0	1	1	1	1	1	1	0	0
0	0	0	1	0	1	1	0	0	0	0	1
0	0	1	0	1	1	0	1	1	0	1	2
0	0	1	1	1	1	1	1	0	0	1	3
0	1	0	0	0	1	1	0	0	1	1	4
0	1	0	1	1	0	1	1	0	1	1	5
0	1	1	0	1	0	1	1	1	1	1	6
0	1	1	1	1	1	1	0	0	0	0	7
1	0	0	0	1	1	1	1	1	1	1	8
1	0	0	1	1	1	1	1	0	1	1	9
1	0	1	0	1	1	1	0	1	1	1	A
1	0	1	1	0	0	1	1	1	1	1	B
1	1	0	0	1	0	0	1	1	1	0	C
1	1	0	1	0	1	1	1	1	0	1	D
1	1	1	0	1	0	0	1	1	1	1	E
1	1	1	1	1	0	0	0	1	1	1	F

Transcodeur Binaire/7SEG

Équations des segments :

$$a = (e_2 \cdot e_4) + (\overline{e}_1 \cdot e_3) + (e_2 \cdot e_3) + (e_1 \cdot e_3 \cdot \overline{e}_4) + (\overline{e}_2 \cdot \overline{e}_3 \cdot e_4)$$

$$b = (\overline{e}_3 \cdot \overline{e}_4) + (\overline{e}_3 \cdot e_1) + (e_1 \cdot \overline{e}_2 \cdot e_4) + (e_1 \cdot \overline{e}_4 \cdot e_2) + (\overline{e}_1 \cdot \overline{e}_2 \cdot \overline{e}_4)$$

$$c = (e_3 \cdot \overline{e}_4) + (\overline{e}_3 \cdot e_4) + (\overline{e}_2 \cdot \overline{e}_4) + (e_1 \cdot \overline{e}_4) + (e_1 \cdot \overline{e}_2)$$

$$d = (\overline{e}_2 \cdot e_4) + (e_2 \cdot \overline{e}_3 \cdot e_4) + (\overline{e}_1 \cdot e_2 \cdot e_3) + (\overline{e}_1 \cdot \overline{e}_3 \cdot \overline{e}_4) + (e_1 \cdot \overline{e}_3 \cdot e_4) + (e_1 \cdot \overline{e}_2 \cdot e_3)$$

$$e = (e_3 \cdot e_4) + (\overline{e}_1 \cdot e_3) + (e_2 \cdot e_4) + (\overline{e}_1 \cdot e_2)$$

$$f = (\overline{e}_3 \cdot e_4) + (e_2 \cdot e_4) + (\overline{e}_2 \cdot \overline{e}_3 \cdot e_4) + (\overline{e}_1 \cdot e_3 \cdot \overline{e}_4) + (\overline{e}_1 \cdot \overline{e}_2 \cdot e_4)$$

$$g = e_4 + (e_2 \cdot \overline{e}_3) + (\overline{e}_2 \cdot e_3) + (\overline{e}_1 \cdot e_3)$$