

# КАРХ: Тема\_3: Логически елементи

Цифровите системи извършват операции върху двоични променливи.

Логическите елементи (схеми) (Logic gates) са прости цифрови схеми, които имат един или повече двоични входове и един двоичен изход. Представят се със символ, показващ входовете и изхода. Обикновено входовете на символа са от ляво (или отгоре), а изхода – от дясно (или от долу). Входовете се означават с букви от началото на латинската азбука (A, B, C, ...) или с номерирана буква ( $X_1$ ,  $X_2$ ,  $X_3$ , ...), а за изход се използва Y. Връзката между входовете и изхода може да се опише чрез таблицата за истинност (truth table) или чрез Булево уравнение (Boolean equation). Таблицата за истинност показва състоянието на изхода на схемата (от дясно), в зависимост от състоянието на входовете (от ляво), като описва всички възможни входни комбинации. Булевото уравнение е математическата връзка между двоичните променливи.

Изпълнявани логически функции:

Инверсия (НЕ)(inversion (NOT)),

И (AND), ИЛИ (OR),

И-НЕ (NAND),

ИЛИ-НЕ, (NOR) и др.

Едно-входови:

Схема НЕ (NOT gate),

Повторител (buffer)

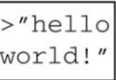


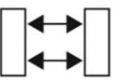
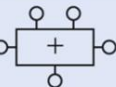
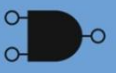
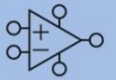


Дву-входови:

AND, OR, XOR, NAND,

NOR, XNOR

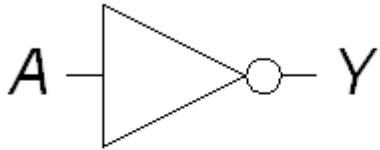
Много-входови:

- С повече от два входа

Application Software	
Operating Systems	
Architecture	
Micro-architecture	
Logic	
Digital Circuits	
Analog Circuits	
Devices	
Physics	

## КАРХ: Тема\_3: Логически елементи

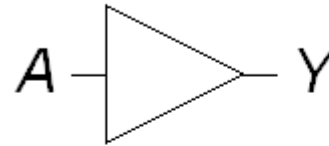
**NOT**



$$Y = \overline{A}$$

A	Y
0	
1	

**BUF**

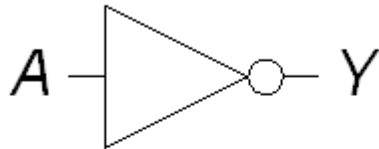


$$Y = A$$

A	Y
0	
1	

## КАРХ: Тема\_3: Логически елементи

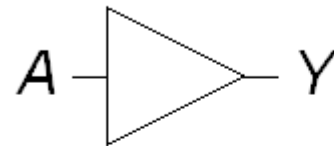
**NOT**



$$Y = \overline{A}$$

A	Y
0	1
1	0

**BUF**

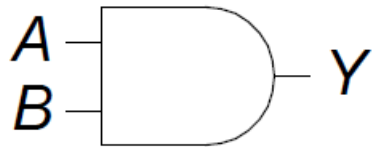


$$Y = A$$

A	Y
0	0
1	1

# КАРХ: Тема\_3: Логически елементи

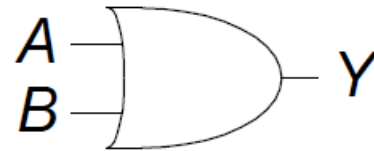
**AND**



$$Y = AB$$

<i>A</i>	<i>B</i>	<i>Y</i>
0	0	
0	1	
1	0	
1	1	

**OR**

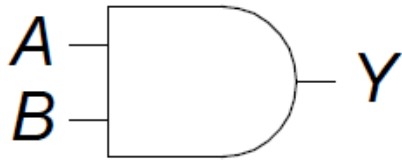


$$Y = A + B$$

<i>A</i>	<i>B</i>	<i>Y</i>
0	0	
0	1	
1	0	
1	1	

## КАРХ: Тема\_3: Логически елементи

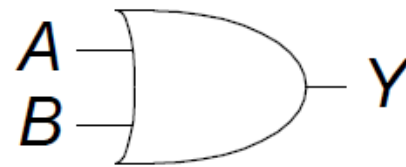
**AND**



$$Y = AB$$

A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

**OR**

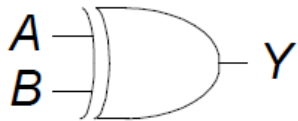


$$Y = A + B$$

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

# КАРХ: Тема\_3: Логически елементи

## XOR



$$Y = A \oplus B$$

A	B	Y
0	0	
0	1	
1	0	
1	1	

## NAND



$$Y = \overline{AB}$$

A	B	Y
0	0	
0	1	
1	0	
1	1	

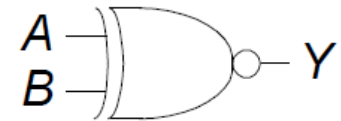
## NOR



$$Y = \overline{A + B}$$

A	B	Y
0	0	
0	1	
1	0	
1	1	

## XNOR

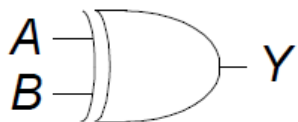


$$Y = \overline{A \oplus B}$$

A	B	Y
0	0	
0	1	
1	0	
1	1	

## КАРХ: Тема\_3: Логически елементи

### XOR



$$Y = A \oplus B$$

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

### NAND



$$Y = \overline{AB}$$

A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

### NOR



$$Y = \overline{A + B}$$

A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

### XNOR

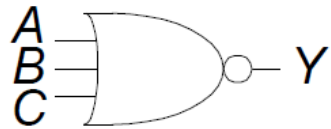


$$Y = \overline{A \oplus B}$$

A	B	Y
0	0	1
0	1	0
1	0	0
1	1	1

# КАРХ: Тема\_3: Логически елементи

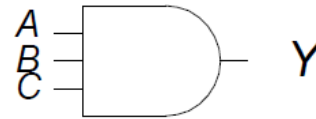
## NOR3



$$Y = \overline{A+B+C}$$

A	B	C	Y
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	0

## AND3



$$Y = ABC$$

A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1



# КАРХ: Тема\_3: Логически елементи

## NOR3



$$Y = \overline{A+B+C}$$

A	B	C	Y
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	0

## AND3



$$Y = ABC$$

A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

# КАРХ: Тема\_3: Логически елементи

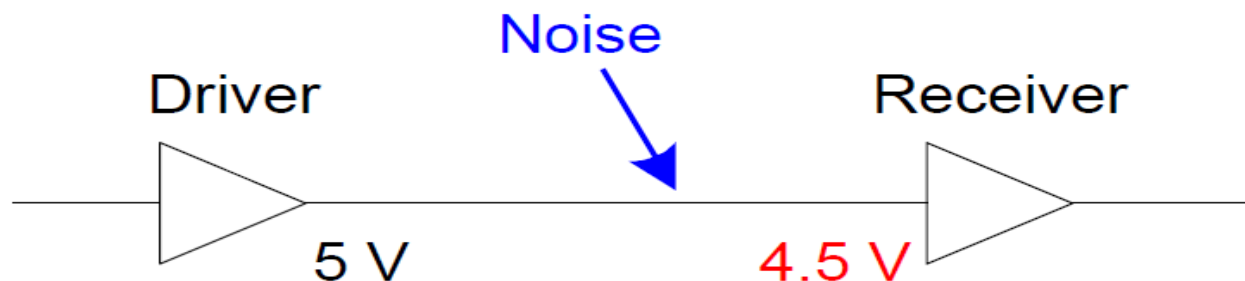
## Логически нива.

Цифровите системи използват дискретни променливи. Но тези променливи се реализират чрез непрекъснати физически величини като, например, електрическото напрежение. Нека  $A$  е двоична променлива ( $A=0$  или  $A=1$ ).

Нека  $0V$  (GND) отговаря на  $A=0$  и  $+5V$  ( $V_{DD}$  – захр. напрежение) отговаря на  $A=1$ . В реалните системи тези нива практически не се получават, поради наличието на шум. И ако при измерени  $+4.95V$  можем да приемем  $A=1$ , а при  $0.05V$  –  $A=0$ , то какво може да се каже при  $+4.3V$ ;  $+3.3V$ ;  $+2.500V$ ;  $+2.3V$ ? – Отговорът не винаги е еднозначен. Това налага приемане на определени правила:

1. Обхват на напреженията отговарящи на 1 и 0;
2. Различен обхват по отношение на входа и изхода заради шума.

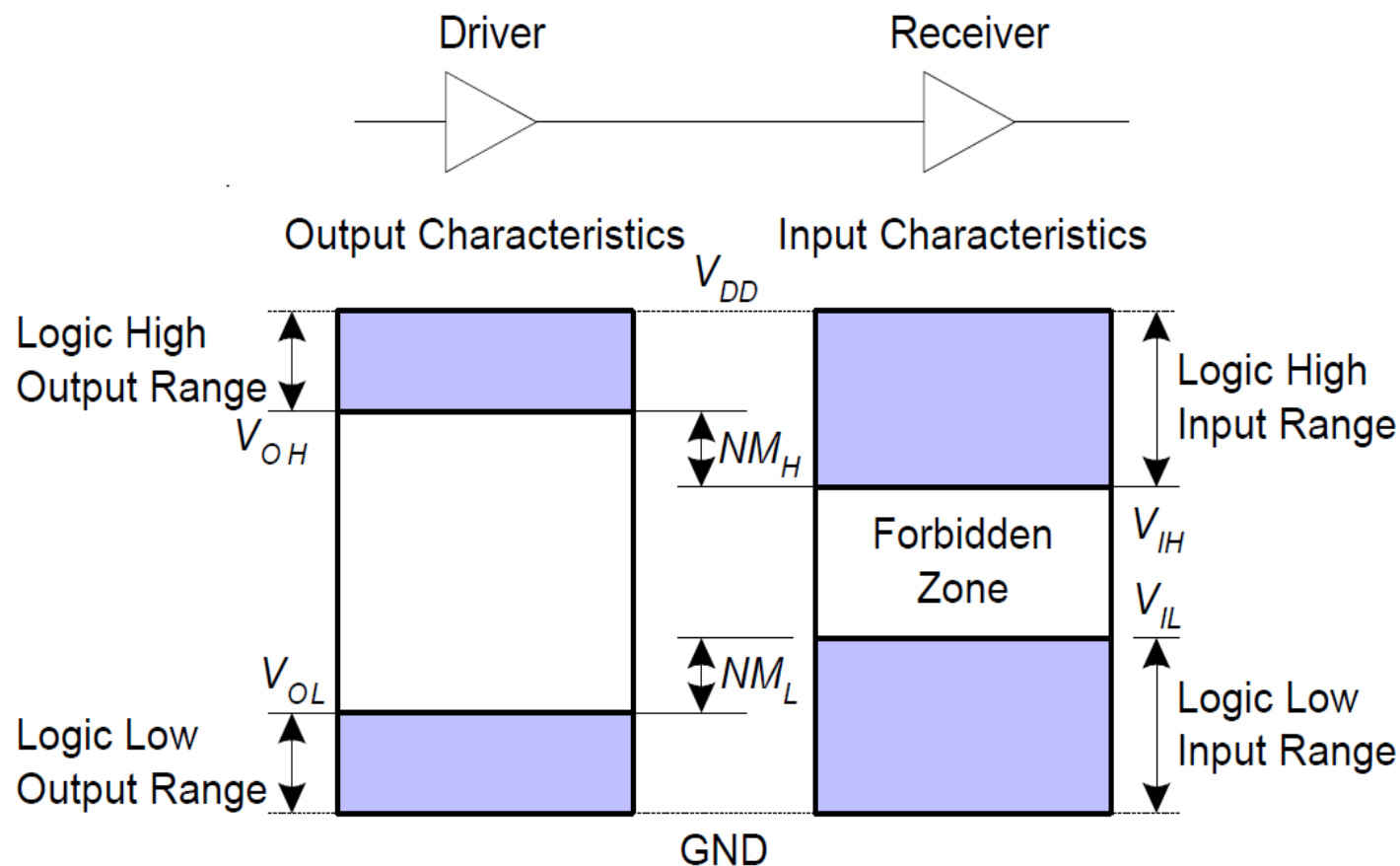
Какво е шум ? – Това са нежелани, случайни процеси (смушчения), дължащи се съпротивлението на проводниците, близост с други проводници, по които тече ток, физическата природа на токовите носители. Пример:



# КАРХ: Тема\_3: Логически елементи

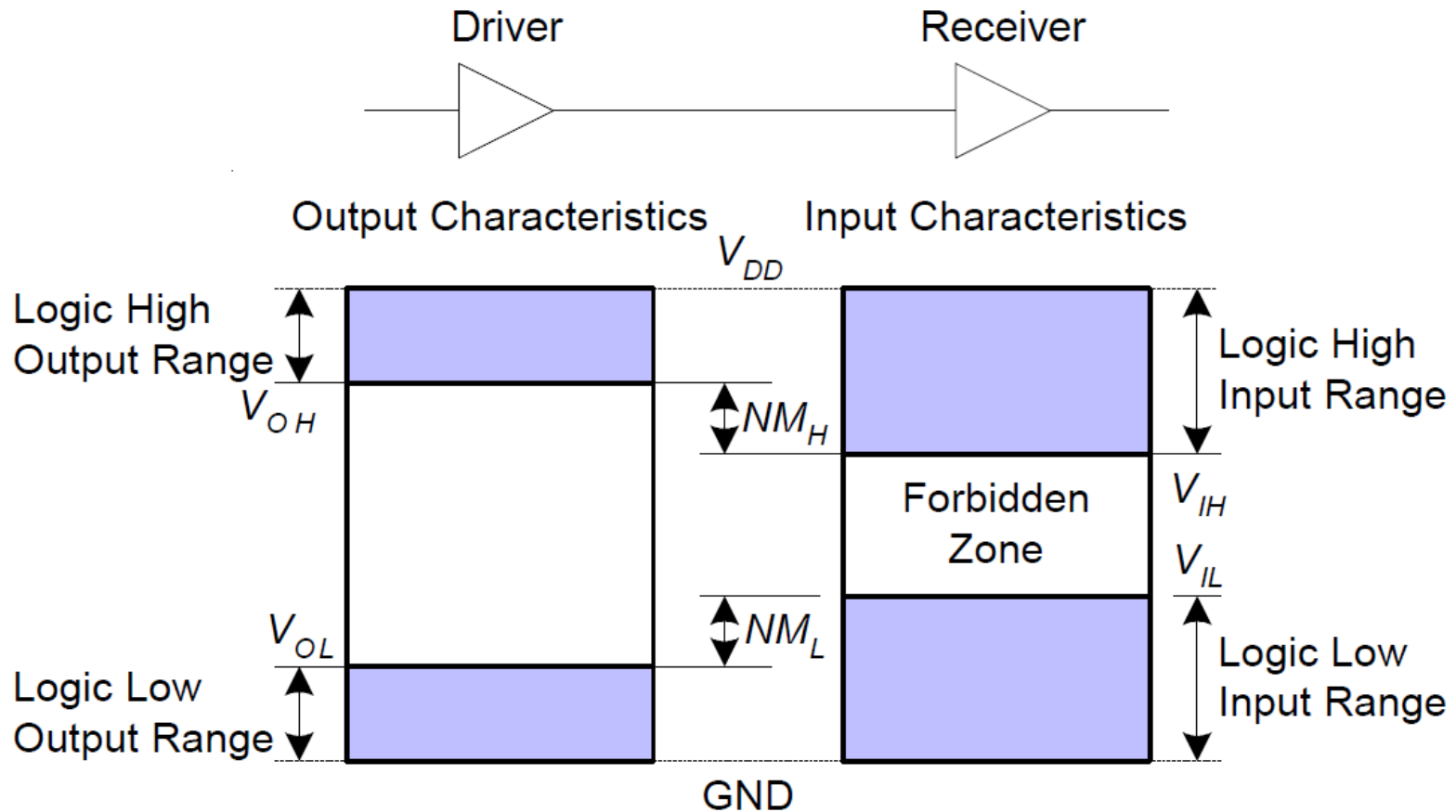
Решението е в приемането на следните ограничения (Static Discipline):

- При подаване на логически валидни входни сигнали всеки логически елемент трябва да дава логически валиден изходен сигнал;
- За представяне на дискретните стойности (0/1) да се използва ограничен обхват от напрежения.



# КАРХ: Тема\_3: Логически елементи

NM (Noise Margins) – шумови граници ( $NM_{H(igh)}$ ,  $NM_{L(ow)}$ )



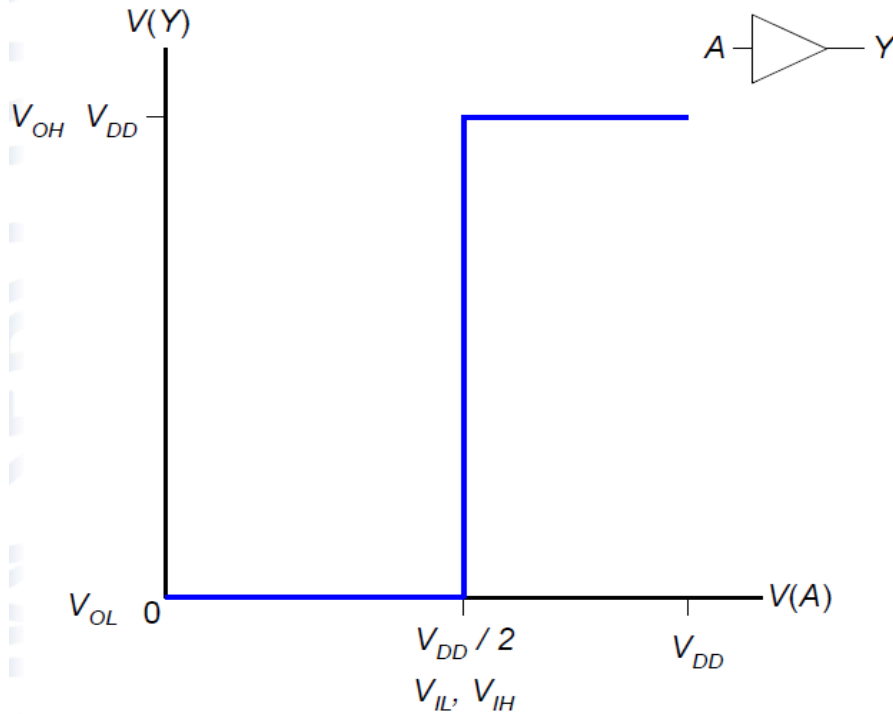
$$NM_H = V_{OH} - V_{IH}$$

$$NM_L = V_{IL} - V_{OL}$$

# КАРХ: Тема\_3: Логически елементи

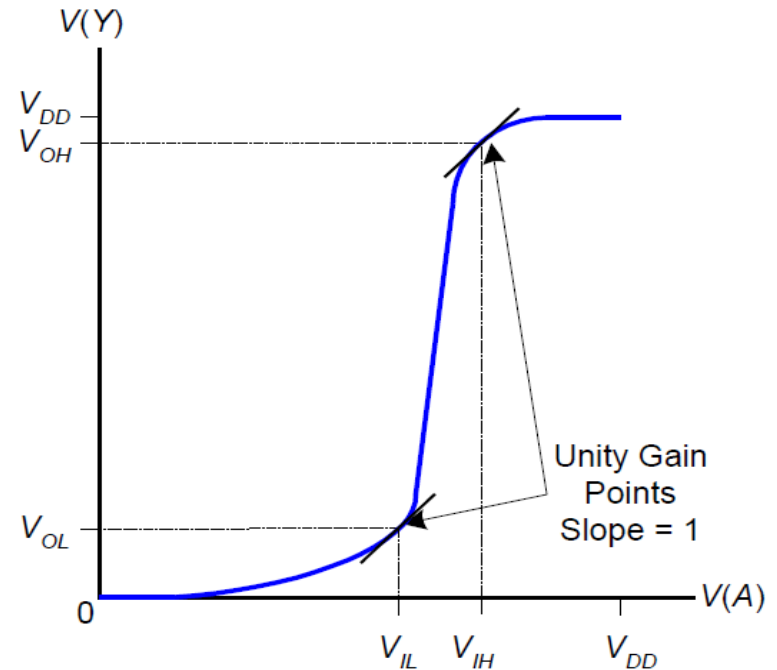
## Постояннотокова предавателна функция (DC Transfer Characteristics)

### Ideal Buffer:



$$NM_H = NM_L = V_{DD}/2$$

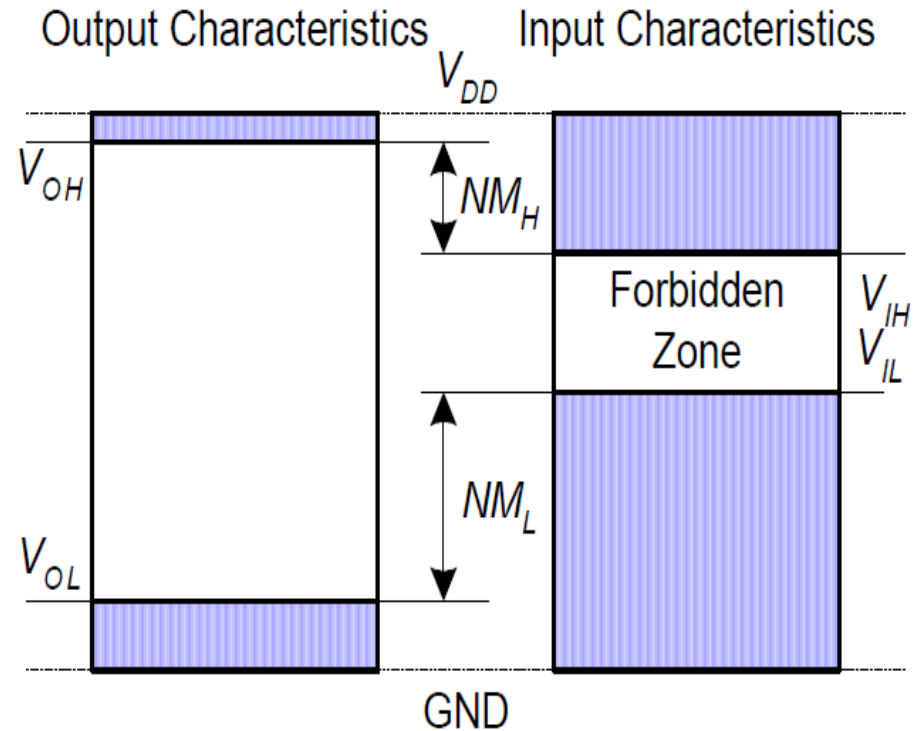
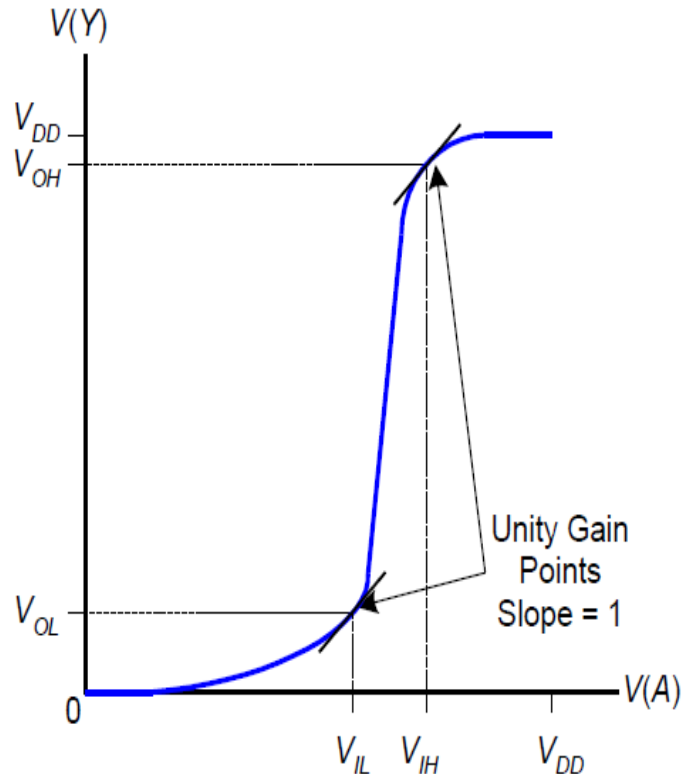
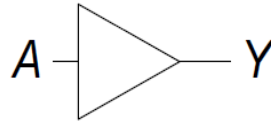
### Real Buffer:



$$NM_H, NM_L < V_{DD}/2$$

# КАРХ: Тема\_3: Логически елементи

## Постояннотокова предавателна функция (DC Transfer Characteristics)



# КАРХ: Тема\_3: Логически елементи

## Захранващи напрежения ( $V_{DD}$ )

През 70-те и 80-те години на 20-ти век –  $V_{DD} = 5\text{ V}$

След това  $V_{DD}$  постоянно намалява – 3.3 V, 2.5 V, 1.8 V, 1.5 V, 1.2 V, 1.0 V, ...

- за да не се прегряват транзисторите;
- за да се пести енергия;
- за да се увеличи бързодействието.

**Да се внимава при свързването на ИС, работещи с различни захранващи напрежения!**

**Чиповете работят, защото съдържат вълшебен дим!**

**Доказателство:**

- Ако вълшебният дим излети, чипът преставя да работи...



# КАРХ: Тема\_3: Логически елементи

## Логически семейства.

Logic Family	$V_{DD}$	$V_{IL}$	$V_{IH}$	$V_{OL}$	$V_{OH}$
TTL	5 (4.75 - 5.25)	0.8	2.0	0.4	2.4
CMOS	5 (4.5 - 6)	1.35	3.15	0.33	3.84
LVTTL	3.3 (3 - 3.6)	0.8	2.0	0.4	2.4
LVC MOS	3.3 (3 - 3.6)	0.9	1.8	0.36	2.7

TTL – Транзисторно-транзисторна логика.

CMOS – Комплементарна MOS логика.

LVTTL – Low Voltage TTL.

LVC MOS – Low Voltage CMOS.



# КАРХ: Тема\_3: Логически елементи

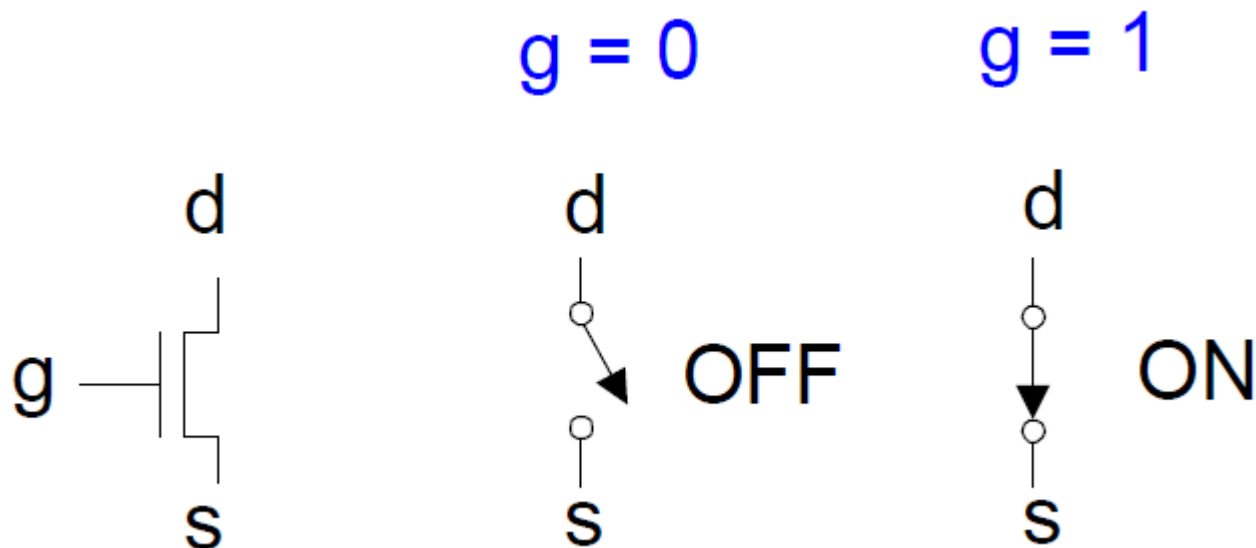
## Транзистори.

Логическите елементи са изградени от транзистори.

Транзисторът като 3-изводен ключ (3-ported voltage-controlled switch)

Връзката между 2 от изводите зависи от напрежението на 3-тия.

(d и s са свързани (ON), когато g е 1).



# КАРХ: Тема\_3: Логически елементи

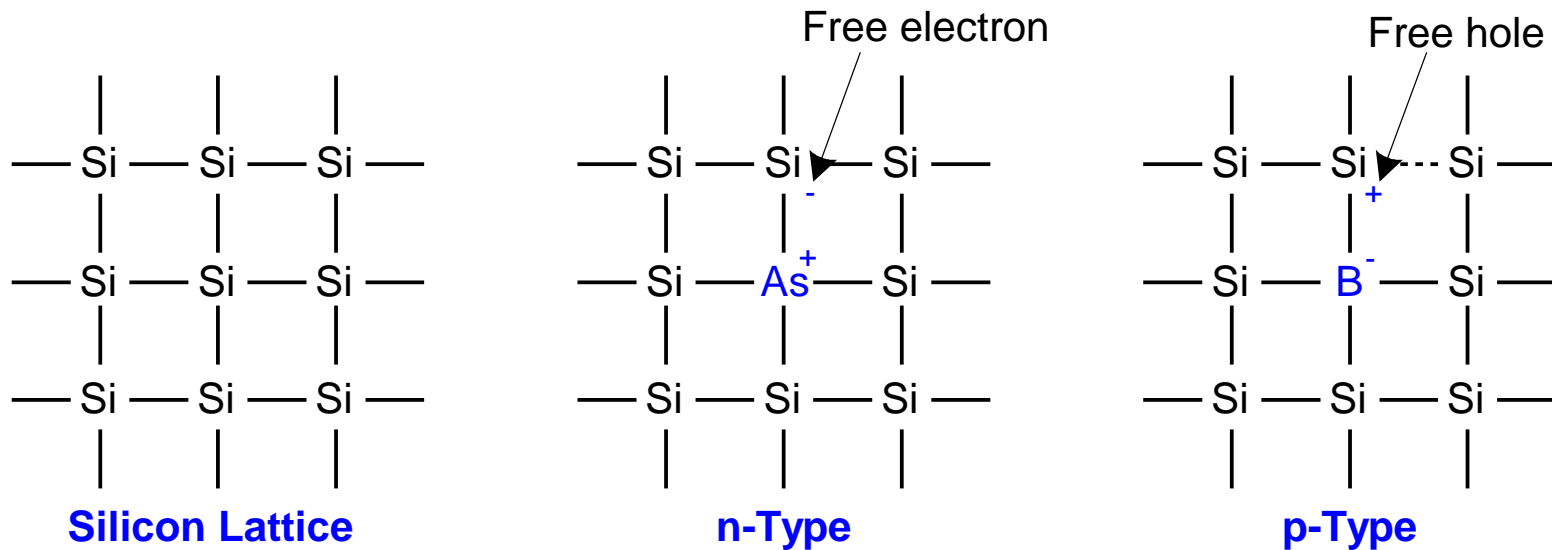
## Силициеви MOS транзистори.

Транзисторите са направени от силиций (silicon), който е полупроводник.

Чистият силиций е лош проводник при стайна температура (няма свободни заряди).

Примесният силиций е добър проводник (наличие на свободни заряди).

- n-type (свободни отрицателни (*negative*) заряди, електрони).
- p-type (свободни положителни (*positive*) заряди, дупки).

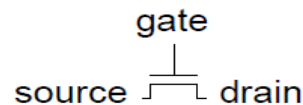
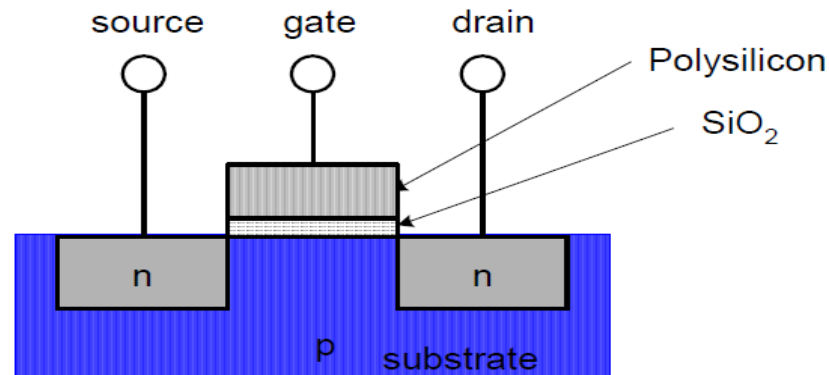


# КАРХ: Тема\_3: Логически елементи

## Силициеви MOS транзистори.

### **Metal oxide silicon (MOS) transistors:**

- Polysilicon (used to be **metal**) gate
- **Oxide** (silicon dioxide) insulator
- Doped **silicon**



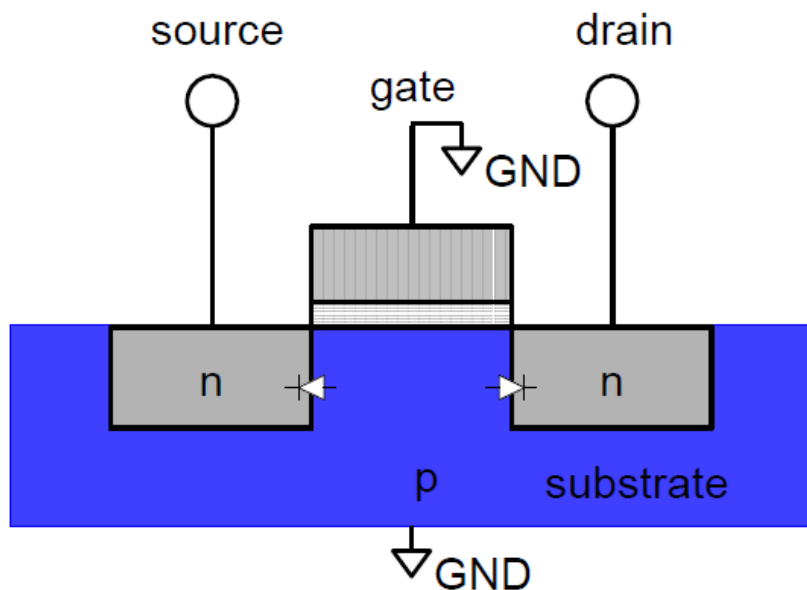
nMOS

# КАРХ: Тема\_3: Логически елементи

## Силициеви MOS транзистори.

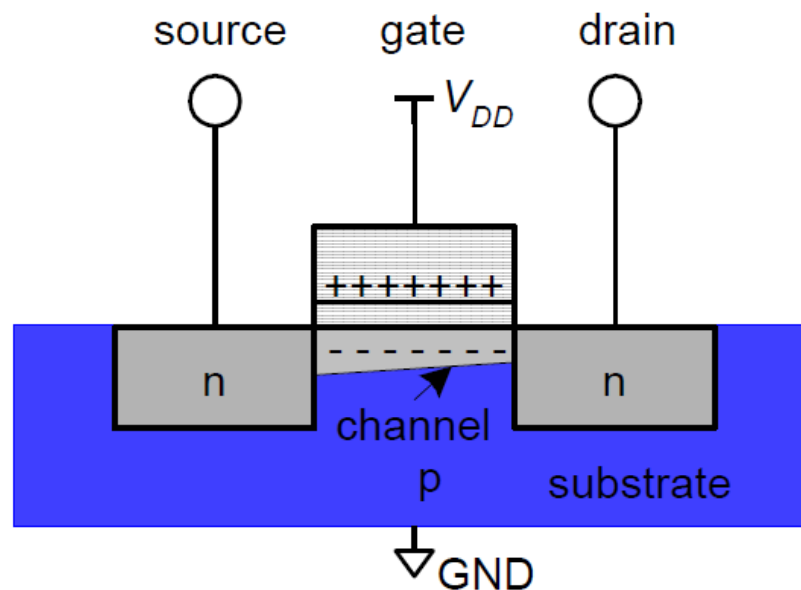
Gate = 0

OFF (no connection between source and drain)



Gate = 1

ON (channel between source and drain)

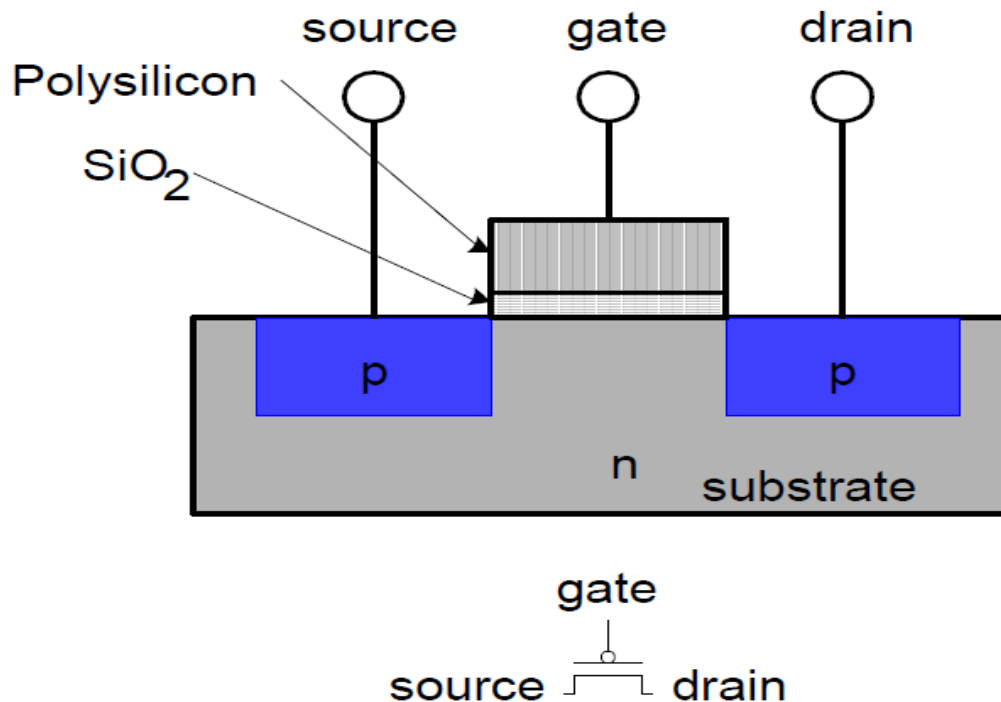


# КАРХ: Тема\_3: Логически елементи

## Силициеви MOS транзистори.

pMOS transistor is opposite

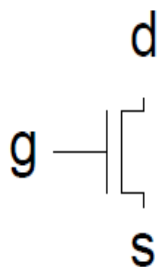
- ON when Gate = 0
- OFF when Gate = 1



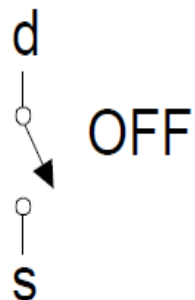
# КАРХ: Тема\_3: Логически елементи

## Силициеви MOS транзисторни ключове.

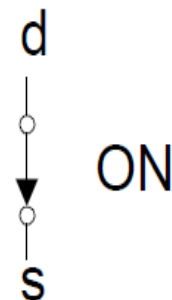
nMOS



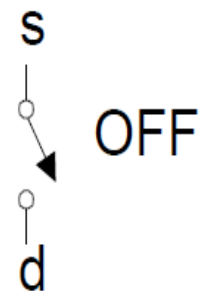
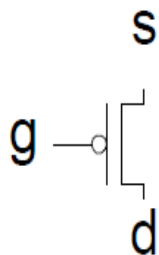
$g = 0$



$g = 1$



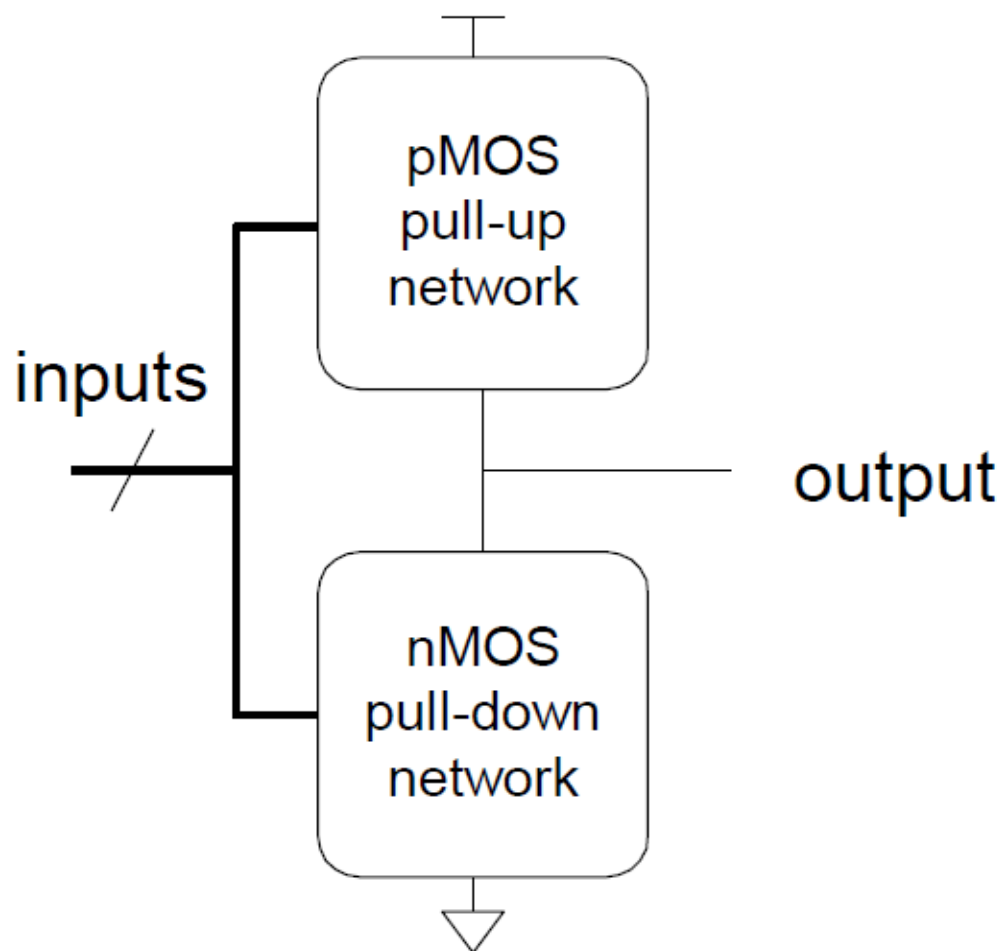
pMOS



# КАРХ: Тема\_3: Логически елементи

## Силициеви MOS транзисторни ключове.

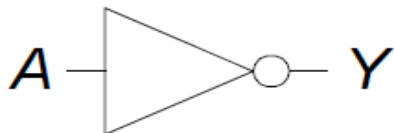
- **nMOS:** предава добре 0-те, за това сорсът се свързва към GND.
- **pMOS:** предава добре 1-те, за това сорсът се свързва към  $V_{DD}$ .



# КАРХ: Тема\_3: Логически елементи

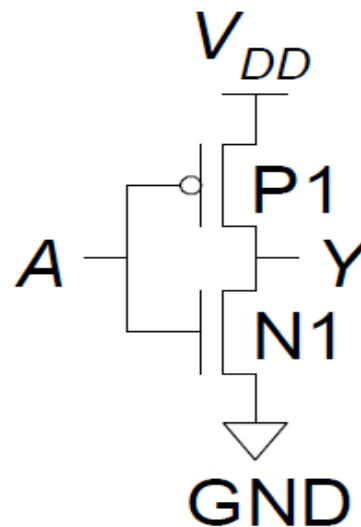
## CMOS логически елементи.

**NOT**



$$Y = \overline{A}$$

$A$	$Y$
0	1
1	0



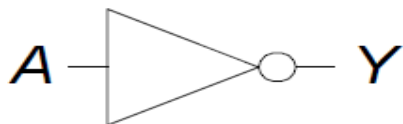
$A$	P1	N1	$Y$
0			
1			



# КАРХ: Тема\_3: Логически елементи

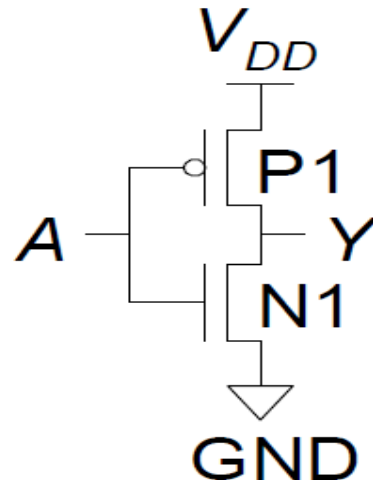
## CMOS логически елементи.

**NOT**



$$Y = \overline{A}$$

$A$	$Y$
0	1
1	0



$A$	P1	N1	$Y$
0	ON	OFF	1
1	OFF	ON	0

# КАРХ: Тема\_3: Логически елементи

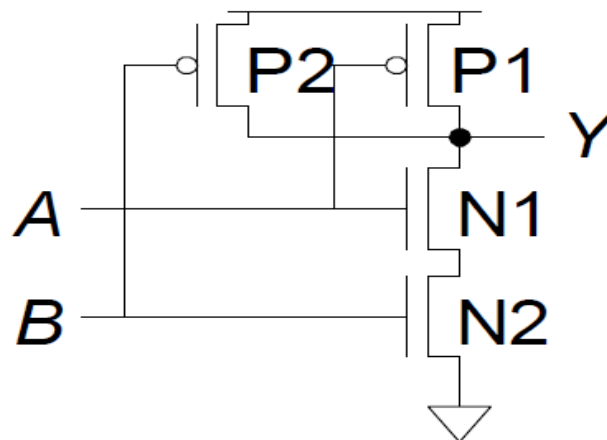
## CMOS логически елементи.

### NAND



$$Y = \overline{AB}$$

A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

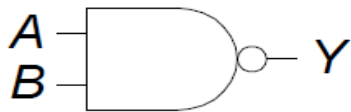


A	B	P1	P2	N1	N2	Y
0	0					
0	1					
1	0					
1	1					

# КАРХ: Тема\_3: Логически елементи

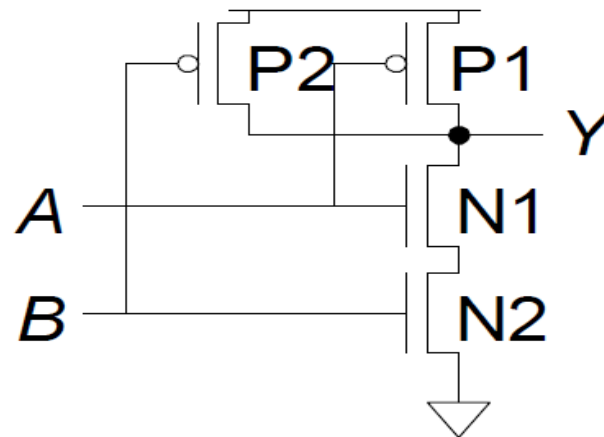
## CMOS логически елементи.

### NAND



$$Y = \overline{AB}$$

A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

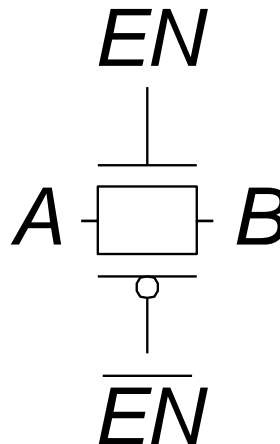


A	B	P1	P2	N1	N2	Y
0	0	ON	ON	OFF	OFF	1
0	1	ON	OFF	OFF	ON	1
1	0	OFF	ON	ON	OFF	1
1	1	OFF	OFF	ON	ON	0

# КАРХ: Тема\_3: Логически елементи

## CMOS предвателен елемент (Transmission gate).

- nMOS предава 1-те лошо.
- pMOS предава 0-те лошо.
- Transmission gate е по-добър ключ:
  - предава както 0, така и 1-ца добре.
- Когато  $EN = 1$ , ключът е ON:
  - $\overline{EN} = 0$  и  $A$  е свързано с  $B$ ;
- Когато  $EN = 0$ , ключът е OFF:
  - $A$  не е свързано с  $B$ .



# КАРХ: Тема\_3: Логически елементи

## CMOS логически елементи – консумирана мощност.

Мощност = Енергията, консумирана за единица време.

- Динамична консумирана мощност – за зареждане на капацитета  $C$  на гейта на транзистора до напрежение  $V_{DD}$  с честота  $f$ ;

$$P_{dynamic} = \frac{1}{2}CV_{DD}^2f$$

- Статична консумирана мощност – заради хранващия (утечен) ток  $I_{DD}$ .

$$P_{static} = I_{DD}V_{DD}$$

- Пълна консумирана мощност:

$$P_{total} = \frac{1}{2}CV_{DD}^2f + I_{DD}V_{DD}$$