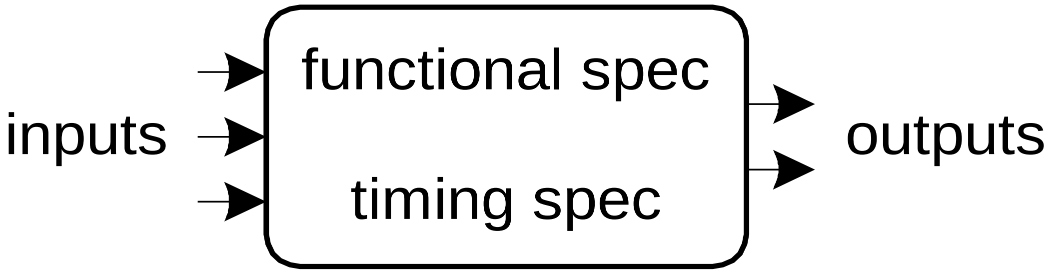
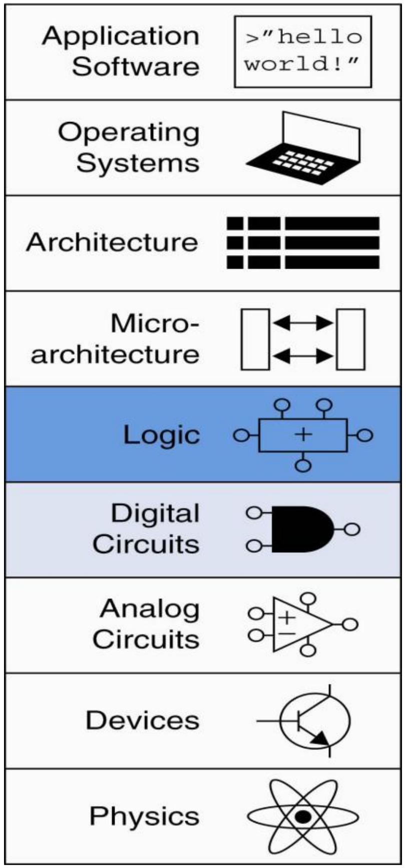
КАРХ: Тема_4: Комбинационни логически схеми

Логическите схеми се описват чрез:

- Входове
- Изходи
- Функционална спецификация (Functional specification) – описва връзката между входовете и изходите
- Времева спецификация (Timing specification) – дава времето на закъснение между промяната на входните сигнали и реакцията на изхода на схемата.

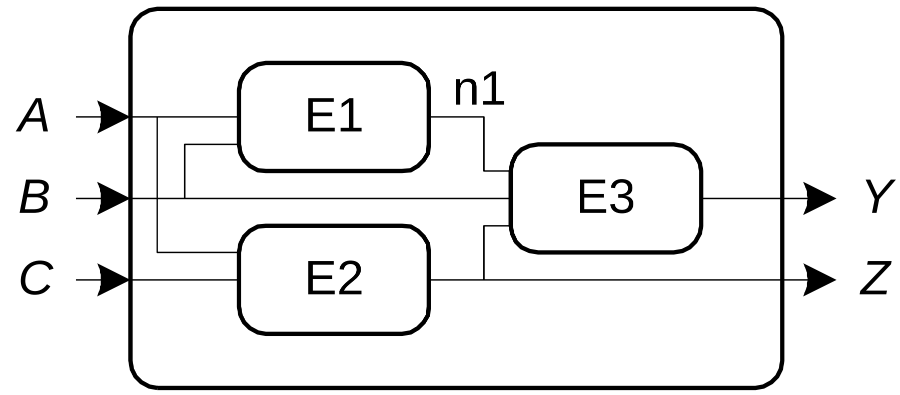




КАРХ: Тема_4: Комбинационни логически схеми

Логическите схеми се състоят от:

- Връзки (Nodes)
  - Входове: *A*, *B*, *C*
  - Изходи: *Y*, *Z*
  - Вътрешни връзки (Internal): n1
- Схемни елементи (Circuit elements)
  - E1, E2, E3



Видове логически схеми

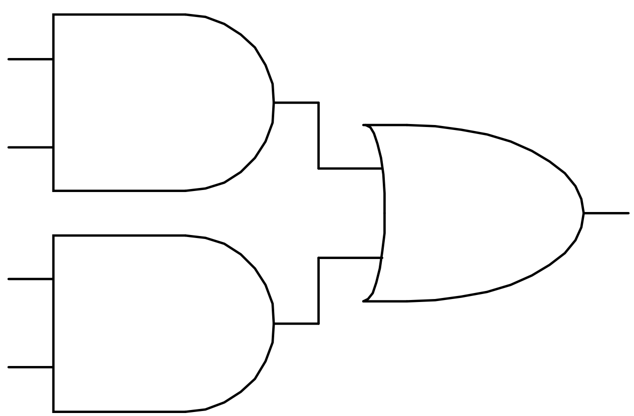
- Комбинационни логически схеми (**Combinational Logic)**
  - Схеми без памет (Memoryless), т.е. състоянието на изходите се определя от текущото състояние на входовете.
- Последователни логически схеми **(Sequential Logic)**
  - това са схеми с памет, т.е. състоянието на изхода зависи от предишни състояния и текущото състояние на входовете

КАРХ: Тема_4: Комбинационни логически схеми

Правила при комбинационните схеми:

- Всеки елемент е комбинационна схема.
- Всяка връзка е вход или се свързва с точно един изход
- Схемата не съдържа циклични (кръгови) пътища

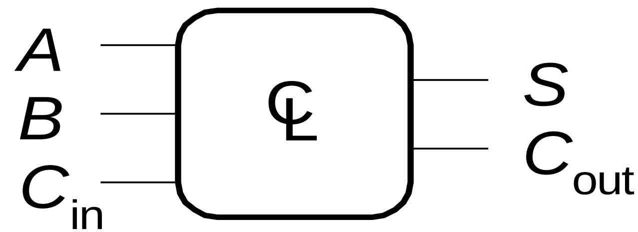
Пример:



Функционална спецификация

Пример: $S = F(A, B, C_{in})$

$C_{out} = F(A, B, C_{in})$



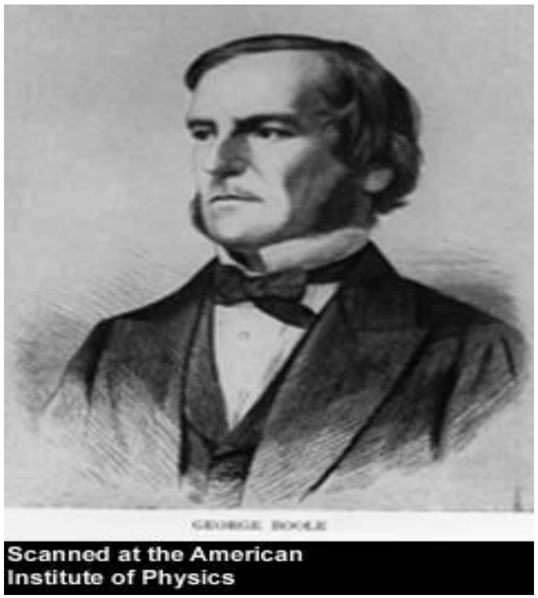
$$S = A \oplus B \oplus C_{in}$$

$$C_{out} = AB + AC_{in} + BC_{in}$$

/ Пълен 1-битов суматор /

КАРХ: Тема_4: Комбинационни логически схеми

Булева алгебра. **George Boole, 1815-1864**



- Произхожда от работническо семейство.
- Увлича се от математиката и работи в Queen’s College in Ireland.
- Написва *An Investigation of the Laws of Thought* (1854)
- Въвежда двоичните променливи.
- Въвежда трите основни логически операции: AND, OR и NOT.

Дефиниции.

- Допълнение (отрицание) : променлива с черта над символа.

$$\bar{A}, \bar{B}, \bar{C}$$

- Буквен символ (Literal): променливата или допълнението. ѝ.

$$A, \bar{A}, B, \bar{B}, C, \bar{C}$$

- Импликант (Implicant): произведение от литерали.

$$AB\bar{C}, \bar{A}C, BC$$

- Minterm: произведение, включващо всички входни променливи.

$$AB\bar{C}, A\bar{B}\bar{C}, ABC$$

- Maxterm: сума, включваща всички входни променливи.

$$(A+\bar{B}+C), (\bar{A}+B+\bar{C}), (\bar{A}+\bar{B}+C)$$

КАРХ: Тема_4: Комбинационни логически схеми

<u>Представяне Сума От Произведения </u>(СОП) (Sum-of-Products (SOP) Form)

- Всички уравнения могат да се представят в SOP форма.
- Всеки ред има **minterm.**
- minterm е произведение (AND) от литерали.
- Отделят се тези minterm , които са TRUE на даден ред.
- Съставя се логичеката функция като OR на minterms, където изходът е TRUE.
- Следователно се получава сума (OR) от произведения (AND terms).

A	***B***	***Y***	**minterm**	**minterm name**
0	0	0	$\overline{A}\ \overline{B}$	m_0
0	1	1	$\overline{A}\ B$	m_1
1	0	0	$A\ \overline{B}$	m_2
1	1	1	$A\ B$	m_3

$$\boldsymbol{Y = \mathrm{F}(A, B) =}$$

КАРХ: Тема_4: Комбинационни логически схеми

Представяне Сума От Произведения (СОП) (Sum-of-Products (SOP) Form)

- Всички уравнения могат да се представят в SOP форма.
- Всеки ред има **minterm.**
- minterm е произведение (AND) от литерали.
- Отделят се тези minterm , които са TRUE на даден ред.
- Съставя се логичеката функция като OR на minterms, където изходът е TRUE.
- Следователно се получава сума (OR) от произведения (AND terms).

A	***B***	***Y***	**minterm**	**minterm name**
0	0	0	$\overline{A}\ \overline{B}$	m_0
0	1	1	$\overline{A}\ B$	m_1
1	0	0	$A\ \overline{B}$	m_2
1	1	1	$A\ B$	m_3

$$\boldsymbol{Y = \mathrm{F}(A, B) =}$$

КАРХ: Тема_4: Комбинационни логически схеми

Представяне Сума От Произведения (СОП) (Sum-of-Products (SOP) Form)

- Всички уравнения могат да се представят в SOP форма.
- Всеки ред има **minterm.**
- minterm е произведение (AND) от литерали.
- Отделят се тези minterm , които са TRUE на даден ред.
- Съставя се логичеката функция като OR на minterms, където изходът е TRUE.
- Следователно се получава сума (OR) от произведения (AND terms).

A	***B***	***Y***	**minterm**	**minterm name**
0	0	0	$\overline{A}\ \overline{B}$	m_0
0	1	1	$\overline{A}\ B$	m_1
1	0	0	$A\ \overline{B}$	m_2
1	1	1	$A\ B$	m_3

$$Y = F(A, B) = \overline{A}B + AB = \Sigma(1, 3)$$

КАРХ: Тема_4: Комбинационни логически схеми

Представяне Произведение От Суми (ПОС) (Product-of-Sums (POS) Form)

- Всички уравнения могат да се представят в POS форма.
- Всеки ред има **maxterm.**
- maxterm е сума (OR) от литерали.
- Отделят се тези maxterm , които са FALSE на даден ред.
- Съставя се логичеката функция като AND на maxterms, където изходът е FALSE.
- Следователно се получава произведение (AND) от суми (OR terms).

A	**B**	**Y**	**maxterm**	**maxterm name**
0	0	0	$A + B$	M_0
0	1	1	$A + \overline{B}$	M_1
1	0	0	$\overline{A} + B$	M_2
1	1	1	$\overline{A} + \overline{B}$	M_3

$$Y = \mathrm{F}(A, B) = (A + B)(A + \overline{B}) = \Pi(0, 2)$$

КАРХ: Тема_4: Комбинационни логически схеми

Аксиоми и теореми на Булевата алгебра.

- Аксиоми и теореми за опростяване на Булевите уравнения.
- Прилича на обичайната алгебра, но е по-проста – променливите имат само две стойности (0 или 1).
- **Дуалност** на аксиомите и теоремите:
  - ANDs и ORs, 0-те and 1-те са взаимно заменяеми.

КАРХ: Тема_4: Комбинационни логически схеми

Аксиоми и теореми на Булевата алгебра.

	Axiom		Dual	Name
A1	$B = 0$ if $B \neq 1$	A1′	$B = 1$ if $B \neq 0$	Binary field
A2	$\overline{0} = 1$	A2′	$\overline{1} = 0$	NOT
A3	$0 \bullet 0 = 0$	A3′	$1 + 1 = 1$	AND/OR
A4	$1 \bullet 1 = 1$	A4′	$0 + 0 = 0$	AND/OR
A5	$0 \bullet 1 = 1 \bullet 0 = 0$	A5′	$1 + 0 = 0 + 1 = 1$	AND/OR

	Theorem		Dual	Name
T1	$B \bullet 1 = B$	T1′	$B + 0 = B$	Identity
T2	$B \bullet 0 = 0$	T2′	$B + 1 = 1$	Null Element
T3	$B \bullet B = B$	T3′	$B + B = B$	Idempotency
T4		$\overline{\overline{B}} = B$		Involution
T5	$B \bullet \overline{B} = 0$	T5′	$B + \overline{B} = 1$	Complements

КАРХ: Тема_4: Комбинационни логически схеми

Аксиоми и теореми на Булевата алгебра.

T1: Identity Theorem

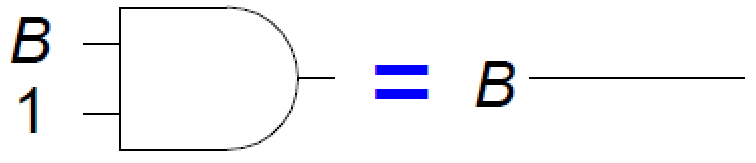
- $B \cdot 1 = B$
- $B + 0 = B$

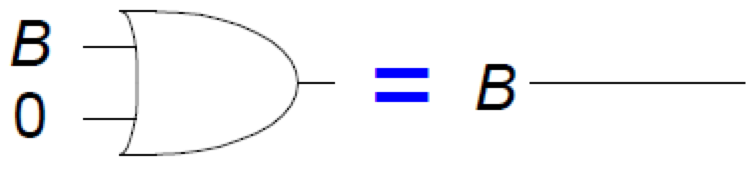
КАРХ: Тема_4: Комбинационни логически схеми

Аксиоми и теореми на Булевата алгебра.

T1: Identity Theorem

- $B \cdot 1 = B$
- $B + 0 = B$





КАРХ: Тема_4: Комбинационни логически схеми

Аксиоми и теореми на Булевата алгебра.

T2: Null Element Theorem

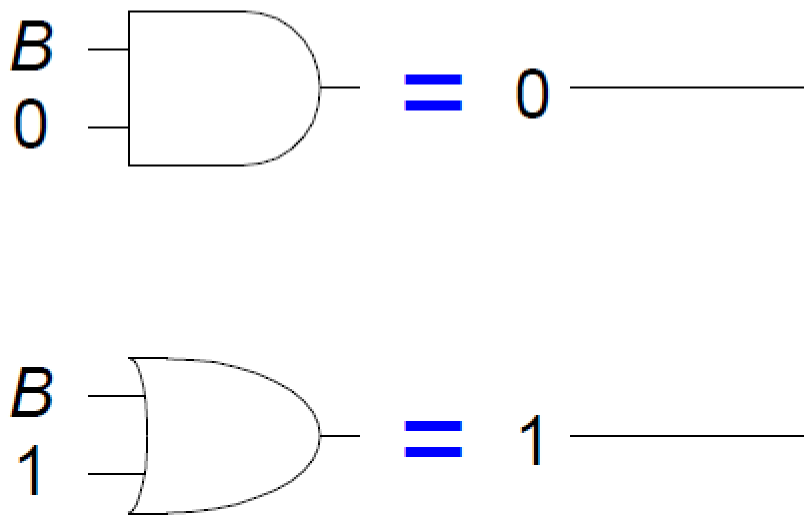
- $B \cdot 0 = 0$
- $B + 1 = 1$

КАРХ: Тема_4: Комбинационни логически схеми

Аксиоми и теореми на Булевата алгебра.

T2: Null Element Theorem

- $B \cdot 0 = 0$
- $B + 1 = 1$



КАРХ: Тема_4: Комбинационни логически схеми

Аксиоми и теореми на Булевата алгебра.

T3: Idempotency Theorem

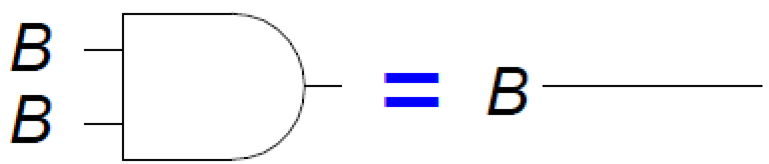
- $B \cdot B = B$
- $B + B = B$

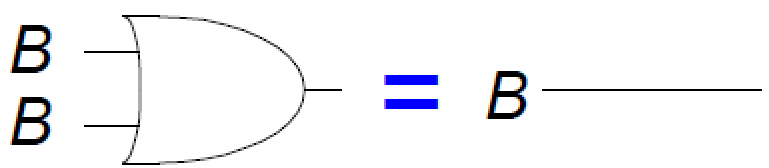
КАРХ: Тема_4: Комбинационни логически схеми

<u>Аксиоми и теореми на Булевата алгебра.</u>

T3: Idempotency Theorem

- $B \cdot B = B$
- $B + B = B$





КАРХ: Тема_4: Комбинационни логически схеми

Аксиоми и теореми на Булевата алгебра.

T4: Identity Theorem

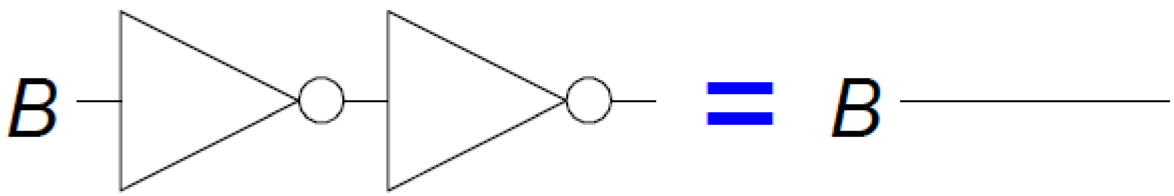
- $\overline{\overline{B}} = B$

КАРХ: Тема_4: Комбинационни логически схеми

Аксиоми и теореми на Булевата алгебра.

T4: Identity Theorem

- $\overline{\overline{B}} = B$



КАРХ: Тема_4: Комбинационни логически схеми

Аксиоми и теореми на Булевата алгебра.

T5: Complement Theorem

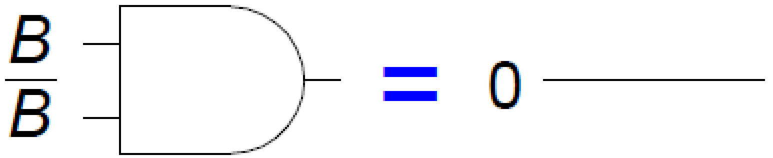
- $B \bullet \overline{B} = 0$
- $B + \overline{B} = 1$

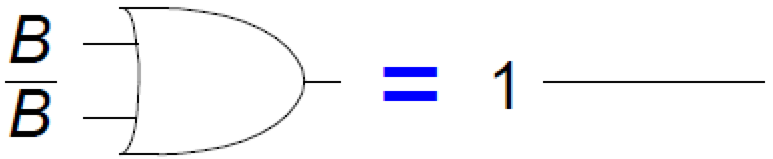
КАРХ: Тема_4: Комбинационни логически схеми

<u>Аксиоми и теореми на Булевата алгебра.</u>

T5: Complement Theorem

- $B \cdot \overline{B} = 0$
- $B + \overline{B} = 1$





КАРХ: Тема_4: Комбинационни логически схеми

Аксиоми и теореми на Булевата алгебра.

Обобщение.

	Theorem		Dual	Name
T1	$B \bullet 1 = B$	T1′	$B + 0 = B$	Identity
T2	$B \bullet 0 = 0$	T2′	$B + 1 = 1$	Null Element
T3	$B \bullet B = B$	T3′	$B + B = B$	Idempotency
T4		$\overline{\overline{B}} = B$		Involution
T5	$B \bullet \overline{B} = 0$	T5′	$B + \overline{B} = 1$	Complements

КАРХ: Тема_4: Комбинационни логически схеми

Аксиоми и теореми на Булевата алгебра.

Булеви теореми за повече променливи.

	Theorem		Dual	Name
T6	$B \bullet C = C \bullet B$	T6′	$B + C = C + B$	Commutativity
T7	$(B \bullet C) \bullet D = B \bullet (C \bullet D)$	T7′	$(B + C) + D = B + (C + D)$	Associativity
T8	$(B \bullet C) + (B \bullet D) = B \bullet (C + D)$	T8′	$(B + C) \bullet (B + D) = B + (C \bullet D)$	Distributivity
T9	$B \bullet (B + C) = B$	T9′	$B + (B \bullet C) = B$	Covering
T10	$(B \bullet C) + (B \bullet \overline{C}) = B$	T10′	$(B + C) \bullet (B + \overline{C}) = B$	Combining
T11	$(B \bullet C) + (\overline{B} \bullet D) + (C \bullet D) = B \bullet C + \overline{B} \bullet D$	T11′	$(B + C) \bullet (\overline{B} + D) \bullet (C + D) = (B + C) \bullet (\overline{B} + D)$	Consensus
T12	$\overline{B_0 \bullet B_1 \bullet B_2 \ldots} = (\overline{B_0} + \overline{B_1} + \overline{B_2} \ldots)$	T12′	$\overline{B_0 + B_1 + B_2 \ldots} = (\overline{B_0} \bullet \overline{B_1} \bullet \overline{B_2})$	De Morgan's Theorem

Забележка: T8’ се различава от традиционната алгебра !

КАРХ: Тема_4: Комбинационни логически схеми

Опростяване на Булеви уравнения.

Пример 1.

$$Y = AB + \overline{A}B$$

КАРХ: Тема_4: Комбинационни логически схеми

Опростяване на Булеви уравнения.

Пример 1.

$$Y = AB + \overline{A}B$$

$$= B(A + \overline{A}) \qquad T8$$

$$= B(1) \qquad T5'$$

$$= B \qquad T1$$

КАРХ: Тема_4: Комбинационни логически схеми

<u>Опростяване на Булеви уравнения.</u>

Пример 2.

$$Y = A(AB + ABC)$$

КАРХ: Тема_4: Комбинационни логически схеми

Опростяване на Булеви уравнения.

Пример 2.

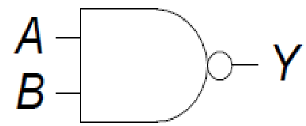
$$Y = A(AB + ABC)$$

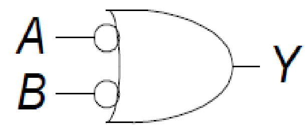
$= A(AB(1 + C))$	T8
$= A(AB(1))$	T2’
$= A(AB)$	T1
$= (AA)B$	T7
$= AB$	T3

КАРХ: Тема_4: Комбинационни логически схеми

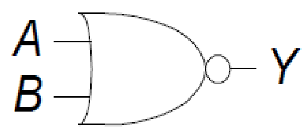
Теорема на де Морган. (DeMorgan's Theorem)

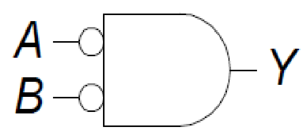
- $Y = \overline{AB} = \overline{A} + \overline{B}$





- $Y = \overline{A + B} = \overline{A} \cdot \overline{B}$



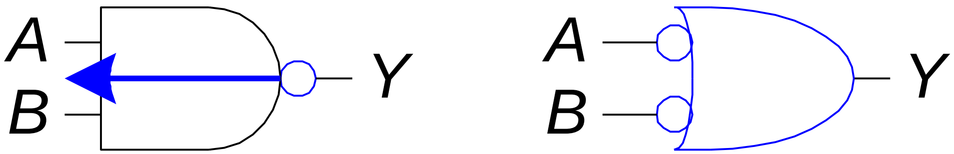


Augustus De Morgan, починал 1871 г. Британски математик роден в Индия, сляп с едното око. На 22 години става професор по математика в университета в Лондон. Работи в областта на логиката, алгебрата и парадоксите. „Бях на x години в годината x^2 “.

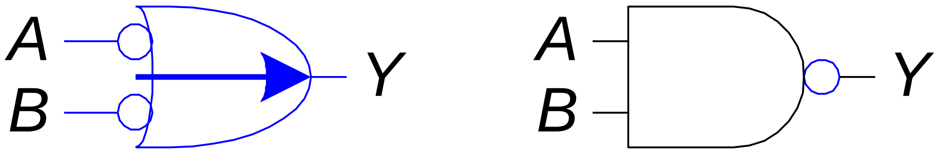
КАРХ: Тема_4: Комбинационни логически схеми

Местене на точките („мехурчетата“). (Bubble Pushing)

- **Назад:**
  - Променя се графичният символ.
  - Прибавят се точки на входовете.

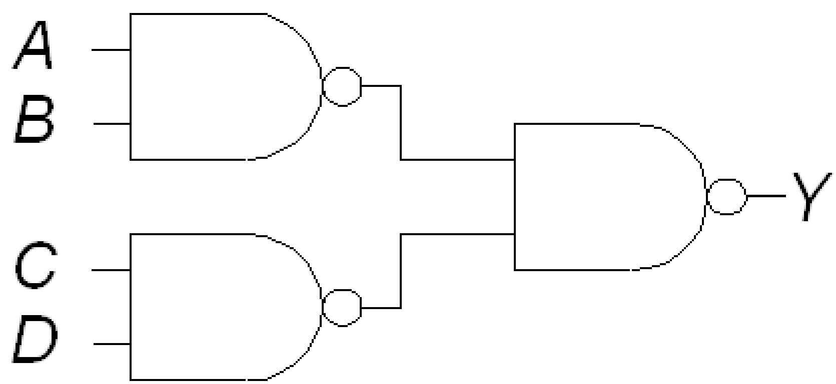


- **Напред:**
  - Променя се графичният символ.
  - Прибавя се точка на изхода.



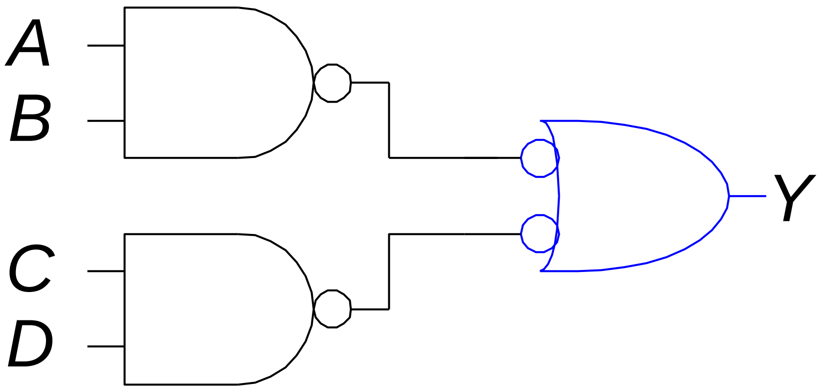
КАРХ: Тема_4: Комбинационни логически схеми

Какво Булево уравнение описва показаната схема?



КАРХ: Тема_4: Комбинационни логически схеми

Какво Булево уравнение описва показаната схема?

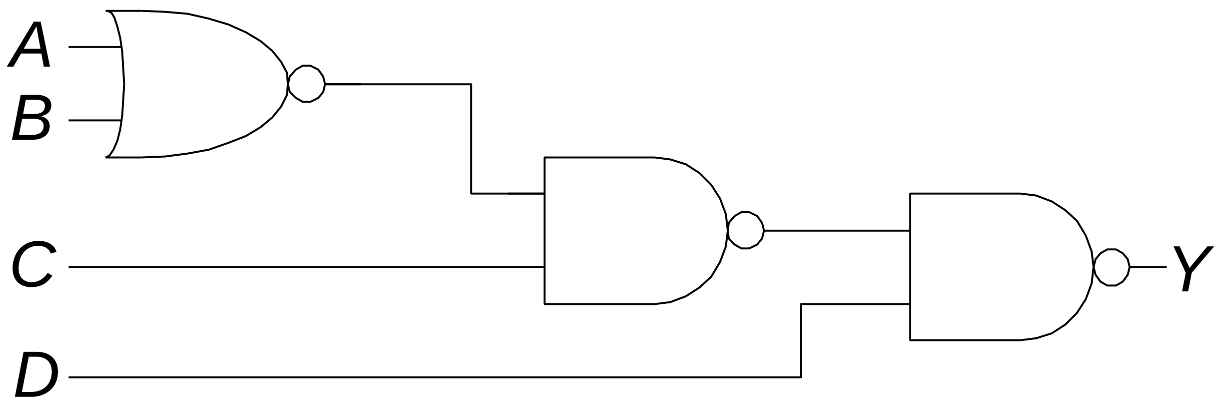


$$Y = AB + CD$$

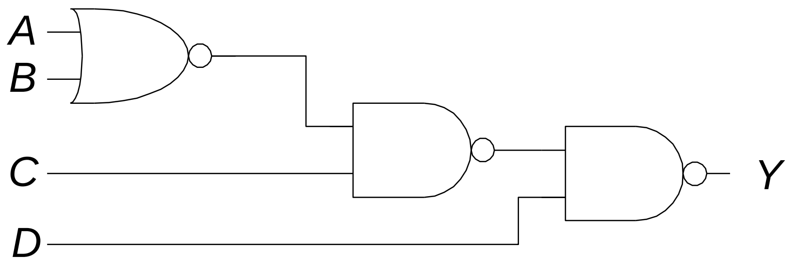
КАРХ: Тема_4: Комбинационни логически схеми

Правила:

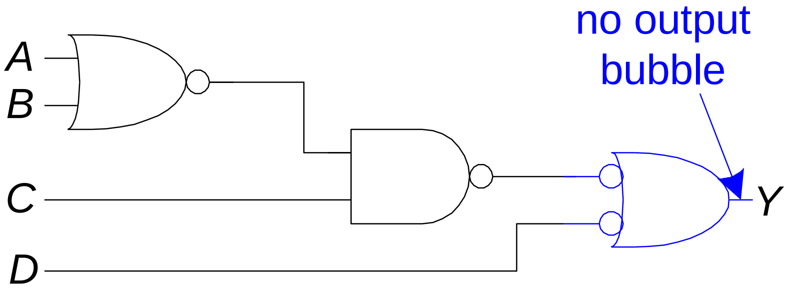
- Започва се от изхода и се движи към входовете.
- Логическите елементи се променят така, че точките да се компенсират.



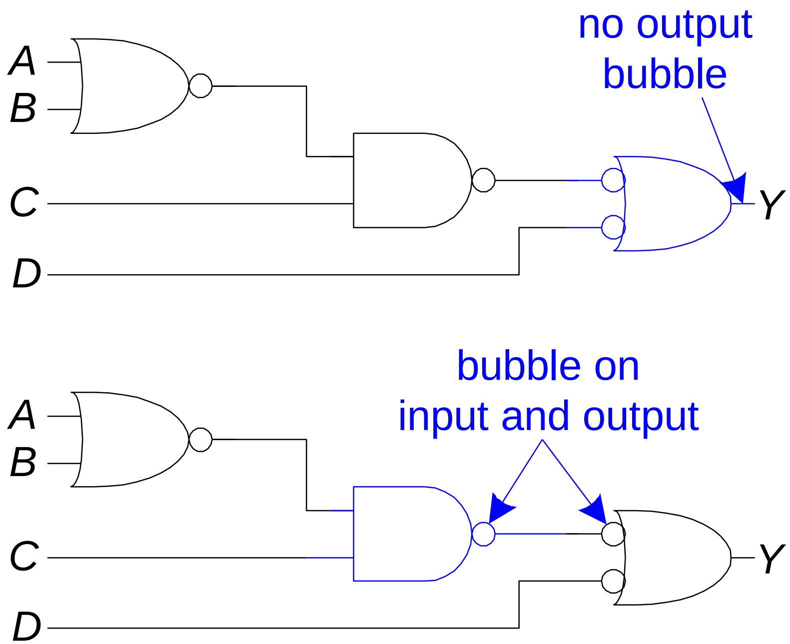
КАРХ: Тема_4: Комбинационни логически схеми



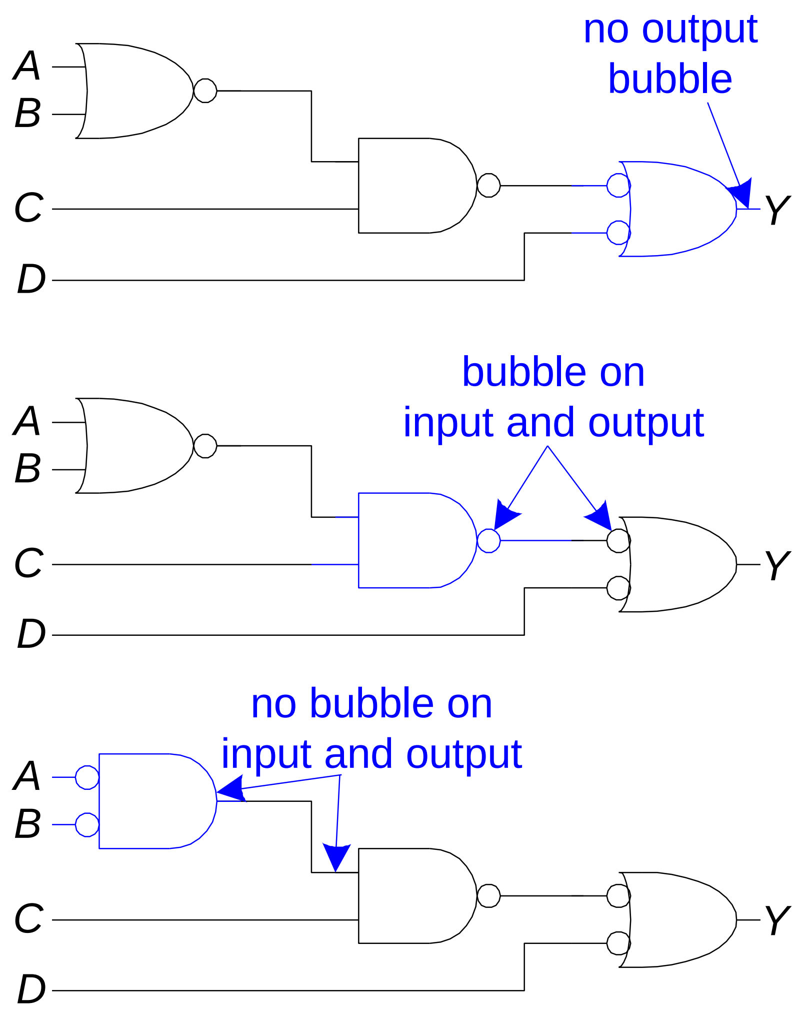
КАРХ: Тема_4: Комбинационни логически схеми



КАРХ: Тема_4: Комбинационни логически схеми



КАРХ: Тема_4: Комбинационни логически схеми

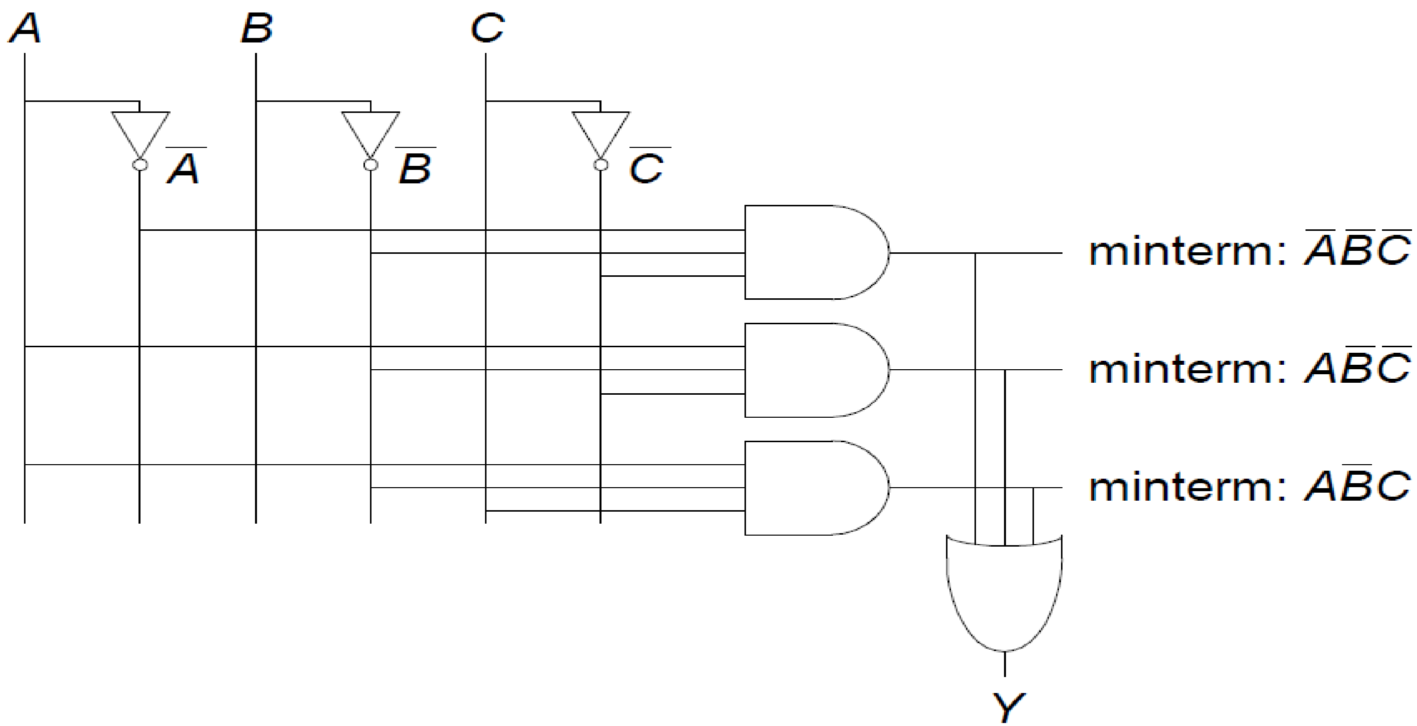


$$Y = \overline{A}\,\overline{B}C + \overline{D}$$

КАРХ: Тема_4: Комбинационни логически схеми

<u>Преминаване от логически функции към логически схеми.</u>

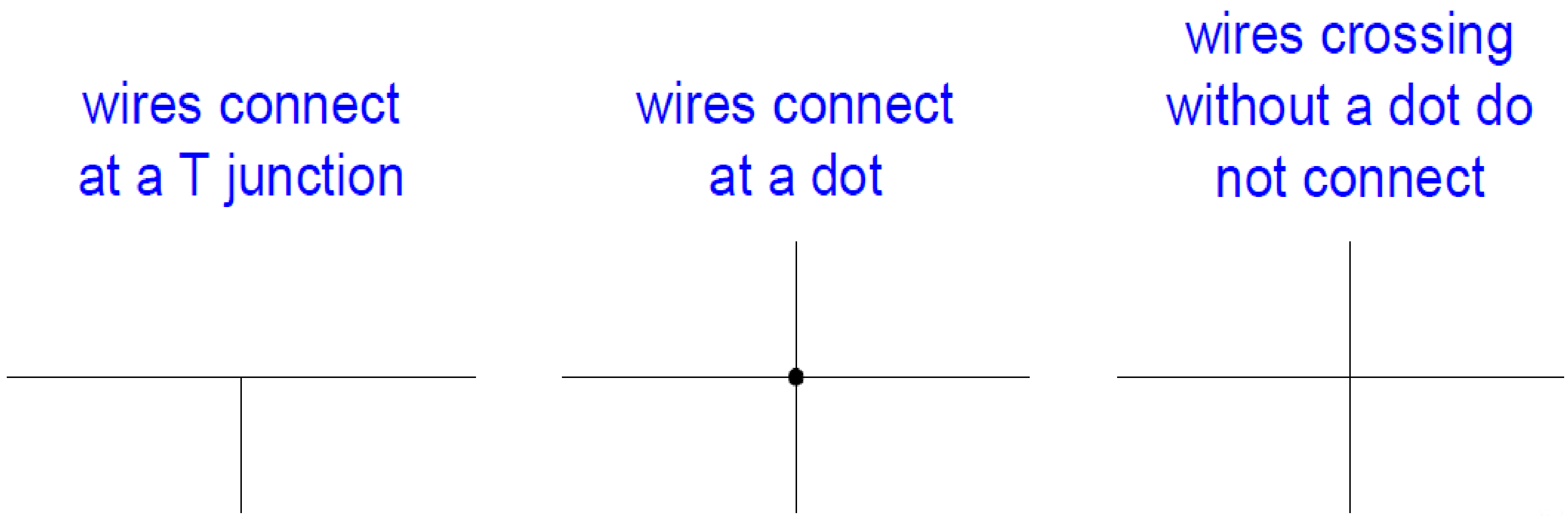
- Логически схеми на две нива: ANDs последвани от ORs
- Пример: $Y = \overline{A}\,\overline{B}\,\overline{C} + A\overline{B}\,\overline{C} + A\overline{B}C$



КАРХ: Тема_4: Комбинационни логически схеми

Правила при чертане на логически схеми с логически елементи.

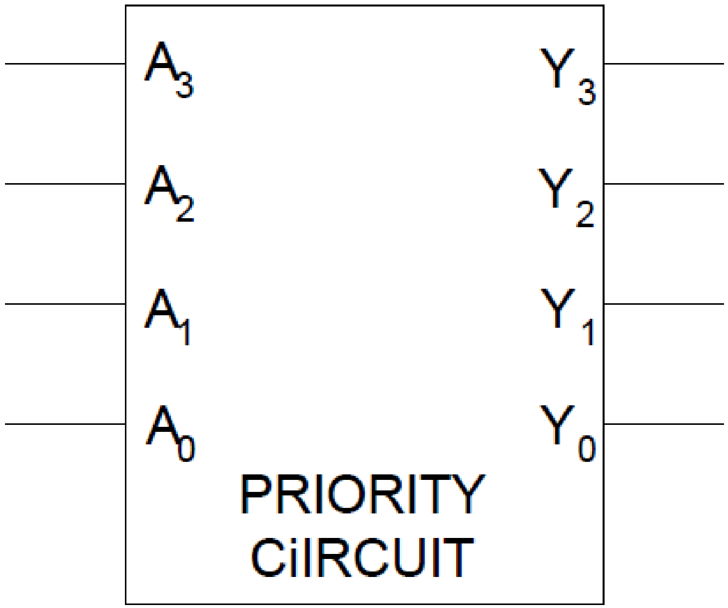
- Входовете са отляво (или отгоре).
- Изходите са отдясно (или отдолу).
- Логическите елементи следват отляво на дясно.
- Използването на прави проводници е препоръчително.
- Проводниците винаги се свързват с Т-връзка.
- Точката показва връзка между пресичащи се проводници.
- Пресичащи се проводници без точка нямат връзка.



КАРХ: Тема_4: Комбинационни логически схеми

<u>Логически схеми с много изходи.</u>

Пример: Схема с приоритет – на изхода на схемата излиза най-старшия бит TRUE на входа.

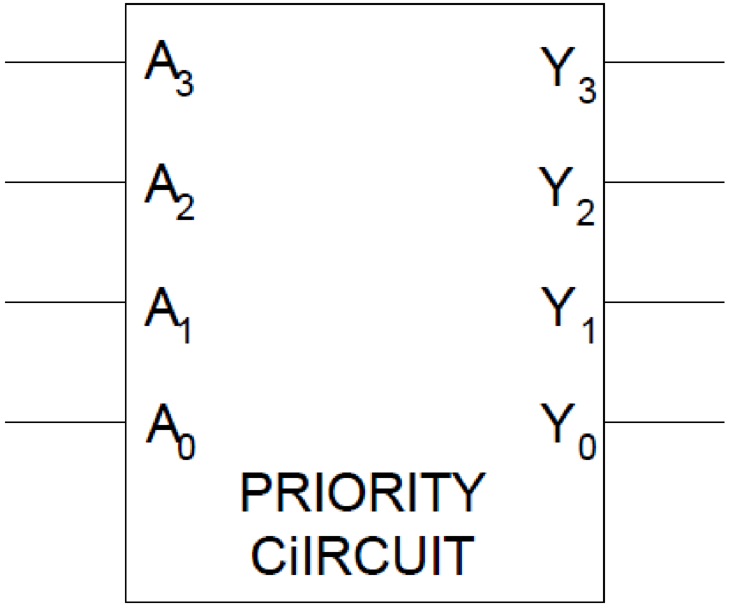


A_3	A_2	A_1	A_0	Y_3	Y_2	Y_1	Y_0
0	0	0	0				
0	0	0	1				
0	0	1	0				
0	0	1	1				
0	1	0	0				
0	1	0	1				
0	1	1	0				
0	1	1	1				
1	0	0	0				
1	0	0	1				
1	0	1	0				
1	0	1	1				
1	1	0	0				
1	1	0	1				
1	1	1	0				
1	1	1	1				

КАРХ: Тема_4: Комбинационни логически схеми

<u>Логически схеми с много изходи.</u>

Пример: Схема с приоритет – на изхода на схемата излиза най-старшия бит TRUE на входа.



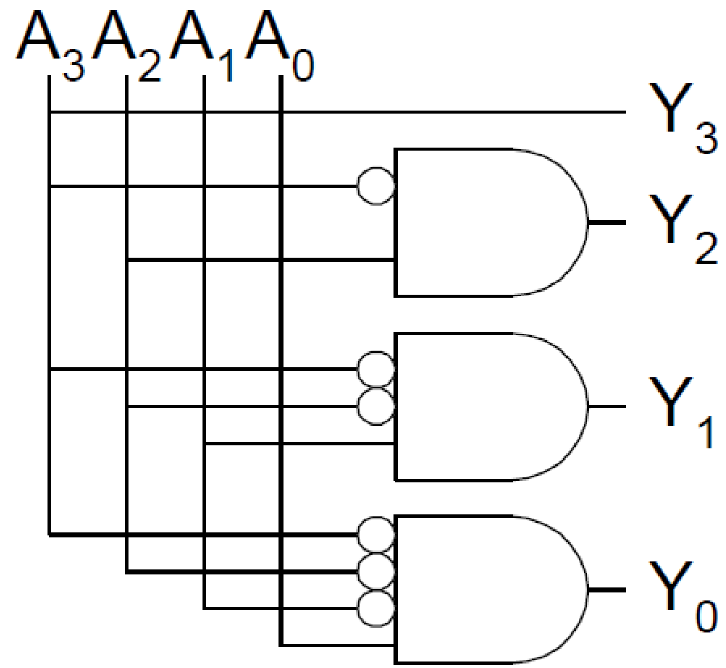
A_3	A_2	A_1	A_0	Y_3	Y_2	Y_1	Y_0
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	1
0	0	1	0	0	0	1	0
0	0	1	1	0	0	1	0
0	1	0	0	0	1	0	0
0	1	0	1	0	1	0	0
0	1	1	0	0	1	0	0
0	1	1	1	0	1	0	0
1	0	0	0	1	0	0	0
1	0	0	1	1	0	0	0
1	0	1	0	1	0	0	0
1	0	1	1	1	0	0	0
1	1	0	0	1	0	0	0
1	1	0	1	1	0	0	0
1	1	1	0	1	0	0	0
1	1	1	1	1	0	0	0

КАРХ: Тема_4: Комбинационни логически схеми

Логически схеми с много изходи.

Пример: Схема с приоритет – на изхода на схемата излиза най-старшия бит TRUE на входа.

A_3	A_2	A_1	A_0	Y_3	Y_2	Y_1	Y_0
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	1
0	0	1	0	0	0	1	0
0	0	1	1	0	0	1	0
0	1	0	0	0	1	0	0
0	1	0	1	0	1	0	0
0	1	1	0	0	1	0	0
0	1	1	1	0	1	0	0
1	0	0	0	1	0	0	0
1	0	0	1	1	0	0	0
1	0	1	0	1	0	0	0
1	0	1	1	1	0	0	0
1	1	0	0	1	0	0	0
1	1	0	1	1	0	0	0
1	1	1	0	1	0	0	0
1	1	1	1	1	0	0	0



КАРХ: Тема_4: Комбинационни логически схеми

Логически схеми с много изходи.

Пример: Схема с приоритет – на изхода на схемата излиза най-старшия бит TRUE на входа.

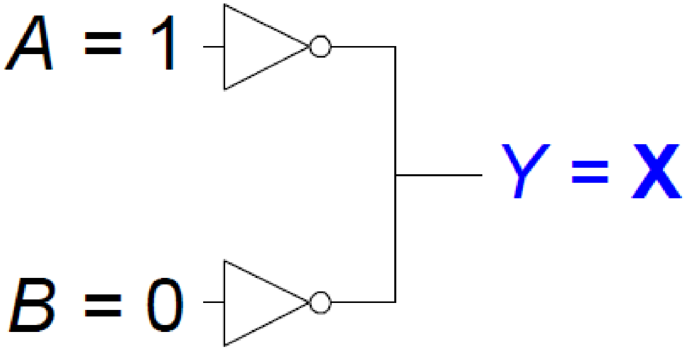
A_3	A_2	A_1	A_0	Y_3	Y_2	Y_1	Y_0
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	1
0	0	1	0	0	0	1	0
0	0	1	1	0	0	1	0
0	1	0	0	0	1	0	0
0	1	0	1	0	1	0	0
0	1	1	0	0	1	0	0
0	1	1	1	0	1	0	0
1	0	0	0	1	0	0	0
1	0	0	1	1	0	0	0
1	0	1	0	1	0	0	0
1	0	1	1	1	0	0	0
1	1	0	0	1	0	0	0
1	1	0	1	1	0	0	0
1	1	1	0	1	0	0	0
1	1	1	1	1	0	0	0

A_3	A_2	A_1	A_0	Y_3	Y_2	Y_1	Y_0
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	1
0	0	1	X	0	0	1	0
0	1	X	X	0	1	0	0
1	X	X	X	1	0	0	0

x – няма значение (Don’t Cares)

Конфликт: **x**

- Конфликт: изходът на схемата се опитва да бъде **1 и 0 едновременно**.
  - Реалната стойност е някъде между тях.
  - Може да е 0, 1, или някъде в забранената зона.
  - Може да се мени с напрежението, температурата, във времето, с шума.
  - Често предизвиква отделяне на топлина.

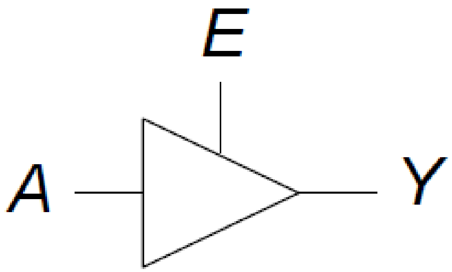


- **Внимание:**
  - Конфликтът обикновено е грешка (**bug**).
  - **X се** използва при **“don’t care” и при конфликт** – трябва да се различават от контекста.

Логически схеми с плаващ изход (изход с висок импеданс).

- Плаващият изход може да бъде 0, 1, или някъде между тях.
  - Плаването на напрежението не може да се установи с волтметър.

Tristate Buffer



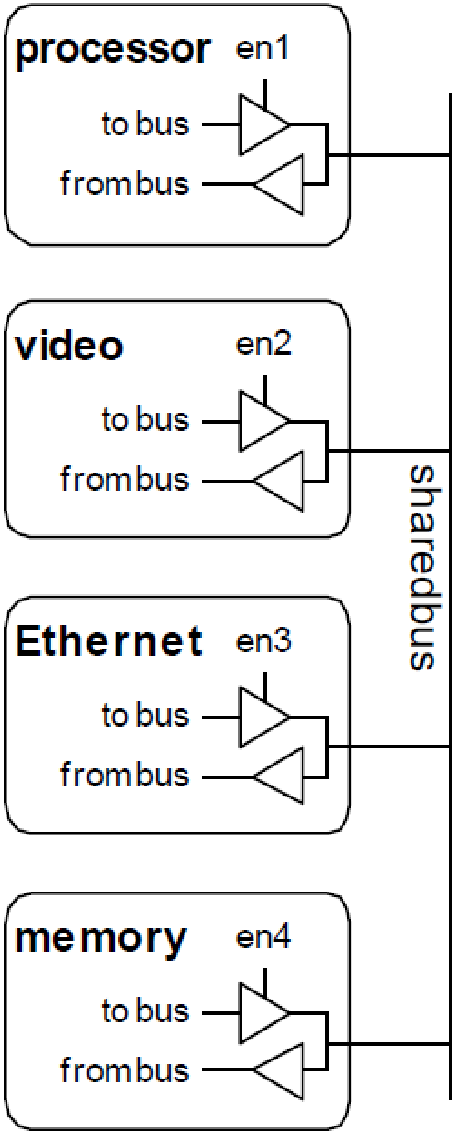
E	A	Y
0	0	Z
0	1	Z
1	0	0
1	1	1

КАРХ: Тема_4: Комбинационни логически схеми

Линии с три състояния. (Tristate Busses)

Използване на линии с три състояния.

- Свързване на много устройства.
- Само едно от тях – активно.



КАРХ: Тема_4: Комбинационни логически схеми

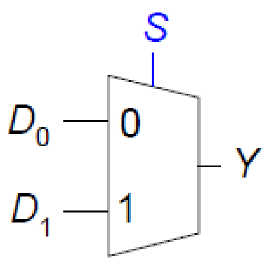
Основни приложения на комбинационните схеми.

- Мултиплексори (Multiplexers).
- Дешифратори (Decoders).

<u>Мултиплексори (Mux).</u>

- Свързват 1 от ***N*** входа кум изхода.
- Има **log$_2$*N*-bit** селектиращи входа – контролни (управляващи) входове.
- **Пример:**

2:1 Mux



S	D_1	D_0	Y
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

S	Y
0	D_0
1	D_1

КАРХ: Тема_4: Комбинационни логически схеми

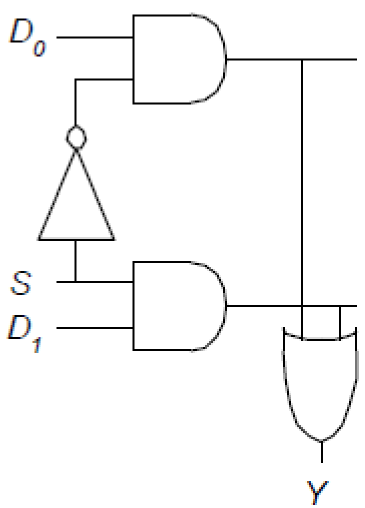
<u>Мултиплексори (Mux).</u>

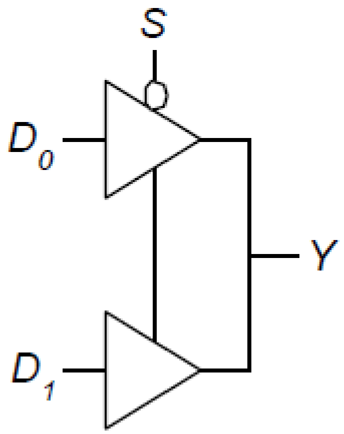
Реализация

- С логически елементи (Logic gates). - С бупфери с три състояния (Tristates)

– Sum-of-products form

$$Y = D_0\overline{S} + D_1S$$





КАРХ: Тема_4: Комбинационни логически схеми

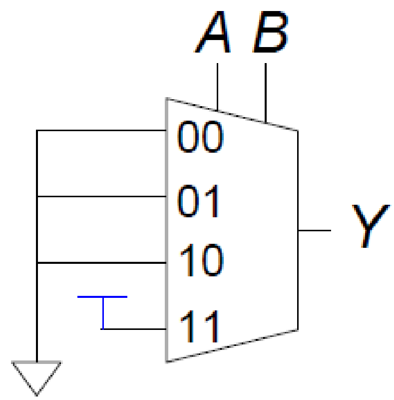
Мултиплексори (Mux).

Приложения:

- като lookup table

A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

$$Y = AB$$



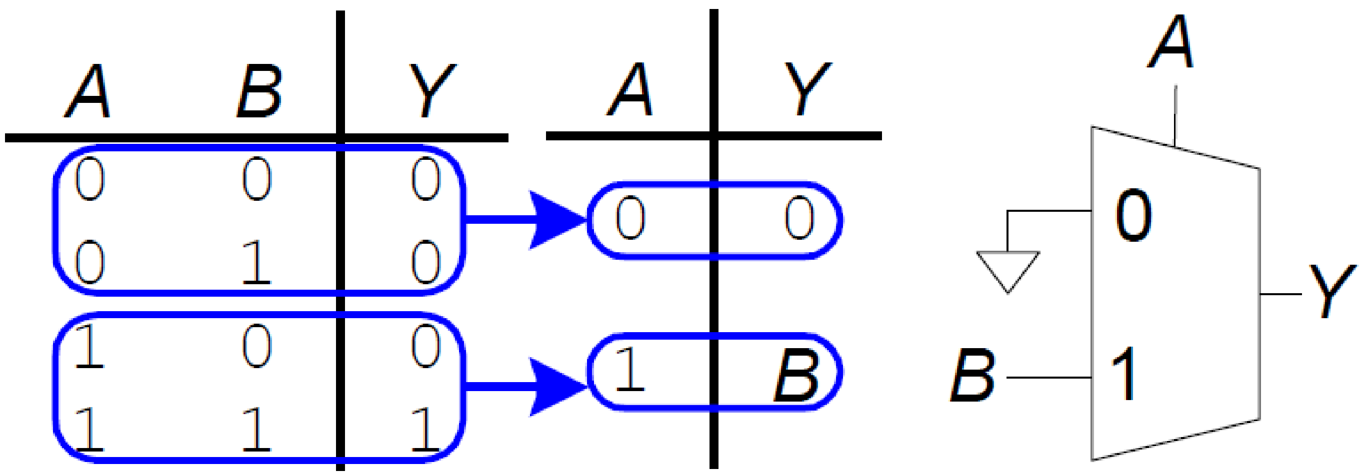
КАРХ: Тема_4: Комбинационни логически схеми

<u>Мултиплексори (Mux).</u>

Приложения:

- като lookup table с намален брой изводи.

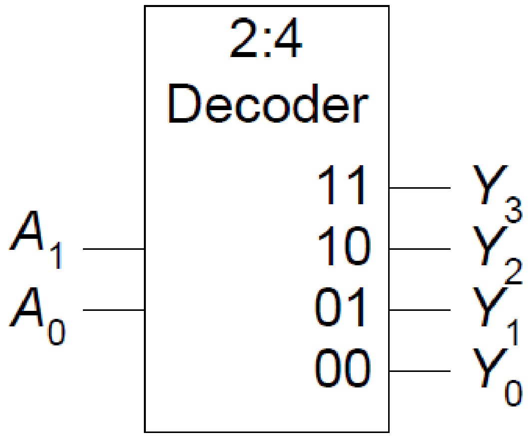
$Y = AB$



КАРХ: Тема_4: Комбинационни логически схеми

<u>Дешифратори (Decoders).</u>

- N входа, 2^N изхода.
- Само един активен изход (в състояние HIGH)

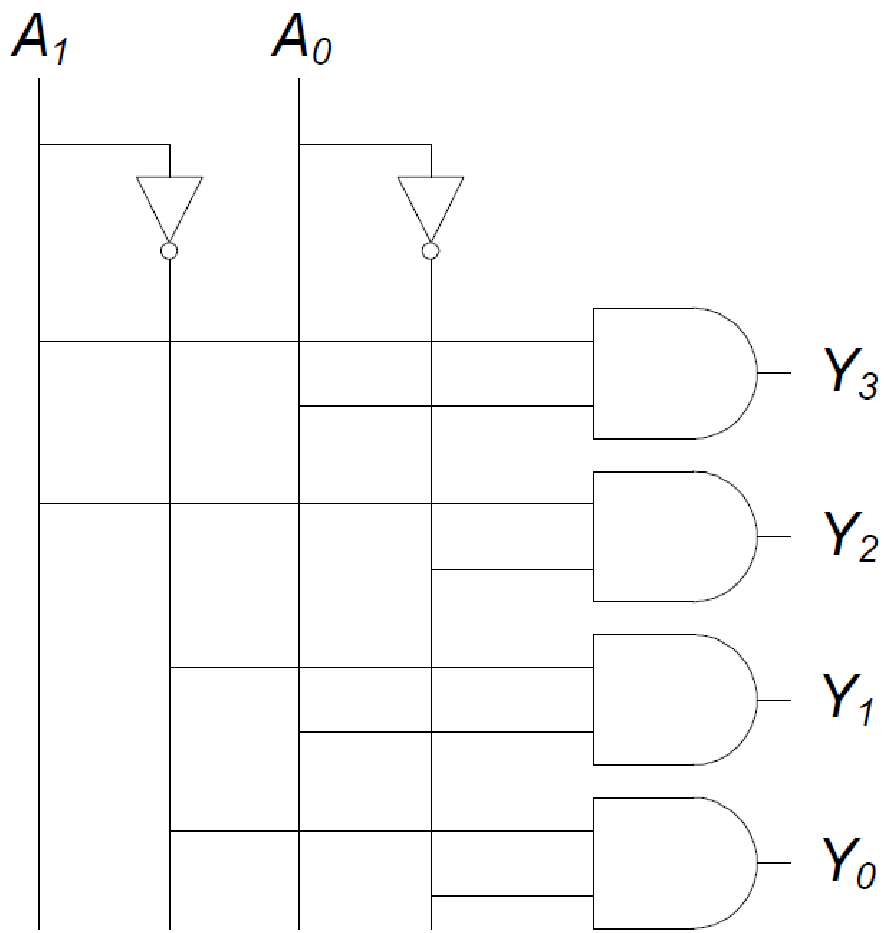


A_1	A_0	Y_3	Y_2	Y_1	Y_0
0	0	0	0	0	1
0	1	0	0	1	0
1	0	0	1	0	0
1	1	1	0	0	0

КАРХ: Тема_4: Комбинационни логически схеми

Дешифратори (Decoders).

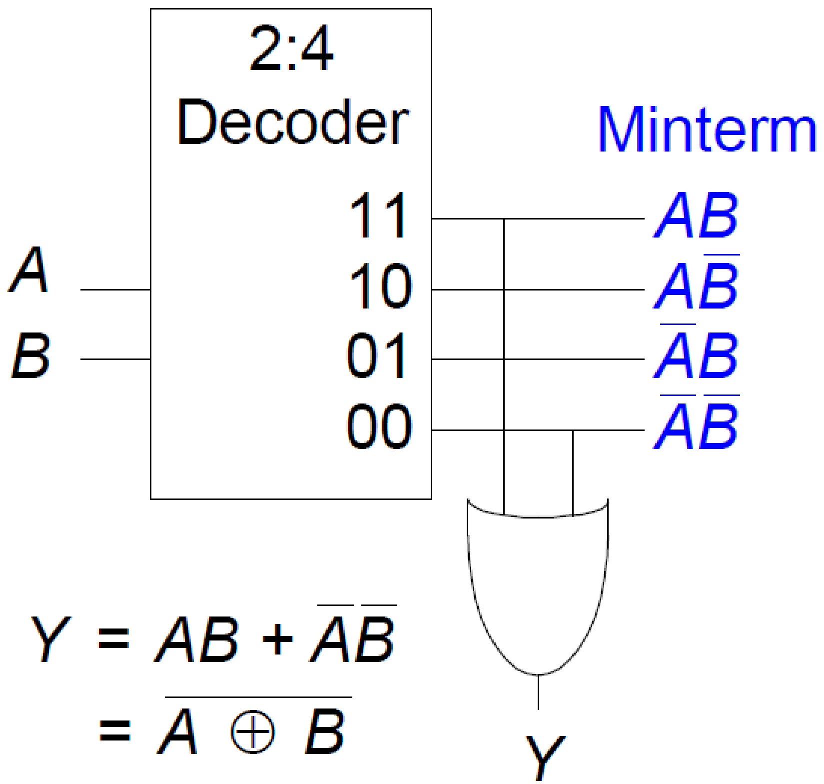
Реализация.



КАРХ: Тема_4: Комбинационни логически схеми

<u>Дешифратори (Decoders).</u>

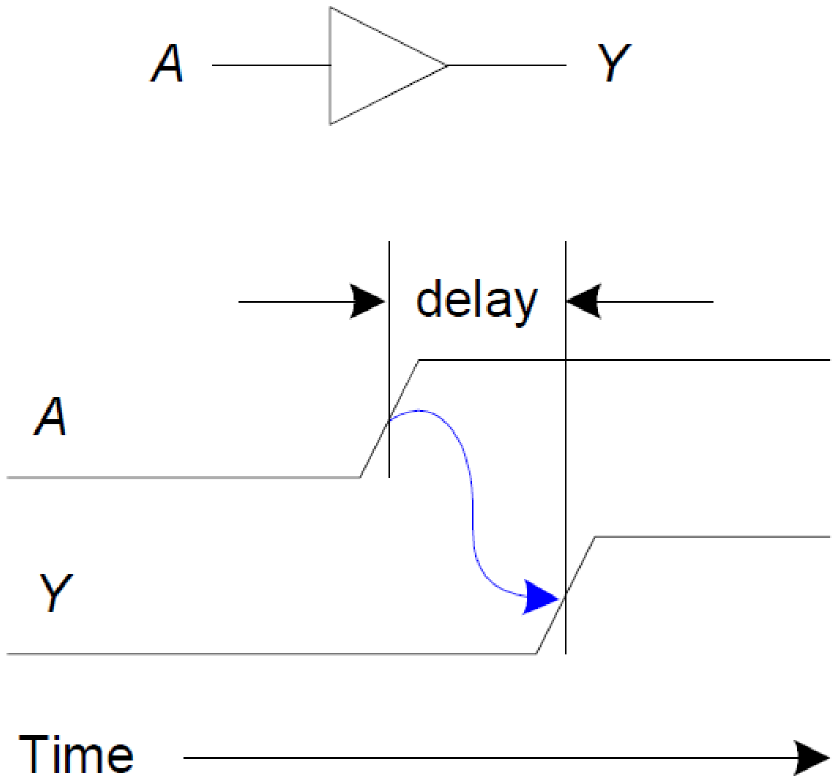
Приложение.



$$Y = AB + \overline{A}\,\overline{B}$$
$$= \overline{A \oplus B}$$

КАРХ: Тема_4: Комбинационни логически схеми

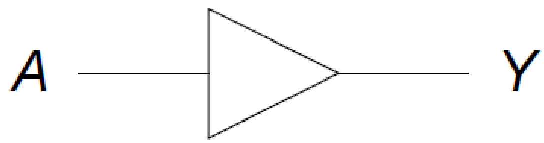
Логически схеми – времеви характеристики.
Закъснение между входа и изхода.

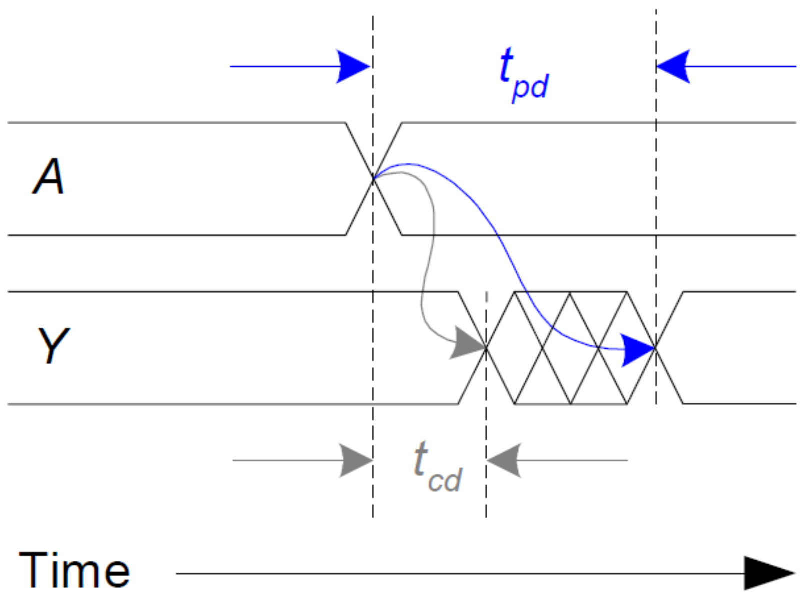


<u>Логически схеми – времеви характеристики.</u>

Закъснение между входа и изхода.

- **Propagation delay:** t_{pd} = max delay from input to output
- **Contamination delay:** t_{cd} = min delay from input to output





КАРХ: Тема_4: Комбинационни логически схеми

Логически схеми – времеви характеристики.

„Звънене“ (Glitches) – когато промяната на състоянието на даден вход води до няколкократна промяна на изхода до установяването му.

- Glitches не създават проблеми при използване на **synchronous design.**
- Важно е да се разпознават : в симулаторите или на осцилоскопа.
- Могат да се причинят и при едновременно превключване на няколко входа.