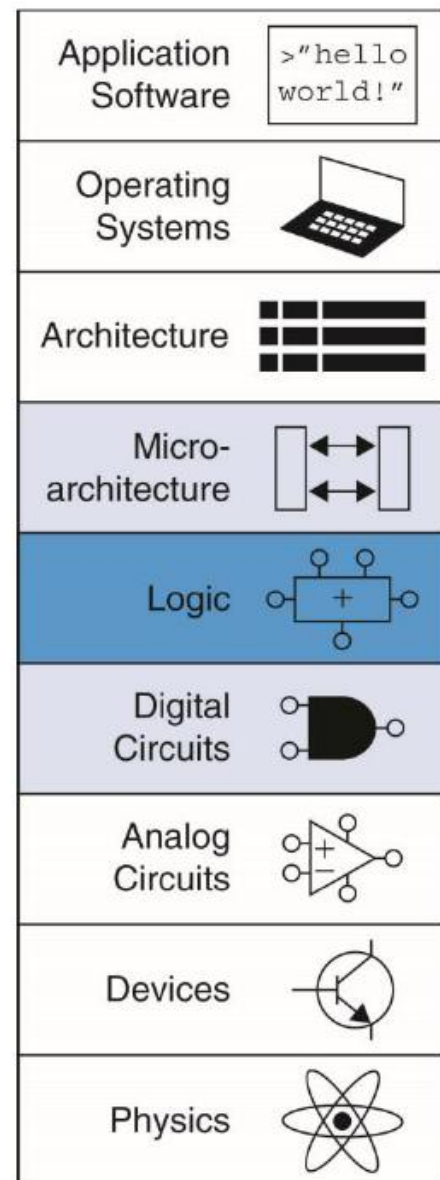


КАРХ: Тема_7: Изграждащи цифрови блокове с памет

Въведение.

- **Изграждащи цифрови блокове с памет (Sequential building blocks):**
 - Броячи, масиви памет, логически матрици
- **Изграждащите блокове се подчиняват на трите основни принципа -hierarchy, modularity и regularity:**
 - Hierarchy на простите компоненти;
 - Добре дефинирани интерфейси и функции;
 - Стандартните структури са лесно разширими (с мултипликация).

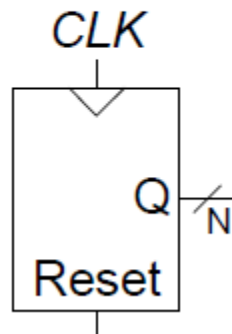


КАРХ: Тема_7: Изграждащи цифрови блокове с памет

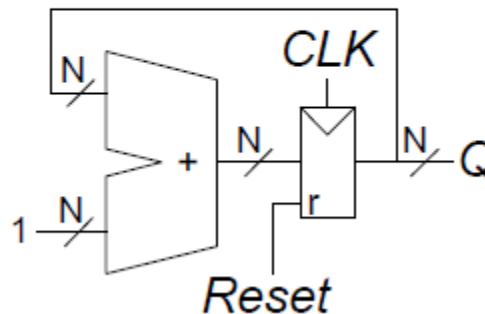
Броячи (Counters).

- Нарастват (намаляват) по фронта на clock (clock edge).
- Броят импулсите на clock , като им съпоставят целочислена стойност, например:
 - 000, 001, 010, 011, 100, 101, 110, 111, 000, 001...
- Примерни приложения:
 - В цифровите часовници;
 - Програмен брояч – показва адреса на текущата инструкция изпълнявана от процесора.

Symbol



Implementation

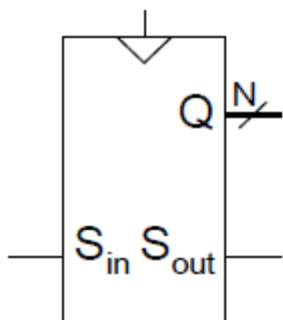


КАРХ: Тема_7: Изграждащи цифрови блокове с памет

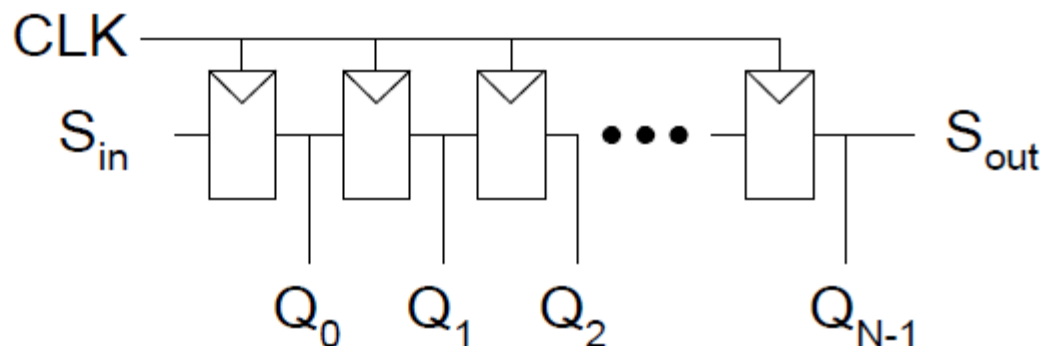
Преместващи регистри (Shift Registers).

- Вкарва в регистъра нов бит всеки път по даден фронт на clock (clock edge).
- Изкарва от регистъра един бит всеки път по даден фронт на clock (clock edge).
- *Преобразувател последователни – паралелни данни (Serial-to-parallel converter)*: преобразува серийните данни на входа (S_{in}) в паралелни данни на изхода ($Q_{0:N-1}$).

Symbol:



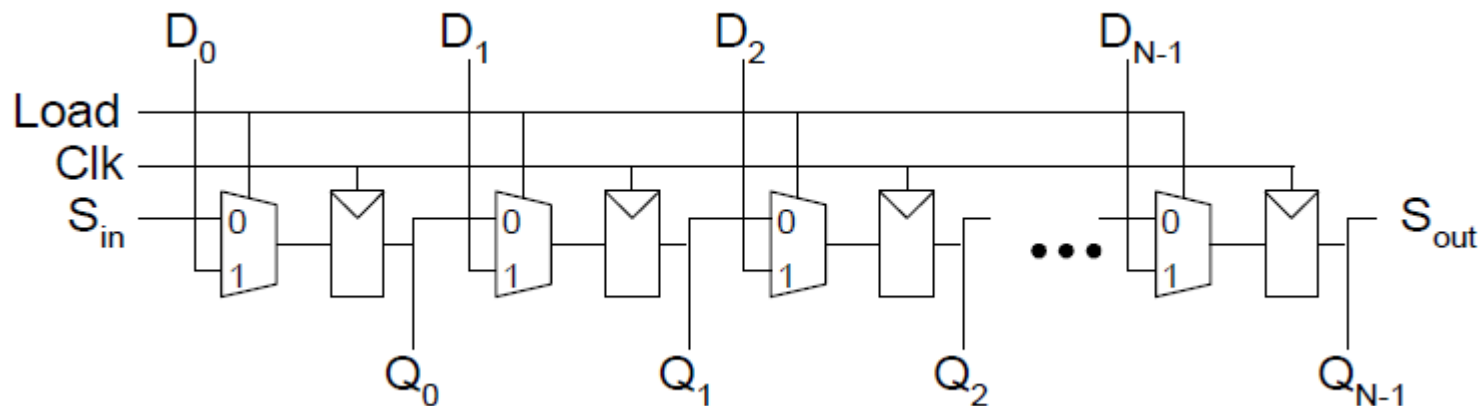
Implementation:



КАРХ: Тема_7: Изграждащи цифрови блокове с памет

Преместващ регистър с паралелно зареждане (Shift Register with Parallel Load).

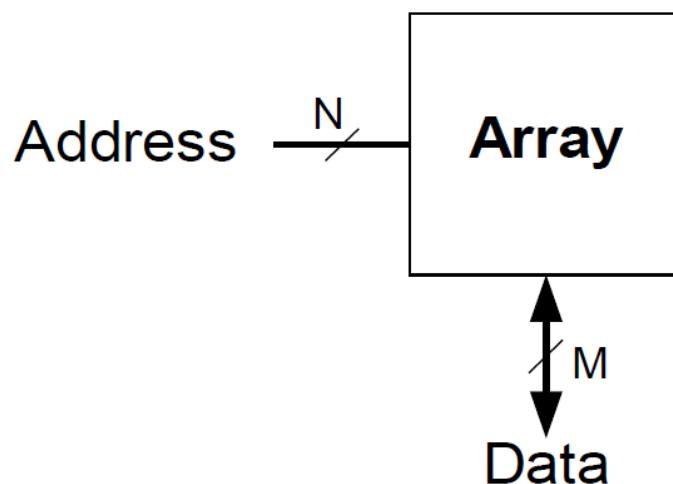
- Когато $Load = 1$, работи като нормален N -bit регистър.
- Когато $Load = 0$, работи като преместващ регистър.
- Може да работи като *serial-to-parallel converter* (S_{in} to $Q_{0:N-1}$) или *parallel-to-serial converter* ($D_{0:N-1}$ to S_{out}).



КАРХ: Тема_7: Изграждащи цифрови блокове с памет

Масиви памет (Memory Arrays).

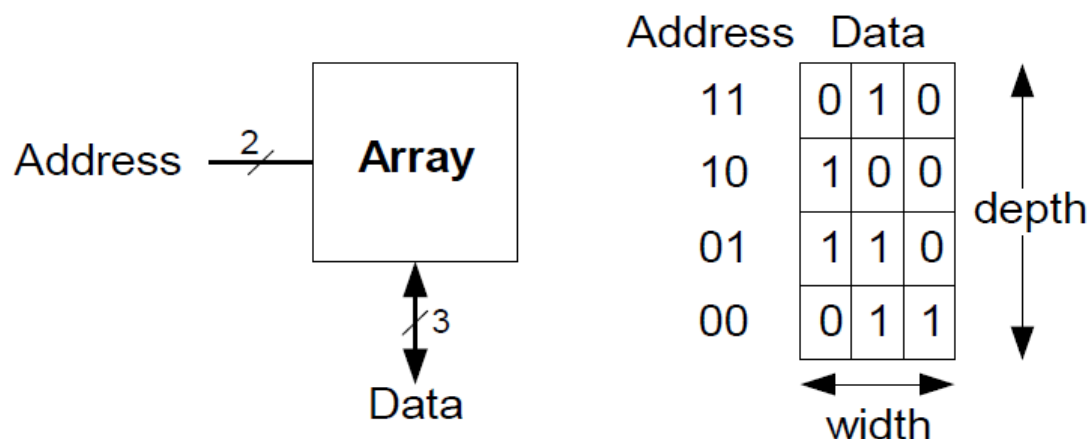
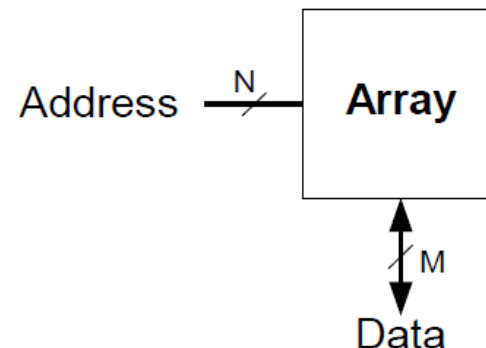
- Ефективно съхраняват голямо количество данни.
- Има три основни типа памет:
 - Dynamic random access memory (DRAM) – Динамична памет с произволен достъп
 - Static random access memory (SRAM) – Статична памет с произволен достъп
 - Read only memory (ROM) – Памет само за четене
- *Стойността на M -bit данни се чете/записва от всеки един N -bit адрес.*



КАРХ: Тема_7: Изграждащи цифрови блокове с памет

Масиви памет (Memory Arrays).

- Паметите представляват 2-размерни матрици от клетки (bit cells).
- Всяка клетка съхранява 1bit информация.
- N адресни bits и M bits данни означават:
 - 2^N редове и M стълба
 - Дълбочина на паметта (Depth):** броя на редовете (броя на думите)
 - Ширина на паметта (Width):** броя на стълбовете (размер на думата)
 - Големина на паметта (Array size):** depth width = 2^N M

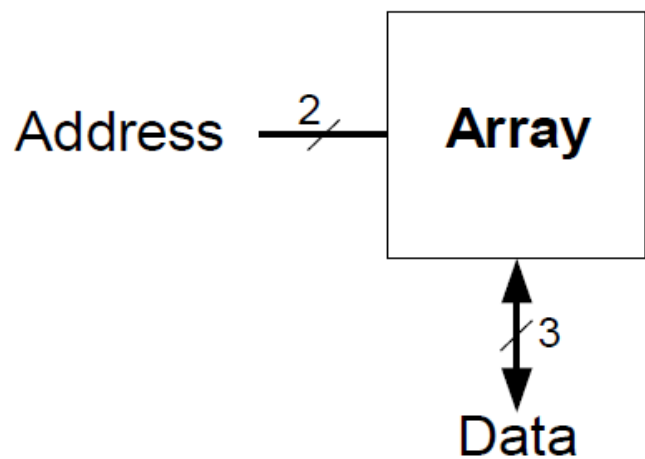


КАРХ: Тема_7: Изграждащи цифрови блокове с памет

Масиви памет (Memory Arrays).

Пример:

- 2^2 3-bit матрица памет:
- Брой на думите: 4
- Размер на думата: 3-bits
- Например 3-bit дума записана на адрес 10 е 100.



Address	Data		
11	0	1	0
10	1	0	0
01	1	1	0
00	0	1	1

depth

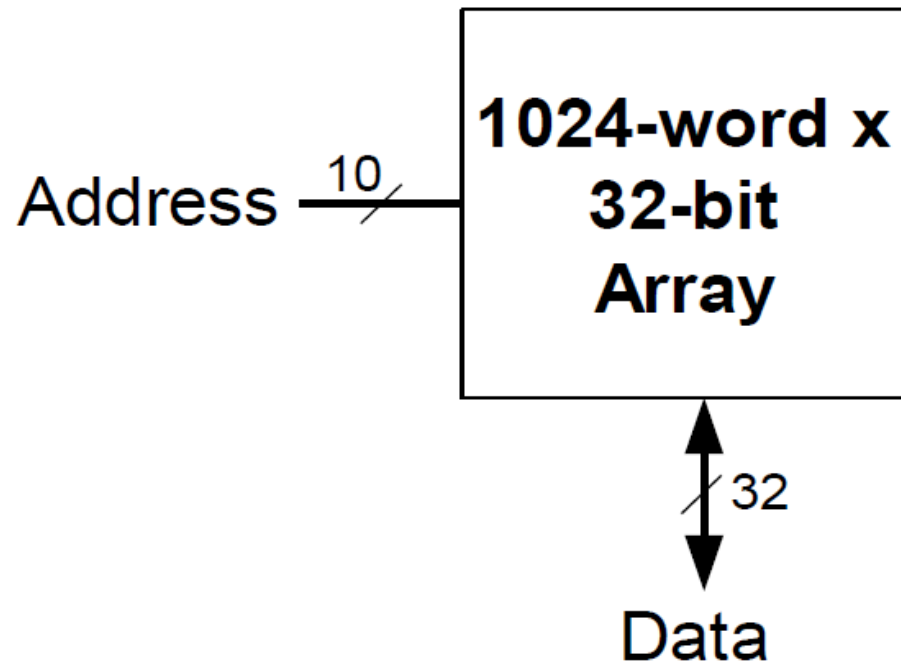
width

КАРХ: Тема_7: Изграждащи цифрови блокове с памет

Масиви памет (Memory Arrays).

Пример:

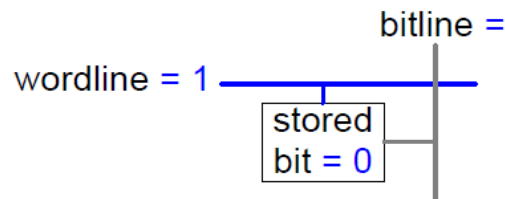
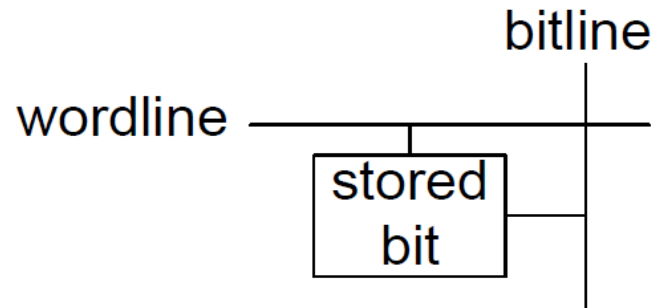
- $N = 10$ адресни bits и $M = 32$ bits данни означават:
- 1024 думи 32-bit масив памет.



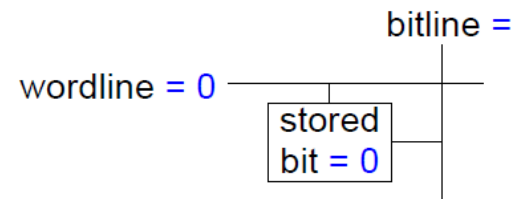
КАРХ: Тема_7: Изграждащи цифрови блокове с памет

Масиви памет (Memory Arrays).

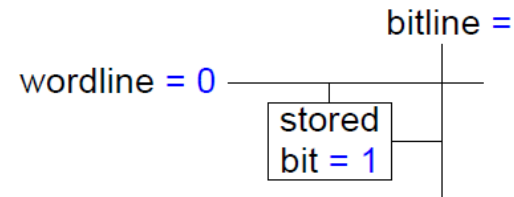
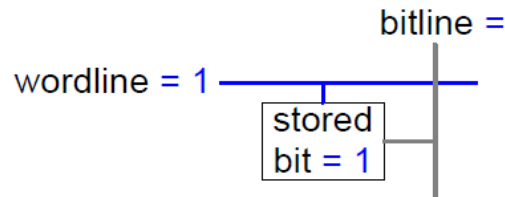
- Вътрешна структура (организация) на паметите.



(a)



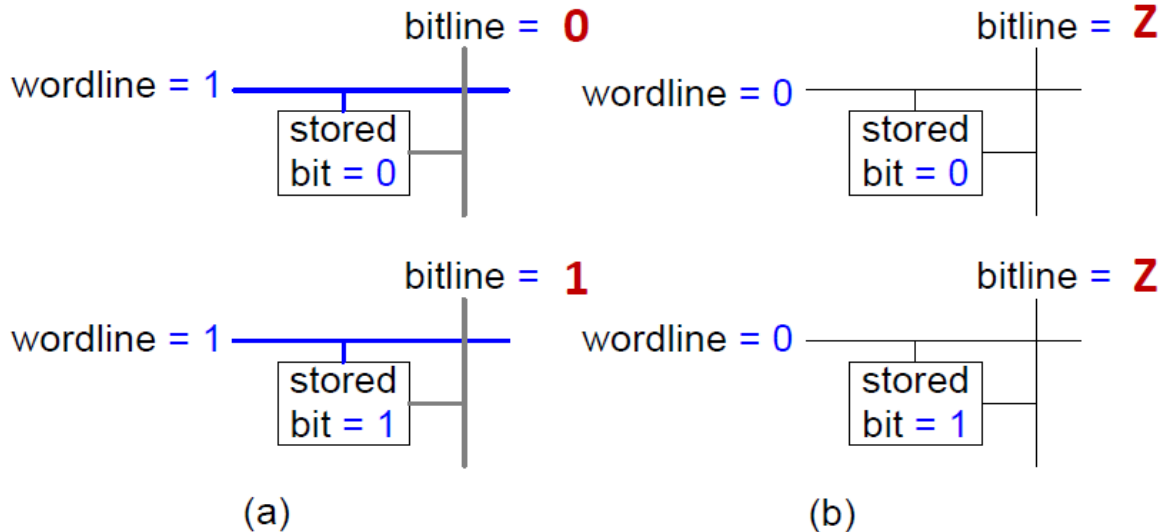
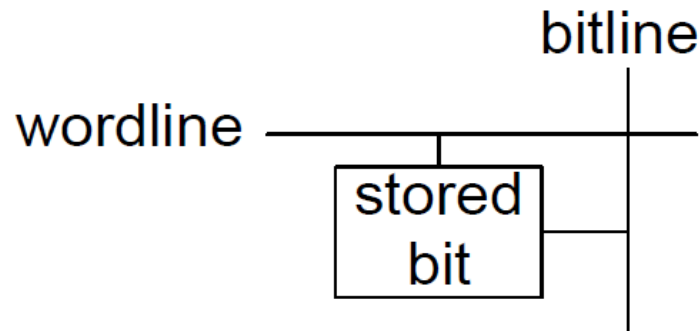
(b)



КАРХ: Тема_7: Изграждащи цифрови блокове с памет

Масиви памет (Memory Arrays).

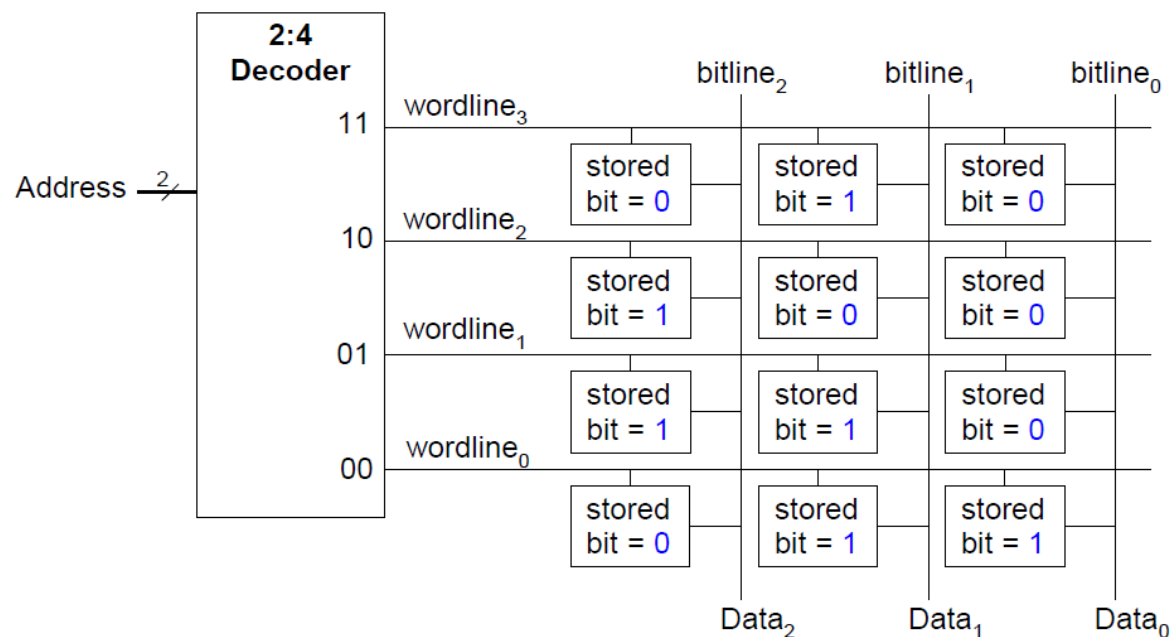
- Вътрешна структура (организация) на паметите.



КАРХ: Тема_7: Изграждащи цифрови блокове с памет

Масиви памет (Memory Arrays).

- Вътрешна структура (организация) на паметите.
- **Wordline:**
 - Действа като разрешение (enable);
 - Един единствен ред от масива памет се чете/записва;
 - Отговаря на уникален адрес;
 - Само 1 wordline е в състояние HIGH във всеки момент.



КАРХ: Тема_7: Изграждащи цифрови блокове с памет

Типове памет.

- Памет с произволен достъп – Random access memory (RAM): **нетрайна (volatile)**
- Read only memory (ROM): **трайна, устойчива (nonvolatile)**

КАРХ: Тема_7: Изграждащи цифрови блокове с памет

Типове памет.

Памет RAM: **нетрайна (volatile)**

- **Volatile = енергозависима:** данните се губят (изтриват) след изключване на захранването ѝ.
- Четенето и записът на данни става бързо.
- Основната памет в компютрите е RAM (DRAM).
- Названието *random access memory* е наследено от миналото – всяка дума от паметта е лесно достъпна, независимо от мястото ѝ, за разлика от паметите с последователен достъп (като тези записани на магнитна лента например).

КАРХ: Тема_7: Изграждащи цифрови блокове с памет

Типове памет.

- Памет ROM: **трайна, устойчива (nonvolatile)**
- **Nonvolatile = енергонезависима:** данните се запазват и след изключване на захранването ѝ.
- Четенето на данни става бързо, но презаписът на данни става бавно или е невъзможен.
- В компютрите се използва основно за съхраняване кода на BIOS (Basic Input/Output System).
- Името *read only memory* също е наследено от историята – първото поколение памети ROM са произвеждани и записвани в заводски условия (с прогаряне на връзки („бушони“)). Веднъж записани, те повече не могат да се презаписват. При следващите поколения ROM този недостатък е отстранен до голяма степен.

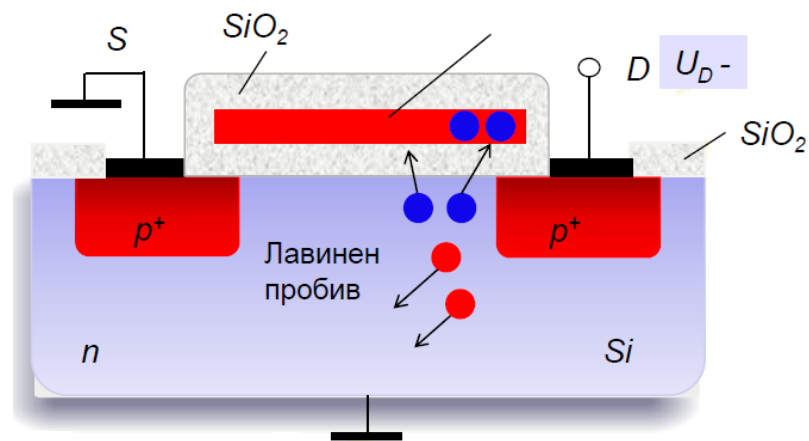
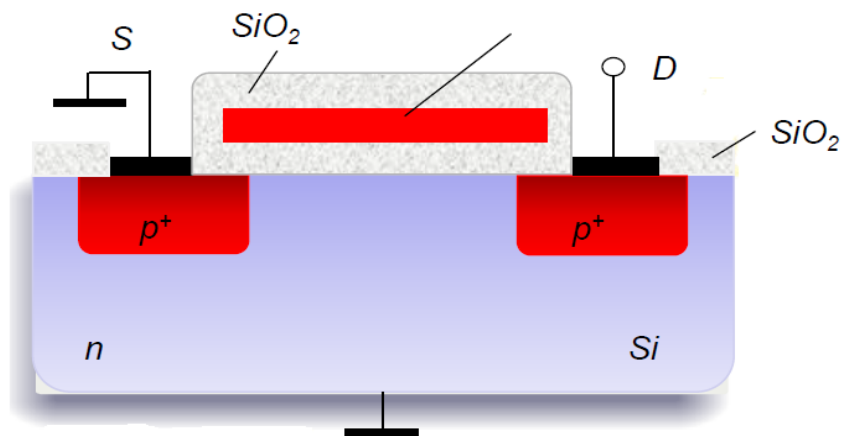
КАРХ: Тема_7: Изграждащи цифрови блокове с памет

Типове памет.

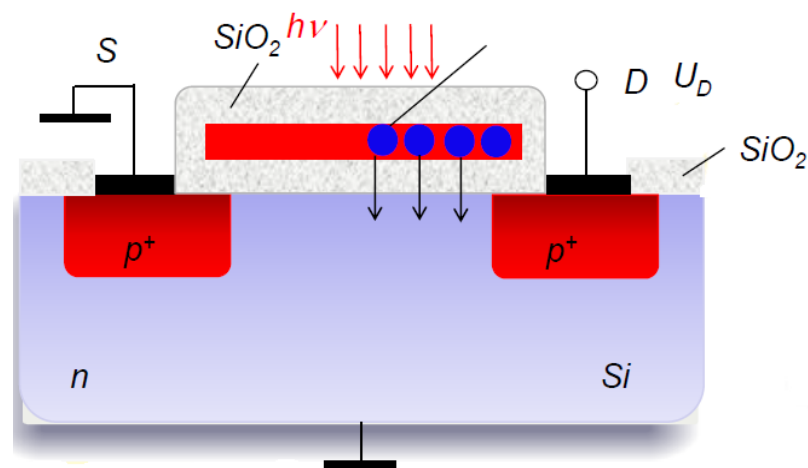
Видове памет ROM:

- ROM – записвана в заводски условия;
- PROM (Programmable ROM) – еднократно записвана с програматор;
- EPROM (Erasable PROM) – изтриваема PROM. Изтриването става чрез облъчване с ултравиолетова светлина за ~ 20 мин. Записът – с програматор. Около 1000 цикъла на презапис.
- EEPROM (Electrically Erasable PROM) – изтриването и записът става с програматор.
- FlashROM – като EEPROM, но програматорът е в самата схема.

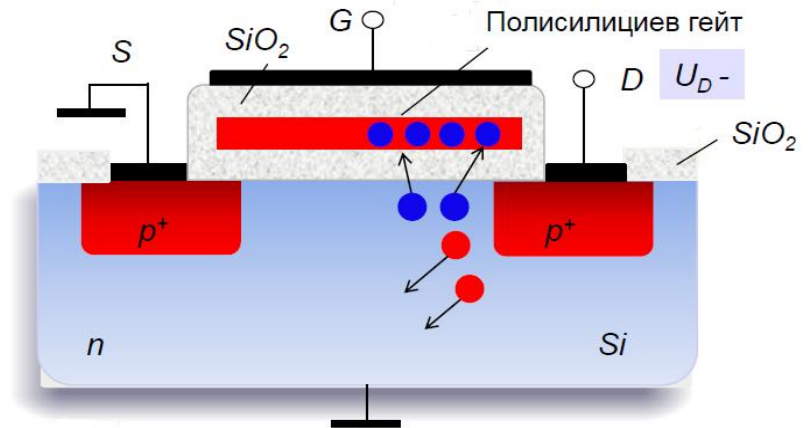
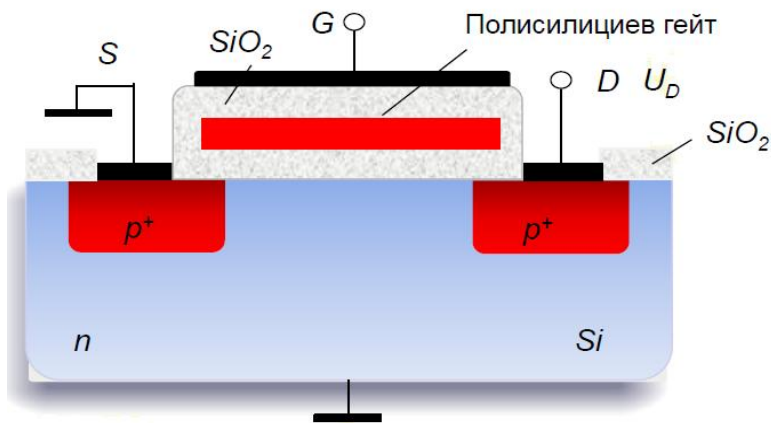
Floating Avalanche MOS - FAMOS



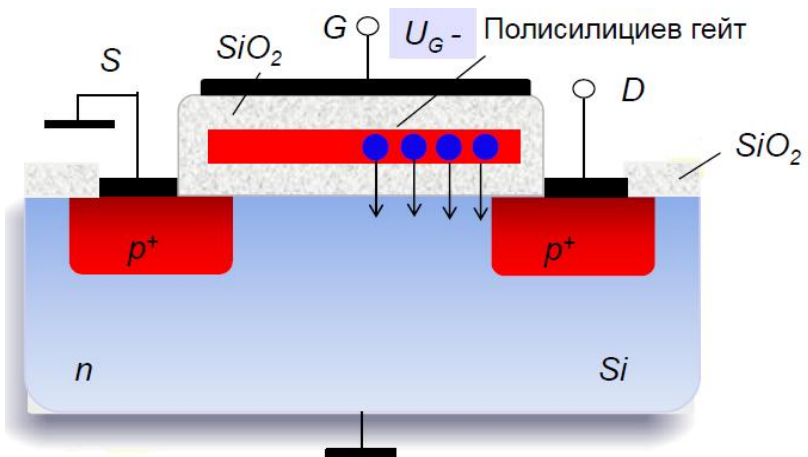
Имат “плаващ” гейт и използват лавинен пробив (Avalanche) за запис на информация. Основно приложение – като елементи на енергонезависимите постоянни памети EPROM.



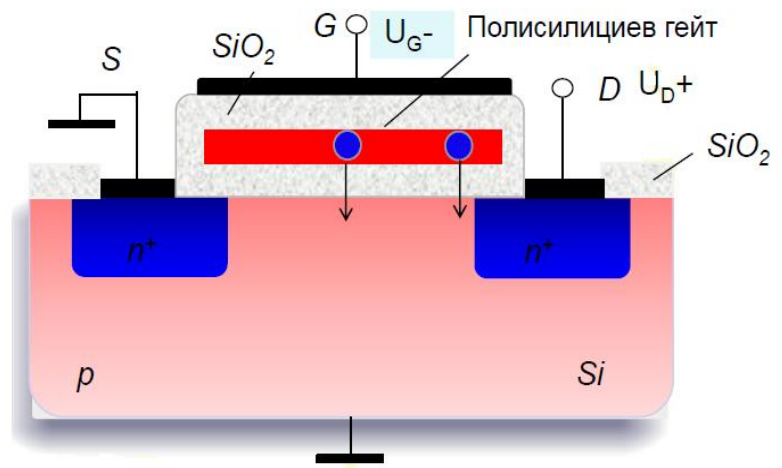
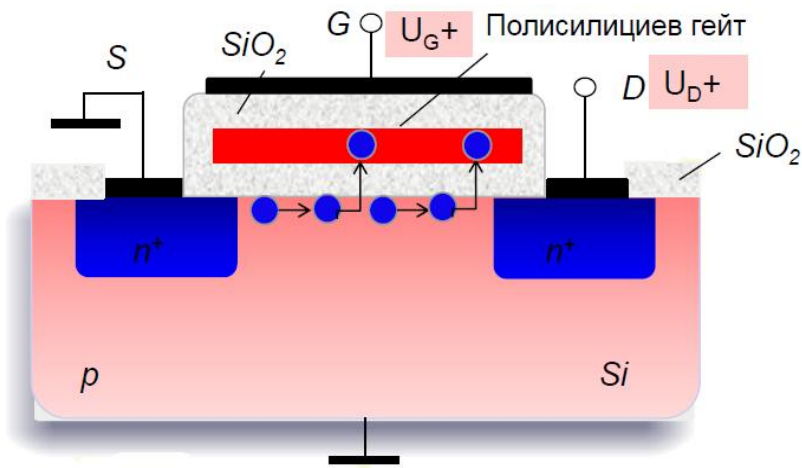
Floating-Gate MOS - FGMOS



FGMOS е MOS транзистор с “плаващ” потенциал на гейта с възможност за електрическо записване и изтриване на информацията. Има подобна структура като FAMOS, но с два изолирани гейта – “плаващ” и управляващ.



N канален FGMOS



При запис се подават положителни импулси с голяма амплитуда едновременно на гейта и дрейна. Образува се канал с висока токова плътност. Част от електроните придобиват достатъчно енергия и достигат “плаващия” гейт, зареждат го отрицателно и повишават праговото напрежение. Изтриването става чрез подаване на голямо отрицателно напрежение на управляващия гейт. FGMOS се използват за направата на EEPROM и FLASH памети.

КАРХ: Тема_7: Изграждащи цифрови блокове с памет

Flash памет.

Fujio Masuoka, 1944 -

- Разработва памети и бързи ИС в Toshiba, 1971-1994
- Изобретява Flash паметта в свободното си време в края на 1970-те години.
- Процесът на изтриване на паметта му напомня светкавицата на фотоапарат.
- Toshiba не успява да реализира веднага идеята му – Intel първи пуска на пазара флаш-памети през 1988 година.
- Продажбите на Flash памети достигат \$25 милиарда за година.



КАРХ: Тема_7: Изграждащи цифрови блокове с памет

Типове памет.

Видове памет RAM:

- **DRAM** (Dynamic random access memory)
- **SRAM** (Static random access memory)
- Различават се по начина на съхраняване на данните:
 - DRAM използва кондензатор;
 - SRAM използва анти-паралелно свързани инвертори.

КАРХ: Тема_7: Изграждащи цифрови блокове с памет

DRAM памет.

Robert Dennard, 1932 –

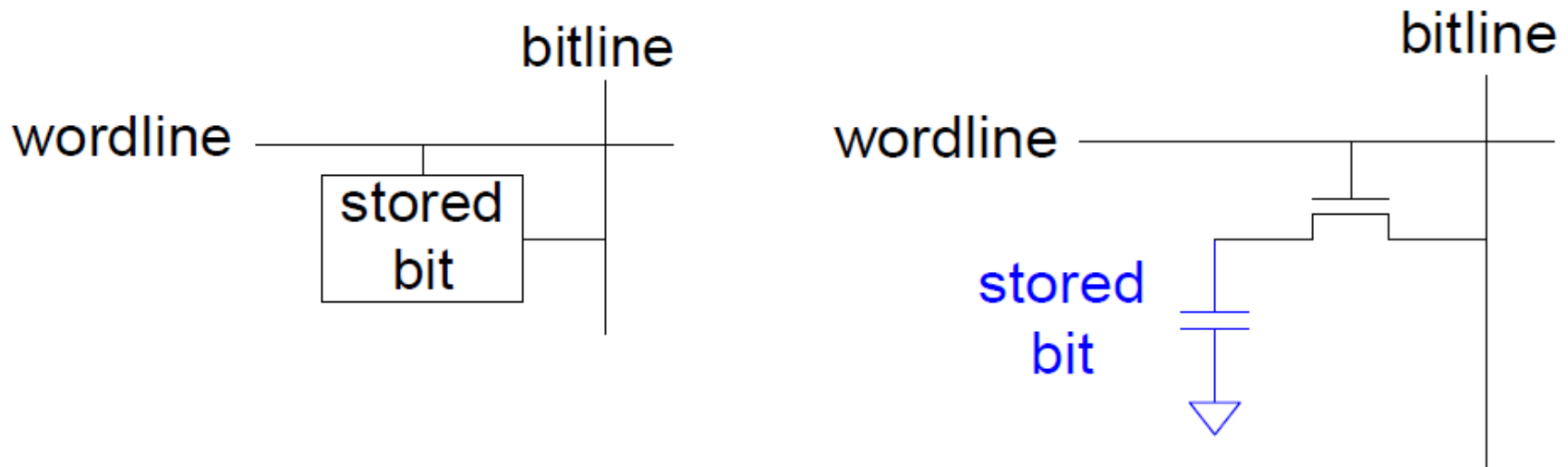
- Изобретява DRAM през 1966 в IBM.
- Колегите му са скептично настроени дали идеята му ще проработи.
- От средата на 70-те години DRAM е във всеки компютър.



КАРХ: Тема_7: Изграждащи цифрови блокове с памет

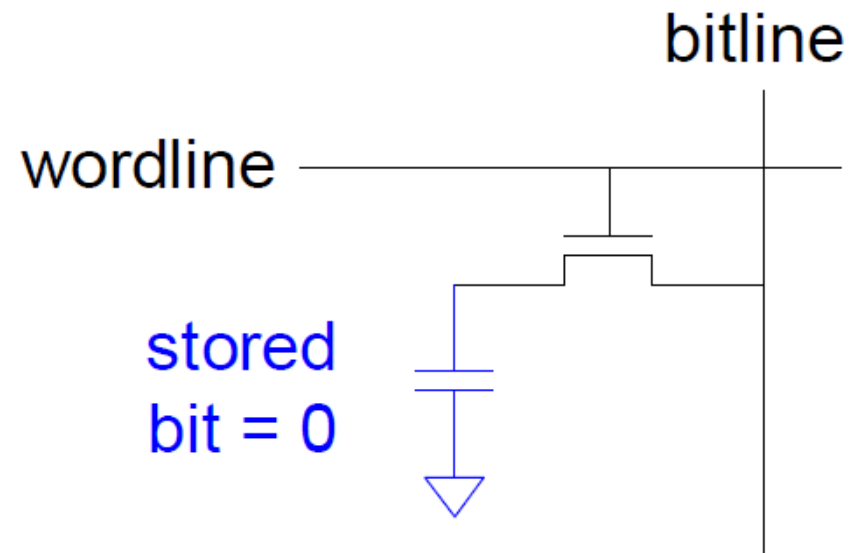
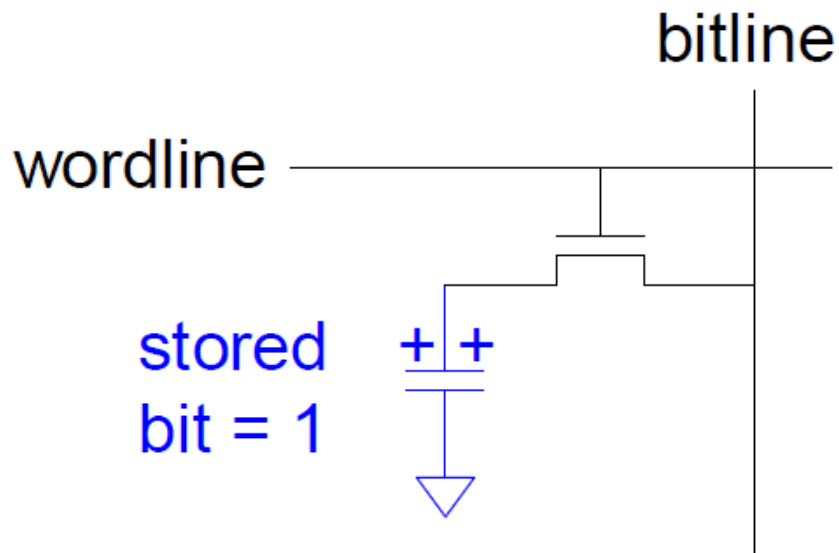
DRAM памет.

- Данните се съхраняват като заряд върху плочите на кондензатор.
- Паметта е динамична (*Dynamic*) защото записаната стойност трябва да се опреснява (refreshed, rewritten) периодично, както и след четене:
 - Поради утечки кондензаторите се разреждат;
 - Операцията „четене“ унищожава записаната стойност.



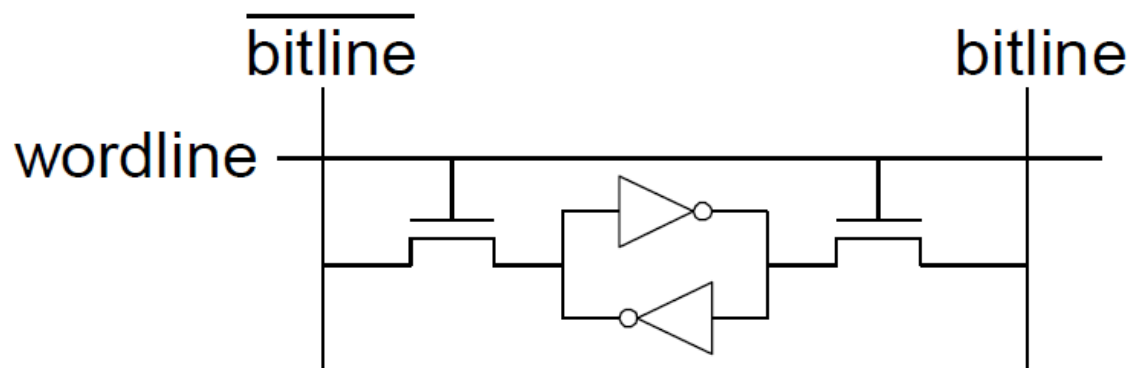
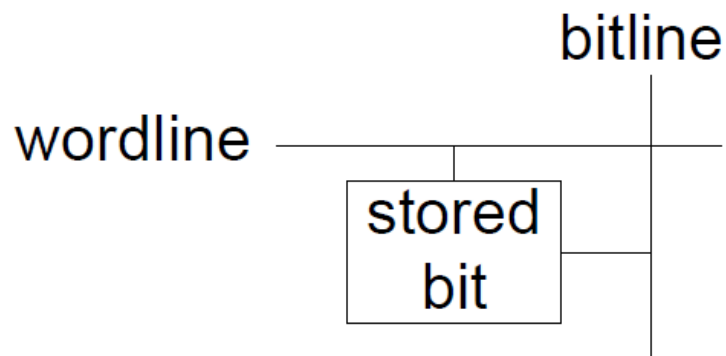
КАРХ: Тема_7: Изграждащи цифрови блокове с памет

DRAM памет.



КАРХ: Тема_7: Изграждащи цифрови блокове с памет

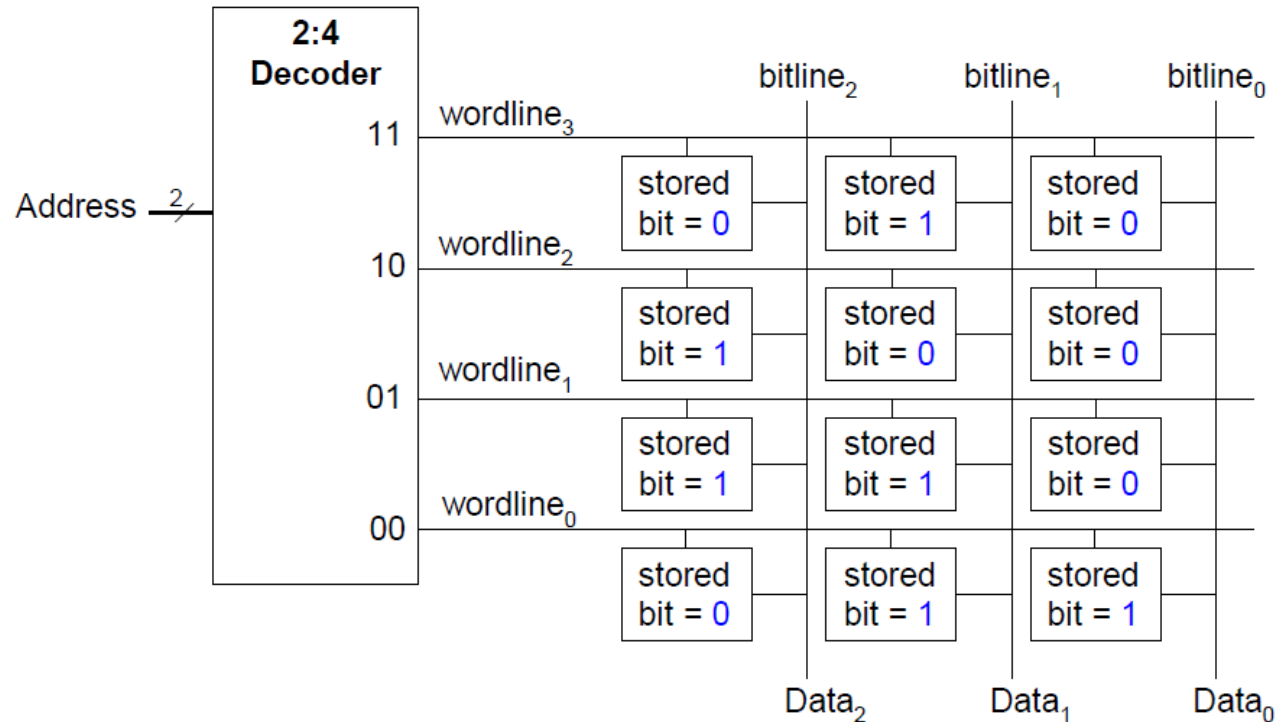
SRAM памет.



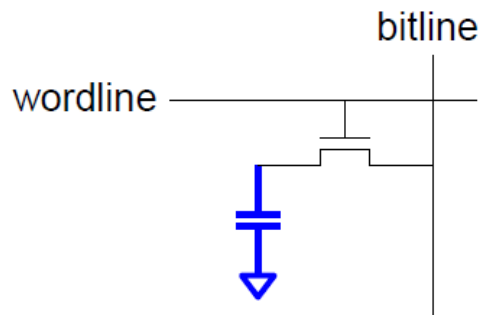
КАРХ: Тема_7: Изграждащи цифрови блокове с памет

Масиви памет.

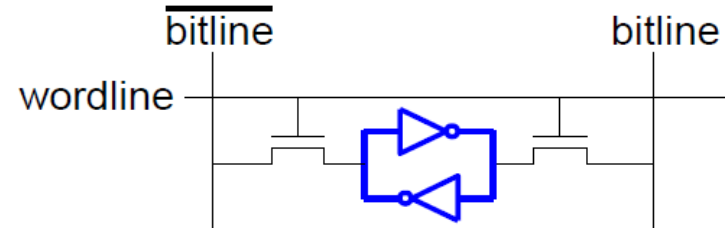
Обзор.



DRAM bit cell:



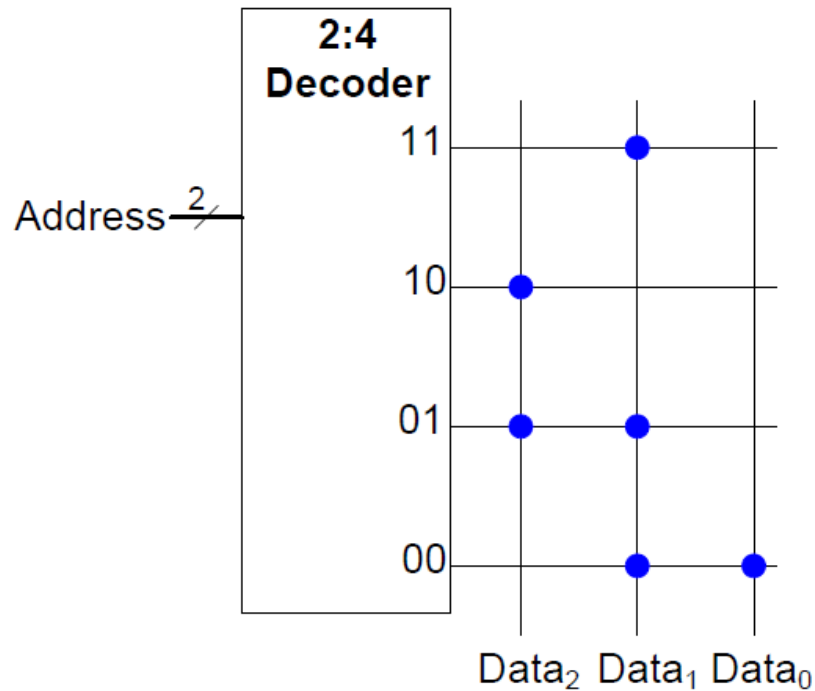
SRAM bit cell:



КАРХ: Тема_7: Изграждащи цифрови блокове с памет

Масиви памет.

Маркиране на клетките памет съдържащи „1“ (Dot Notation).

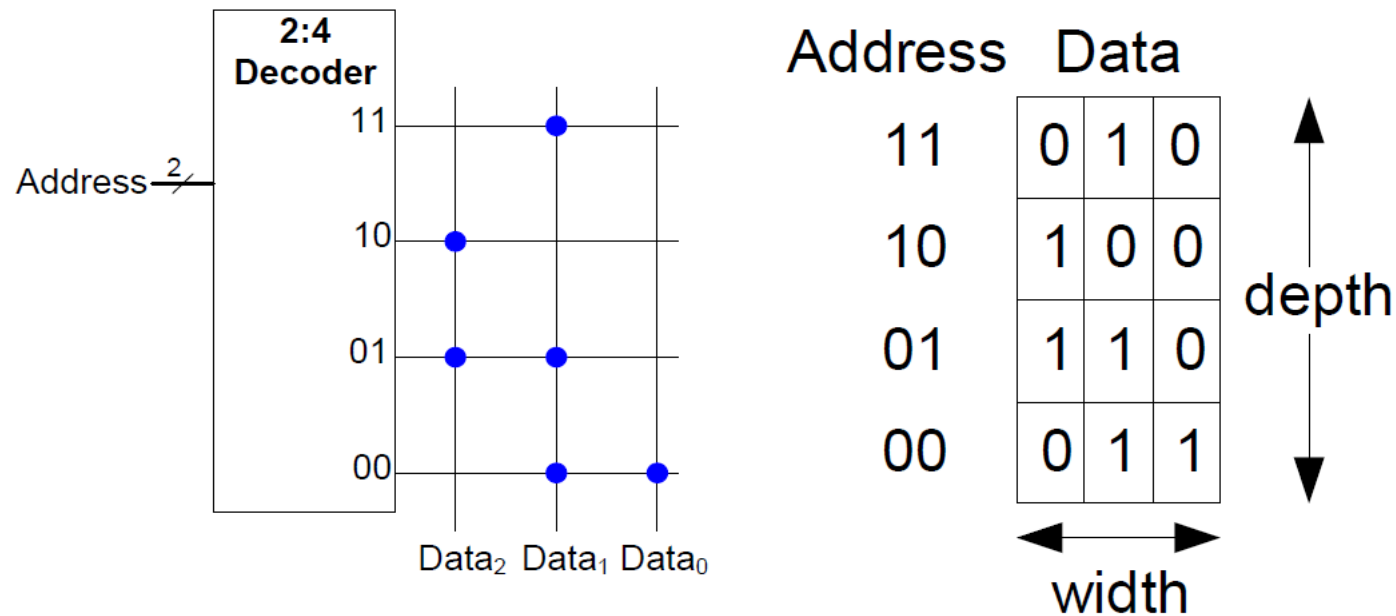


Например, клетка 11 съдържа (010), клетка 00 – (011).

КАРХ: Тема_7: Изграждащи цифрови блокове с памет

Масиви памет.

Маркиране на клетките памет съдържащи „1“ (Dot Notation).

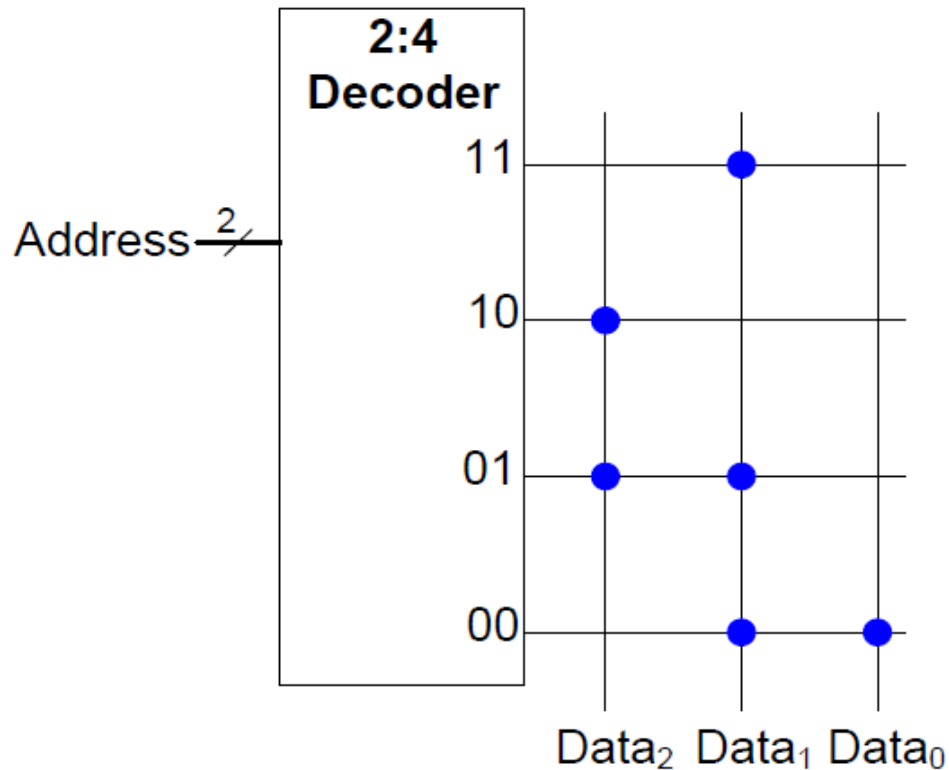


Например, клетка 11 съдържа (010), клетка 00 – (011).

КАРХ: Тема_7: Изграждащи цифрови блокове с памет

Масиви памет.

Приложение: ROM Logic



$$Data_2 = A_1 \oplus A_0$$

$$Data_1 = \overline{A_1} + A_0$$

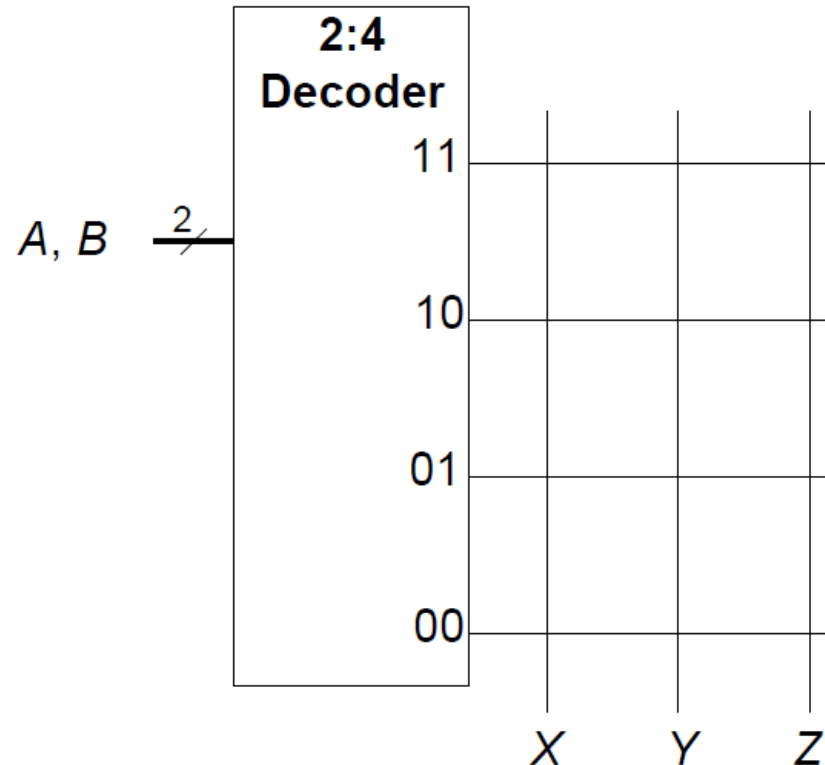
$$Data_0 = \overline{A_1} \overline{A_0}$$

КАРХ: Тема_7: Изграждащи цифрови блокове с памет

Масиви памет.

Приложение: ROM Logic

- Реализирайте следните логически функции като използвате 2^2 3-bit ROM:
 - $X = A \text{ and } B$
 - $Y = A \text{ or } B$
 - $Z = A \text{ and } \overline{B}$

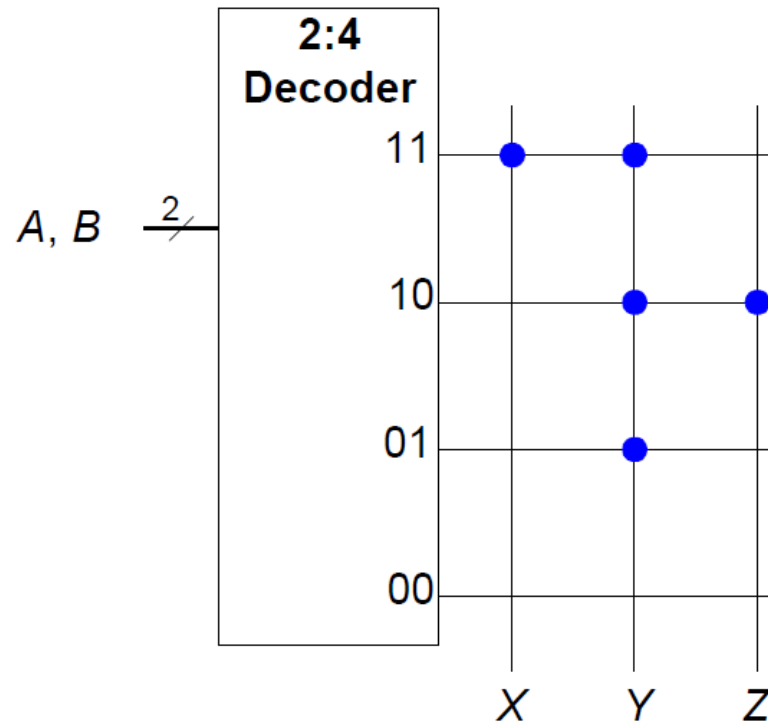


КАРХ: Тема_7: Изграждащи цифрови блокове с памет

Масиви памет.

Приложение: ROM Logic

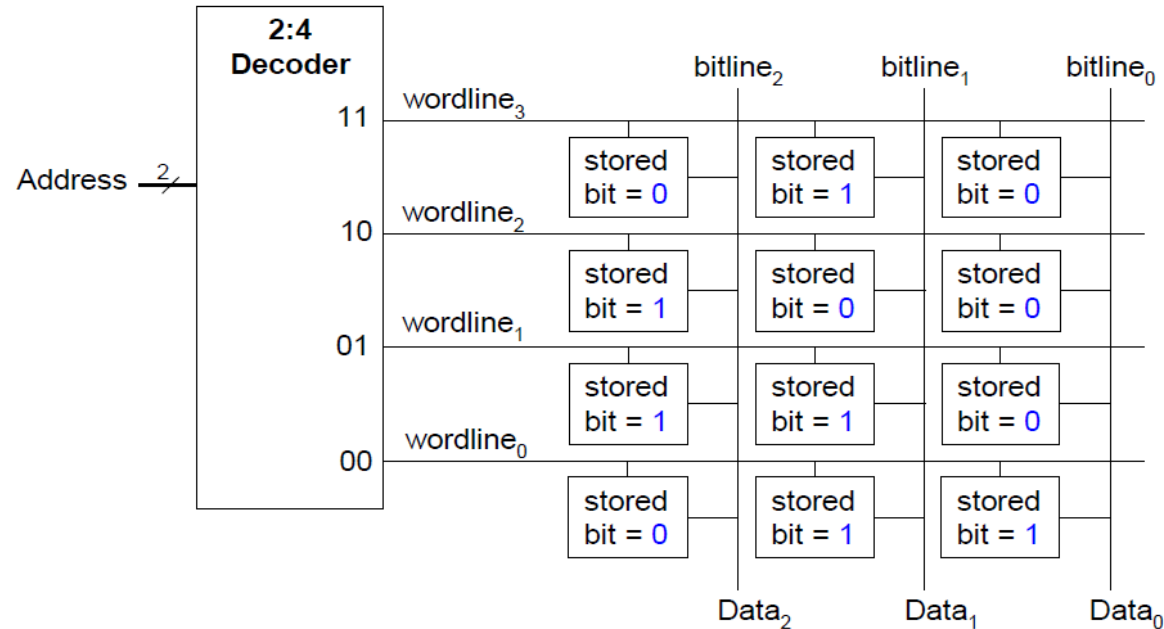
- Реализирайте следните логически функции като използвате 2^2 3-bit ROM:
 - $X = A \text{ and } B$
 - $Y = A \text{ or } B$
 - $Z = A \text{ and } \overline{B}$



КАРХ: Тема_7: Изграждащи цифрови блокове с памет

Масиви памет.

Приложение: Логика с произволен тип памет.



$$Data_2 = A_1 \oplus A_0$$

$$Data_1 = \overline{A_1} + A_0$$

$$Data_0 = \overline{A_1} \overline{A_0}$$

КАРХ: Тема_7: Изграждащи цифрови блокове с памет

Масиви памет.

Приложение: Логика с произволен тип памет.

- Реализирайте следните логически функции като използвате 2^2 3-bit памет:
 - $X = A \text{ and } B$
 - $Y = A \text{ or } B$
 - $Z = A \text{ and } \overline{B}$

КАРХ: Тема_7: Изграждащи цифрови блокове с памет

Масиви памет.

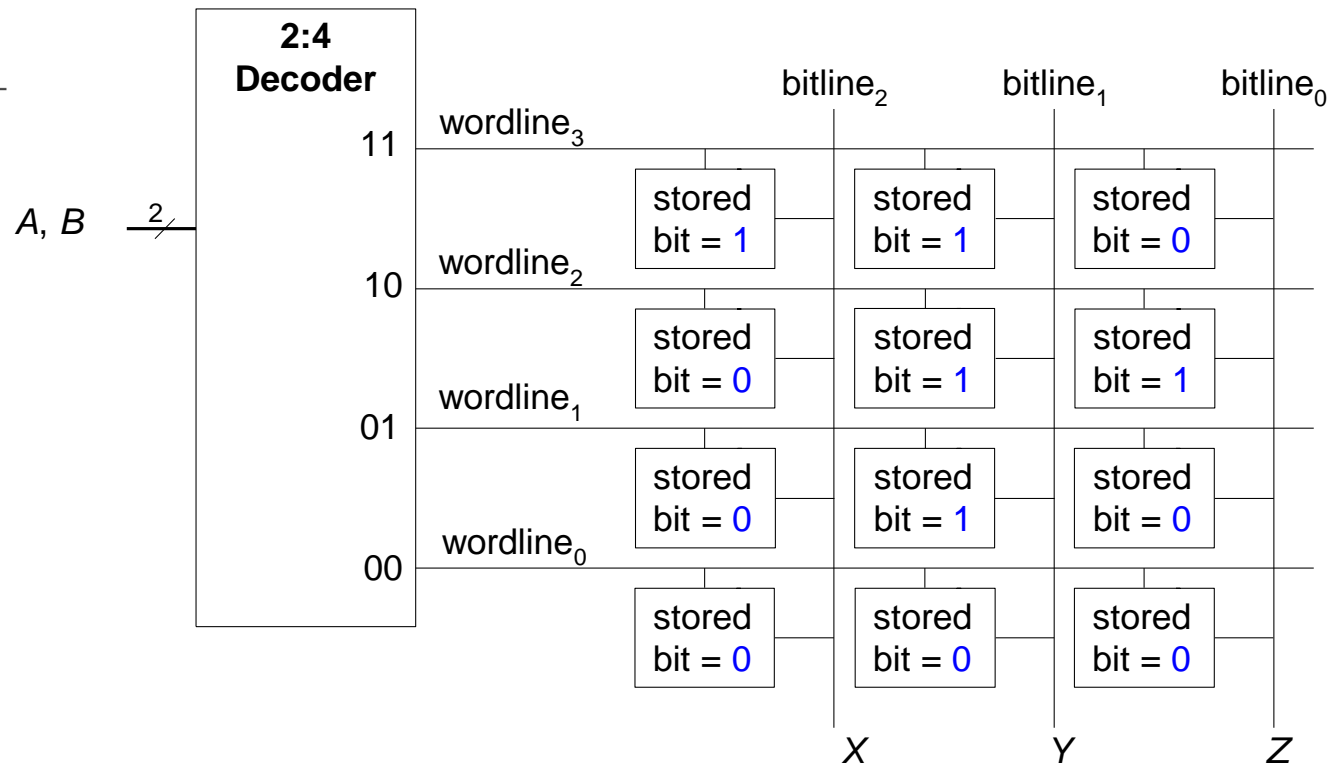
Приложение: Логика с произволен тип памет.

- Реализирайте следните логически функции като използвате 2^2 3-bit памет:

– $X = A \text{ and } B$

– $Y = A \text{ or } B$

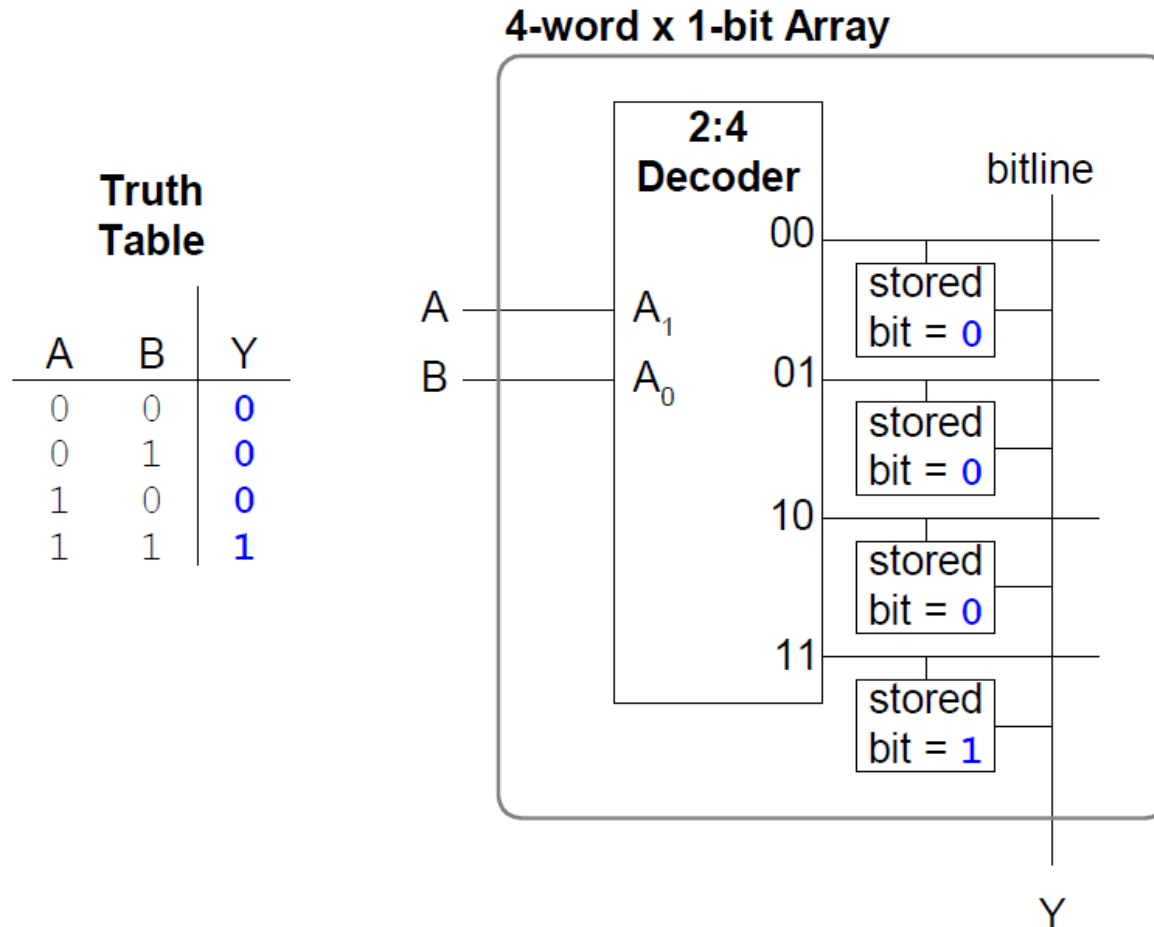
– $Z = A \text{ and } \overline{B}$



КАРХ: Тема_7: Изграждащи цифрови блокове с памет

Масиви памет.

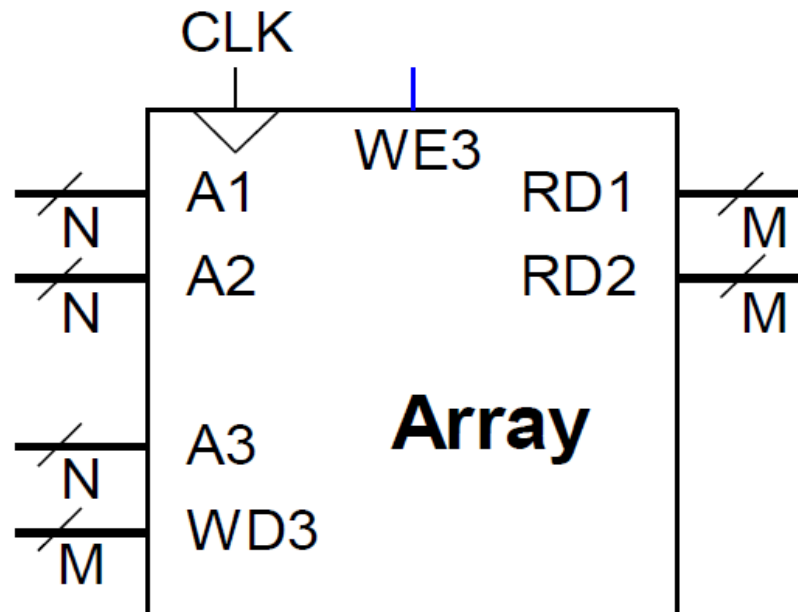
- Приложение: *lookup tables* (LUTs): показва на изхода всички възможни входни комбинации (адреси).



КАРХ: Тема_7: Изграждащи цифрови блокове с памет

Много-портови памет. (Multi-ported Memories)

- **Port:** самостоятелна двойка адрес/данни (address/data pair)
- Пример: 3-портова памет (3-ported memory)
 - 2 порта за четене (read ports) – (A1/RD1, A2/RD2);
 - 1 порт за запис (write port) – (A3/WD3, WE3 разрешава запис).
- **Регистър-памет (Register file):** малка много-портова памет.



КАРХ: Тема_7: Изграждащи цифрови блокове с памет

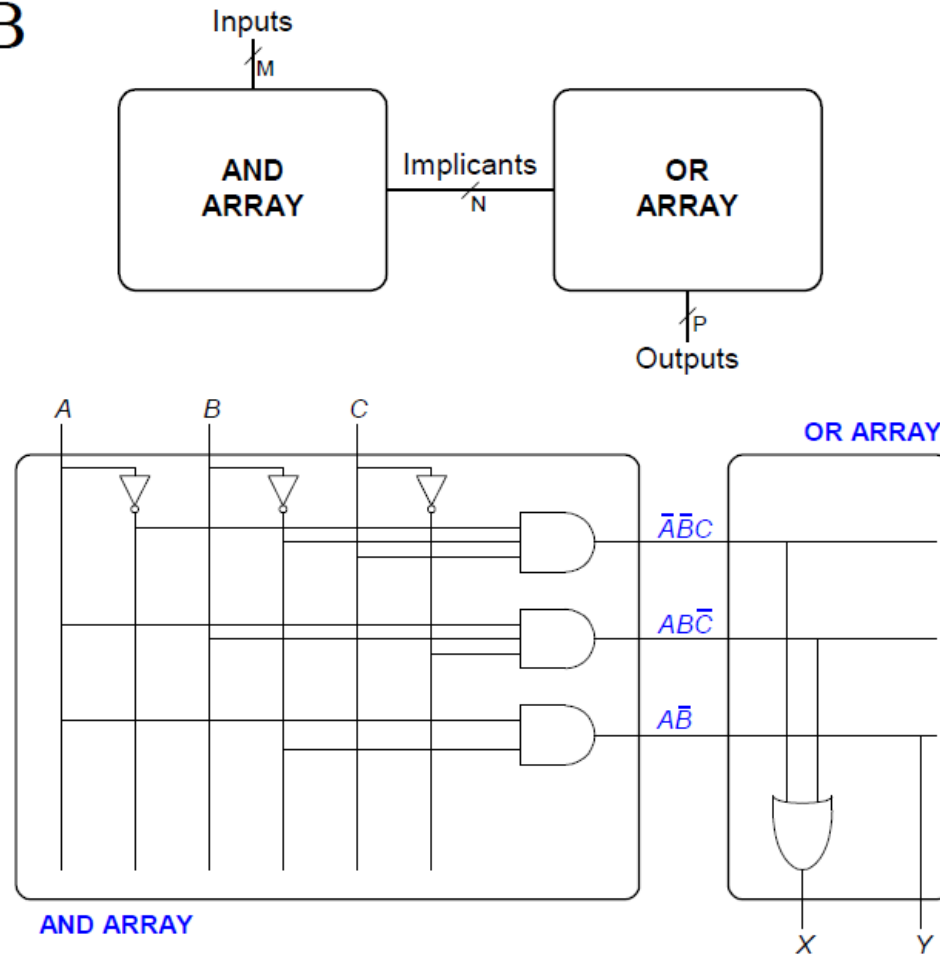
Логически матрици. (Logic Arrays)

- **PLAs** (Programmable logic arrays)
 - AND array последвана от OR array
 - Само комбинационна логика
 - Фиксирани вътрешни връзки
- **FPGAs** (Field programmable gate arrays)
 - Матрица от логически елементи (Logic Elements (LEs))
 - Комбинационна и последователна логика
 - Програмируеми вътрешни връзки

КАРХ: Тема_7: Изграждащи цифрови блокове с памет

Пример: PLAs.

- $X = \bar{A}\bar{B}C + AB\bar{C}$
- $Y = A\bar{B}$



КАРХ: Тема_7: Изграждащи цифрови блокове с памет

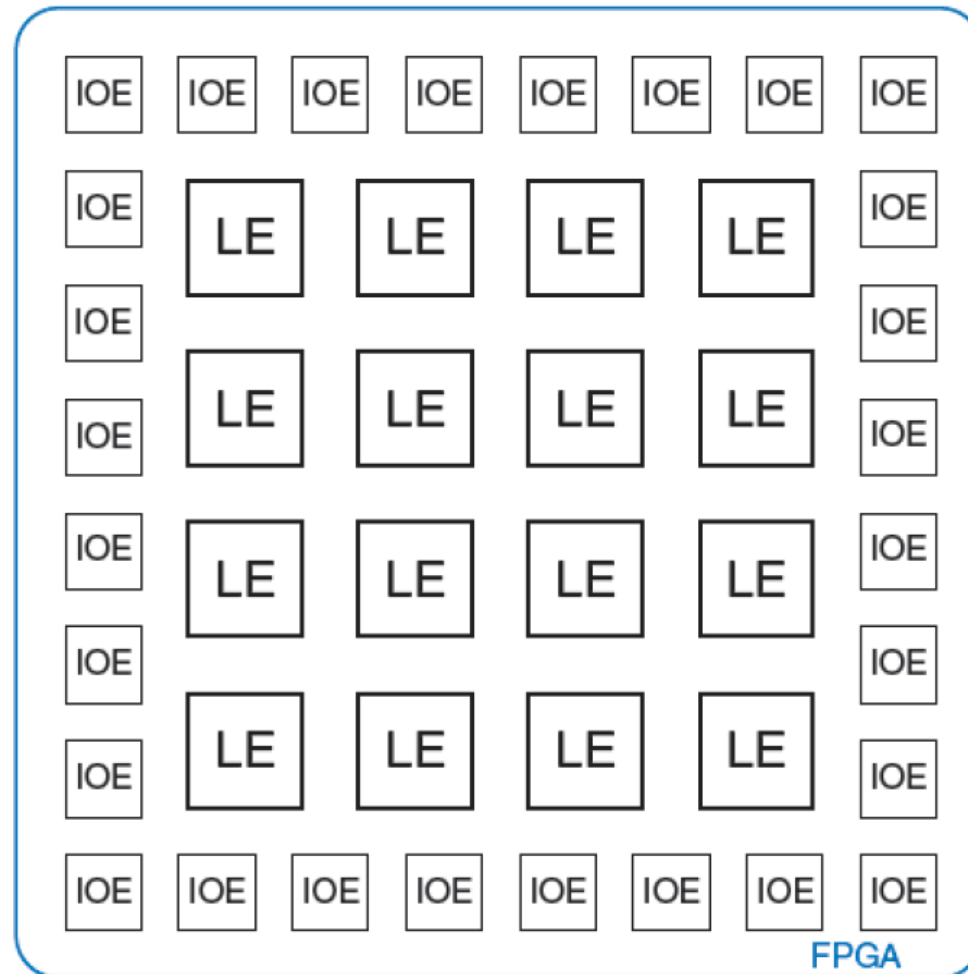
FPGAs (Field programmable gate arrays).

- Състоят се от:
 - **LEs** (Logic elements): изпълняват логически функции;
 - **IOEs** (Input/output elements): входно-изходни елементи – осъществяват интерфейс с външните схеми;
 - **Programmable interconnection**: програмируеми връзки – за свързване на LEs и IOEs;
 - Някои FPGAs включват също и други изграждащи блокове като мултиплексори и памети RAM.

КАРХ: Тема_7: Изграждащи цифрови блокове с памет

FPGAs (Field programmable gate arrays).

Примерна структура.



КАРХ: Тема_7: Изграждащи цифрови блокове с памет

FPGAs (Field programmable gate arrays).

Логически елементи (LE: Logic Element)

- Състоят се от:
 - **LUTs** (lookup tables): изпълняват комбинационна логика;
 - **Flip-flops**:(тригери): изпълняват последователна логика;
 - **Multiplexers**:(мултиплексори) – свързват LUTs и flip-flops.