

中山大学计算机学院

数字电路

本科生实验报告

(2022 学年春季学期)

学号	21311359	姓名	何凯迪
实验九	多数表决器的实现	实验十	触发器的应用

一、实验题目

- 掌握组合逻辑电路的设计方法。
- 掌握数码管、点阵的扫描式显示。

二、实验预习

- 复习组合逻辑电路的设计方法。

确定需求：了解电路的功能需求，明确输入和输出信号的关系。这涉及到对问题的分析和定义，以及明确所需的逻辑操作。

确定逻辑门类型：根据问题需求，选择适当的逻辑门类型来实现所需的逻辑功能。常见的逻辑门包括与门（AND）、或门（OR）、非门（NOT）、异或门（XOR）等。

绘制真值表：根据所需的输入和输出关系，绘制真值表。真值表列出了所有可能的输入组合及其对应的输出。

确定逻辑表达式：根据真值表，使用布尔代数或逻辑代数的方法，推导出逻辑表达式。逻辑表达式描述了输入信号和输出信号之间的逻辑关系。

实现逻辑电路：根据逻辑表达式，使用适当的逻辑门进行电路设计。将逻辑门连接起来以满足逻辑表达式中的要求。可以使用门电路图、布线图或数字电路设计工具进行设计。

逻辑电路验证：对设计的逻辑电路进行验证，确保其符合预期的功能。可以通过模拟电路、数字电路仿真工具或实际的电路实验来验证电路的正确性。

优化和调整：根据需要，对电路进行优化和调整。可以通过减少门的数量、简化逻辑表达式或使用更高效的逻辑门来改进电路的性能。

- 复习中规模集成电路 74LS138 和 74LS151 的使用方法。

74LS138：

功能：74LS138 是一个 3-8 译码器/解码器。它将 3 个输入线（A0、A1 和 A2）的组合转换成 8 个输出线（Y0-Y7）中的一个选通线（Y0-Y7 中的某一个为低电平，其他为高电平）。

使用方法：将输入线（A0、A1 和 A2）连接到逻辑电路的控制信号，这些信号将确定要选通的输出线。将输出线（Y0-Y7）连接到逻辑电路中的其他部分，根据需要选通相应的输出线。

74LS151:

功能: 74LS151 是一个 8-输入多路选择器。它根据 3 个选择输入线 (S0、S1 和 S2) 的组合选择其中一个输入线 (I0-I7) 的数据输出到输出线 (Y)。

使用方法: 将选择输入线 (S0、S1 和 S2) 连接到逻辑电路的控制信号, 这些信号将确定要选择的输入线。将数据输入线 (I0-I7) 连接到逻辑电路中的不同信号源。将输出线 (Y) 连接到逻辑电路的其他部分, 接收所选择的数据信号。

3. 复习数码管扫描式显示原理。

原理概述:

数码管: 数码管是一种用于显示数字的电子元件, 由多个 LED (发光二极管) 组成, 通常以 7 段或 8 段的形式排列。每个段可以显示数字 0-9 以及一些字母和符号。

扫描显示: 数码管通常被排列成一个矩阵, 行和列之间交叉连接。通过快速切换行和列的状态, 创建一种视觉上连续的效果, 使得每个数码管看起来都在不断地显示。

原理步骤:

行扫描: 逐个选择数码管的行, 将其对应的行输入线置为低电平, 其他行输入线保持高电平。每个数码管的行输入线通过逻辑门 (如与门或非门) 控制。

列输出: 根据要显示的数字或字符, 通过控制相应的列输出线, 使其连接到相应的数码管段。列输出线通过逻辑门和数据线连接到控制芯片 (如解码器或移位寄存器) 的输出引脚。

循环扫描: 按照一定的时间间隔, 依次切换行的状态, 即逐行选择并显示数码管。切换速度足够快, 以至于人眼无法察觉到每个数码管的显示间隔, 从而形成连续的显示效果。

工作原理:

在每个扫描周期中, 逐行选择一个数码管的行。该行对应的数码管会亮起, 显示相应的数字或字符。同时, 根据要显示的数字或字符, 通过逻辑门控制相应的列输出线, 使其连接到数码管的段。这样, 只有被选中的行和列处于低电平状态, 其他行和列均为高电平。快速地在所有行之间进行切换, 每个数码管的显示时间很短, 但由于人眼的暂留现象, 每个数码管看起来都是持续显示的, 形成连续的显示效果。

4. 复习点阵扫描式显示原理。

原理概述:

点阵: 点阵是由多个像素组成的矩阵, 每个像素可以控制显示的状态 (亮或暗)。点阵可以用于显示文字、图形和图像等复杂的图形内容。

扫描显示: 点阵通常被排列成一个矩阵, 行和列之间交叉连接。通过快速切换行和列的状态, 按照事先定义好的模式, 逐个点亮或熄灭像素, 从而实现点阵图像的显示。

原理步骤:

行扫描: 逐个选择点阵的行, 将其对应的行输入线置为低电平, 其他行输入线保持高电平。每个行输入线通过逻辑门 (如与门或非门) 控制。

列输出：根据要显示的图案或图像的像素数据，通过控制相应的列输出线，使其连接到点阵的像素。列输出线通过逻辑门和数据线连接到控制芯片（如驱动器或移位寄存器）的输出引脚。

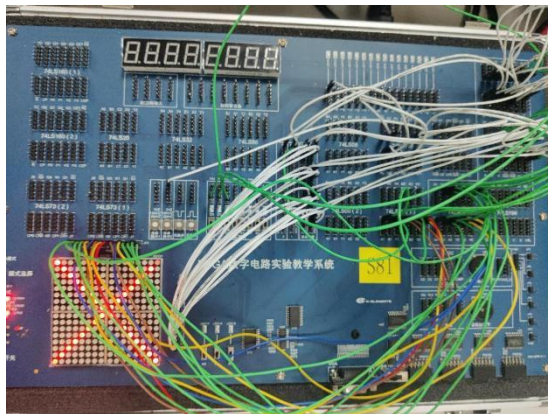
循环扫描：按照一定的时间间隔，依次切换行的状态，即逐行选择并显示点阵。切换速度足够快，以至于人眼无法察觉到每个像素的变化，从而形成连续的图像显示效果。

工作原理：

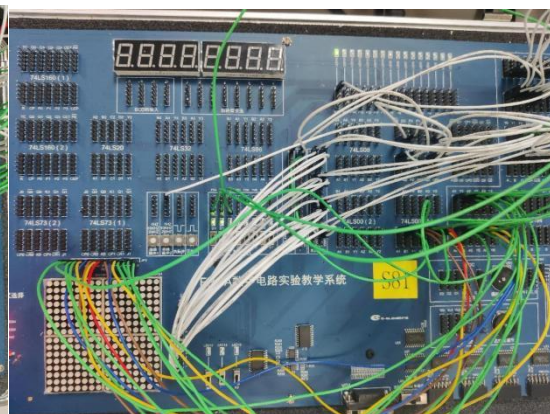
在每个扫描周期中，逐行选择一个点阵的行。该行对应的像素会亮起或熄灭，根据输入的数据决定。同时，根据要显示的图案或图像的像素数据，通过逻辑门控制相应的列输出线，使其连接到对应的像素。这样，只有被选中的行和列处于低电平状态，其他行和列均为高电平。快速地在所有行之间进行切换，每个像素的显示时间很短，但由于人眼的暂留现象，每个像素看起来都是持续显示的，形成连续的图像显示效果。

三、实验内容

1. 在实验箱上实现三人表决器。

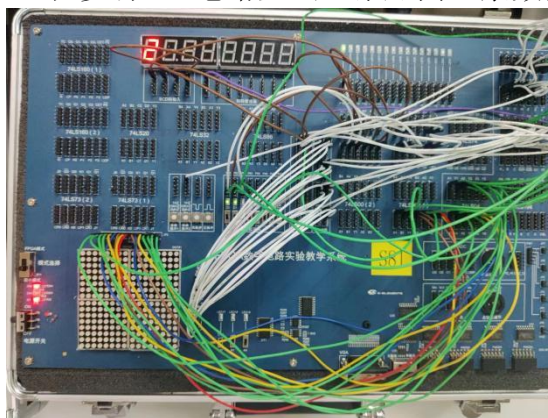


0 人赞同，不通过

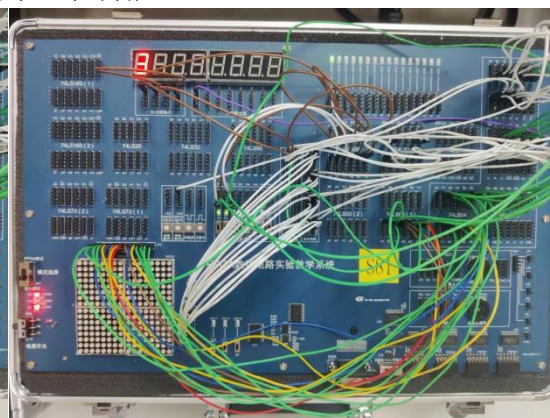


两人赞同，通过

2. 在步骤 1 电路基础上添加同意票数的显示功能。



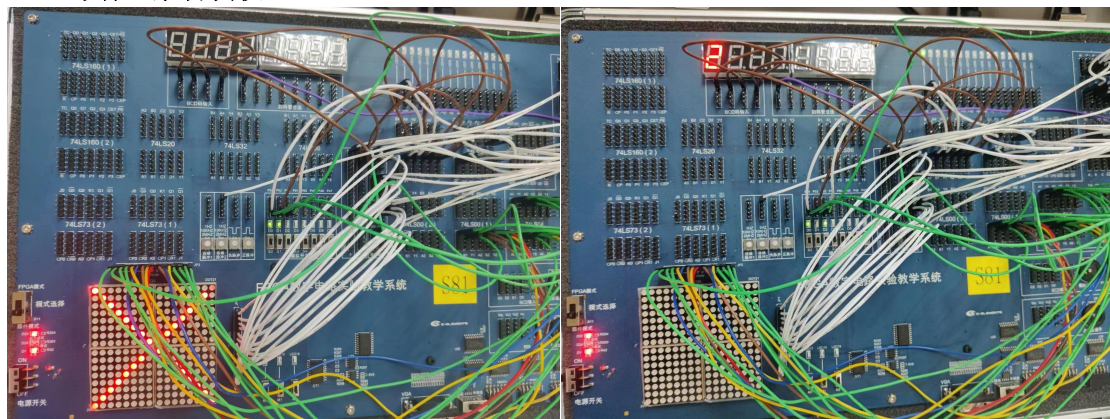
2 人赞同，通过，显示 2



3 人赞同，通过，显示 3

3. 在步骤 1、2 电路基础上添加一票否决权功能。

(三号有一票否决权)



一二赞同，三不赞同，不通过

一三赞同，通过，显示 2

四、思考题

1. 请使用至少两种方式来实现上述三人表决器功能。

方法一：使用逻辑门和数码管

这种方法使用逻辑门和数码管来实现三人表决器功能。以下是基本的电路连接和组件：

三个投票按钮：每个人拥有一个按钮，用于投票。这些按钮可以是开关或触发器开关，当按下时表示投票通过，未按下表示反对。

逻辑门：使用与门和或门来实现投票计数和决策逻辑。将三个按钮的输出连接到与门的输入端，然后将与门的输出连接到或门的一个输入端。另一个输入端连接到三号人的投票按钮。这样，当两个人或者三号人中的任意一个投票通过时，或门的输出将变为高电平，表示通过。

数码管：将或门的输出连接到数码管的输入端，用于显示通过票数。数码管应该是一个多位的数字显示器，可以显示从 0 到 3 的数字。

方法二：使用集成电路 555 定时器和数码管

这种方法使用集成电路 555 定时器和数码管来实现三人表决器功能。以下是基本的电路连接和组件：

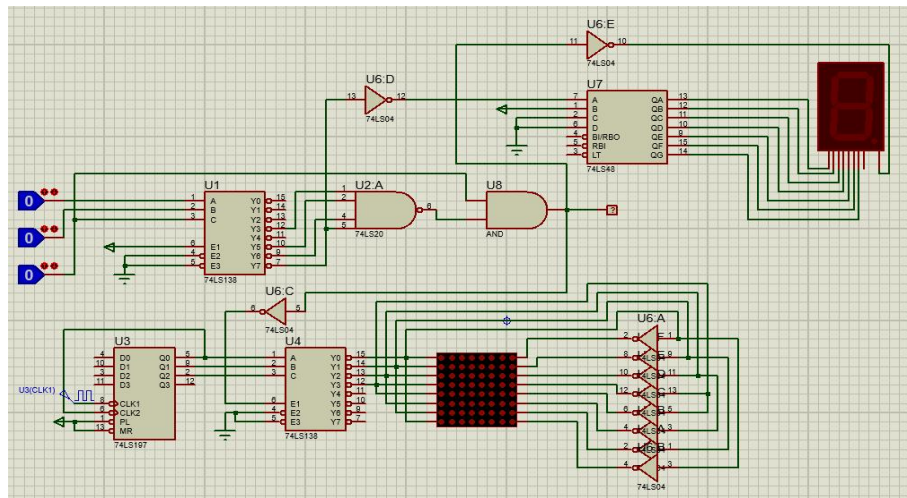
三个投票按钮：与方法一相同，每个人拥有一个按钮，用于投票。

集成电路 555 定时器：使用 555 定时器作为计数器。将三个投票按钮的输出连接到 555 定时器的触发器输入端。当有人按下按钮时，触发器将触发定时器进行计数。

数码管：将 555 定时器的输出连接到数码管的输入端，用于显示通过票数。数码管应该是一个多位的数字显示器，可以显示从 0 到 3 的数字。

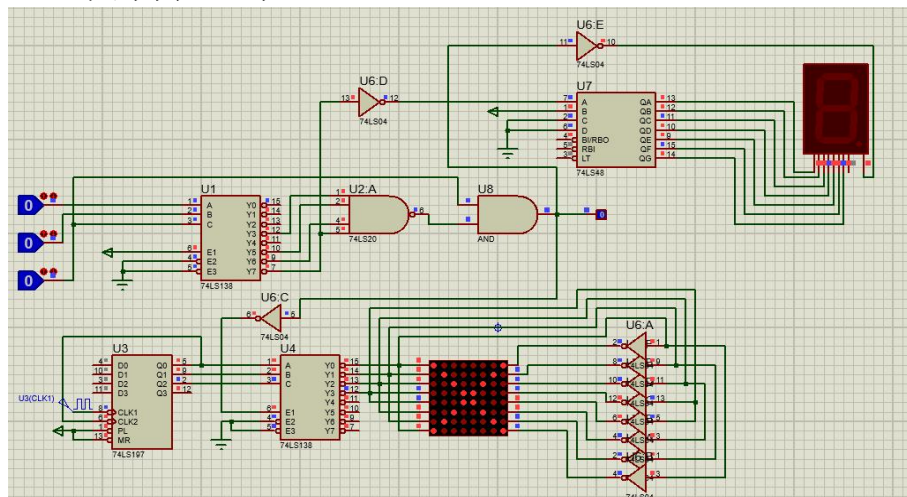
五、报告总结

1. 按实验内容写出详细的设计过程，并进行仿真测试和实现；
仿真电路：

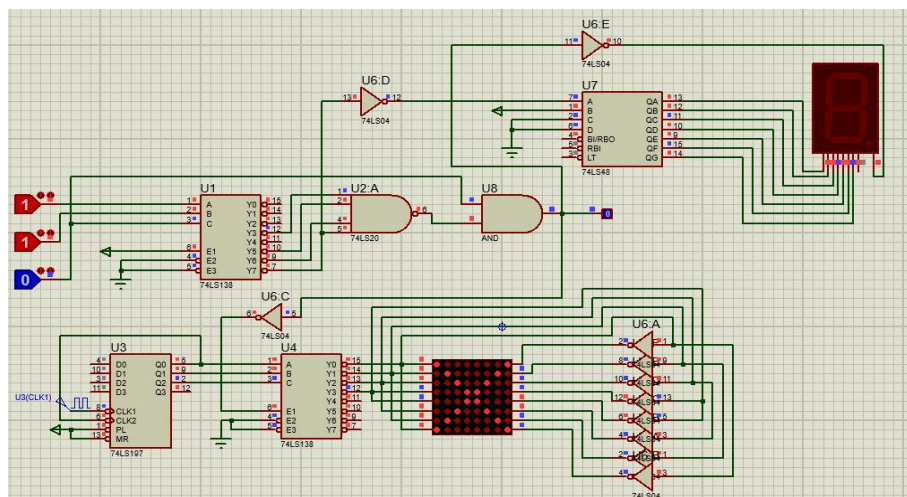


仿真静态测试：

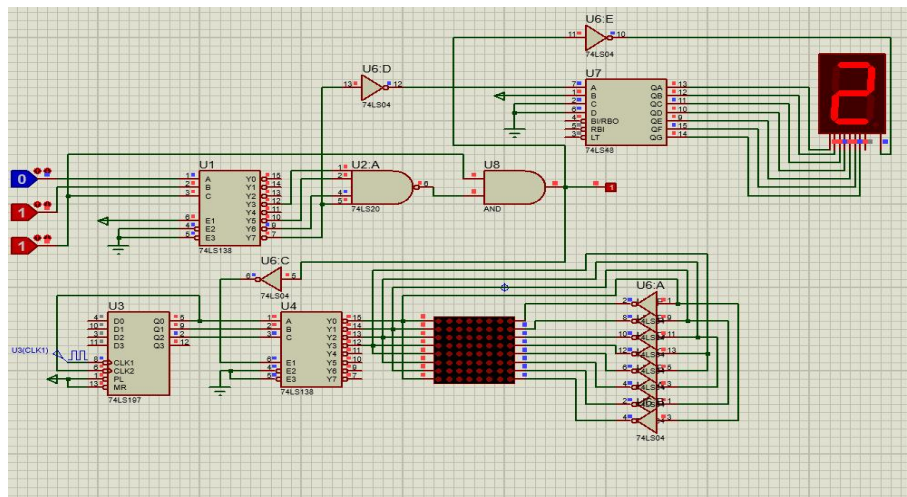
1、三人不同意，不通过



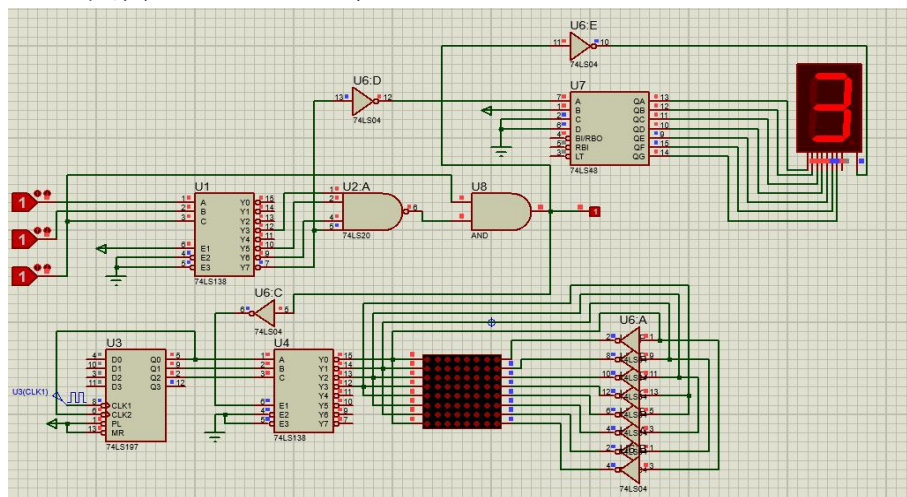
2、三号实行一票否决权，不通过



3、二三号同意，通过，显示 2



4、三人同意，通过，显示 3



（实验箱实现见上述实验内容部分）

基本电路设计：

使用三个逻辑电平开关作为三个人的投票器，连接到实验箱上。

连接一个 16x16 点阵和一个 1 号 LED 灯用于投票结果的显示。

连接一个 1 号位七段数码管用于显示投同意票的人数。

连接适当的电源和接地线。

设计投票统计电路：

使用逻辑门实现投票统计功能。具体采用全加器的方式，将三个投票器的输出连接到全加器的输入端。

连接全加器的输出端到 16x16 点阵和 1 号 LED 灯，用于显示投票结果。

连接全加器的输出端到 1 号位七段数码管，用于显示投同意票的人数。

设计一票否决权功能：

添加一个逻辑电平开关作为具有一票否决权的人的投票器，连接到实验箱上。

连接具有一票否决权的人的投票器到适当的逻辑门。

在逻辑门中实现一票否决的逻辑，即当具有一票否决权的人投反对票时，投票结果为否决。

更新投票结果的显示电路，使得当投票结果为否决时，1 号 LED 灯灭，点阵显示“X”，1 号位七段数码管熄灭。

实验调试：

将三个人的投票器进行测试，确保它们的输出正确地表示同意票或反对票的状态。进行不同投票组合的测试，验证投票统计电路的准确性。验证一票否决权功能是否正确工作。

2. 按实验内容分别描述每个实验过程，分析实验中出现的問題；

实验过程 1：基本三人表决器设计

连接三个逻辑电平开关作为三个人的投票器，并将它们与实验箱上的相应输入引脚连接。

连接一个 16x16 点阵和一个 1 号 LED 灯用于投票结果的显示，确保正确连接引脚并适当供电。

根据投票结果，设置适当的逻辑门电路，将投票器的输出与逻辑门连接，再将逻辑门的输出连接到 16x16 点阵和 1 号 LED 灯。

测试投票器和显示电路，按下开关来模拟投票，观察 16x16 点阵和 1 号 LED 灯的变化来判断投票结果。

实验过程 2：添加同意票数的显示功能

将全加器的输出连接到 1 号位七段数码管，用于显示投同意票的人数。

设置适当的逻辑门电路和数码管驱动电路，确保正确显示投同意票的人数。

可能出现的问题：

数码管显示错误：检查数码管的引脚连接是否正确，并确保逻辑门和数码管的驱动电路正常工作。

数码管无显示：检查数码管的供电和接地是否正确连接，确认数码管的输入信号是否正确传递到数码管。

实验过程 3：添加一票否决权功能

添加一个逻辑电平开关作为具有一票否决权的人的投票器，并连接到实验箱上。

将具有一票否决权的人的投票器连接到适当的逻辑门。

设置适当的逻辑门电路，使得当具有一票否决权的人投反对票时，投票结果为否决。

更新投票结果的显示电路，使得当投票结果为否决时，1 号 LED 灯灭，点阵显示“X”，1 号位七段数码管熄灭。

可能出现的问题：

逻辑门电路错误：确保逻辑门电路正确实现一票否决的逻辑。检查逻辑门的连接和布局是否正确。

投票结果显示错误：检查投票结果的显示电路是否正确连接。确保逻辑门的输出正确地连接到 16x16 点阵、1 号 LED 灯和 1 号位七段数码管。

3. 总结实验板扫描式显示实现方法，陈述实验过程所得。

点阵扫描式显示实现方法：

点阵由多个行和列组成，每个交叉点表示一个像素。使用行扫描和列扫描的方式来逐个点亮像素，通过快速切换每一行的电平状态，并与相应的列连接，实现显示。通过循环迭代切换行电平和控制列电平的方式，逐个点亮像素，使得人眼在视觉暂留的效果下，看到完整的图像。

数码管扫描式显示实现方法：

数码管由多个段组成，每个段可以显示数字的一部分或特定的字符。采用多路复用的方式，通过快速切换每个段的电平状态，实现显示多个字符或数字。通过循环迭代切换每个段的电平状态，并与相应的位线连接，逐个显示每个字符或数字。

实验过程所得：

复习了数码管和点阵显示实现，学会了全加器的应用。

一、实验题目

1. 熟悉 J-K 触发器、D 触发器和 T 触发器的逻辑功能。
2. 掌握 74LS74、74LS73 的触发方式和使用方法。
3. 掌握使用 J-K 触发器构成 D 触发器、T 触发器的方法。

二、实验预习

1. 阅读实验原理，了解 74LS73、74LS74 的逻辑功能和触发方式。

74LS73 - 双正边沿触发 JK 触发器：

功能：74LS73 具有两个独立的 JK 触发器，每个触发器都有 J、K、CLR（清除）和 CLK（时钟）输入以及 Q 和 \bar{Q} （Q 的反相输出）输出。JK 触发器可以用于存储一个位的状态，或者作为频率分频器、计数器等。

触发方式：74LS73 是双正边沿触发器，意味着在时钟信号的上升沿和下降沿时触发器才会响应输入信号的变化。触发器的输出状态会在时钟的上升沿和下降沿根据输入信号的状态进行更新。

74LS74 - 正边沿触发 D 触发器：

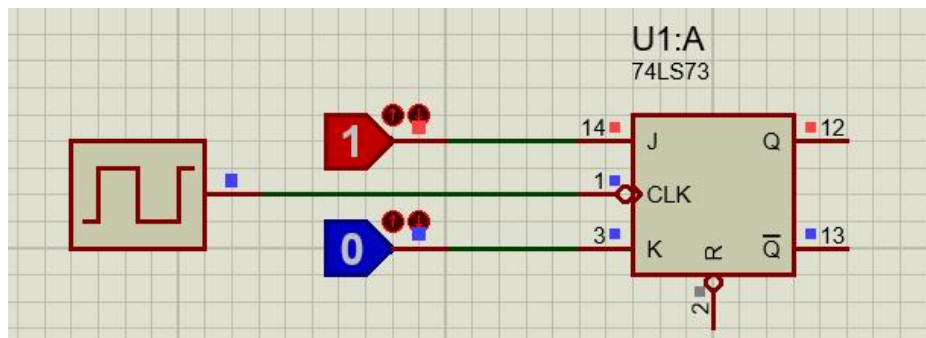
功能：74LS74 是两个独立的 D 触发器，每个触发器都有 D（数据）、CLR（清除）、CLK（时钟）和 Q 以及 \bar{Q} （Q 的反相输出）输出。D 触发器用于存储一个位的状态或者在时钟信号的上升沿时将 D 输入信号复制到输出。

触发方式：74LS74 是正边沿触发器，意味着只有在时钟信号的上升沿时，触发器才会响应输入信号的变化，并将输入信号的值复制到输出。触发器的输出状态会在时钟的上升沿时根据输入信号的状态进行更新

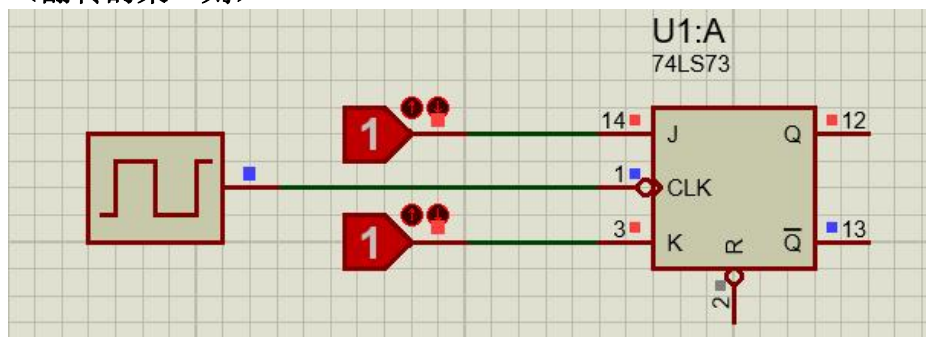
2. 在 Proteus 环境下，对 74LS73 进行静态测试和动态测试，动态测试的接线参考实验步骤 1。

静态测试：

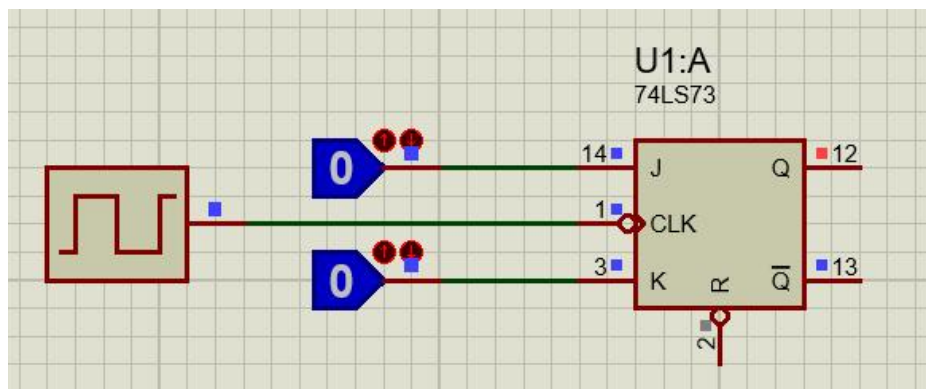
(置位)



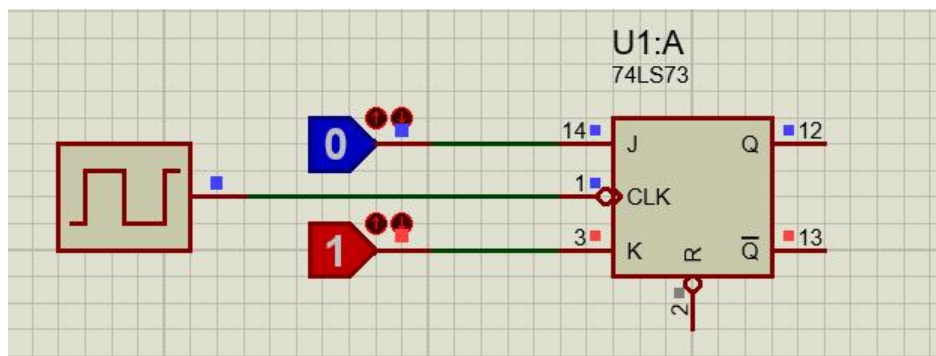
(翻转的某一刻)



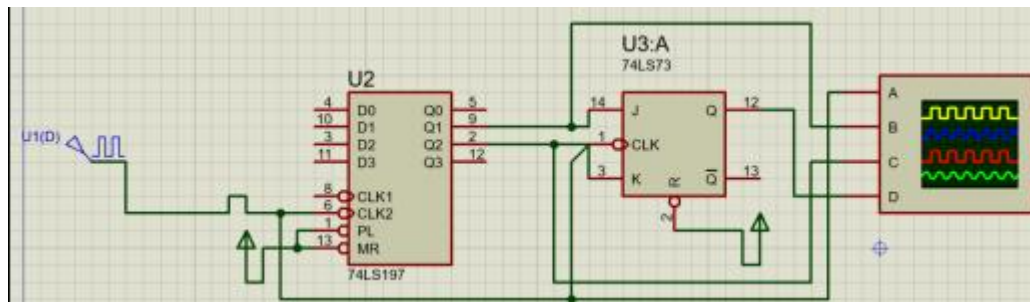
(保持)



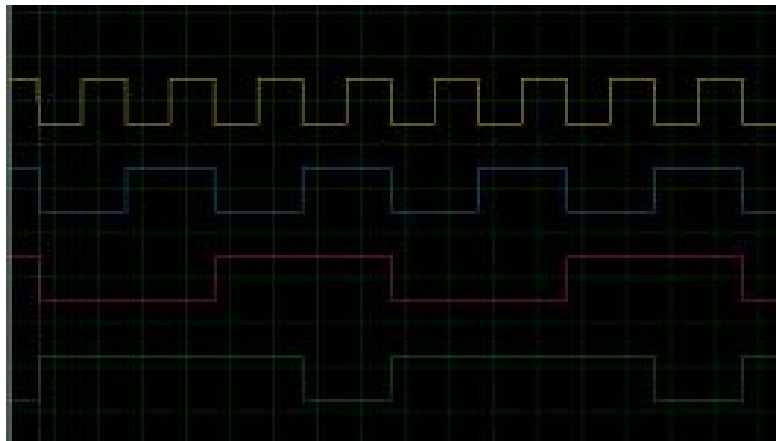
(清零)



动态测试:

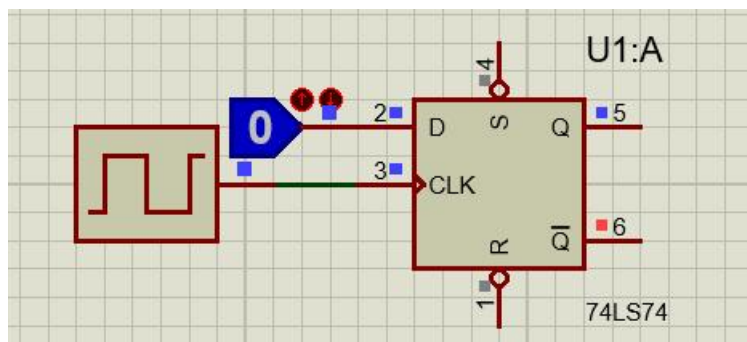


仿真波形:

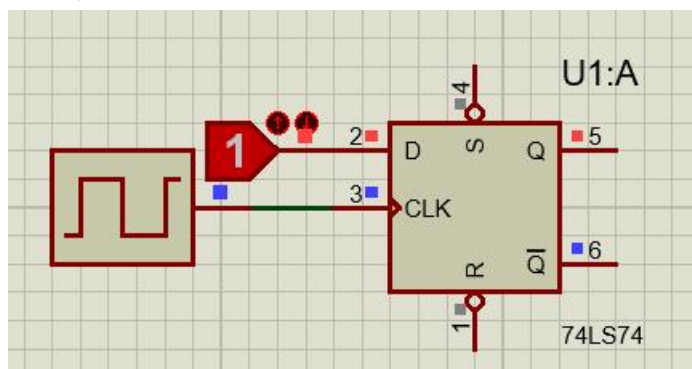


3. 在 Proteus 环境下, 对 74LS74 进行静态测试和动态测试, 动态测试的接线参考实验步骤 2。

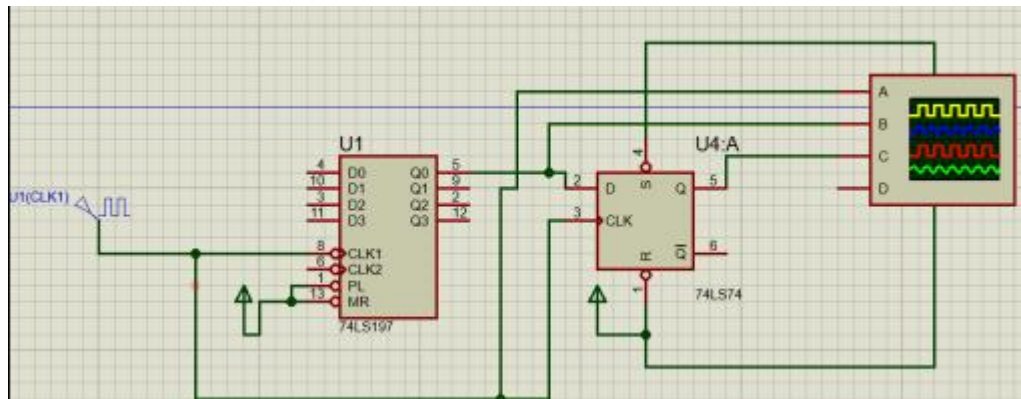
(清零)



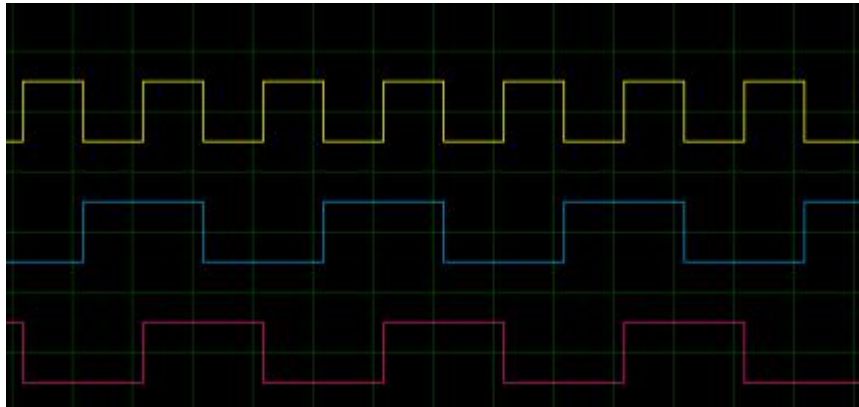
(置位)



动态测试:

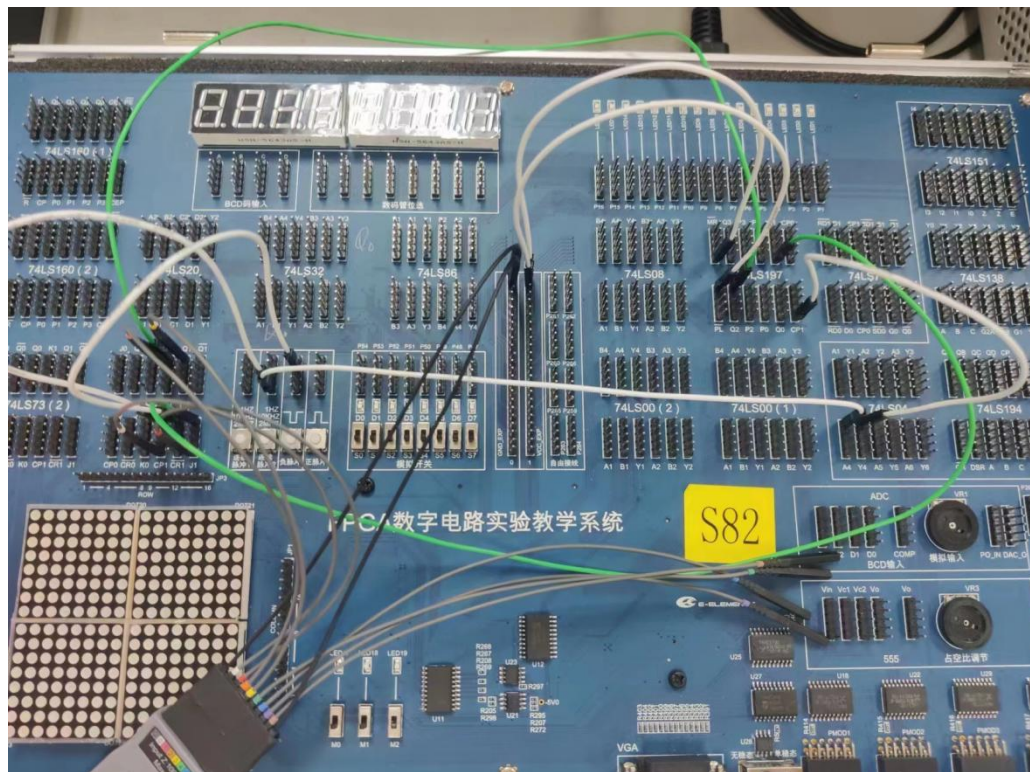


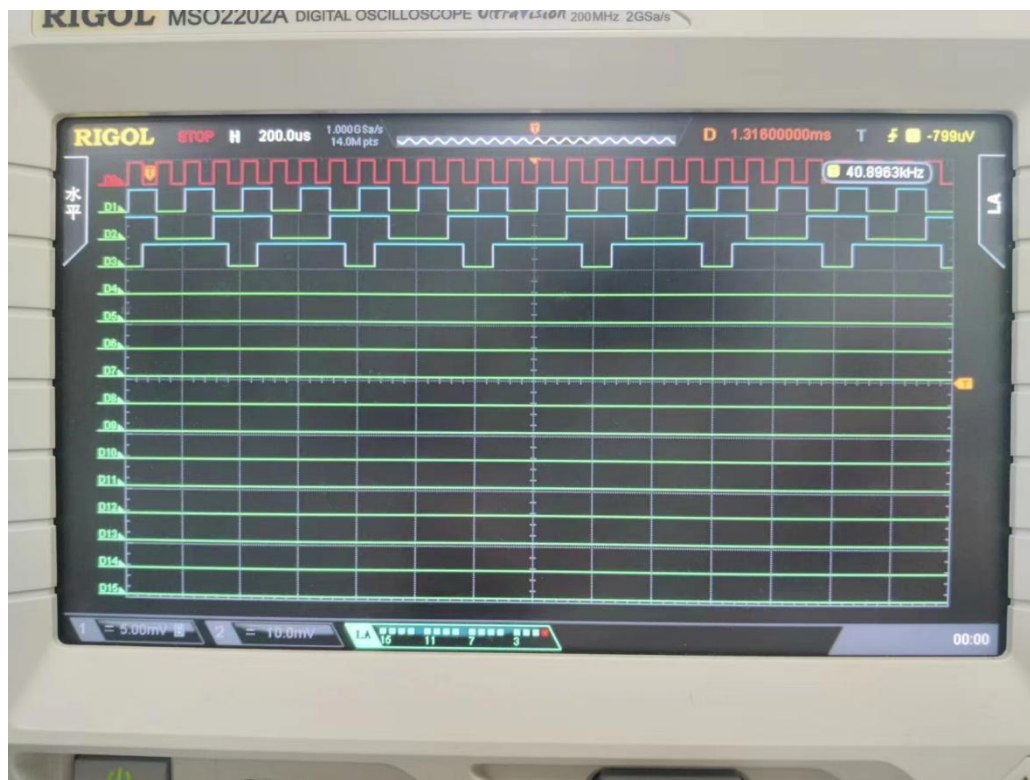
仿真波形：



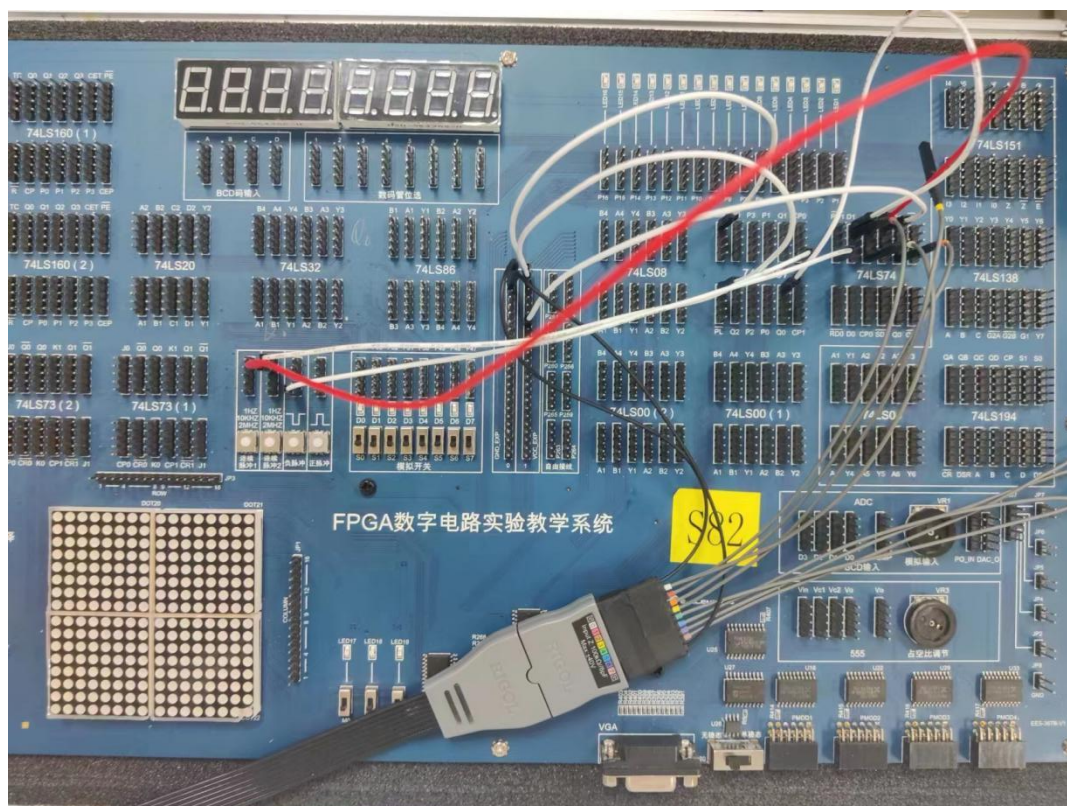
三、实验内容

1. J-K 触发器的动态功能测试。



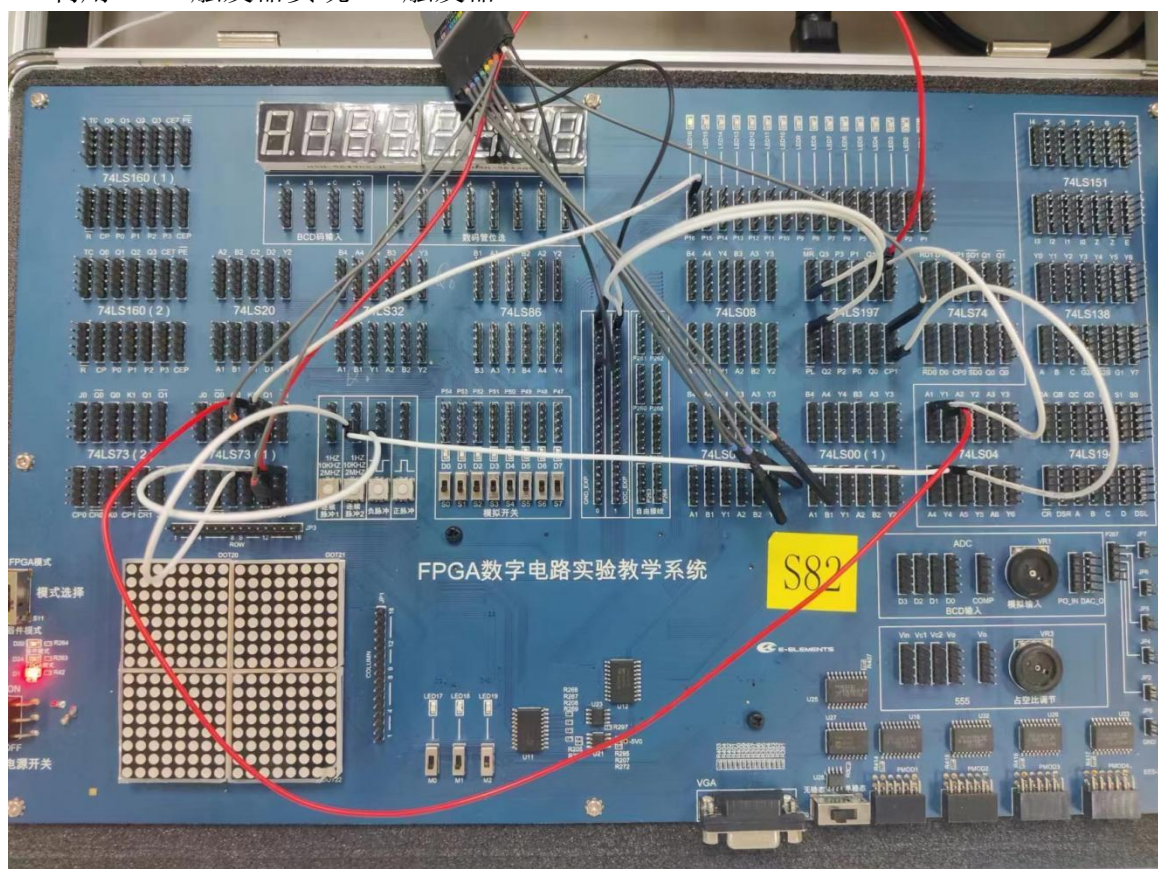


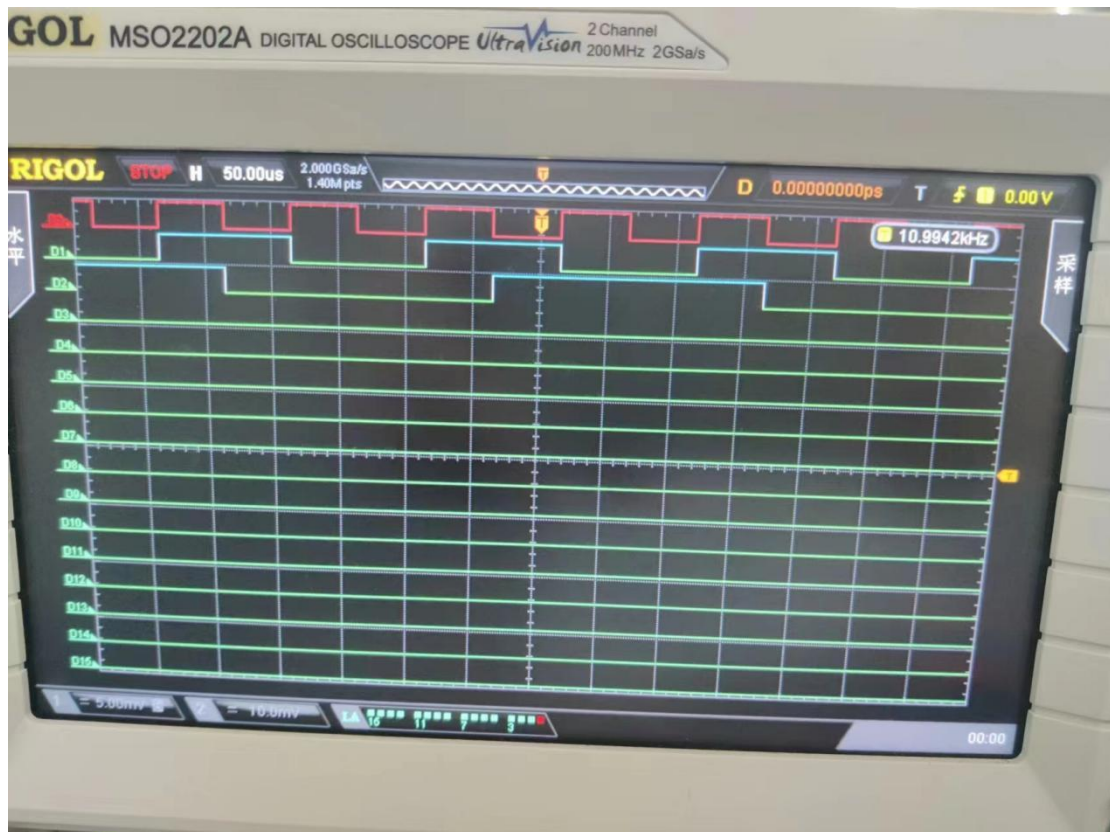
2. D 触发器的动态功能测试。





4. 利用 J-K 触发器实现 T 触发器。





四、思考题

1. 分析单稳态触发器和双稳态触发器的区别。

单稳态触发器：

功能：单稳态触发器是一种有限持续时间的触发器。当它接收到一个触发脉冲时，会在输出上产生一个固定的时间延迟脉冲。

触发方式：单稳态触发器的触发方式是一次性的，即只有在接收到触发脉冲时才会触发。触发器的输出状态在触发脉冲到来时改变，并在一定的延迟时间后自动返回到原始状态。

应用：单稳态触发器常用于产生固定宽度的脉冲，例如去除输入信号中的干扰噪声、时序控制、频率分频等。

双稳态触发器：

功能：双稳态触发器是一种保持两个稳定状态的触发器，也被称为触发器翻转器。它可以在两个状态之间切换，且在每个状态下保持不变，直到接收到下一个触发信号。

触发方式：双稳态触发器的触发方式是反馈型的，即当接收到特定的触发脉冲时，它会改变输出状态，并在保持该状态直到下一个触发脉冲到来。换句话说，触发器的输出状态取决于先前的输入状态和当前的输入信号。

应用：双稳态触发器常用于存储和记忆数据，例如构建寄存器、存储器、计数器等。

总结：单稳态触发器产生有限持续时间的脉冲，而双稳态触发器可以保持两个稳定状态并切换状态。单稳态触发器在每次触发时都产生一个脉冲，而双稳态触发器在接收到触发信号时切换状态，直到下一个触发信号到来。它们在不同应用上具有不同的特点，根据需求选择适当的触发器类型。

五、报告总结

1. 写出详细的电路设计过程。

JK-D: 要实现 D 触发器的逻辑功能，需要在输入 D 和时钟信号 CLK 之间添加逻辑门电路。根据 D 触发器的真值表，当时钟信号 CLK 为 1 时，输出 $Q(t+1)$ 的值与输入 D 相同。因此，可以使用与门和反相器 (NOT) 来实现这个逻辑。输入 D 通过与门和反相器被连接到 J/K 输入。时钟信号 CLK 连接到触发器的时钟输入。与门的一个输入连接到时钟信号 CLK，另一个输入连接到输入 D。反相器将时钟信号 CLK 的值反转，然后通过与门与输入 D 进行逻辑与操作，将结果连接到触发器的 J/K 输入。

JK-T: 当 T 输入为 0 时，触发器保持其当前状态，不进行翻转。当 T 输入为 1 时，触发器在每个时钟脉冲到来时进行翻转。J 输入连接到 T 输入和触发器的输出 (Q)；K 输入连接到 T 输入和触发器的输出 (Q)；时钟信号连接到触发器的时钟输入 (CLK)。

2. 记录 CP 及各输入、输出端的波形图，要注意分析波形之间的相位关系，并与电路的逻辑功能进行对照。

(波形图见实验内容部分)

JK 触发器: 时钟为下降沿触发，第一个下降沿时 $J=K=1$ ，由于传输延迟，翻转变成“1”，第二个下降沿 $J=K=0$ ，保持，波形不变仍为“1”，第三个 $J=1, K=0$ ，置位，波形输出“1”，以此类推，该波形符合真值表。

D 触发器: 时钟为下降沿触发，第一个下降沿时 $D=0$ ，由于传输延迟，输出为“0”，第二个下降沿 $D=1$ ，输出为“1”，以此类推，该波形符合真值表。

JK 转 D: 下降沿触发，输入为“1”的时候输出为“1”；输入为“0”的时候输出为“0”，符合 D 触发器的功能

JK 转 T: 下降沿触发，输入为“1”的时候，翻转；输入为“0”的时候，保持，符合 T 触发器的功能

3. 写出实验过程中遇到的问题，解决方法和心得体会。

没问题，这次的还算简单，基本都是跟着实验内容照做。掌握了各触发器的状态表与转换方程。