

Wydział Informatyki Politechniki Białostockiej Przedmiot: Modułowe systemy cyfrowe	Data: 12.11.2025
Zajęcia nr 3 Temat: Bloki arytmetyczno-logiczne Grupa: Lab 8 Imię i nazwisko: Kamil Kubajewski, Jakub Matusiewicz, Bartosz Orłowski	Prowadzący: dr hab. inż. Sławomir Zieliński

1 Cel ćwiczeń

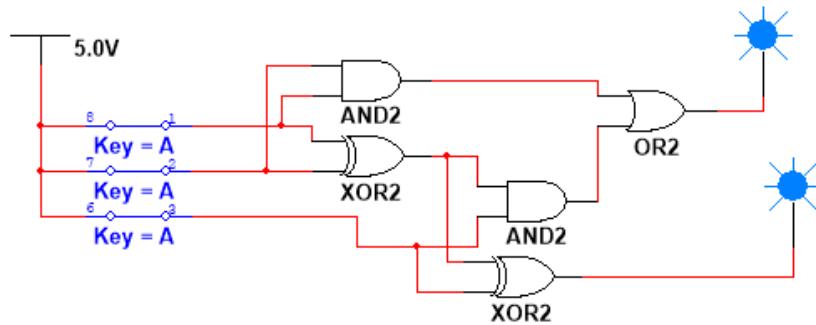
Celem ćwiczenia jest zapoznanie się z budową i działaniem scalonych układów realizujących funkcje arytmetyczne.

2 Podstawa teoretyczna

3 Przebieg ćwiczeń

3.1 Zadanie 1

Zrealizować półsumator i sumator wykorzystując moduł laboratoryjny DB08.



Rysunek 1: Obwód do zadania 1

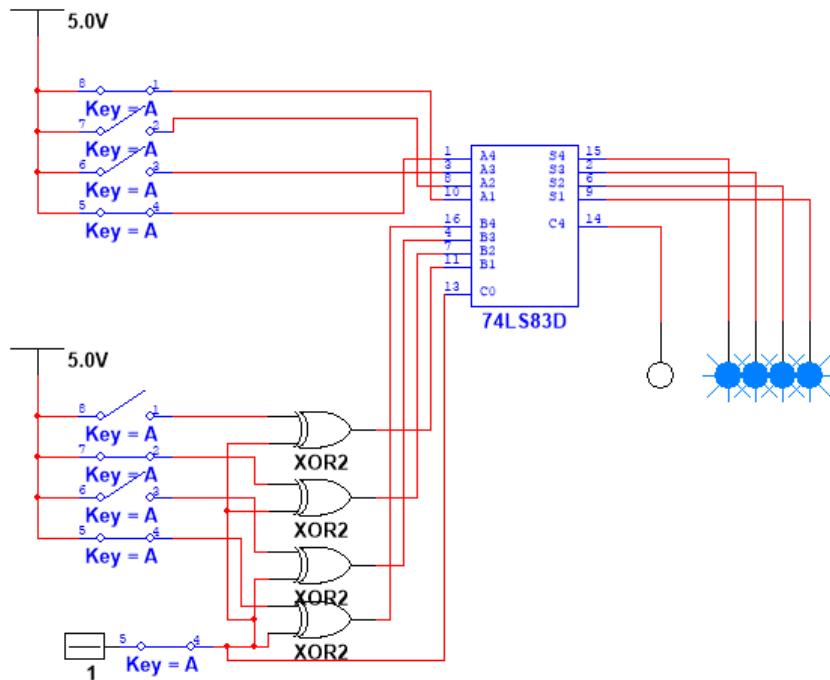
Realizując **pełny sumator** (full adder), realizujemy również **półsumator** (half adder), gdyż pełny sumator składa się z dwóch półsumatorów. Aby przetestować działanie sumatora, sprawdzimy słowa z tablicy prawdy dla pełnego sumatora i porównamy otrzymane wyniki z tabelą prawdy.

Wejścia			Wyjścia	
A	B	C_{in}	C_{out}	S
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

Tabela 1: Tabela prawdy pełnego sumatora

3.2 Zadanie 2

Zrealizować subtraktor dwóch liczb 2 i 4 bitowych (DB30).



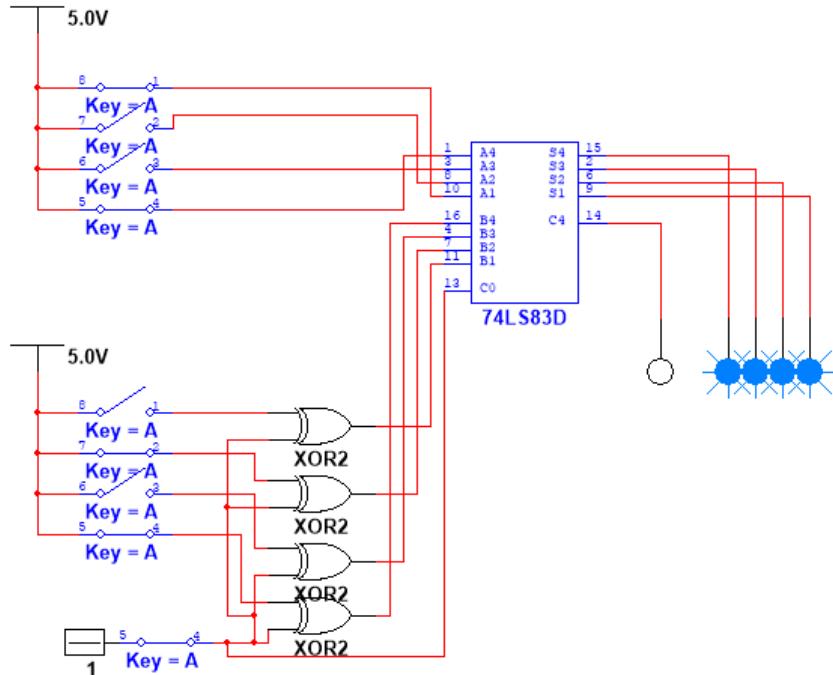
Rysunek 2: Obwód do zadania 2

W ramach zadania zrealizowany został **subtraktor 4-bitowy**. Kluczowe jest, że w implementacji subtraktora operacja odejmowania ($A - B$) jest realizowana jako dodawanie w kodzie uzupełnień do dwóch (U2), tj. $A + (\text{NOT } B) + 1$. Pozwala to na poprawną obsługę i reprezentację liczb ujemnych.

Do weryfikacji działania układu użyto przykładowego odejmowania $9 - 10 = -1$. W 4-bitowej reprezentacji binarnej odpowiada to działaniu: 1001_2 (9) – 1010_2 (10) = 1111_2 (-1 w U2).

3.3 Zadanie 3

Zapoznać się z kartą katalogową układu sumatora/subtraktora 4 bitowego 7483. Sprawdzić działanie układu wykorzystując moduł DB19.



Rysunek 3: Obwód do zadania 3

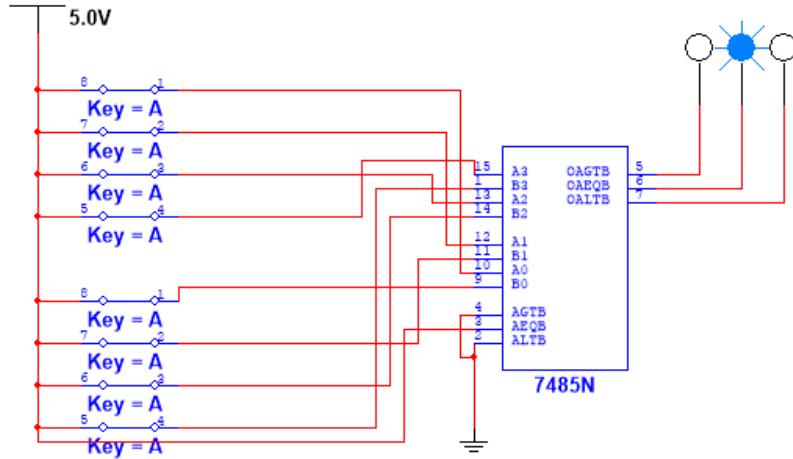
Do przetestowania 4-bitowego sumatora/subtraktora użyto modułu **DB19**. Moduł ten jest wyposażony w przełączniki do wprowadzania 4-bitowych liczb A (A_4-A_1) i B (B_4-B_1) oraz przełącznik trybu pracy **Add/Sub**.

W pierwszej kolejności przetestowano działanie **sumatora**. Przełącznik trybu ustawiono w pozycję **Add** (stan 0). Następnie podano na wejścia przykładowe liczby, np. $A = 0011_2$ (3) i $B = 0010_2$ (2). Sprawdzono, że na wyjściach S_4-S_1 pojawił się poprawny wynik 0101_2 (5), a wyjście **Carry** (przeniesienie) było w stanie niskim.

Następnie przetestowano tryb **subtraktora**, ustawiając przełącznik **Add/Sub** w pozycję **Sub** (stan 1). Spowodowało to, że układ zaczął wykonywać operację odejmowania $A - B$ poprzez dodawanie w kodzie U2 (realizowane jako $A + (\text{NOT } B) + 1$). Do weryfikacji podano na wejścia liczby $A = 1001_2$ (9) oraz $B = 1010_2$ (10). Zaobserwowano, że wyjścia S_4-S_1 poprawnie pokazały wynik 1111_2 , co jest reprezentacją liczby -1 w kodzie U2.

3.4 Zadanie 4

Zapoznać się z budową i sprawdzić działanie układu komparatora dwóch liczb czterobitowych 7485 wykorzystując moduł laboratoryjny DB34.



Rysunek 4: Obwód do zadania 4

Do przetestowania 4-bitowego komparatora użyto układu scalonego **7485N** (jak pokazano na schemacie). Za pomocą przełączników podawano na wejścia układu dwie 4-bitowe liczby: A (A_3-A_0) oraz B (B_3-B_0). Test polegał na weryfikacji trzech stanów logicznych na wyjściach układu.

Najpierw sprawdzono warunek równości ($A = B$), podając na oba wejścia tę samą wartość, np. $A = 1010_2$ i $B = 1010_2$. Zaobserwowano, że stan wysoki pojawił się na wyjściu $A = B$ (pin OAEQB).

Następnie przetestowano warunek $A > B$, podając np. $A = 1011_2$ i $B = 1010_2$. Sprawdzono, że stan wysoki aktywował wyjście $A > B$ (pin OAGTB).

Na koniec zweryfikowano warunek $A < B$, podając np. $A = 1001_2$ i $B = 1010_2$. W tym przypadku zaobserwowano stan wysoki na wyjściu $A < B$ (pin OALTB).

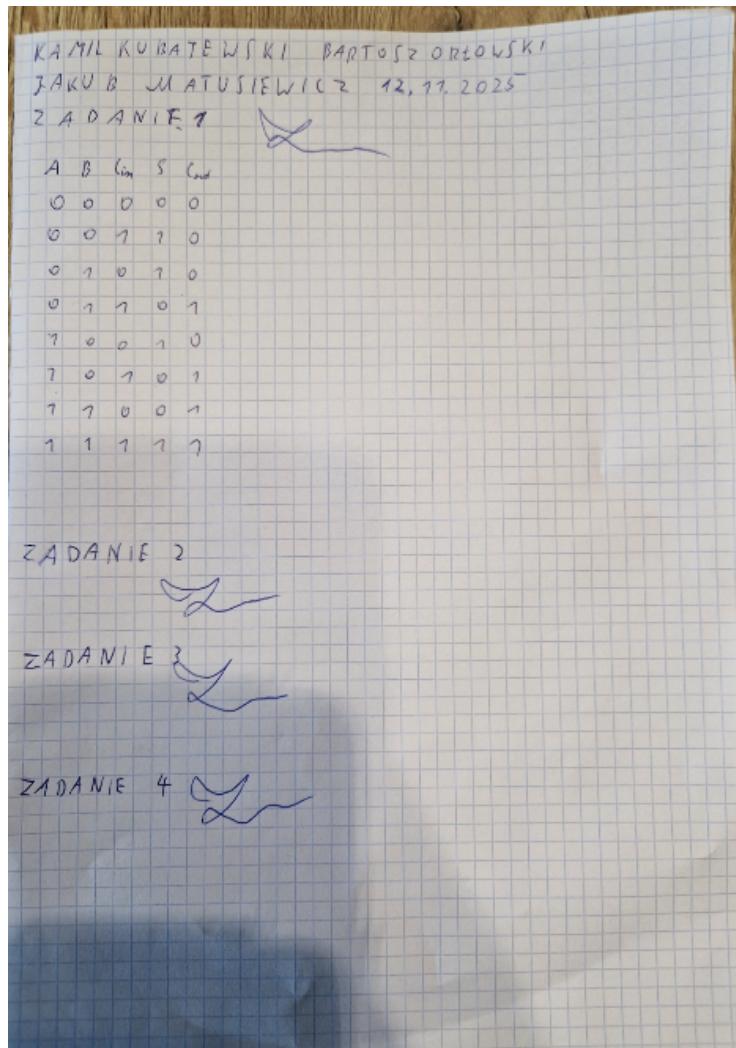
4 Dyskusja błędów

5 Wnioski

6 Literatura

- [1] T. Maciąk, *Skrypt do laboratorium Elektroniki cyfrowej*, Wydział Informatyki Politechniki Białostockiej, Białystok, 2021.
- [2] *Układ Kombinacyjny*, Wikipedia, dostęp online: https://pl.wikipedia.org/wiki/Uk%C5%82ad_kombinacyjny, data dostępu: luty 2023.

7 Protokół



Rysunek 5: Protokół