

Wydział Informatyki Politechniki Białostockiej Przedmiot: Modułowe systemy cyfrowe	Data: 26.11.2025
Zajęcia nr 5 Temat: Przetworniki A/C i C/A  Grupa: Lab 8 Imię i nazwisko: Kamil Kubajewski, Jakub Matusiewicz, Bartosz Orłowski	Prowadzący: dr hab. inż. Sławomir Zieliński

## 1 Cel ćwiczeń

Celem ćwiczenia jest zapoznanie się z budową i zasadą działania przetworników analogowo-cyfrowych, cyfrowo-analogowych oraz układów kaskadowych.

## 2 Podstawa teoretyczna

Na zajęciach zapoznaliśmy się z budową i zasadą działania przetworników analogowo-cyfrowych (A/C) oraz cyfrowo-analogowych (C/A). Układy te stanowią niezbędny element współczesnych systemów pomiarowych i sterujących, umożliwiając komunikację między światem rzeczywistym, w którym sygnały mają charakter analogowy, a systemami cyfrowymi operującymi na wartościach dyskretnych, na przykład komputerami[1, 2].

Przetwornik (A/C) jest to urządzenie, na którego wejście podajemy napięcie w określonym zakresie, a na wyjściu otrzymujemy liczbę dwójkową, która odpowiada wartości tego napięcia. Im więcej bitów ma liczba wyjściowa, tym dokładniejszy jest dany przetwornik A/C.

Pierwszym etapem jest próbkowanie, które polega na pobieraniu chwilowych wartości napięcia wejściowego w określonych, równych odstępach czasu. Drugim etapem przetwarzania A/C jest kwantowanie. Następuje kodowanie, czyli przypisanie cyfrowej wartości każdemu poziomowi. Celem jest uproszczenie sygnału do postaci cyfrowej. To, jak duża jest pula tych dostępnych do wyboru liczb, zależy od liczby bitów przetwornika ( $N$ ) i wynosi dokładnie  $2^N$ [1, 3, 4, 5, 6].

Jednym z najważniejszych parametrów przetwornika jest rozdzielczość, definiowana jako najmniejsza zmiana napięcia wejściowego, którą przetwornik A/C jest w stanie rozróżnić (kwant). Zmiana napięcia wymagana do zagwarantowania zmiany poziomu kodu wyjściowego nazywana jest napięciem najmniej znaczącego bitu (LSB – Least Significant Bit). Rozdzielczość  $Q$  przetwornika jest równa wartości LSB. Rozdzielczość napięciowa przetwornika A/C jest równa jego całkowitemu zakresowi pomiaru napięcia podzielonemu przez liczbę przedziałów (liczbę stanów):

$$Q = \frac{E_{FSR}}{2^N}$$

gdzie  $N$  to rozdzielczość przetwornika w bitach, a  $E_{FSR}$  to pełny zakres napięcia (nazywany również „zakresem pełnoskalowym”).  $E_{FSR}$  opisany jest wzorem:

$$E_{FSR} = V_{RefHi} - V_{RefLow}$$

gdzie  $V_{RefHi}$  i  $V_{RefLow}$  to odpowiednio górne i dolne wartości ekstremalne napięć, które można zakodować[1, 6].

Bezpośrednią konsekwencją skończonej rozdzielczości przetwornika A/C jest występowanie błędu kwantyzacji. Ponieważ ciągły sygnał analogowy może przyjmować nieskończenie wiele wartości, a przetwornik dysponuje jedynie skończonym zbiorem wartości dyskretnych, proces ten jest z natury stratny. Błąd kwantyzacji  $\epsilon_q$  definiuje się jako różnicę między rzeczywistą wartością napięcia wejściowego  $V_{in}$ , a wartością napięcia odczytaną z przetwornika (zrekonstruowaną)  $V_{rec}$ :

$$\epsilon_q = V_{in} - V_{rec}$$

Dla idealnego przetwornika A/C, w którym charakterystyka przetwarzania ma postać schodkową, a punkt przełączenia znajduje się w połowie szerokości przedziału kwantowania, błąd ten przyjmuje wartości z zakresu:

$$-\frac{1}{2}Q \leq \epsilon_q \leq \frac{1}{2}Q$$

Oznacza to, że maksymalny błąd popełniany przez idealny przetwornik nie przekracza połowy wartości najmniej znaczącego bitu (0,5 LSB). Błąd ten ma charakter nieusuwalny i w sygnałach zmiennych jest traktowany jako szum kwantyzacji[1, 2, 4, 6].

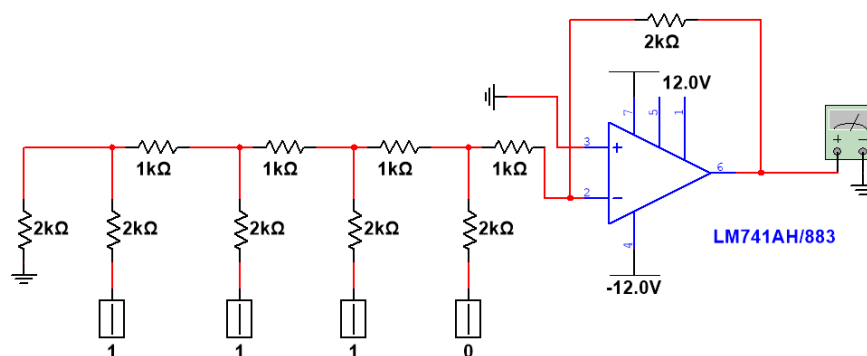
W drugiej części zajęć zapoznaliśmy się z procesem odwrotnym, czyli przetwarzaniem cyfrowo-analogowym (C/A). Polega on na zamianie słowa cyfrowego (kodu binarnego) na odpowiadającą mu wartość napięcia wyjściowego[1, 3, 5, 7].

Zadaniem przetwornika cyfrowo-analogowego (C/A) jest odwzorowanie wartości cyfrowej słowa wejściowego na proporcjonalną wartość napięcia (lub prądu) na wyjściu układu. W idealnym przetworniku charakterystykę przetwarzania opisuje zależność:

$$V_{out} = V_{ref} \cdot \frac{D}{2^N}$$

gdzie  $V_{out}$  to napięcie wyjściowe,  $V_{ref}$  to napięcie odniesienia,  $D$  to wartość dziesiętna kodu wejściowego, a  $N$  oznacza rozdzielczość bitową przetwornika[1, 4, 5, 7]

Współczesne układy scalone przetworników C/A najczęściej wykorzystują architekturę drabinki rezystorowej typu R-2R. Główną zaletą tego rozwiązania jest wykorzystanie rezystorów o tylko dwóch wartościach rezystancji ( $R$  oraz  $2R$ )[1, 5, 6].



Rysunek 1: Przykładowy przetwornik C/A wykorzystujący architekturę drabinki rezystorowej typu R-2R

Pozwala to na łatwiejszą i bardziej precyzyjną realizację układu w strukturze krzemowej oraz zapewnia lepszą stabilność temperaturową w porównaniu do układów z wagami binarnymi, które wymagałyby precyzyjnego parowania elementów o bardzo dużej rozpiętości wartości. W układach C/A występują parametry m. in. maksymalna częstotliwość próbkowania, czyli maksymalna prędkość dla której obwód przetwornika C/A jest w stanie pracować i produkować stały poprawny sygnał na wyjściu oraz rozdzielczość, która była już omawiana wcześniej[1, 7].

### 3 Przebieg ćwiczeń

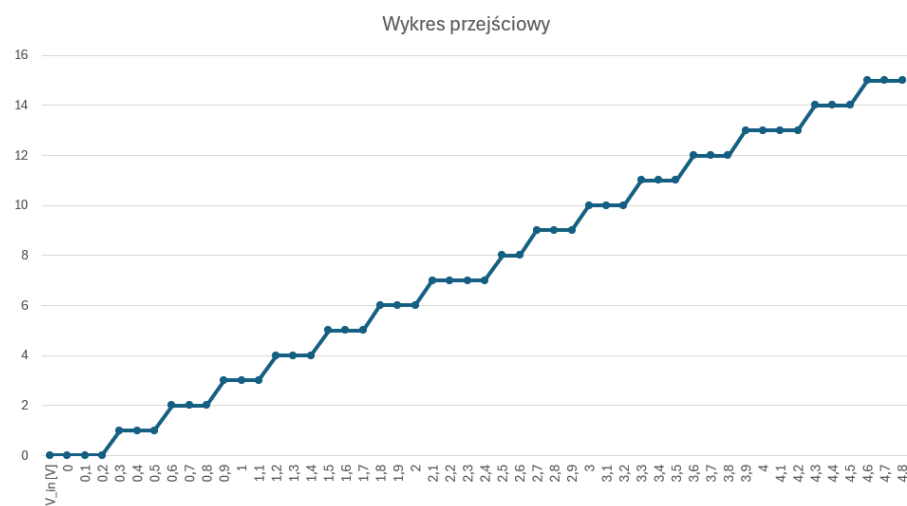
#### 3.1 Zadanie 1

Zrealizować przetwornik **analogowo-cyfrowy (A/C)** wykorzystując moduł laboratoryjny **DB22**.



**Tabela 1 – ciąg dalszy z poprzedniej strony**

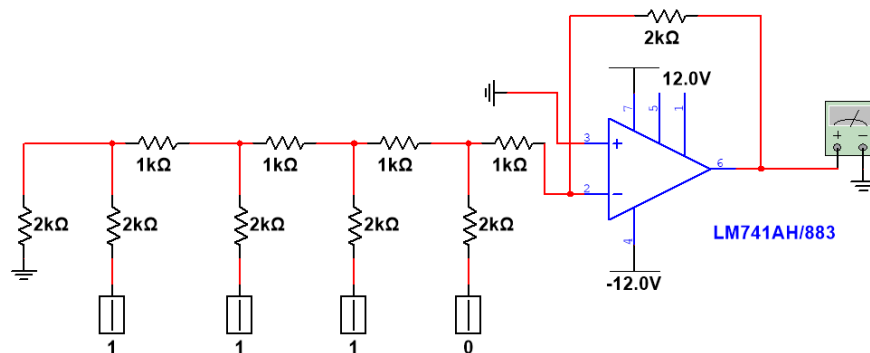
V_in [V]	Słowo_dec	Słowo
1,1	3	0011
1,2	4	0100
1,3	4	0100
1,4	4	0100
1,5	5	0101
1,6	5	0101
1,7	5	0101
1,8	6	0110
1,9	6	0110
2	6	0110
2,1	7	0111
2,2	7	0111
2,3	7	0111
2,4	7	0111
2,5	8	1000
2,6	8	1000
2,7	9	1001
2,8	9	1001
2,9	9	1001
3	10	1010
3,1	10	1010
3,2	10	1010
3,3	11	1011
3,4	11	1011
3,5	11	1011
3,6	12	1100
3,7	12	1100
3,8	12	1100
3,9	13	1101
4	13	1101
4,1	13	1101
4,2	13	1101
4,3	14	1110
4,4	14	1110
4,5	14	1110
4,6	15	1111
4,7	15	1111
4,8	15	1111



Rysunek 3: Obwód do zadania 1

### 3.2 Zadanie 2

Zrealizować przetwornik cyfrowo-analogowy (C/A) wykorzystując moduł laboratoryjny DB16.



Rysunek 4: Obwód do zadania 2

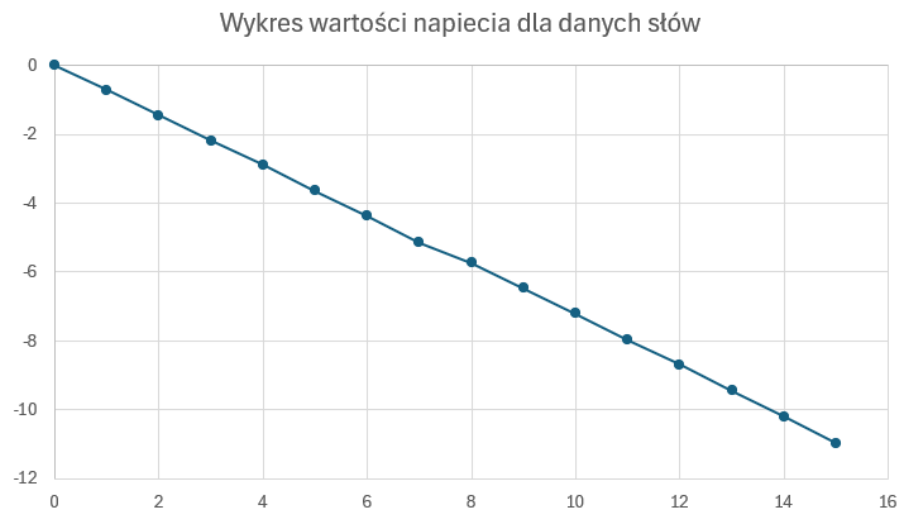
Procedura pomiarowa polegała na podłączeniu multimetru cyfrowego do wyjścia analogowego układu ( $V_o$ ). Następnie na wejścia cyfrowe ( $D_0 - D_3$ , gdzie  $D_3$  to MSB) podawano sekwencyjnie 4-bitowe słowa kodowe, począwszy od wartości  $0000_2$  ( $0_{10}$ ), aż do  $1111_2$  ( $15_{10}$ ). Dla każdej kombinacji wejściowej zmierzono i zanotowano wartość napięcia wyjściowego, co pozwoliło na wyznaczenie charakterystyki przetwarzania układu.

Tabela 2: Charakterystyka przetwarzania przetwornika C/A (pomiar)

Słowo_dec	Słowo	$V_o$ [V]
0	0000	0
1	0001	-0,723
2	0010	-1,449
3	0011	-2,193
4	0100	-2,892
5	0101	-3,633
6	0110	-4,38
7	0111	-5,14
8	1000	-5,74
9	1001	-6,47
10	1010	-7,21
11	1011	-7,97
Ciąg dalszy na następnej stronie		

**Tabela 2 – ciąg dalszy z poprzedniej strony**

Słowo_dec	Słowo	V_o [V]
12	1100	-8,69
13	1101	-9,45
14	1110	-10,21
15	1111	-10,98



Rysunek 5: Wykres do zadania 2



## 4 Dyskusja błędów

W przeprowadzonych zadaniach zrealizowano przetwornik analogowo-cyfrowy (A/C) wykorzystując moduł laboratoryjny DB22 oraz przetwornik cyfrowo-analogowy (C/A) wykorzystując moduł laboratoryjny DB16.

W zadaniu pierwszym na wejście podawano napięcie od 0 V do 5 V za pomocą zasilacza laboratoryjnego oraz podłączono zestaw taktujący o częstotliwości 1 kHz. Stopniowo zwiększając napięcie wejściowe, obserwowano zmiany słowa wyjściowego na diodach LED. Zgodnie z podstawą teoretyczną, dominującym źródłem niedokładności był błąd kwantyzacji. Jest on nieunikniony w systemach cyfrowych, ponieważ ciągły sygnał napięciowy musi zostać odwzorowany na skończoną liczbę poziomów (w tym przypadku 16 dla 4 bitów). Na podstawie Tabeli 1 wyznaczono średnią wartość kwantu (LSB), która wynosi  $q \approx 0,3$  V.

Istotę tego błędu obrazuje fakt, że przetwornik jest nieczuły na zmiany napięcia mniejsze od wartości kwantu. Jak wynika z danych pomiarowych, dla napięć 0,6 V, 0,7 V oraz 0,8 V układ zwraca tę samą wartość cyfrową (0010<sub>2</sub>), mimo wzrostu napięcia wejściowego. Charakterystyka schodkowa widoczna na Rysunku 2 potwierdza monotoniczność przetwornika (wzrost napięcia nie powoduje spadku kodu). Oprócz błędu kwantyzacji, na wynik wpływ miały również błędy statyczne zastosowanych elementów (np. tolerancja rezystorów, błąd offsetu komparatora), niepewność nastaw zasilacza laboratoryjnego przy ręcznym zadawaniu napięcia lub szybkość przetwarzania sygnału.

W zadaniu drugim przeanalizowano przetwornik C/A z drabiną rezystorową. Do wejścia podłączono +12V oraz -12V, a następnie za pomocą przełączników na wejściu ustawiając odpowiednie słowo badano napięcie na wyjściu. Zależność napięcia wyjściowego od słowa wejściowego jest wysoce liniowa, co widać na Rysunku 4. Na podstawie wykonanych pomiarów dopasowano liniową charakterystykę teoretyczną przetwornika. Otrzymano równanie:

$$V_{\text{out}}(k) = -0.7277 \cdot k + 0.0119$$

co oznacza, że idealny krok napięciowy (LSB) wynosi około 0.728 V. Następnie porównano wartości zmierzone z teoretycznymi dla każdego kodu wejściowego. Odchylenia były niewielkie i wynosiły od ok. 1% do kilku procent, co jest zgodne z tolerancją rezystorów drabinki R-2R. Ponadto należy uwzględnić inne, typowe źródła błędów występujące w przetwornikach (C/A), które mogły przyczynić się do obserwowanych rozbieżności. Należą do nich błąd pomiarowy multimetru, napięciowe odchyłki źródła zasilania  $\pm 12$  V oraz spadki na przewodach i stykach przełączników; wpływ offsetu i ograniczeń dynamicznych układów wzmacniających lub buforujących oraz zakłócenia i szumy środowiskowe.

## 5 Wnioski

Po przeprowadzeniu ćwiczeń możemy potwierdzić teoretyczne zasady działania przetworników analogowo-cyfrowych i cyfrowo-analogowych. Pomiary potwierdziły, że przetworniki te stanowią kluczowy element łączący systemy analogowe z cyfrowymi.

Podczas korzystania z przetwornika A/C (moduł DB22) mogliśmy zauważyć charakterystyczną, schodkową zmianę wartości wyjściowej. Jest to dowód na działanie procesu kwantowania, gdzie ciągle napięcie wejściowe jest przypisywane do skończonych wartości cyfrowych. Dla wykorzystanego układu 4-bitowego rozdzielczość pomiarowa wynosiła około  $0,3\text{ V}$ . Oznacza to, że układ nie reagował na zmiany napięcia mniejsze niż ta wartość, co obrazuje błąd kwantowania.

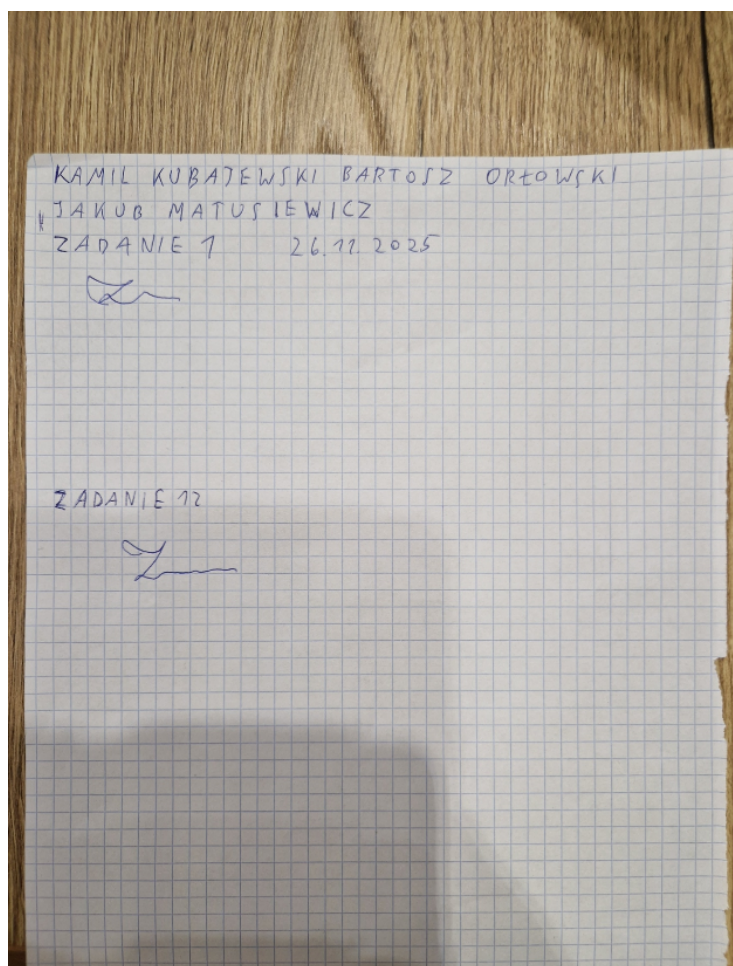
W drugiej części zajęć, korzystając z przetwornika C/A (moduł DB16), wyznaczyliśmy jego charakterystykę przejściową. Okazała się ona liniowa, co świadczyło o poprawnej pracy układu. Zauważyliśmy, że napięcia wyjściowe miały wartości ujemne, co wynikało z zastosowania w module wzmacniacza w konfiguracji odwracającej. Średnia zmiana napięcia przypadająca na jeden bit wynosiła około  $-0,73\text{ V}$ .

## 6 Literatura

- [1] Walt Kester, *The Data Conversion Handbook*, Analog Devices, dostęp online: <https://www.analog.com/en/resources/technical-books/data-conversion-handbook.html>, data dostępu: listopad 2025.
- [2] *Principles of Data Acquisition and Conversion*, Texas Instruments, dostęp online: <https://www.ti.com/lit/an/sbaa051a/sbaa051a.pdf>, data dostępu: listopad 2025.
- [3] *Jitter effects on Analog to Digital and Digital to Analog Converters*, The Well Tempered Computer, dostęp online: <https://www.thewelltemperedcomputer.com/Lib/Troisi.pdf>, data dostępu: listopad 2025.
- [4] C. F. Coombs, *Electronic Instruments Handbook Third Edition*, Pdfcoffee, dostęp online: <https://pdfcoffee.com/electronic-instrument-handbook-third-edition-2-pdf-free.html>, data dostępu: listopad 2025.
- [5] *Układy elektroniczne i technika pomiarowa*, Uniwersytet Warszawski, Wydział Matematyki, Informatyki i Mechaniki, dostęp online: [https://wazniak.mimuw.edu.pl/index.php?title=Uk%C5%82ady\\_elektroniczne\\_i\\_teknika\\_pomiarowa](https://wazniak.mimuw.edu.pl/index.php?title=Uk%C5%82ady_elektroniczne_i_teknika_pomiarowa), data dostępu: listopad 2025.

- [6] *Analog-to-digital converter*, Wikipedia, dostęp online: [https://en.wikipedia.org/wiki/Analog-to-digital\\_converter](https://en.wikipedia.org/wiki/Analog-to-digital_converter), data dostępu: listopad 2025.
- [7] *Digital-to-analog converter*, Wikipedia, dostęp online: [https://en.wikipedia.org/wiki/Digital-to-analog\\_converter](https://en.wikipedia.org/wiki/Digital-to-analog_converter), data dostępu: listopad 2025.

## 7 Protokół



Rysunek 6: Protokół