

ΠΕΡΙΕΧΟΜΕΝΑ

0	Πρόλογος της Ελληνικής έκδοσης	xxii
1	ΒΑΣΙΚΗ ΔΟΜΗ ΤΩΝ Η/Υ	1
1.1	Τύποι Ηλεκτρονικών Υπολογιστών	2
1.2	Λειτουργικές Μονάδες	4
1.2.1	Μονάδα εισόδου	6
1.2.2	Μονάδα μνήμης	6
1.2.3	Αριθμητική και λογική μονάδα (ΑΛΜ, ALU)	8
1.2.4	Μονάδα εξόδου	8
1.2.5	Μονάδα Ελέγχου	9
1.3	Βασικές Έννοιες Λειτουργίας	10
1.4	Δομές Διαύλων (Bus Structures)	13
1.5	Λογισμικό (Software)	15
1.6	Απόδοση, Αξιολόγηση (Performance)	18
1.6.1	Ρολόι Επεξεργαστή	20
1.6.2	Η Βασική Εξίσωση Απόδοσης	21
1.6.3	Διασωλήνωση (Pipelining) Και Υπερβαθμωτή Λειτουργία (Superscalar Operation)	22
1.6.4	Συχνότητα Ρολογιού	23
1.6.5	Σύνολο Εντολών: CISC και RISC	24
1.6.6	Μεταγλωττιστής (Compiler)	25
1.6.7	Μέτρηση της Απόδοσης	25
1.7	Πολυεπεξεργαστές και Πολυ-Υπολογιστές	27
1.8	Ιστορική Αναδρομή	28
1.8.1	Η Πρώτη Γενιά	28
1.8.2	Η Δεύτερη Γενιά	29
1.8.3	Η Τρίτη Γενιά	29
1.8.4	Η Τέταρτη Γενιά	30
1.8.5	Πέρα από την Τέταρτη Γενιά	30
1.8.6	Εξέλιξη της Απόδοσης	31
1.9	Συμπεράσματα	31
1.10	Προβλήματα Κεφ. 1	32

2	ΕΝΤΟΛΕΣ ΜΗΧΑΝΗΣ ΚΑΙ ΠΡΟΓΡΑΜΜΑΤΑ	37
2.1	Αριθμοί, Αριθμητικές Πράξεις και Χαρακτήρες	39
2.1.1	Αριθμητικές Αναπαραστάσεις	39
2.1.2	Πρόσθεση Θετικών Αριθμών	41
2.1.3	Πρόσθεση και Αφαίρεση Προσημασμένων Αριθμών	42
2.1.4	Υπερχείλιση Αριθμητικών Πράξεων	47
2.2	Θέσεις Μνήμης και Διευθύνσεις	48
2.2.1	Διευθυνσιοδότηση κατά Byte	50
2.2.2	Αναθέσεις κατά Big-Endian και κατά Little-Endian	50
2.2.3	Στοιχισι Λέξεων	51
2.2.4	Προσπέλαση Αριθμών, Χαρακτήρων και Συμβολοσειρών	52
2.3	Πράξεις στη Μνήμη	52
2.4	Εντολές και Κατασκευή Ακολουθίας Εκτέλεσης Εντολών	53
2.4.1	Συμβολισμός Μεταφοράς Καταχωρητή	54
2.4.2	Συμβολισμός Γλώσσας Assembly	54
2.4.3	Βασικοί Τύποι Εντολών	55
2.4.4	Εκτέλεση Εντολών. Ακολουθιακή Εκτέλεση	60
2.4.5	Εντολές Διακλάδωσης	63
2.4.6	Κωδικοποίηση Συνθηκών	65
2.4.7	Παραγωγή Διευθύνσεων Θέσεων Μνήμης	67
2.5	Τρόποι Διευθυνσιοδότησης (Addressing modes)	67
2.5.1	Κατασκευή Μεταβλητών και Σταθερών	68
2.5.2	Δείκτες και Έμμεση Δεικτοδότηση	70
2.5.3	Πίνακες και Δεικτοδότηση	73
2.5.4	Σχετική Διευθυνσιοδότηση	78
2.5.5	Επιπρόσθετοι Τρόποι Διευθυνσιοδότησης	80
2.6	Συμβολική Γλώσσα Assembly	82
2.6.1	Οδηγίες Συμβολομεταφραστή	84
2.6.2	Συμβολομετάφραση και Εκτέλεση Προγραμμάτων	88
2.6.3	Συμβολισμός Αριθμών	90
2.7	Βασικές Λειτουργίες E/E	91
2.8	Στοιβές και Ουρές	96
2.9	Υπορουτίνες	101
2.9.1	Εμφώλευση Υπορουτίνων και Στοιβα Επεξεργαστή	102
2.9.2	Πέρασμα Παραμέτρων	104
2.9.3	Το Πλαίσιο Στοιβάς (Stack Frame)	107
2.10	Επιπρόσθετες Εντολές	113
2.10.1	Λογικές Εντολές	113
2.10.2	Εντολές Μετατόπισης και Περιστροφής	115

2.10.3	Λειτουργίες Περιστροφής	118
2.10.4	Πολλαπλασιασμός και Διαίρεση	120
2.11	Παραδείγματα Προγραμμάτων	121
2.11.1	Πρόγραμμα Υπολογισμού Εσωτερικού Γινομένου Διανυσμάτων	121
2.11.2	Πρόγραμμα Ταξινόμησης Bytes	122
2.11.3	Συνδεδεμένες Λίστες	125
2.12	Κωδικοποίηση των Εντολών Μηχανής	132
2.13	Συμπερασματικά Σχόλια	137
2.14	Προβλήματα Κεφ. 2	138
3	ΣΥΝΟΛΑ ΕΝΤΟΛΩΝ ARM, MOTOROLA ΚΑΙ INTEL	145
3.1	Καταχωρητές, Προσπέλαση Μνήμης και Μεταφορά Δεδομένων	147
3.1.1	Η Δομή των Καταχωρητών	147
3.1.2	Εντολές Προσπέλασης Μνήμης και Τρόποι Διευθυνσιοδότησης	149
3.1.3	Εντολές Μεταφοράς Καταχωρητών	159
3.2	Αριθμητικές και Λογικές Εντολές	159
3.2.1	Αριθμητικές Εντολές	160
3.2.2	Λογικές Εντολές	162
3.3	Εντολές Διακλάδωσης	163
3.3.1	Καθορισμός Κωδικών Συνθήκης	165
3.3.2	Ένα Πρόγραμμα Βρόχου Επανάληψης για την Πρόσθεση Αριθμών	165
3.4	Γλώσσα Assembly	166
3.4.1	Ψευδοεντολές	168
3.5	Λειτουργίες E/E	169
3.6	Υπορουτίνες	171
3.7	Παραδείγματα Προγραμμάτων	175
3.7.1	Πρόγραμμα Υπολογισμού Εσωτερικού Γινομένου Διανυσμάτων	176
3.7.2	Πρόγραμμα Ταξινόμησης Byte	176
3.7.3	Υπορουτίνες Εισαγωγής και Διαγραφής Στοιχείων στη Συνδεδεμένη Λίστα	178
3.8	Καταχωρητές και Τρόποι Διευθυνσιοδότησης του 68000	181
3.8.1	Η Δομή Καταχωρητών του 68000	182
3.8.2	Διευθυνσιοδότηση	184
3.9	Εντολές 68000	189
3.10	Γλώσσα Assembly	192
3.11	Έλεγχος Ροής Προγράμματος	194
3.11.1	Σημαίες Κωδικών Κατάστασης	194

3.11.2 Εντολές Διακλάδωσης	196
3.12 Λειτουργίες E/E	199
3.13 Στοιίβες και Υπορουτίνες	200
3.14 Λογικές Εντολές	207
3.15 Παραδείγματα Προγραμμάτων	208
3.15.1 Πρόγραμμα Υπολογισμού Εσωτερικού Γινομένου Διανυσμάτων	209
3.15.2 ΠΡΟΓΡΑΜΜΑ ΤΑΞΙΝΟΜΗΣΗΣ BYTE	209
3.15.3 Υπορουτίνες Εισαγωγής και Διαγραφής Στοιχείων Συνδεδεμέ-	
νης Λίστας	211
3.16 Καταχωρητές και Διευθυνοδοσία	213
3.16.1 Δομή Καταχωρητών του IA-32	214
3.16.2 Τρόποι Διευθυνοδοσίας του IA-32	217
3.17 Εντολές IA-32	225
3.17.1 Ένα Πρόγραμμα Πρόσθεσης Αριθμών Χρησιμοποιώντας Βρόχο	
Επανάληψης	227
3.17.2 Μορφή Εντολών Γλώσσας Μηχανής	230
3.18 Γλώσσα Assembly IA-32	233
3.19 Έλεγχος Ροής Προγράμματος	234
3.19.1 Άλλατα Υπό Συνθήκη και Σημαίες Κωδικών Κατάστασης . . .	235
3.19.2 Άλλατα Άνευ Συνθηκών	236
3.20 Λογικές Εντολές και Εντολές Μετατόπισης / Περιστροφής	237
3.20.1 Λογικές Εντολές	237
3.20.2 Λειτουργίες Μετατόπισης και Περιστροφής	237
3.21 Λειτουργίες E/E	238
3.21.1 E/E Απεικονιζόμενη στη Μνήμη	238
3.21.2 Απομονωμένη E/E	240
3.21.3 Μεταφορές Τμημάτων Μνήμης (Block Transfers)	241
3.22 Υπορουτίνες	243
3.23 Άλλες Εντολές	249
3.23.1 Εντολές Πολλαπλασιασμού και Διαίρεσης	249
3.23.2 Εντολές Επέκτασης Πολυμέσων (MMX)	250
3.23.3 Διανυσματικές SIMD Εντολές	251
3.24 Παραδείγματα Προγραμμάτων	251
3.24.1 Πρόγραμμα Υπολογισμού Εσωτερικού Γινομένου Διανυσμάτων	252
3.24.2 Πρόγραμμα Ταξινόμησης Byte	252
3.24.3 Υπορουτίνες Εισαγωγής και Διαγραφής Στοιχείων Συνδεδεμέ-	
νης Λίστας	253
3.25 Συμπερασματικά Σχόλια	256
3.26 Προβλήματα Κεφ. 3	257

4	ΟΡΓΑΝΩΣΗ ΛΕΙΤΟΥΡΓΙΩΝ Ε/Ε	279
4.1	Προσπέλαση Συσκευών Ε/Ε	280
4.2	Διακοπές (Interrupts)	285
4.2.1	Υλικό Εξυπηρέτησης Διακοπών	289
4.2.2	Ενεργοποίηση και Απενεργοποίηση Διακοπών	291
4.2.3	Χειρισμός Πολλαπλών Συσκευών	293
4.2.4	Έλεγχος Αιτήσεων Συσκευών	300
4.2.5	Εξαιρέσεις (Exceptions)	302
4.2.6	Η Χρήση των Διακοπών στα Λειτουργικά Συστήματα	305
4.3	Παραδείγματα Επεξεργαστών	310
4.3.1	Η Δομή των Διακοπών του ARM	310
4.3.2	Δομή των Διακοπών του 68000	319
4.3.3	Δομή Διακοπών του Pentium	320
4.4	Απευθείας Πρόσβαση Μνήμης (Direct Memory Access, DMA)	324
4.4.1	Διαιτησία Διαύλου	329
4.5	Δίαυλοι	333
4.5.1	Σύγχρονοι Δίαυλοι	334
4.5.2	Μεταφορές Πολλαπλών Κύκλων	337
4.5.3	Ασύγχρονοι Δίαυλοι	340
4.5.4	Συζήτηση	343
4.6	Κυκλώματα Διασύνδεσης	344
4.6.1	Παράλληλη Θύρα	346
4.6.2	Σειριακή Θύρα	357
4.7	Τυποποιημένες Διασυνδέσεις Ε/Ε	359
4.7.1	Δίαυλος PCI	362
4.7.2	Ο Δίαυλος SCSI	370
4.7.3	Παγκόσμιος Σειριακός Δίαυλος (Universal Serial Bus, USB)	379
4.8	Συμπερασματικά Σχόλια	396
4.9	Προβλήματα Κεφ. 4	397
5	ΤΟ ΣΥΣΤΗΜΑ ΜΝΗΜΗΣ ΤΟΥ ΥΠΟΛΟΓΙΣΤΗ	411
5.1	Μερικές Βασικές Έννοιες	412
5.2	Ημιαγωγικές Μνήμες RAM	417
5.2.1	Εσωτερική Οργάνωση Ενός Chip Μνήμης	417
5.2.2	Στατικές Μνήμες	420
5.2.3	Ασύγχρονες Μνήμες DRAM	422
5.2.4	Σύγχρονες Μνήμες DRAM	427
5.2.5	Δομή Μεγαλύτερων Μνημών	431
5.2.6	Συγκρίσεις Συστημάτων Μνήμης	434

5.2.7	Μνήμη RAMBUS	436
5.3	Μνήμες Μόνο Ανάγνωσης, ROMs	438
5.3.1	Μνήμη Μόνο Ανάγνωσης, ROM	439
5.3.2	Μνήμες PROM	440
5.3.3	Μνήμες EPROM	441
5.3.4	Μνήμες EEPROM	441
5.3.5	Μνήμες Flash	442
5.4	Ταχύτητα, Μέγεθος και Κόστος	444
5.5	Λανθάνουσες Μνήμες	446
5.5.1	Συναρτήσεις Απεικόνισης	449
5.5.2	Αλγόριθμοι Αντικατάστασης	455
5.5.3	Παραδείγματα Τεχνικών Απεικόνισης	457
5.5.4	Παραδείγματα Λανθάνουσας Μνήμης Εμπορικών Επεξεργαστών	462
5.6	Θέματα Απόδοσης	468
5.6.1	Διαφύλλωση (Interleaving)	469
5.6.2	Ρυθμός Ευστοχίας και Ποινή Αστοχίας	471
5.6.3	Λανθάνουσες Μνήμες Εντός του Κυκλώματος Επεξεργαστή	475
5.6.4	Επιπλέον Βελτιώσεις	477
5.7	Ιδεατές Μνήμες	481
5.7.1	Μετάφραση Διευθύνσεων	483
5.8	Απαιτήσεις Διαχείρισης Μνήμης	488
5.9	Συσκευές Δευτερεύουσας Αποθήκευσης	490
5.9.1	Μαγνητικοί Σκληροί Δίσκοι	490
5.9.2	Οπτικοί Δίσκοι	505
5.9.3	Συστήματα Μαγνητικών Ταινιών	514
5.10	Συμπερασματικά Σχόλια	516
5.11	Προβλήματα Κεφ. 5	518

6 ΑΡΙΘΜΗΤΙΚΗ

529

6.1	Πρόσθεση και Αφαίρεση Προσημασμένων Αριθμών	530
6.1.1	Λογική Μονάδα Πρόσθεσης και Αφαίρεσης	533
6.2	Σχεδίαση Γρήγορων Αθροιστών	534
6.2.1	Πρόσθεση Πρόβλεψης Κρατουμένου Ήξ (Carry-Lookahead Addition)	535
6.2.2	Συναρτήσεις Παραγωγής και Διάδοσης Ανωτέρου Επιπέδου	539
6.3	Πολλαπλασιασμός Θετικών Αριθμών	542
6.4	Πολλαπλασιασμός Προσημασμένων Ορισμάτων	546
6.4.1	Αλγόριθμος Booth	547
6.5	Γρήγορος Πολλαπλασιασμός	552

6.5.1	Επανακωδικοποίηση των Πολλαπλασιαστών κατά Ζεύγη Bit	553
6.5.2	Πρόσθεση Αποθήκευσης Κρατούμενου (Carry-Save Addition) των Προσθετών	554
6.6	Ακέραια Διαίρεση	560
6.7	Αριθμοί και Πράξεις Κινητής Υποδιαστολής	565
6.7.1	Πρότυπα της IEEE για Αριθμούς Κινητής Υποδιαστολής	567
6.7.2	Αριθμητικές Πράξεις Κινητής Υποδιαστολής	572
6.7.3	Bits Ασφαλείας (Guard Bits) και Αποκοπή (Truncation)	573
6.7.4	Υλοποίηση Πράξεων Αριθμών Κινητής Υποδιαστολής	576
6.8	Συμπερασματικά Σχόλια	579
6.9	Προβλήματα Κεφ. 6	580
7	ΒΑΣΙΚΗ ΜΟΝΑΔΑ ΕΠΕΞΕΡΓΑΣΙΑΣ	593
7.1	Μερικές Θεμελιώδεις Έννοιες	594
7.1.1	Μεταφορές Καταχωρητών	598
7.1.2	Επιτέλεση μιας Αριθμητικής ή Λογικής Πράξης	601
7.1.3	Ανάκτηση μιας Λέξης από τη Μνήμη	602
7.1.4	Αποθήκευση μιας Λέξης στη Μνήμη	606
7.2	Εκτέλεση μιας Πλήρους Εντολής	606
7.2.1	Εντολές Διακλάδωσης	608
7.3	Οργάνωση Πολλαπλών Διαύλων	609
7.4	Προκατασκευασμένος Έλεγχος	612
7.4.1	Ένας Πλήρης Επεξεργαστής	616
7.5	Μικροπρογραμματιζόμενος Έλεγχος	617
7.5.1	Μικροεντολές	621
7.5.2	Ακολουθιοποίηση Μικροπρογράμματος	625
7.5.3	Τροποποίηση Διεύθυνσης Διακλάδωσης Χρησιμοποιώντας Λογική Διάζευξη κατά Bit (Bit-ORing)	626
7.5.4	Διευθυνσιοδότηση Επαυξημένης Εμβέλειας Διακλάδωσης	628
7.5.5	Μικροεντολές με Πεδίο Επόμενης Διεύθυνσης	632
7.5.6	Προανάκτηση Μικροεντολών	636
7.5.7	Εξομοίωση (Emulation)	638
7.6	Συμπερασματικά Σχόλια	639
7.7	Προβλήματα Κεφ. 7	640
8	ΔΙΑΣΩΛΗΝΩΣΗ (PIPELINING)	649
8.1	Βασικές Έννοιες	650
8.1.1	Ο Ρόλος της Λανθάνουσας Μνήμης	655

8.1.2	Απόδοση της Διασωλήνωσης	656
8.2	Κίνδυνοι Δεδομένων	660
8.2.1	Προώθηση Ορισμάτων	663
8.2.2	Χειρισμός Κινδύνων Δεδομένων Μέσω Λογισμικού	663
8.2.3	Παρενέργειες	665
8.3	Κίνδυνοι Εντολών	667
8.3.1	Εντολές Διακλάδωσης Άνευ Συνθήκης	668
8.3.2	Ουρά Εντολών και Προανάκτηση	668
8.3.3	Διακλαδώσεις υπό Συνθήκη και Πρόβλεψη Διακλάδωσης	673
8.4	Επίδραση των Συνόλων Εντολών	681
8.4.1	Τρόποι Διευθυνσιοδότησης	682
8.4.2	Κωδικοί Συνθηκών	685
8.5	Θέματα Μονοπατιών Δεδομένων και Ελέγχου	687
8.6	Υπερβαθμιστή Λειτουργία	690
8.6.1	Εκτέλεση Εκτός Σειράς	692
8.6.2	Ολοκλήρωση της Εκτέλεσης	693
8.6.3	Λειτουργία Διαβίβασης	695
8.7	Το Παράδειγμα του UltraSPARC II	697
8.7.1	Αρχιτεκτονική SPARC	698
8.7.2	Εντολές Φόρτωσης και Αποθήκευσης	699
8.7.3	UltraSPARC II	708
8.7.4	Δομή Διασωλήνωσης	708
8.8	Θέματα Απόδοσης	721
8.8.1	Επίδραση των Κινδύνων Εντολών	722
8.8.2	Αριθμός των Βαθμίδων Διασωλήνωσης	724
8.9	Συμπερασματικά Σχόλια	725
8.10	Προβλήματα Κεφ. 8	726
9	ΕΝΣΩΜΑΤΩΜΕΝΑ ΣΥΣΤΗΜΑΤΑ (EMBEDDED SYSTEMS)	733
9.1	Παραδείγματα Ενσωματωμένων Συστημάτων	735
9.1.1	Φούρνος Μικροκυμάτων	735
9.1.2	Ψηφιακή Φωτογραφική Μηχανή	738
9.1.3	Οικιακή Τηλεμετρία (Home Telemetry)	740
9.2	Ολοκληρωμένα Κυκλώματα Επεξεργαστών για Ενσωματωμένες Εφαρμογές	741
9.3	Ένας Απλός Μικροελεγκτής	744
9.3.1	Παράλληλες Θύρες E/E	745
9.3.2	Σειριακή Διασύνδεση	748
9.3.3	Κύκλωμα Μετρητή - Χρονιστή (Counter - Timer)	750

9.3.4 Μηχανισμός Ελέγχου Διακοπών	752
9.4 Θέματα Προγραμματισμού	753
9.4.1 Προσέγγιση Μέσω Επερώτησης	754
9.4.2 Προσέγγιση Μηχανισμού Διακοπών	758
9.5 Χρονικοί Περιορισμοί Συσκευών	761
9.5.1 Πρόγραμμα Μεταφοράς Δεδομένων σε Γλώσσα C με Χρήση Κυκλικού Απομονωτή	763
9.5.2 Πρόγραμμα Συμβολικής Γλώσσας για τη Μεταφορά Δεδομένων με Χρήση Κυκλικού Απομονωτή	763
9.6 Χρονιστής Αντίδρασης – Ένα Παράδειγμα	766
9.6.1 Πρόγραμμα Γλώσσας C για το Χρονιστή Αντίδρασης	770
9.6.2 Πρόγραμμα Συμβολικής Γλώσσας για τον Χρονιστή Αντίδρασης	771
9.6.3 Τελικά Σχόλια	773
9.7 Οικογένειες Ενσωματωμένων Επεξεργαστών	774
9.7.1 Μικροελεγκτές Βασισμένοι στον Επεξεργαστή Intel 8051	774
9.7.2 Μικροελεγκτές της Motorola	775
9.7.3 Μικροελεγκτές ARM	777
9.8 Θέματα Σχεδίασης	778
9.9 Μονολιθικά Συστήματα (Systems-on-a-Chip)	782
9.9.1 Υλοποίηση με FPGAs	783
9.10 Συμπερασματικά Σχόλια	787
9.11 Προβλήματα Κεφ. 9	788

10 ΠΕΡΙΦΕΡΕΙΑΚΕΣ ΣΥΣΚΕΥΕΣ 795

10.1 Συσκευές Εισόδου	797
10.1.1 Πληκτρολόγιο	797
10.1.2 Ποντίκι	798
10.1.3 Trackball, Joystick και Touchpad	799
10.1.4 Σαρωτές	802
10.2 Συσκευές Εξόδου	803
10.2.1 Οθόνες Απεικόνισης	803
10.2.2 Οθόνες Επίπεδης Απεικόνισης	805
10.2.3 Εκτυπωτές	807
10.2.4 Επιταχυντές Γραφικών	808
10.3 Σύνδεσμοι Σειριακής Επικοινωνίας	812
10.3.1 Ασύγχρονη Μετάδοση	817
10.3.2 Σύγχρονη Εκπομπή	819
10.3.3 Τυποποιημένες Διασυνδέσεις Επικοινωνιών	823
10.4 Συμπερασματικά Σχόλια	826

10.5 Προβλήματα Κεφ. 10	828
-----------------------------------	-----

11 ΟΙΚΟΓΕΝΕΙΕΣ ΕΠΕΞΕΡΓΑΣΤΩΝ 831

11.1 Η Οικογένεια ARM	833
11.1.1 Το Σύνολο Εντολών Thump	835
11.1.2 Επεξεργαστικοί Πυρήνες και Πυρήνες Κεντρικής Μονάδας Επε- ξεργασίας	836
11.2 Οικογένειες Επεξεργαστών 680x0 και ColdFire της Motorola	838
11.2.1 Ο Επεξεργαστής 68020	839
11.2.2 Βελτιώσεις στους Επεξεργαστές 68030 και 68040	842
11.2.3 Ο επεξεργαστής 68060	843
11.2.4 Η Οικογένεια επεξεργαστών ColdFire	844
11.3 Η Οικογένεια Intel IA-32	844
11.3.1 Τμηματοποίηση Μνήμης στους IA-32	845
11.3.2 Τρόπος λειτουργίας των 16-bit	848
11.3.3 Οι Επεξεργαστές 80386 και 80486	849
11.3.4 Επεξεργαστής Pentium	850
11.3.5 Επεξεργαστής Pentium Pro	850
11.3.6 Επεξεργαστές Pentium II και Pentium III	851
11.3.7 Επεξεργαστής Pentium 4	852
11.3.8 Επεξεργαστές Advanced Micro Devices IA-32	853
11.4 Η Οικογένεια Επεξεργαστών PowerPC	854
11.4.1 Σύνολο Καταχωρητών	854
11.4.2 Τρόποι Διευθυνσιοδότησης Μνήμης	855
11.4.3 Εντολές	855
11.4.4 Επεξεργαστές PowerPC	856
11.5 Οικογένεια Επεξεργαστών SPARC της Sun Microsystems	859
11.6 Οικογένεια Επεξεργαστών Compaq Alpha	861
11.6.1 Μορφές Εντολών και Τρόπων Διευθυνσιοδότησης	862
11.6.2 Επεξεργαστής Alpha 21064	863
11.6.3 Επεξεργαστής Alpha 21164	863
11.6.4 Επεξεργαστής Alpha 21264	864
11.7 Οικογένεια Επεξεργαστών Intel IA-64	864
11.7.1 Δέσμες Εντολών	865
11.7.2 Εκτέλεση Υπό Συνθήκη	866
11.7.3 Εν Δυνάμει Εντολές Φόρτωσης	867
11.7.4 Καταχωρητές και Στοιβά Καταχωρητών	868
11.7.5 Επεξεργαστής Itanium	871
11.8 Ένας Επεξεργαστής Στοιβάς	873

11.8.1 Δομή Στοιβάς	873
11.8.2 Εντολές Στοιβάς	877
11.8.3 Καταχωρητές Υλικού της Στοιβάς	883
11.9 Συμπερασματικά Σχόλια	884
11.10 Προβλήματα Κεφ. 11	886

12 ΜΕΓΑΛΑ ΥΠΟΛΟΓΙΣΤΙΚΑ ΣΥΣΤΗΜΑΤΑ 893

12.1 Μορφές Παράλληλης Επεξεργασίας	896
12.1.1 Κατηγορίες Δομών Παραλληλοποίησης	897
12.2 Συστοιχίες Επεξεργαστών	897
12.3 Δομή των Πολυ-Επεξεργαστών Γενικής Χρήσης	900
12.4 Δίκτυα Διασύνδεσης	903
12.4.1 Απλός Δίαυλος	903
12.4.2 Δίκτυα Crossbar	906
12.4.3 Δίκτυα Πολλαπλών Βαθμίδων	907
12.4.4 Δίκτυα Υπερκύβων	910
12.4.5 Δίκτυα Πλέγματος (Mesh Networks)	911
12.4.6 Δίκτυα Δέντρων (Tree Networks)	913
12.4.7 Δίκτυα Δακτυλίων (Ring Networks)	913
12.4.8 Πρακτικά Θέματα	915
12.4.9 Δίκτυα Μικτής Τοπολογίας	921
12.4.10 Συμμετρικοί Πολυ-Επεξεργαστές	922
12.5 Οργάνωση Μνήμης στους Πολυ-Επεξεργαστές	922
12.6 Παραλληλοποίηση Προγραμμάτων και Μεταβλητές Κοινής Χρήσης	924
12.6.1 Προσπέλαση Μεταβλητών Κοινής Χρήσης	926
12.6.2 Συνοχή Λανθάνουσας Μνήμης (Cache Coherence)	928
12.6.3 Ανάγκη Υπαρξης Κλειδώματος και Συνοχής Μνήμης	935
12.7 Πολυ-Υπολογιστές	935
12.7.1 Δίκτυα LAN (Local Area Networks)	937
12.7.2 Δίαυλος Ethernet (CSMA/CD)	937
12.7.3 Δίκτυο Δακτυλίου Κουπονιών (Token Ring)	938
12.7.4 Δίκτυο Σταθμών Εργασίας	939
12.8 Η Διαμοιρασμένη Μνήμη και η Ανταλλαγή Μηνυμάτων Απο τη Σκοπιά του Προγραμματιστή	940
12.8.1 Περίπτωση Διαμοιρασμένης Μνήμης	940
12.8.2 Περίπτωση Ανταλλαγής Μηνυμάτων	944
12.9 Θέματα Απόδοσης	946
12.9.1 Νόμος του Amdahl	948
12.9.2 Δείκτες Απόδοσης	950

12.10 Συμπερασματικά Σχόλια	951
12.1 Προβλήματα Κεφ. 12	953

A ΛΟΓΙΚΑ ΚΥΚΛΩΜΑΤΑ

961

A.1 Βασικές Λογικές Συναρτήσεις	961
A.1.1 Ηλεκτρονικές Λογικές Πύλες	965
A.2 Σύνθεση Λογικών Συναρτήσεων	966
A.3 Ελαχιστοποίηση Λογικών Συναρτήσεων	969
A.3.1 Ελαχιστοποίηση με τη Χρήση Πίνακα Karnaugh	973
A.3.2 Αδιάφορες (Don't Care) Συνθήκες	977
A.4 Σύνθεση με Πύλες NAND και NOR	979
A.5 Πρακτική Υλοποίηση Λογικών Πυλών	982
A.5.1 Κυκλώματα CMOS	986
A.5.2 Καθυστερήση Διάδοσης	993
A.5.3 Περιορισμοί Fan-In και Fan-Out	993
A.5.4 Απομονωτές Τριών-Καταστάσεων (Tri-state Buffers)	994
A.5.5 Συσκευασίες Ολοκληρωμένων Κυκλωμάτων	996
A.6 Flip-Flops	997
A.6.1 Κλείστρα Διοχέτευσης (Gated Latches)	998
A.6.2 Master-Slave Flip-Flop	1000
A.6.3 Σκανδαλισμός Ακμής	1004
A.6.4 T Flip-Flop	1006
A.6.5 JK Flip-Flop	1008
A.6.6 Flip-Flops με Preset και Clear	1009
A.7 Καταχωρητές και Καταχωρητές Μετατόπισης	1010
A.8 Μετρητές	1012
A.9 Αποκωδικοποιητές	1013
A.10 Πολυπλέκτες	1016
A.11 Προγραμματιζόμενες Λογικές Συσκευές	1017
A.11.1 Προγραμματιζόμενος Λογικός Πίνακας	1019
A.11.2 Προγραμματιζόμενος Πίνακας Λογικής (PAL)	1021
A.11.3 Συσκευές Πολύπλοκου Λογικού Προγραμματισμού	1023
A.12 Επί Τόπου Προγραμματιζόμενοι Πίνακες Πυλών	1024
A.13 Ακολουθιακά Κυκλώματα	1027
A.13.1 Παράδειγμα Ενός Αμφίδρομου (Up/Down) Μετρητή	1027
A.13.2 Διαγράμματα Χρονισμού	1031
A.13.3 Το Μοντέλο της Μηχανής Πεπερασμένων Καταστάσεων	1033
A.13.4 Σύνθεση Μηχανών Πεπερασμένων Καταστάσεων	1035
A.14 Συμπερασματικά Σχόλια	1040

A.15 Προβλήματα Παραρτήματος Α	1042
---	------

B Σύνολο Εντολών ARM	1055
B.1 Κωδικοποίηση Εντολών	1055
B.1.1 Εκτέλεση των Εντολών Υπό Συνθήκη	1057
B.1.2 Αριθμητικές και Λογικές Εντολές	1058
B.1.3 Εντολές Φόρτωσης και Αποθήκευσης Μνήμης	1065
B.1.4 Εντολές Φόρτωσης και Αποθήκευσης Τμημάτων Μνήμης	1067
B.1.5 Εντολές Διακλάδωσης και Διακλάδωσης-με-Σύνδεση	1070
B.1.6 Εντολές Ελέγχου Μηχανής	1071
B.2 Άλλες Εντολές ARM	1074
B.2.1 Εντολές Συνεπεξεργαστή	1075
B.2.2 Εντολές των Εκδόσεων v4 και v5	1075
B.3 Προγραμματιστικά Εγχειρίσματα	1076

Γ Σύνολο Εντολών Motorola 68000	1077
---	-------------

Δ Σύνολο Εντολών Intel IA-32	1097
Δ.1 Κωδικοποίηση Εντολών	1097
Δ.1.1 Τρόποι Διευθυνσιοδότησης	1100
Δ.2 Βασικές Εντολές	1102
Δ.2.1 Εντολές Άλματος Υπό Συνθήκη	1111
Δ.2.2 Εντολές Άλματος Άνευ Συνθήκης	1111
Δ.3 Προθεματικά Bytes	1111
Δ.4 Άλλες Εντολές	1113
Δ.4.1 Εντολές Συμβολοσειρών	1113
Δ.4.2 Εντολές Κινητής Υποδιαστολής, MMX και SSE	1114
Δ.5 Τρόπος Λειτουργίας 16-bit	1115
Δ.6 Προγραμματιστικά Εγχειρίσματα	1115

Ε Κωδικοί Χαρακτήρων και Μετατροπές Αριθμών	1119
E.1 Μετατροπή Από-Δεκαδικό-Σε-Δυαδικό	1121