

# Kommunikations- und Softwaretechnik

### Versuchsbeschreibung:

# Versuch 4: Grundlagen Digitaltechnik

Anlagen: Datenblatt 74LS 00, 74LS 73

Bauteile:

4 Stck. **74LS00** (Vier 2fach- NAND) mit Steckadapter

1 Stck. **74LS73** (Zwei **JK**- FF) mit Steckadapter

2 Multimeter, 1 Oscillograph.

1 Widerstand 510hm

1 Widerstand 330Ohm

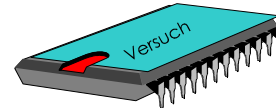
1 Widerstand 1,5kOhm

2 Widerstände      2,2kOhm

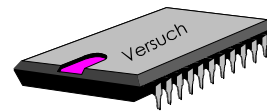
1 Potentiometer      220Ohm

1 Potentiometer      4,7kOhm

## 2 Ein/ Ausschalter



# 74LS00



# 74LS73



Rp



## Darstellung von Binärziffern

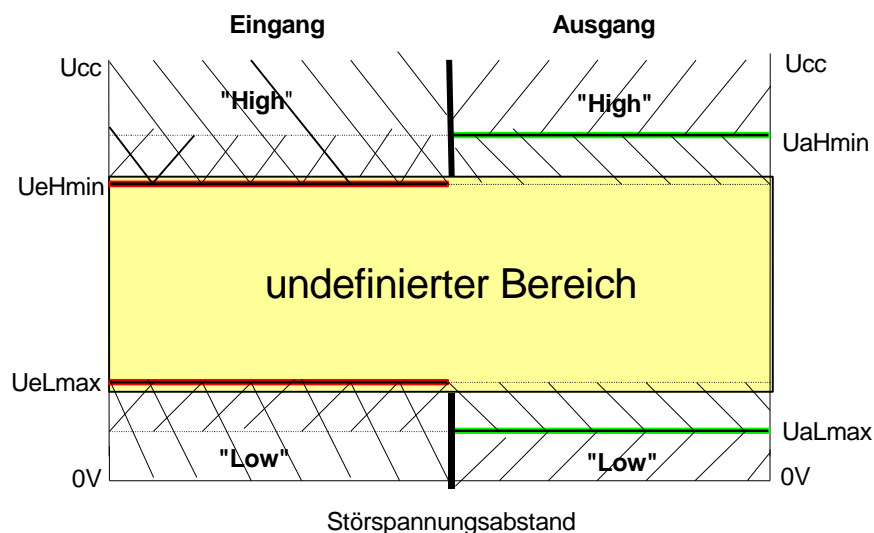
Die Binärwerte '0' und '1' werden bei der technischen Realisierung von Logikschaltungen durch zwei Spannungsbereiche dargestellt.

Für **positive Logik** gilt:

logisch <b>1</b>	entspricht <b>'High'</b> -Potential
logisch <b>0</b>	entspricht <b>'Low'</b> –Potential

Erklären Sie den Begriff "Worst- Case".

## I. Logische Spannungspegel- Bereiche



$U_{eHmin}$ ;  $U_{aHmin}$ : mindestens oder "Worst- case" -Pegel für logik. "1"  
 $U_{eLmin}$ ;  $U_{aLmax}$ : maximaler oder "Worst- case" -Pegel für logik. "0"  
 $U_{cc}$  = Versorgungsspannung

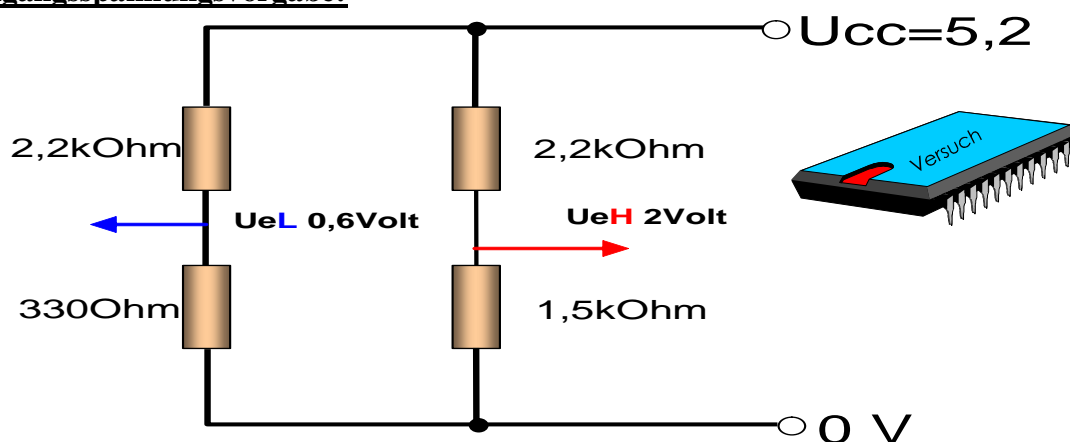
## Vorbereitungsaufgaben: !

1. Was versteht man unter dem Gleichspannungs - Störabstand bei logischen Schaltungen? Wie berechnet man ihn? Bsp. für LS-TTL-Logik angeben.
2. Berechnen Sie die Werte der Störabstände in der unten aufgeführten Tabelle.  
Annahme  $U_{cc} = 4,5V$
3. Tragen Sie die fehlenden Werte in die Tabelle ein:

**Tab: I.1**      **Kenngrößen verschiedener Logikfamilien**

	LS-TTL	HCHMOS	Advanced CMOS
Versorg.- Spg. $U_{cc}$		2V bis 6V	2V bis 6V
Eingangs-Pegel: $U_{eLmax}$ $U_{eHmin}$	2V - 0,8V		
Ausgangspegel: $U_{aLmax}$ $U_{aHmin}$	2,4V 0,4V		
Störabstand: "Low": "High":			
Arbeitstemperatur:	0° bis ° C	bis 90° C	-40° bis C

### Eingangsspannungsvorgabe:



### Übung I. 1: Wertetabelle NAND- Gatter.

Messen Sie die Wertetabelle eines NAND- Gatters (74LS00), indem Sie die Ein- und Ausgangsspannungen protokollieren.

$$L = 0,675$$

$$H = 2,1V$$

**Tab: 1.2:**



U 1a [V]	U 1b [V]	U 1y [V]
L	L	3,38
L	H	3,23
H	L	3,16
H	H	0,14

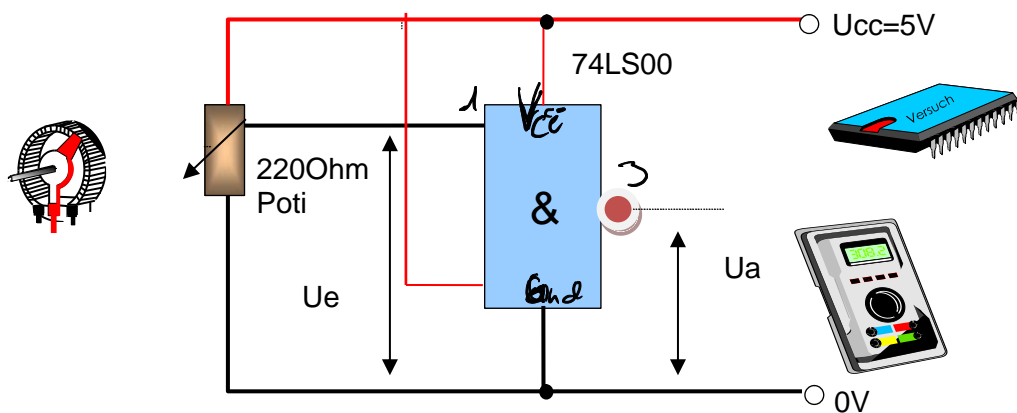
Versuch 4

## Übung 1.2: Übertragungskennlinie eines TTL- Gatters.

### Vorbereitungsaufgabe:

Wie wird bei einem TTL- Gatter ein unbeschalteter Eingang interpretiert?  
Begründen Sie dieses.

### Messschaltung:



### Messaufgaben:

**M1:** Übertragungskennlinie  $U_a = f(U_e)$  eines TTL- Gatters (74LS00) aufnehmen.

Vorgaben / Einstellungen:

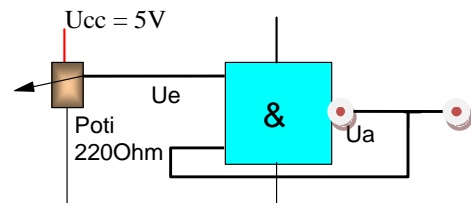
Versorgungsspannung  $U_{cc} = 5V$

Eingangsspannung  $U_e$  nach Tabelle 1.3 vorgegeben.

**M2:** Ermitteln Sie die Schaltschwelle  $U_{th}$ . Verbinden

Sie dazu einen Eingang mit dem Ausgang.

des Gatters  $U_{th} = ?$   $0,85V$



**Tab: 1.3:**

Ue [V]	Ua [V]
0,2	3,49
0,4	3,49
0,8	3,33
0,9	2,85
1,0	1,07
1,1	0,158
1,2	0,143
1,3	0,141
1,4	0,141

**Auswertung:**

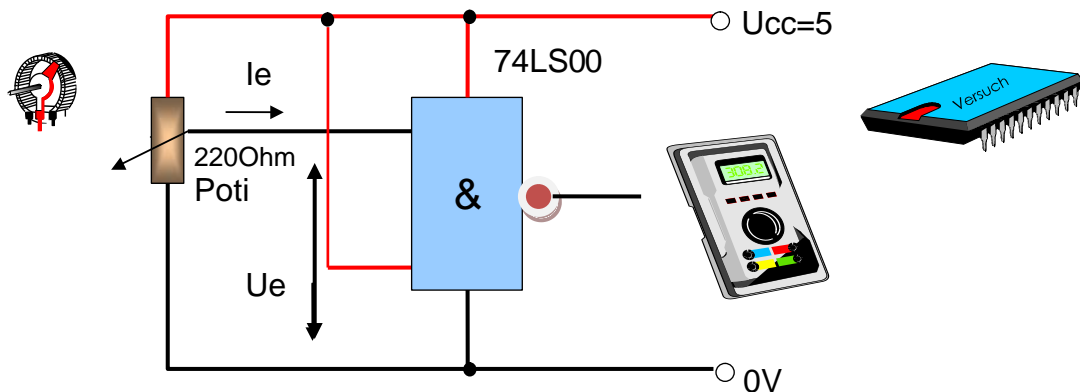
- A1:** Zeichnen Sie die Kennlinie. (Übergangsbereich **genügend groß auflösen** !)
- A2:** Ermitteln Sie aus der Übertragungskennlinie- a) Schaltschwelle (Umschaltspannung)  $U_{th}$ ; Hinweis: Kurvenpunkt für  $U_e = U_a$ , -b) Kurvenpunkt mit der Verstärkung  $dU_a/dU_e = 1$ ; A1 ( $U_{eLmax}$ ;  $U_{aHmin}$ ); A2 ( $U_{eHmin}$ ;  $U_{aLmax}$ ). Hinweis, Anlegen der **Tangente** mit der Steigung - 1.
- A3:** Warum kann die Schaltschwelle  $U_{th}$  bei invertierenden Gattern durch Zusammenschalten von Ein- und Ausgang ermittelt werden?
- A4:** Warum weichen die ermittelten Kenngrößen von den Datenblattangaben ab ?

## II. Belastung logischer Schaltungen

**Vorbereitungsaufgaben:** Was versteht man unter: a) Ausgangslastfaktor ("fan- out")  
b) Eingangslastfaktor ("fan- in")?

### Übung II.1: Eingangskennlinie $I_e = f(U_e)$ eines TTL- Gatters.

**Messschaltung:**



**Tab: 2.1:**

$U_e$ [V]	$I_e$ [ $\mu$ A]
0,2	720
0,4	700
0,8	670
1,0	630
2,0	0
2,4	0
2,7	0
3,0	0
$U_{cc}$ (5)	0

**Messaufgaben:**

**M1:** Nehmen Sie die Eingangskennlinie  $I_e = f(U_e)$  eines TTL- Gatters **74LS00** auf. Eingangsspannung mit Potentiometer vorgeben.

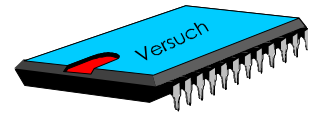
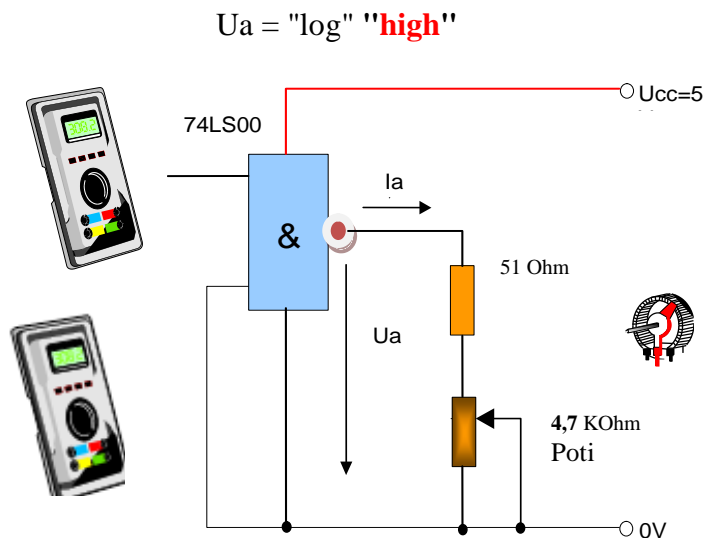
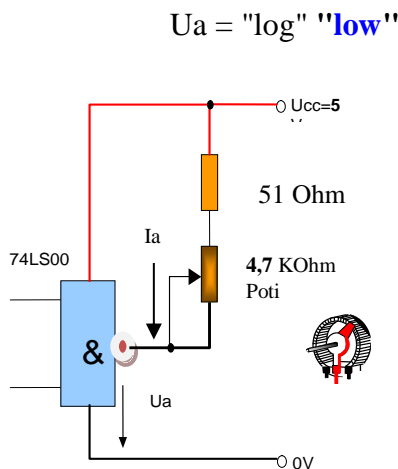
**Auswertung:**

**A1:** Stellen Sie die Eingangskennlinie **graphisch** dar.

**A2:** Wie groß sind die Eingangsströme bei den "worst case" Eingangsspannungen?

**Tab: 2.2:**

	Eingangsspannung $U_e$ [V]	Eingangsstrom $I_e$ [mA]
"worst- case" für <b>LOW</b>		
"worst- case" für <b>HIGH</b>		

**Übung II.2:** Ausgangskennlinie eines TTL- Gatters (74LS00).**Messschaltung:****Messaufgaben:**

**M1:** Nehmen Sie die Ausgangskennlinie  $U_a = f(I_a)$  eines TTL (Transistor/ Transistor Logik) - Gatters **74LS00** für "low" und für "high" - Pegel auf.

Vorgaben/Einstellungen:

Versorgungsspannung  $U_{cc} = 5V$

Ausgang stufenweise, durch Ändern des Potentiometerwiderstandes, belasten.

**Tab: 2.3:****"Low"- Pegel am Ausgang:****"High"- Pegel am Ausgang:**

Ua [V]	Ia [mA]		Ua [V]	Ia [mA]
0,2	1,6		1,0	16,7
0,4	10,1		1,2	19,8
0,6	19,1		1,4	12,4
0,8	28,6		1,6	11,4
1,0	33		1,8	9,3
1,2	33,5		2,0	6,7
1,4	33,8		2,2	5,0
1,6	34		2,4	2,2
1,8	34,3		2,5	1,1
2,0	34,8		2,575	0,5
2,2	35,2			

**Auswertung:**

- A1:** Stellen Sie die **Ausgangskennlinien** graphisch dar ( $I_a = f(U_a)$ ).
- A2:** Bestimmen Sie in LS-TTL- Einheiten:
- den maximalen Ausgangslastfaktor aus der Ausgangskennlinie  $U_a = f(I_a)$  und der Eingangskennlinie  $I_e = f(U_e)$  (High und Low);
  - den zulässigen (empfohlenen) Ausgangslastfaktor aus den Datenblattangaben.
- Warum ist es nicht ratsam ein Gatter mit dem maximal möglichem fan- out zu belasten ?

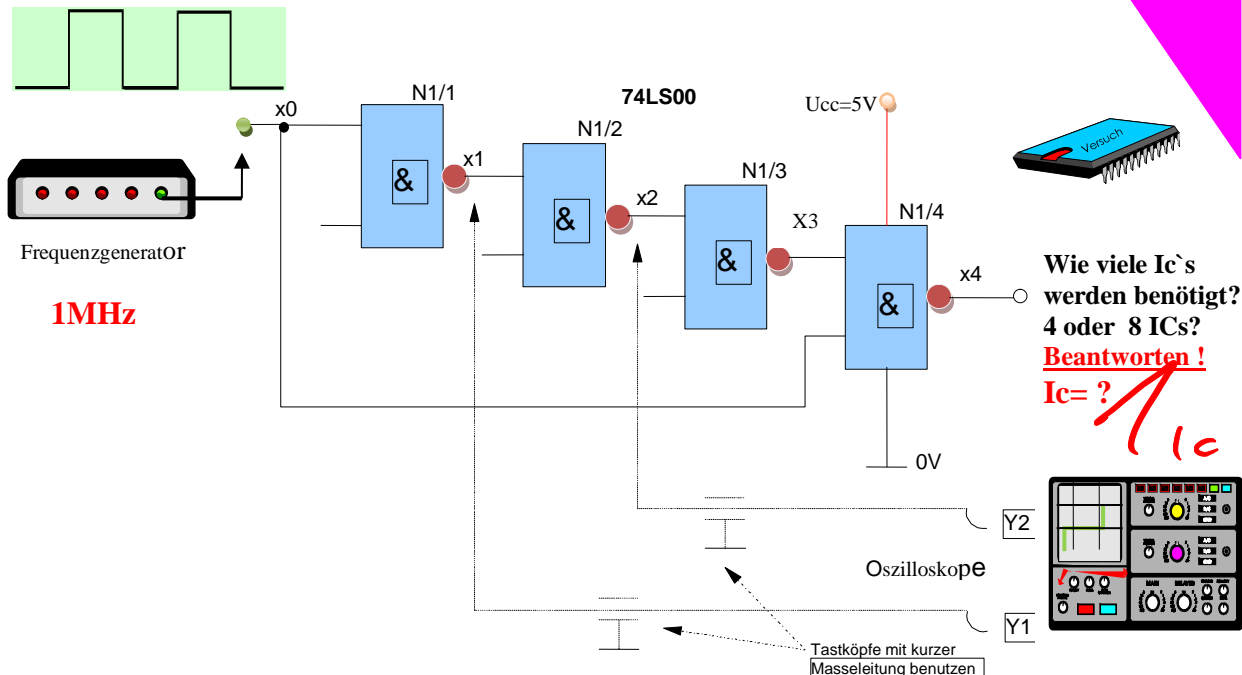
### III. Schaltzeiten von TTL- Gatter

**Vorbereitungsaufgaben:**

Erklären Sie: **a)** Anstiegszeit  **$t_r$**  **b)** Abfallzeit  **$t_f$** .

**Übung III.1: Schaltzeiten eines TTL- Gatters (74LS00).**

Bei der Realisierung von taktgesteuerten Funktionseinheiten kommt des öfteren eine sogenannte "spike" - Schaltung zum Einsatz. Die hier vorgestellte Schaltung nutzt zur Impulserzeugung die Gatterlaufzeit aus.

**Messschaltung: "spike"- Schaltung:****Vorgaben/Einstellungen:**

- Zum Messen die **Tastköpfe** benutzen und Masseleitung anschließen.
- Versorgungsspannung  $U_{cc} = 5V$
- Eingangssignal an X0 mit dem Frequenzgenerator vorgeben:  
 $f = 1MHz$ ; TTL- Ausgang verwenden, wenn vorhanden!
- Schaltung aufbauen:
- Leitungsführung "**kurz**" halten.

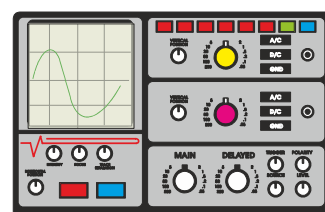
**Messaufgaben:**

**M1:** Messen Sie die Signalverläufe von X1 und X2 mit dem Oszillograph. Bestimmen Sie:

Anstiegszeit  $t_r$  von X2: *50 ns*  
Abfallzeit  $t_f$  von X2: *50 ns*

**Signallaufzeiten für Gatter N1/2:**

$t_{pHL}$  (Ausgang high nach low): *50 ns*  
 $t_{pLH}$  (Ausgang low nach high): *50 ns*



Tragen Sie die Signalverläufe X1 und X2 in ein zu erstellendes Zeitdiagramm ein.

**M2:** Messen Sie die Signalverläufe von X1 und X4 mit dem Oszillograph und stellen Sie die Signalverläufe graphisch mit Zeitangabe (**farbig**) dar.

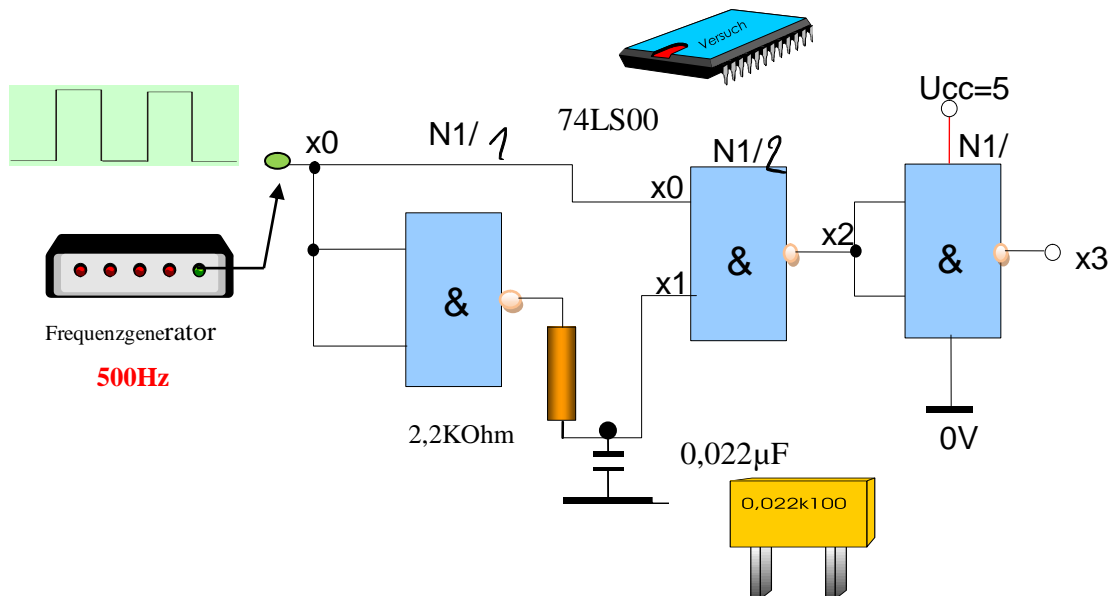
## Auswertung:

Versuch 4

- A1:** Vergleichen Sie die Messwerte mit den im Datenblatt angegebenen und erklären Sie eventuelle Abweichungen.

## IV. Impuls- Schaltung

### Übung IV.1.: Messschaltung:



#### Vorgaben/Einstellungen:

- Versorgungsspannung  $U_{cc} = 5V$  und Eingangssignal X0 mit dem Frequenzgenerator auf  $f = 500Hz$  einstellen; **TTL**- Ausgang verwenden !

#### Messaufgaben:

- M1:** Messen Sie die Signale X0, X1 und X3 der Schaltung mit dem Oszilloskop. Stellen Sie die Signalverläufe von X0, X1 und X3 in einer Zeichnung untereinander da.

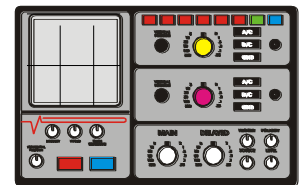
- M2:** Erklären Sie den Begriff **Impulsdauer**.  
Wie groß ist hier die Impulsdauer  $t_i$  des Ausgangssignals?



- M3:** Bestimmen Sie die Schaltschwelle  $U_{th}$  des Gatters N1/2:

70µs

75mV



#### Auswertung:

- A1:** Beschreiben Sie die Funktionsweise der Schaltung (Zeitablaufdiagramm, Funktionstabelle).
- A2:** Geben Sie eine Formel zur Berechnung der Impulsdauer  $t_i = f(R, C, U_e)$  an.
- A3:** Berechnen Sie  $t_i$  für obige Schaltung; Rechnen Sie mit der zuvor gemessenen Schaltschwelle  $U_{th}$ . Vergleichen Sie das Ergebnis mit der Messung.



# V. Flip- Flop- Speicher

Versuch 4

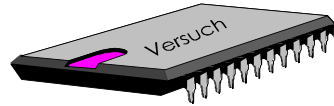
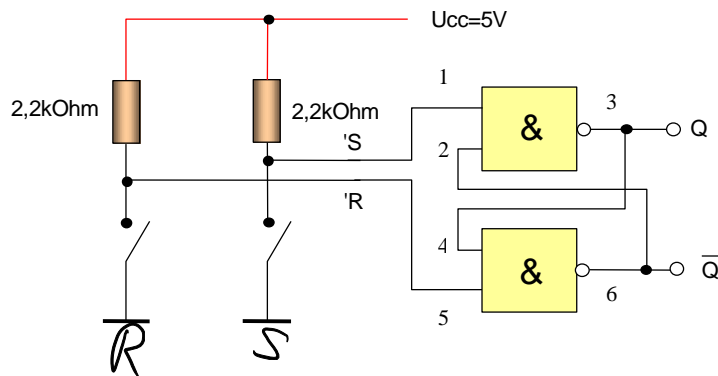
## Übung V.1: 'R 'S- Flip-Flop. ( JK-74LS73)

Ergänzen Sie nachfolgende Schaltung mit einem 'R 'S- Flip- Flop, aufgebaut aus NAND-Gattern.

Für die Eingänge des 'R'S- FF' gilt:

**Achtung, IC wechseln!**

Setzen : 'S' = '0'  
Rücksetzen : 'R' = '0'



### Auswertung:

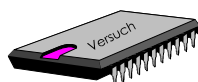
- A1:** Bauen Sie die Schaltung auf.
- A2:** Überprüfen Sie die Funktionstabelle (Spannungspegel eintragen).
- A3:** Welche Eingangssignalkombination ist **undefiniert**? Können Sie diesen Sachverhalt an der Schaltung nachweisen?

### Tab: V.2:

Logischer Signalpegel				gemessene Spannungswerte	
S	R	Q	Q	Q	Q
0	0	0	1	0,15	3,45
0	1	0	1	0,19	3,15
1	0	1	0	3,5	0,18
1	1	undef		3,5	3,5

**Ende Versuch 4**

Anlage: Datenblätter



**Wichtig für die Auswertung.**