

HOCHSCHULE ALBSTADT-SIGMARINGEN

STUDIENGANG TECHNISCHE INFORMATIK

Praktikum Elektrotechnik

Versuch 4
Team 1 Gruppe 1

Steffen Hecht & Florian Lubitz

23. Dezember 2016

Inhaltsverzeichnis

1	Logische Spannungspegel-Bereiche	4
1.1	Vorbereitungsaufgaben	4
1.2	Wertetabelle NAND-Gatter	6
1.3	Übertragungskennlinie eines TTL-Gatters	6
1.3.1	Messaufgaben	7
1.3.2	Auswertung	8
2	Belastung logischer Schaltungen	10
2.1	Übung 1: Eingangskennlinie $I_e = f(U_e)$ eines TTL-Gatters	10
2.1.1	Messaufgaben	10
2.1.2	Auswertung	11
2.2	Übung 2: Ausgangskennlinie eines TTL-Gatters (74LS00)	12
2.2.1	Messaufgaben	13
2.2.2	Auswertung	14
3	Schaltzeiten von TTL-Gattern	15
3.1	Übung 1: Schaltzeiten eines TTL-Gatters (74LS00)	15
3.1.1	Messaufgaben	16
3.1.2	Auswertung	18
4	Impuls-Schaltung	19
4.1	Übung 1	19
4.1.1	Messaufgaben	19
4.1.2	Auswertung	21
5	Flip-Flop-Speicher	23
5.1	Übung 1: RS-Flip-Flop	23
5.1.1	Auswertung	23

Versuchsbeschreibung: Anlagen: Datenblatt 74LS00

Bauteile:

- 1 IC Typ 74LS00
- 2 Multimeter

- 1 Oszillograph
- 1 Widerstand $R = 51\ \Omega$
- 1 Widerstand $R = 330\ \Omega$
- 1 Widerstand $R = 1,5\ \text{k}\Omega$
- 2 Widerstände $R = 2,2\ \text{k}\Omega$
- 1 Potentiometer $R = 220\ \Omega$
- 1 Potentiometer $R = 4,7\ \text{k}\Omega$
- 2 Ein-/Ausschalter

Darstellung von Binärziffern: Die Binärwerte '0' und '1' werden bei der technischen Realisierung von Logikschaltungen durch zwei Spannungsbereiche dargestellt.

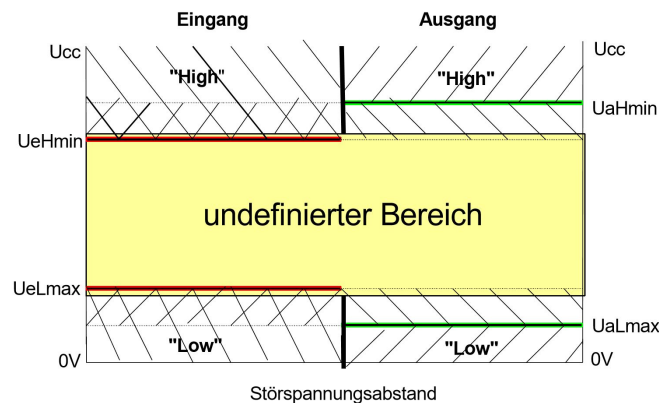
Für positive Logik gilt:

- logisch 1 entspricht 'High'-Potential
- logisch 0 entspricht 'Low'-Potential

Erklären Sie den Begriff "Worst- Case".

Unter dem Begriff *Worst-Case* versteht man den ungünstigsten Zustand bei einer Logikschaltung. Wenn es einen undefinierten Bereich gibt, so ist dies der *Worst-Case* da dort keine Logik besteht. Ansonsten liegt der *Worst-Case* am Übergang zwischen Low und High, da dieser Punkt wiederum in beide Richtungen interpretiert werden kann.

1 Logische Spannungspegel-Bereiche



U_{eHmin} ; U_{aHmax} : mindestens oder „Worst-Case“-Pegel für Logik. „1“

U_{eLmin} ; U_{aLmax} : maximaler oder „Worst-Case“-Pegel für Logik. „0“

U_{cc} = Versorgungsspannung

1.1 Vorbereitungsaufgaben

Aufgabe 1: Was versteht man unter dem Gleichspannungs - Störabstand bei logischen Schaltungen? Wie berechnet man ihn? Bsp. für LS-TTL-Logik angeben.

Wenn ein Transistor belastet wird, so kann die Ausgangsspannung auf die Werte U_{aLmax} , U_{aHmin} ansteigen beziehungsweise abfallen. Damit eine korrekte Ansteuerung darauf folgender Elemente möglich ist muss folgendes erfüllt sein: $U_{aLmax} < U_{eLmax}$ und $U_{aHmin} > U_{eHmin}$. Diesen Abstand zwischen Eingang- und Ausgangsspannung nennt man Störabstand. Bei der LS-TTL-Logik ist die Berechnung folgendermaßen:

$$U_{eLmax} - U_{aLmax} = 0,8 \text{ V} - 0,5 \text{ V} = 0,3 \text{ V}$$

Aufgabe 2: Berechnen Sie die Werte der Störabstände in der unten aufgeführten Tabelle.

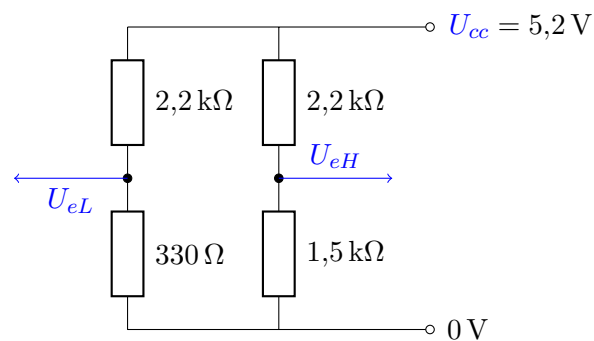
Annahme: $U_{cc} = 4,5 \text{ V}$

Aufgabe 3: Tragen Sie die fehlenden Werte in die Tabelle ein:

Tabelle 1.1: Kenngrößen verschiedener Logikfamilien

Versorg.-Spg. U_{CC}	LS-TTL 5 V	HCHMOS 2 V - 6 V	Advanced CMOS 2 V - 6 V
Eingangsspegel			
U_{eLmax}	0,8 V	$0,2 \cdot U_{CC}$	$0,3 \cdot U_{CC}$
U_{eHmin}	2 V	$0,7 \cdot U_{CC}$	$0,7 \cdot U_{CC}$
Ausgangsspegel:			
U_{aLmax}	0,5 V	0,4 V	0,5 V
U_{aHmin}	2,7 V	$U_{CC} - 0,5 \text{ V}$	$U_{CC} - 0,5 \text{ V}$
Störabstand			
„Low“	0,3 V	0,5 V	0,85 V
„High“	0,7 V	0,85 V	0,85 V
Arbeitstemperatur	0 °C – 70 °C	–40 °C – 90 °C	–40 °C – 85 °C

Eingangsspannungsvorgabe:



1.2 Wertetabelle NAND-Gatter

Messen Sie die Wertetabelle eines NAND-Gatters (74LS00), indem Sie die Ein- und Ausgangsspannungen protokollieren.

Tabelle 1.2: Wertetabelle NAND-Gatter

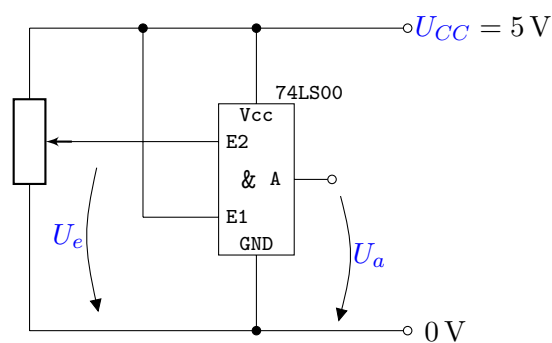
$U_a[\text{V}]$	$U_b[\text{V}]$	$U_y[\text{V}]$
0,674 V	0,674 V	3,38 V
0,674 V	2,1 V	3,23 V
2,1 V	0,674 V	3,16 V
2,1 V	2,1 V	0,14 V

1.3 Übertragungskennlinie eines TTL-Gatters

Vorbereitungsaufgabe: Wie wird bei einem TTL- Gatter ein unbeschalteter Eingang interpretiert? Begründen Sie dieses.

Unbeschaltete Eingänge werden bei einem TTL-Gatter meist als „High“ interpretiert. Dies liegt an der Bauweise des Gatters und ermöglicht, dass die Schaltung auch stabil ist, wenn ein Eingang nicht angeschlossen ist. Wenn eine Eingang nicht definiert ist, so wird die Schaltung instabil, da der Ausgang nicht bestimmt werden kann.

Messschaltung:



1.3.1 Messaufgaben

Messaufgabe M1: Übertragungskennlinie $U_a = f(U_e)$ eines TTL- Gatters (74LS00) aufnehmen.

Vorgaben / Einstellungen:

Versorgungsspannung $U_{cc} = 5\text{ V}$

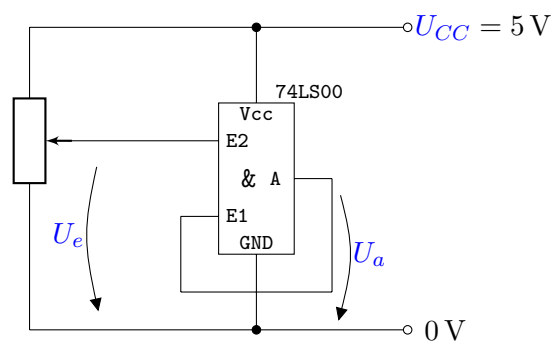
Eingangsspannung U_e nach Tabelle 1.3 vorgegeben.

Tabelle 1.3: Messwerte Messaufgabe 1

$U_e[\text{V}]$	$U_a[\text{V}]$
0,2	3,49
0,4	3,49
0,8	3,33
0,9	2,85
1,0	1,07
1,1	0,158
1,2	0,143
1,3	0,141
1,4	0,141

Messaufgabe M2: Ermitteln Sie die Schaltschwelle U_{th} . Verbinden Sie dazu einen Eingang mit dem Ausgang des Gatters.

$$U_{th} = 0,858\text{ V}$$



1.3.2 Auswertung

Auswertung A1: Zeichnen Sie die Kennlinie.

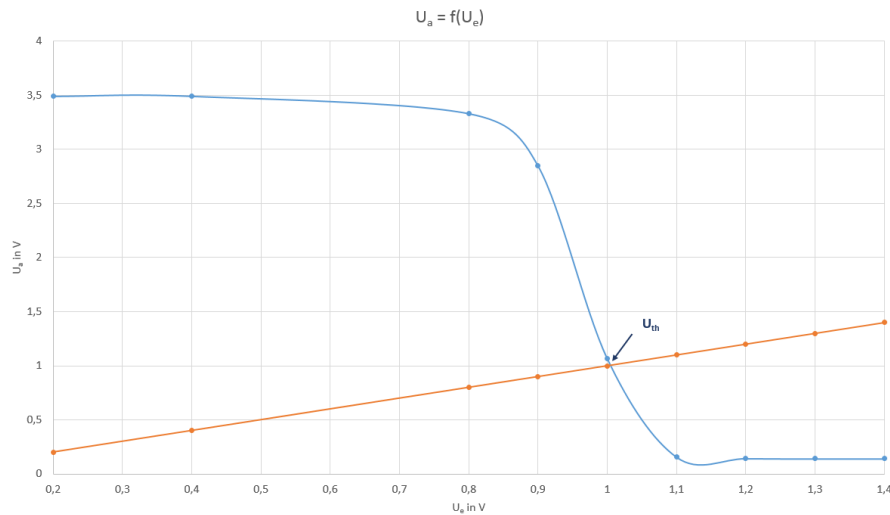


Abbildung 1.1: Kennlinie U_a

Auswertung A2: Ermitteln Sie aus der Übertragungskennlinie:

- a) Schaltschwelle (Umschaltspannung) U_{th}
- b) Kurvenpunkt mit der Verstärkung $dU_a/dU_e = 1$; A1 (U_{eLmax} , U_{aHmin}), A2 (U_{eHmin} , U_{aLmax}).

a) $U_{th} = 1,01 \text{ V}$

b) Der Kurvenpunkt entspricht dem Punkt bei U_{th}

Auswertung A3: Warum kann die Schaltschwelle U_{th} bei invertierenden Gattern durch Zusammenschalten von Ein- und Ausgang ermittelt werden?

Beim Überschreiten der Schaltschwelle schält der Ausgang um und damit (wegen der Rückkopplung) auch der Eingang, dadurch ändert der Spannungsverlauf seine Richtung wieder zurück zur Schaltschwelle, er pendelt also immer um diese herum.

Auswertung A4: Warum weichen die ermittelten Kenngrößen von den Datenblattangaben ab?

Da wir unsere Versuche unter anderen Bedingungen durchführen, als im Datenblatt angegeben (andere Temperatur, andere Kabel, unterschiedliche Transistoren) entsprechen sie nicht einander.

2 Belastung logischer Schaltungen

Vorbereitungsaufgaben: Was versteht man unter:

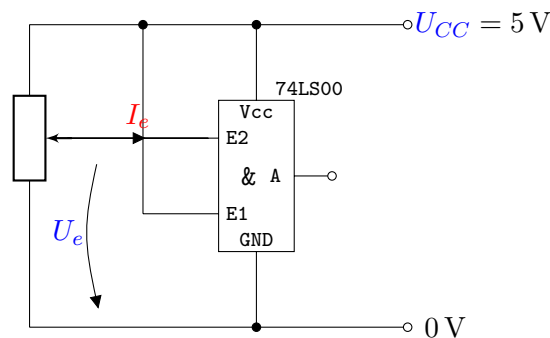
- a) Ausgangslastfaktor („fan-out“)
- b) Eingangslastfaktor („fan-in“)

Unter dem Ausgangslastfaktor „fan-out“ versteht man den Strom, der vom Gatter ausgehen kann. Durch die Beschränkungen in der Stromzufuhr können nur eine bestimmte Anzahl an Gattern in Reihe geschaltet werden, ohne dass eines nicht ausreichend mit Strom versorgt wird.

Der Eingangslastfaktor „fan-in“ ist das Gegenstück zum Ausgangslastfaktor. Er beschreibt die Stromaufnahme des Gatters

2.1 Übung 1: Eingangskennlinie $I_e = f(U_e)$ eines TTL-Gatters

Messschaltung:



2.1.1 Messaufgaben

Messaufgabe M1: Nehmen Sie die Eingangskennlinie $I_e = f(U_e)$ eines TTL- Gatters 74LS00 auf. Eingangsspannung mit Potentiometer vorgeben.

Tabelle 2.1: Messwerte Messaufgabe 1

U_e [V]	I_e [μ A]
0,2	720
0,4	700
0,8	670
1,0	690
2,0	0
2,4	0
2,7	0
3,0	0
5,0	0

2.1.2 Auswertung

Auswertung A1: Stellen Sie die Eingangskennlinie graphisch dar.

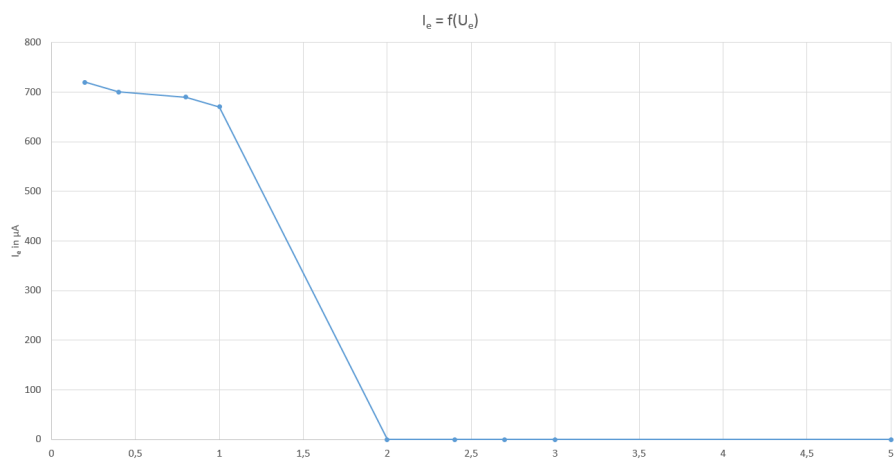


Abbildung 2.1: Eingangskennlinie

Auswertung A2: Wie groß sind die Eingangsströme bei den „Worst-Case“ Eingangsspannungen?

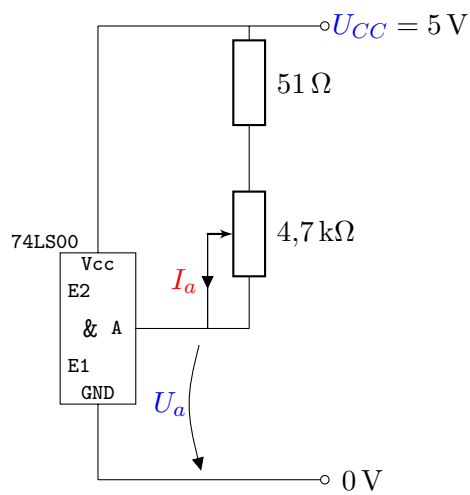
Tabelle 2.2: „Worst-Case“ Eingangsströme

	U_e [V]	I_e [mA]
„Worst-Case“ LOW	0,8	670
„Worst-Case“ HIGHT	2,0	0

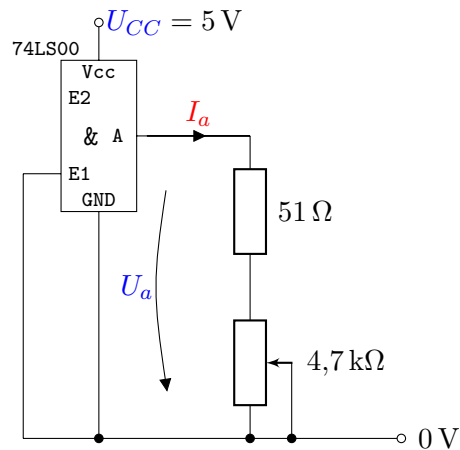
2.2 Übung 2: Ausgangskennlinie eines TTL-Gatters (74LS00)

Messschaltung:

Messschaltung $U_A = \text{„low“}$:



Messschaltung $U_A = \text{„high“}$:



2.2.1 Messaufgaben

Messaufgabe M1: Nehmen Sie die Ausgangskennlinie $U_a = f(I_a)$ eines TTL(Transistor/Transistor Logik)-Gatters 74LS00 für low und für high-Pegel auf.

Vorgaben/Einstellungen:

Versorgungsspannung $U_{cc} = 5\text{ V}$

Ausgang stufenweise, durch Ändern des Potentiometerwiderstandes, belasten.

Tabelle 2.3: Messwerte Messaufgabe 1

“Low“ Pegel am Ausgang		“High“ Pegel am Ausgang	
$U_a[\text{V}]$	$I_a[\text{mA}]$	$U_a[\text{V}]$	$I_a[\text{mA}]$
0,2	1,6	1,0	16,7
0,4	10,1	1,2	14,8
0,6	19,1	1,4	12,4
0,8	28,6	1,6	11,1
1,0	33	1,8	9,3
1,2	33,5	2,0	6,7
1,4	33,8	2,2	5,0
1,6	34	2,4	2,2
1,8	34,3	2,5	1,1
2,0	34,8	2,575	0,5
2,7	39,2		

2.2.2 Auswertung

Auswertung A1: Stellen Sie die Ausgangskennlinien graphisch dar ($U_a = f(I_a)$).

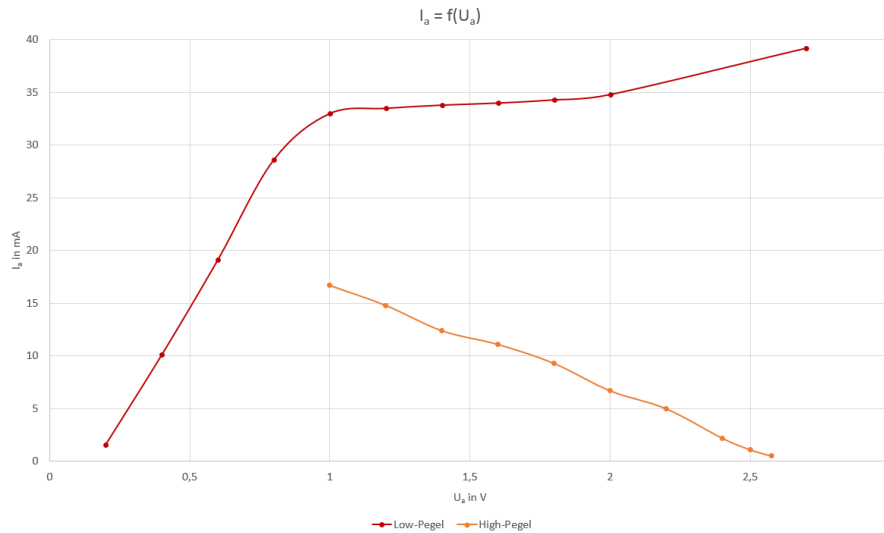


Abbildung 2.2: $U_a = f(I_a)$

Auswertung A2: Bestimmen Sie in LS-TTL- Einheiten:

- den maximalen Ausgangslastfaktor aus der Ausgangskennlinie $U_a = f(I_a)$ und der Eingangskennlinie $I_e = f(U_e)$ (High und Low)
- den zulässigen (empfohlenen) Ausgangslastfaktor aus den Datenblattangaben. Warum ist es nicht ratsam ein Gatter mit dem maximal möglichem fan-out zu belasten?

a) maximalen Ausgangslastfaktor (HIGH): 23

maximalen Ausgangslastfaktor (LOW): 54

b) Laut Datenblatt maximal zulässiger „fan-out“:

$$fan-out_{high} = \frac{I_{IOH}}{I_{IHmax}} = \frac{0,4 \text{ mA}}{40 \mu\text{A}} = 10$$

$$fan-out_{low} = \frac{I_{IOL}}{I_{ILmax}} = \frac{16 \text{ mA}}{1,6 \text{ mA}} = 10$$

Wenn die Belastung den fan-out übersteigt ändert sich die Ausgabe des Gatters. Im schlimmsten Fall gibt es keine genaue Ausgabe, da der undefinierte Bereich erreicht wird.

3 Schaltzeiten von TTL-Gattern

Vorbereitungsaufgaben: Erklären Sie:

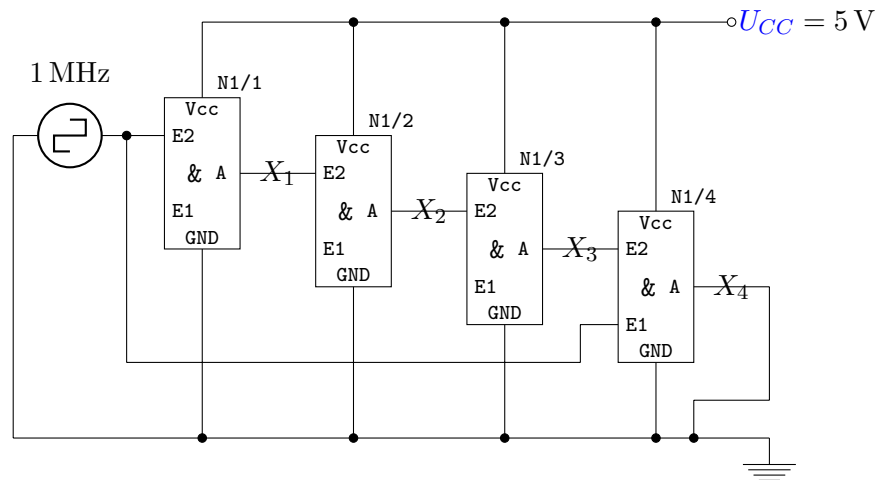
- a) Anstiegszeit t_r
- b) Abfallzeit t_f

Wenn das Gatter seinen Wert ändert und somit auch die Ausgangsspannung springt diese auf einen neuen Wert. Physikalisch sind dem Sprung natürlich Grenzen gesetzt, der Wechsel in den neuen Bereich dauert einen kurzen Moment, in dem das Signal in einem nicht definierten Bereich liegt. Der Übergang ist ähnlich einer Flanke in einem Rechteck-Signal. Der Moment den die Spannung braucht, um den Bereich zu wechseln wird als Anstiegszeit t_r (bei Anstieg des Wertes) beziehungsweise Abfallzeit t_f (Bei Abfall des Wertes) bezeichnet.

3.1 Übung 1: Schaltzeiten eines TTL-Gatters (74LS00)

Bei der Realisierung von taktgesteuerten Funktionseinheiten kommt des öfteren eine sogenannte spike-Schaltung zum Einsatz. Die hier vorgestellte Schaltung nutzt zur Impulserzeugung die Gatterlaufzeit aus.

Messschaltung: Spike-Schaltung:



Vorgaben/Einstellungen:

- Zum Messen die Tastköpfe benutzen und Masseleitung anschließen
- Versorgungsspannung $U_{CC} = 5\text{ V}$
- Eingangssignal an X0 mit dem Frequenzgenerator vorgeben: $f = 1\text{ MHz}$; TTL-Ausgang verwenden, wenn vorhanden!
- Schaltung aufbauen
- Leitungsführung kurz halten

3.1.1 Messaufgaben

Messaufgabe M1: Messen Sie die Signalverläufe von X1 und X2 mit dem Oszillograph. Bestimmen Sie:

Anstiegszeit t_r von X_2 : 50 ns

Abfallzeit t_f von X_2 : 50 ns

Signallaufzeiten für Gatter N1/2:

t_{pHL} (Ausgang high nach low): 50 ns

t_{pLH} (Ausgang low nach high): 50 ns

Tragen Sie die Signalverläufe X1 und X2 in ein zu erstellendes Zeitdiagramm ein.

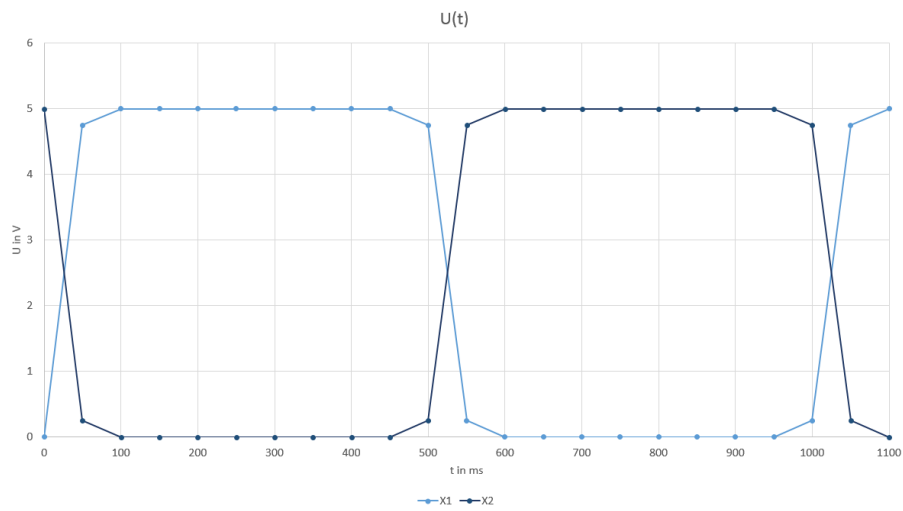


Abbildung 3.1: Signalverläufe X1 und X2

Messaufgabe M2: Messen Sie die Signalverläufe von X1 und X4 mit dem Oszilloskop und stellen Sie die Signalverläufe graphisch mit Zeitangabe (farbig) dar.

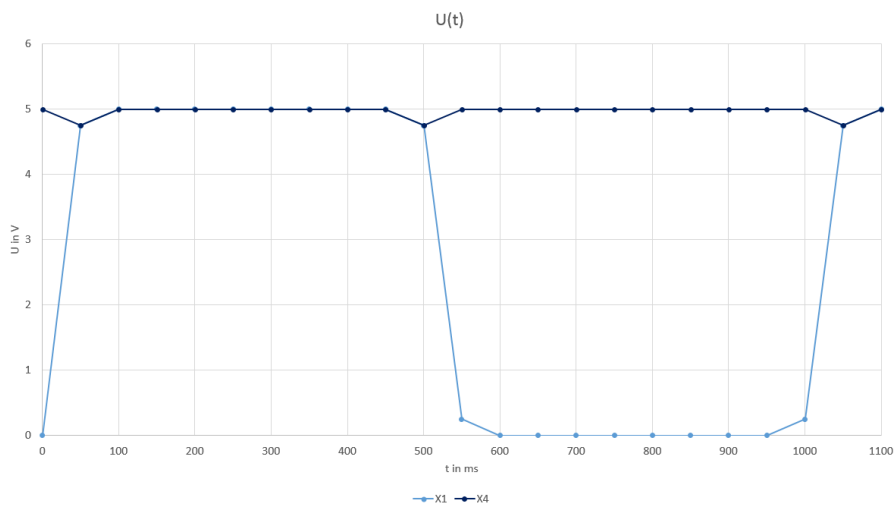


Abbildung 3.2: Signalverläufe von X1 und X4

3.1.2 Auswertung

Zwischenaufgabe: Wie viele Ic's werden benötigt?

Es wird nur 1 Ic benötigt, da dieser 4 Gatter enthält

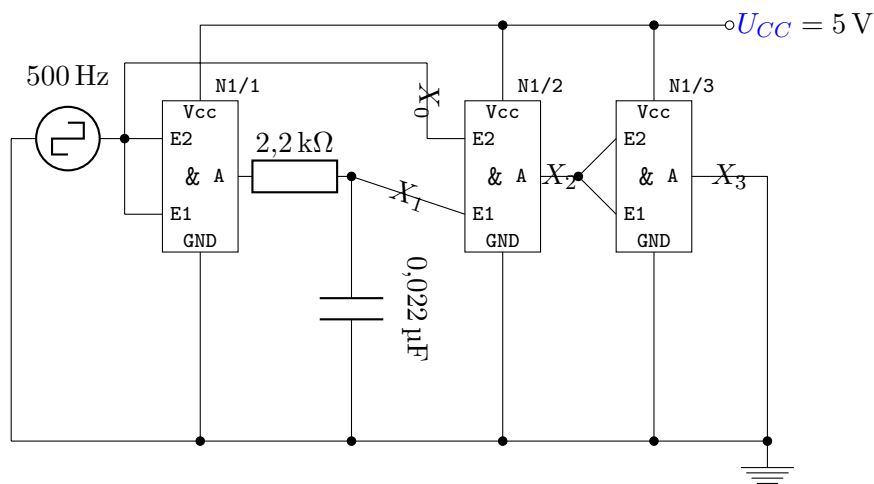
Auswertung A1: Vergleichen Sie die Messwerte mit den im Datenblatt angegebenen und erklären Sie eventuelle Abweichungen.

Die Messwerte und die auf dem Datenblatt angegebenen Werte unterscheiden sich. Dies liegt an unterschiedlichen Versuchsbedingungen, Mess- und Produktionsfehlern. Wenn sich diese Werte aufaddieren können sich die Werte deutlich unterscheiden.

4 Impuls-Schaltung

4.1 Übung 1

Messschaltung:



Vorgaben/Einstellungen:

Versorgungsspannung $U_{CC} = 5\text{ V}$ und Eingangssignal X0 mit dem Frequenzgenerator auf $f = 500\text{ Hz}$ einstellen; TTL-Ausgang verwenden!

4.1.1 Messaufgaben

Messaufgabe M1: Messen Sie die Signale X0, X1 und X3 der Schaltung mit dem Oszilloskop. Stellen Sie die Signalverläufe von X0, X1 und X3 in einer Zeichnung untereinander da.

Messaufgabe M2: Erklären Sie den Begriff Impulsdauer. Wie groß ist hier die Impulsdauer t_i des Ausgangssignals?

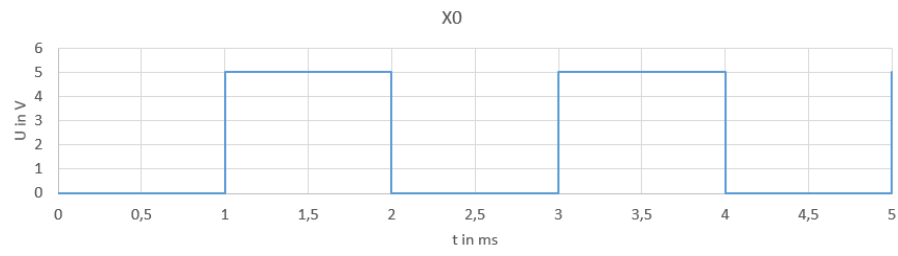


Abbildung 4.1: Signalverlauf X0

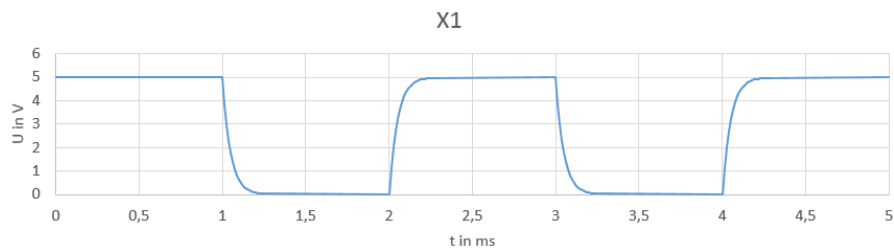


Abbildung 4.2: Signalverlauf X1

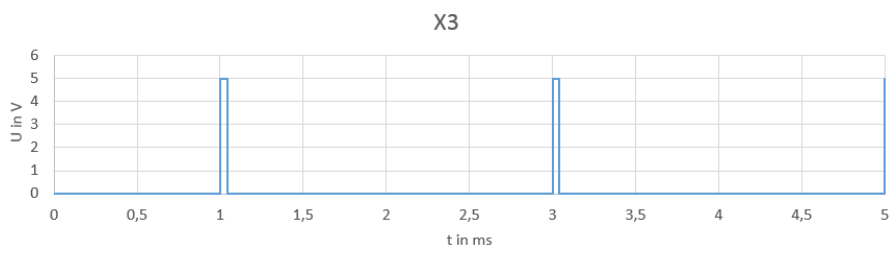


Abbildung 4.3: Signalverlauf X2

$$t_i = 70 \mu\text{s}$$

Messaufgabe M3: Bestimmen Sie die Schaltschwelle U_{th} des Gatters N1/2:

$$U_{th} = 750 \text{ mV}$$

4.1.2 Auswertung

Auswertung A1: Beschreiben Sie die Funktionsweise der Schaltung.

An N1/1 wird die Rechteckfrequenz invertiert. Die Frequenz X0 wird auch an einem Eingang des zweiten Gliedes N1/2 angelegt. Das Ausgangssignal von N1/1 wird durch den Kondensator verzögert an N1/2 angelegt. Durch die Verzögerung schält das Glied N1/2 um. Das Signal X2 wird nun an N1/3 invertiert und ergibt bei X3 eine Spannungsspitze („spike“).

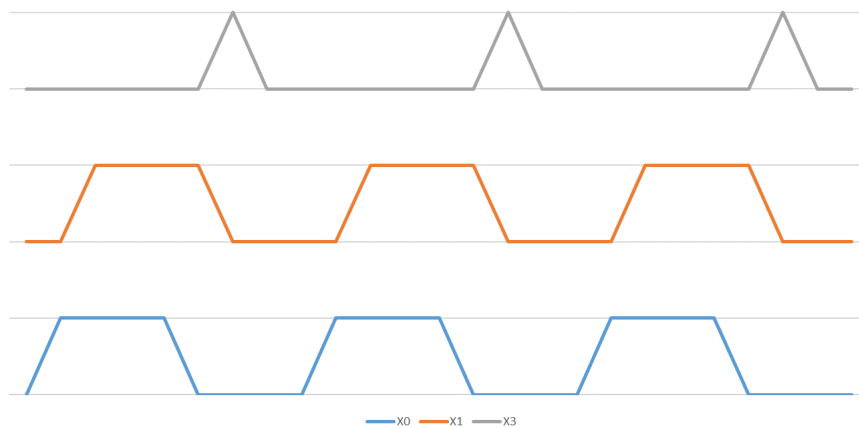


Abbildung 4.4: Zeitablaufdiagramm

Auswertung A2: Geben Sie eine Formel zur Berechnung der Impulsdauer $t_i = f(R, C, U_e)$ an.

$$t_i = -R \cdot C \cdot \ln \left(\frac{U_{eth}}{U_{CC}} \right)$$

Tabelle 4.1: Wahrheitstabelle

X0	X1	X2	X3
0	0	1	0
0	1	1	0
1	0	1	0
1	1	0	1

Auswertung A3: Berechnen Sie t_i für obige Schaltung; Rechnen Sie mit der zuvor gemessenen Schaltschwelle U_{eth} . Vergleichen Sie das Ergebnis mit der Messung.

$$t_i = -2,2 \text{ k}\Omega \cdot 0,022 \text{ }\mu\text{F} \cdot \ln \left(\frac{750 \text{ mV}}{5 \text{ V}} \right) = 91,8 \text{ ms}$$

Gemessene und errechnete Impulsdauer liegen nahe beieinander. Auch hier können Temperaturunterschiede, Messfehler und andere Unterschiede zu abweichenden Ergebnissen führen

5 Flip-Flop-Speicher

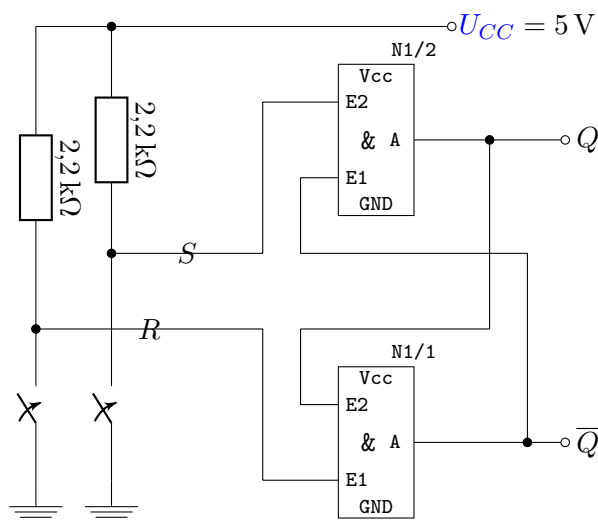
5.1 Übung 1: RS-Flip-Flop

Ergänzen Sie nachfolgende Schaltung mit einem RS-Flip-Flop, aufgebaut aus NAND-Gattern.

Für die Eingänge des 'R'S- FF' gilt:

Setzen: $S = 0$

Rücksetzen: $R = 0$



5.1.1 Auswertung

Auswertung A1: Bauen Sie die Schaltung auf.

Auswertung A2: Überprüfen Sie die Funktionstabelle (Spannungspegel eintragen).

Tabelle 5.1: Logiktablelle RS-FlipFlop

Logischer Signalpegel		Gemessene Spannung			
S	R	Q	\overline{Q}	Q	\overline{Q}
0	0	0	1	0,15	3,49
0	1	0	1	0,14	3,49
1	0	1	0	3,5	0,18
1	1	undefiniert		3,5	3,5

Auswertung A3: Welche Eingangssignalkombination ist undefiniert? Können Sie diesen Sachverhalt an der Schaltung nachweisen?

Die Signalkombination HIGH & HIGH ist undefiniert, hier liefert die Schaltung auf beiden Ausgängen HIGH.