

Proyecto de Arquitectura de Computadoras

Diseño de un procesador que implemente la arquitectura de juegos de instrucciones S-MIPS.



Curso: 2021

Karlos Alejandro Alfonso Rodríguez

Grupo: C-213

El procesador diseñado está formado por varios componentes, entre los más importantes se encuentran el Arithmetic Logic Unit (**ALU**), Register File (**RF**), Instruction Decoder (**ID**), Branch Control (**BC**), Instruction Fetcher (**IF**), Control Unit (**CU**), Program Counter (**PC**), Write Memory (**WM**), Read Memory (**RM**) e Instruction Cache (**IC**).

A continuación, se explica la función de cada componente y su interconexión con otros componentes dentro del procesador. (Muchas veces se hará referencia a los componentes por sus siglas en inglés).

Arithmetic Logic Unit (ALU):

El ALU es el componente que se encarga de la realización de operaciones aritméticas y lógicas, en este caso el microprocesador cuenta con solo un componente ALU (un microprocesador moderno puede tener múltiples núcleos, cada núcleo con múltiples unidades de ejecución, cada una de ellas con múltiples ALU). En este caso el ALU está conectado con las componentes RF, ID, BC y CU.

- El ALU recibe del Register File los valores con los que va a realizar la operación que corresponda, luego envía dicho resultado para ser almacenado en el RF, también envía los valores para almacenar en los registros especiales Hi y Lo en caso que la operación realizada sea multiplicación o división.
- El Instruction Decoder envía al ALU señales que indican si la operación a realizar es inmediata por lo que requiere el uso de una constante proporcionada por el propio ID.
- El Control Unit envía al ALU señales de control que indican el signo de la operación a realizar y el código de la operación a realizar.
- El ALU envía al Branch Control señales de control de salto, que son activadas en dependencia del resultado de la última operación realizada. Con dichas señales el BC determinará si realizará un salto y la longitud de dicho salto.

Instruction Decoder (ID):

El Instruction Decoder es el componente que recibe el código de la instrucción y se encarga de mostrar en la salida las direcciones, señales, constantes y selectores necesarios para realizar dicha instrucción. En este caso el ID está conectado con los componentes CU, BC, RF, IF y ALU.

- EL ID tiene como única entrada la instrucción con la que se trabajará que recibe del Instruction Fetcher lista para ser interpretada.
- EL ID envía al Control Unit la instrucción específica que se está ejecutando, para que el CU en dependencia de la instrucción dará como salida señales de control que enviará a otras componentes para continuar con la ejecución de la instrucción.
- Envía al Register File los selectores de los registros con los que se trabajará.
- El ID envía al Branch Control valores que son utilizados para determinar la dirección de la próxima instrucción a realizar o el tamaño del salto en caso de ser una instrucción de este tipo.

- La relación del ID con el ALU ya fue explicada anteriormente.

Register File (RF):

El Register File puede considerarse como una matriz de registros del procesador que se encarga de la lectura y escritura de datos en los registros que almacena. En el procesador diseñado el RF está relacionado con el ALU, ID y con el CU. La relación con el ALU y el ID fueron explicadas anteriormente.

- El Control Unit es el encargado de especificarle al RF a través de una señal si la operación que debe hacer con los registros que recibe es de lectura o escritura, además le dice si es necesario habilitar los registros especiales SP, Hi, Lo en dependencia del tipo de operación que se esté realizando.

Program Counter (PC):

Podría decirse que el Program Counter es el componente más simple entre los principales, su función es almacenar en un registro la próxima instrucción que se ejecutará. Está estrechamente relacionado con el Branch Control ya que de este es que recibe dicha instrucción para almacenarla.

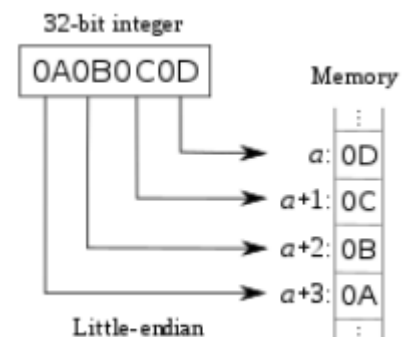
Branch Control (BC):

El Branch Control es el componente que se encarga de controlar la dirección de la próxima línea a ejecutar. En el procesador diseñado el BC se conecta al ALU, ID, PC y CU. Las conexiones con los componentes ALU, ID y PC fueron comentadas anteriormente.

- El Control Unit le envía al BC a través de una serie de señales si la instrucción a ejecutar es de tipo salto o no, para que en ese caso el BC decida qué hacer con ella. En caso de no ser una instrucción de salto solamente aumentará el contador (PC) para que apunte a la próxima instrucción.

Instruction Fetcher (IF):

El Instruction Fetcher es el componente que se encarga de leer de la caché la instrucción que se ejecutara y de modificarla según el formato que se utilice en el microprocesador. En este caso es una arquitectura Little-Endian. Recibe del Program Counter la dirección de la instrucción para así poder acceder a ella y hacerle las transformaciones necesarias para el tipo de arquitectura implementada.



Read Memory (RM):

Es el componente encargado de leer de la memoria RAM. En este procesador está conectado con los componentes CU y RF.

- En lo que respecta al Register File, el dato leído de la RAM a través de la componente RM es posible que sea necesario guardarlo en el RF, por lo que una conexión entre ambas componentes es necesaria.
- Respecto al Control Unit, la componente Read Memory junto a la Write Memory se encargan de habilitar la instrucción que esta recibiendo avisando si se termino de leer o escribir de la RAM.

Write Memory (WM):

Este componente se encarga de escribir datos en la memoria RAM. En el diseño desarrollado está conectada con las componentes CU y RF.

- Los datos que se escribirán en la memoria RAM están almacenados en los registros del Register File, por lo que es necesaria la interconexión de estas componentes.
- Como se mencionaba anteriormente, esta componente junto al Read Memory se encargan de avisarle al CU que se ha terminado de leer o escribir de la RAM para continuar con el programa.

Control Unit (CU):

Este componente es uno de los más importantes del procesador, es el encargado de dirigir el proceso de ejecución del programa. Permite que la unidad lógica de la computadora, la memoria y los dispositivos de entrada y salida sepan cómo responder a las instrucciones recibidas de un programa. En el procesador el Control Unit está interconectado con los componentes: ALU, ID, RF, BC, WM y RM, o sea que es el componente que más intercambio con otros tiene en el procesador. La relación del CU con los componentes antes mencionados ha sido explicada a lo largo del informe.

Instruction Cache (IC):

La memoria caché es un componente de hardware o software que almacena datos para que las solicitudes futuras de esos datos se puedan atender con mayor rapidez; los datos almacenados en un caché pueden ser el resultado de un cálculo anterior o el duplicado de datos almacenados en otro lugar, generalmente, de velocidad acceso más rápido. Se produce un acierto de caché cuando los datos solicitados se pueden encontrar en esta, mientras que un error de caché ocurre cuando no están dichos datos. La lectura de la caché es más rápida que volver a calcular un resultado o leer desde un almacén de datos más lento; por lo tanto, cuantas más solicitudes se puedan atender desde la memoria caché, más rápido funcionará el sistema.

El procesador diseñado implementa una caché de instrucciones (InstructionCache) encargada del almacenar y proporcionar un rápido acceso a las instrucciones que se van ejecutando. La caché diseñada utiliza 4 bancos de RAM, donde cada uno guarda 8 datos de 1byte, con una política de escritura **Write through**.

La conexión entre la caché y el **IF** es sumamente importante, ya que la caché es quien le entrega al **IF** la instrucción con la que va a trabajar, y este solo comenzará su tarea una vez haya terminado el proceso en la caché.