

Количество подходов к решению проблемы модификации регистров в RISC

2

Для CISC-процессоров характерно

1. сравнительно небольшое число регистров общего назначения
2. большое количество методов адресации
3. большое количество машинных команд, некоторые из которых нагружены семантически аналогично операторам высокоуровневых языков программирования и выполняются за много тактов

Основное предназначение RISC-процессоров

упрощение набора команд для построения быстрых вычислительных машин

Для RISC-процессоров характерно

1. фиксированная длина машинных инструкций (например, 32 бита) и простой формат команды
2. организация памяти и ввода-вывода, которая позволяет выполнять процессором большинство инструкций за один такт
3. ориентация системы на поддержку языка высокого уровня с помощью развитого компилятора

Архитектура MISC характеризуются

небольшим числом чаще всего встречающихся команд

Архитектура VLIW это

Very long instruction word

Код для VLIW обладает

низкой плотностью кода

32-разрядная система команд ядра ARM7 содержит:

1. команды, предназначенные для управления внешними сопроцессорами
2. команды, управляющие потоком и уровнем привилегии выполнения
3. команды, которые используют встроенное арифметико-логическое устройство, циклическое сдвиговое устройство и умножитель при операциях над данными
4. команды управления перемещением данных между памятью и регистрами

Какое количество содержит система команд Thumb?

36

Подходы, решающие проблему размера кода:

Подходы, решающие проблему размера кода:

1. использование улучшенного компилятора
2. написание кода вручную на ассемблере
3. использование компрессированного кода

Преимущества технологии Thumb

1. оптимальные размер кода и производительность
2. использование архитектуры ARM

Ядро ARM7TDMI обладает

1. 32-разрядной производительностью в 8- и 16-разрядных управляющих применениях
2. 32-разрядным аппаратным умножителем
3. встроенной макроячейкой EmbeddedICE
4. декомпрессором Thumb

Ограничения системы команд Thumb:

1. доступ к восьми GPR регистрам, указателю стека, регистру связей (Link Register) и PC
2. уменьшенное число регистров, доступных при выполнении кода Thumb
3. доступ к Hi регистрам через команды перемещения, сравнения и команду ADD

Какой объем адресного пространства доступен для Thumb?

4 Гбайт

В чем различия процессоров ARM7 и ARM7TDMI?

1. декомпрессором команд Thumb
2. аппаратными блоками, обеспечивающими возможность отладки глубоко встроенного ядра

Макроядро процессора это -

ядро процессора со схемотехнически интегрированными дополнительными функциональными модулями

Какие макроядра у процессора ARM7TDMI, получили распространение?

1. ARM710T
2. ARM740T
3. ARM720T
4. ARM7TDMI-S

На сколько процентов быстродействие ARM7TDMI превосходит ARM7

150

Интерфейс отладки ARM7TDMI основан на архитектуре, описанной в стандарте IEEE Std. 1149.1-1990

Шина AMBA

1. обеспечивает возможность использования библиотеки PrimeCell
2. соответствует AMBA стандарту и обеспечивает простую разработку ASIC и ASSP
3. встроенная шина, обеспечивающая быстрое модульное проектирование систем

Развитая высокопроизводительная шина Advanced High-performance Bus

1. Синхронизация нарастающим фронтом каждого тактового сигнала
2. Возможность конфигурирования в широком формате (форматы от 32/64/128 до 1024 бит)
3. Работает в режиме с множеством ведущих
4. Конвейерные и пакетные пересылки
5. Поддержка разделения транзакций

Емкость кэша команд и данных макроядра ARM940T

4Кбайт

Развитая шина периферии Advanced Peripheral Bus

1. Все периферийные устройства обслуживаются как ведомые
2. Сигналы на шине периферии активны только во время медленных пересылок периферии
3. Малое количество используемых вентиляей
4. Бесконвейерная архитектура

Емкость кэша команд и данных макроядра ARM920T

16Кбайт

Макроядро ARM966E

1. совместим на уровне кодов с процессорами семейств ARM7
2. оснащено АНВ AMBA

Сколько уровней конвейера у ядра ARM10TDMI

5

Сопроцессор VFP10 это –

сопроцессор векторных вычислений с плавающей точкой

Макроядро ARM946E содержит вентиляей (тыс.)

150

Ядро ARM9E содержит вентиляей (тыс.)

75

Емкость кэш команд микропроцессора SA-1100

16Кбайт

Макроядро ARM946E

1. объединено с буфером записи и устройством защиты памяти
2. буфер записи минимизирует нагрузку системы
3. объединено с ассоциативным кэш
4. оснащено АНВ AMBA

Этапы трехступенчатого конвейера Cortex-M3

1. выборка
2. дешифрация
3. выполнение

Cortex-M3 и ARMV7M – это один и тот же процессор?

Верно

Семейство процессоров Cortex включает в себя подсемейство A, R, M

Контроллер памяти прибора Intel SA-1110 работает на частоте до 100МГц

Сколько регистров в регистровом файле ядра Cortex-M3 16

В регистровом файле ядра Cortex-M3 регистр R13 указателя стека

Ядро Cortex-M3 является 32-битным

Пространство статического ОЗУ ядра Cortex-M3 доступно через шину D-code

Пространство кода программы ядра Cortex-M3 оптимизировано для работы с шиной I-Code

К мультиядерным архитектурам относятся

1. Cortex-A7
2. Cortex-A9
3. Cortex-A15
4. Cortex-A17
5. Cortex-R5
6. Cortex-R7

AMBA 3 AXI

упрощает обмен данными

Мультиядерные решения от ARM базируются на шинной архитектуре AMBA 3 AXI

Расширение архитектуры NEON поддерживает

1. функции цифровой обработки сигналов
2. мультимедийные операции

Память данных взаимодействует с устройствами ввода вывода через

1. шина адреса памяти данных
2. шина данных памяти данных

Устройство генерации адреса взаимодействует с устройствами ввода вывода через

1. шина данных памяти данных
2. шина адреса памяти данных

Что такое УГА?

устройство генерации адреса

Сдвигатель используется для

Сдвиги операндов влево и вправо

Арифметико-логическое устройство взаимодействует с устройствами ввода вывода через

шина данных памяти данных

Из каких этапов состоит конвейерный способ работы команд

1. выполнение команды
2. подготовка операндов
3. декодирование команды
4. выборка команды

Умножитель взаимодействует с устройствами ввода вывода через

шина данных памяти данных

Память программ взаимодействует с периферийными модулями через

1. шина адреса памяти программ
2. шина данных памяти программ

Умножитель используется для

выполнении операции умножения и накопления

К устройствам ввода/вывода относятся:

1. интерфейсы передачи данных в режиме ATM (UTOPIA), включающие контроллер ATM
2. порты обмена информацией между процессорами при реализации многопроцессорной системы
3. генераторы сигналов ШИМ в DSP контроллерах
4. каналы прямого доступа в память DMA, позволяющие вводить/выводить информацию в память системы без использования мощностей ЦПУ
5. параллельные и последовательные порты ввода/вывода, использующие различные протоколы передачи информации

Процессоры разделяют на следующие типы:

1. процессоры VLIW
2. гибридные процессоры
3. улучшенные стандартные процессоры
4. микроконтроллеры
5. стандартные процессоры
6. суперскалярные процессоры

Сколько регистров имеется в регистровом файле Rn в процессорах с плавающей точкой TMS320C3X ?

8

Основные отличия процессоров с фиксированной и плавающими точками

1. Разрядность внутреннего представления данных в процессорах с плавающей точкой 32 разряда и более
2. Функциональные модули в процессорах с плавающей точкой гораздо сложнее, чем в процессорах с фиксированной точкой

Что такое операция MAC?

умножение с накоплением

В стандартных процессорах ЦПОС для хранения используется (процессор Motorola)

1. Для хранения отсчетов сигнала используется память ПХ
2. Для хранения коэффициентов фильтра используется память ПУ

Сколько времени необходимо для вычисления реакции КИХ-фильтра n-го порядка в улучшенных стандартных процессорах
n/2 тактов

В стандартных процессорах ЦПОС для хранения используется (процессор TI)

1. Память данных для хранения коэффициентов фильтра и отсчетов сигнала
2. Память программ для хранения коэффициентов фильтра

В стандартных процессорах ЦПОС для хранения используется (процессор ADI)

1. Для хранения отсчетов сигнала используется память данных
2. Для хранения коэффициентов фильтра используется память программ

Из скольких идентичных узлов состоит процессор DSP16xxx фирмы Lucent
2

Какие виды модулей содержат процессоры TMS320C6xxx ?
D, S, M, L

Сколько операционных модулей содержат процессоры TMS320C6xxx ?
8

Расположите этапы процессорного конвейера в правильном порядке:

1. выборка/декодирование команды (F/D)
2. группирование команд (G)
3. чтение (R)
4. выполнение (E)
5. запись (W)

Какое максимальное количество элементарных команд используется в модели команд VLES для процессоров MSC810X (ядро SC140)?
6

Что такое cDSP?

1. цифровой сигнальный процессор с перестраиваемой конфигурацией
2. настраиваемый процессор

Сколько ядер содержит процессор DSP5665x фирмы Motorola?
2

Сколько уровней имеет кэш внутренней памяти для L1/L2 Memory Architecture ?
2

Какие шины имеет процессор TMS320C54 ?
PAB, PB, DAB, EAB, CB

Каким регистром определяется конфигурация внешней памяти для процессора Motorola DSP5600x ?
OMR

Сколько блоков внутренней памяти имеет процессор TigerSHARC ?
3