

機能設計仕様書 最終 (Group18)

1029-28-9483 勝田 峻太郎

2018 年 6 月 8 日

目 次

設計したコンポーネント	1
Controller	2
外部仕様	2
概要 (追加分)	2
入力	2
出力	2
内部仕様	2
構成部品	2
p1	3
外部仕様	3
概要	3
入力	3
出力	4
p2	4
外部仕様	4
概要	4
内部仕様	4

設計したコンポーネント

- Controller
- p1
- p2

Controller

外部仕様

概要 (追加分)

このモジュールは, 入力されたクロックの半分の周波数の generated clock を出力する.

入力

clock 供給されるクロック

execbutton テンキーボタンからの入力

出力

clock0 p1 に供給するクロック (IF)

clock1 p2 に供給するクロック (ID)

clock2 p3 に供給するクロック (EX)

clock3 p4 に供給するクロック (MEM)

clock4 p2 に供給するクロック (WB)

execled(8bit) 7seg led 上に現在のプロセッサの状態 (実行中は'E', 停止中は'S') を出力する.

resetled(8bit) 7seg led 上にリセットボタン押下の状態 (実行中は'E', 停止中は'S') を出力する.

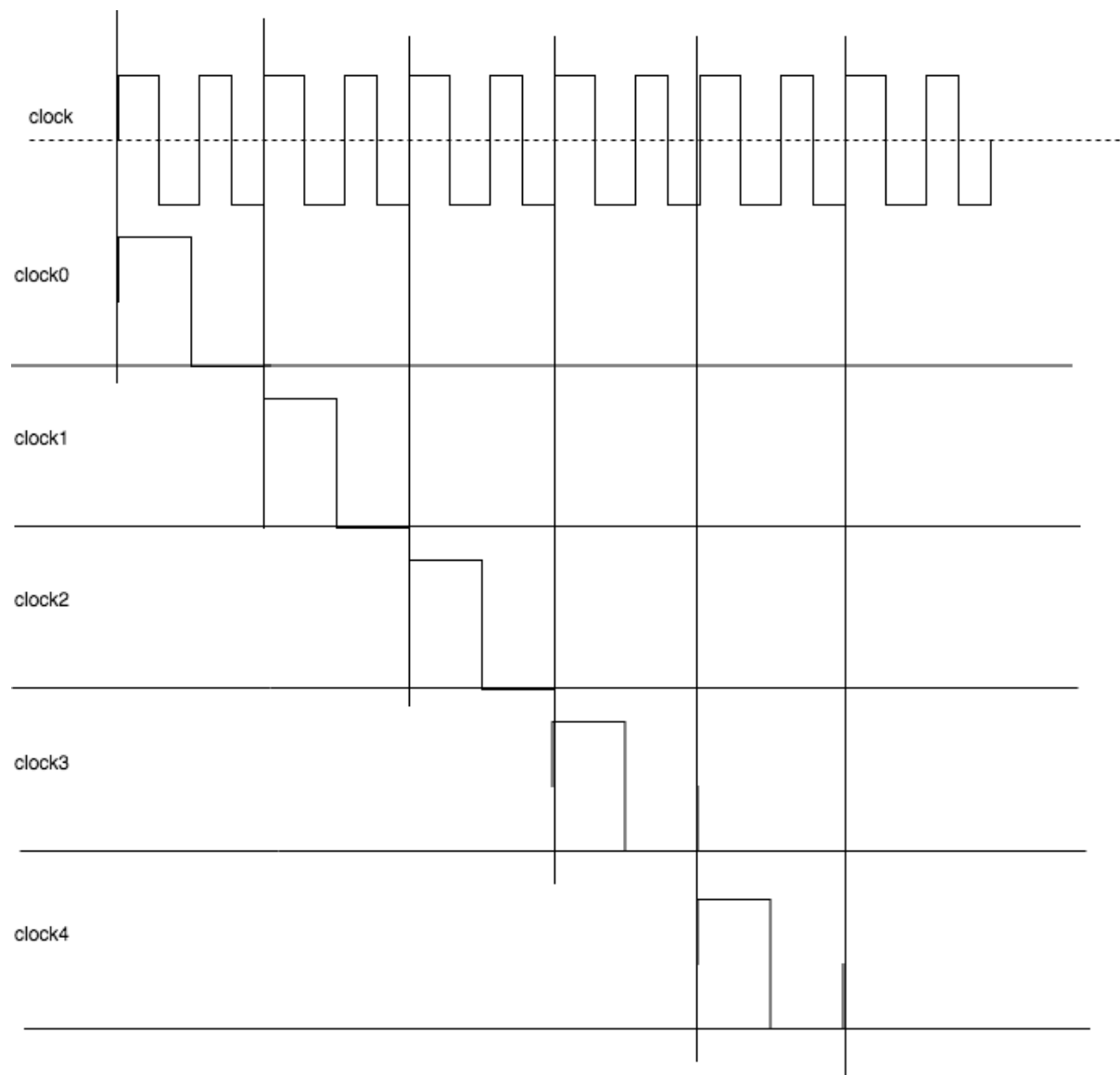
clockled(8bit) 7seg led 上に現在のプロセッサの状態 (動作中は'o', 停止後は'E') を出力する.

内部仕様

構成部品

カウンターレジスタ (4bit) クロックを受け取り, 現在どのフェーズなのかを保持する.

カウンターの値は, generated clock をきれいに outputs するために, 2 進表記それぞれ値が大きく異なる 10 つの値を順番にループし, generated clock 出力をそれに応じて決定する.



{#fig:controller_clock}

p1

外部仕様

概要

PC を保持するとともに, 命令メモリから, 次に実行する命令を読み出す.

入力

clock0 メモリ読み出し用のクロック

clock4 PC 更新用クロック

reset リセット信号を受け取る.

pcsrcin 分岐命令で, 分岐することが確定した場合に 1 を受け取り, それに応じて pc を更新する.
pctargetin 分岐先アドレスの情報を受け取る.

出力

operation(16bit) 次行われる命令

p2

外部仕様

概要

命令解釈をし, レジスタから必要な値を読み出すとともに, レジスタへの値の書き込みも別クロックでこのモジュール内で行う.

内部仕様