

Л. Микроэлектроника.

Микроэлектроника охватывает комплекс проблем по созданию электронных устройств в микроминиатюрном интегральном исполнении. Элементной базой микроэлектроники являются интегральные микросхемы (ИМС).

Интегральная микросхема (ИМС) выполняет функции преобразования и обработки сигнала или накопления информации и имеет высокую плотность упаковки электрически соединенных элементов. ИМС содержит элементы и компоненты, которые располагаются на кристалле. ИМС имеют большую плотность упаковки и степень интеграции, малые массу и размеры, а также малое потребление энергии и обладают высокой степенью надежности, что обеспечивается технологией их изготовления. Изготовление различных элементов производится в едином технологическом цикле.

Элементы полупроводниковых ИМС (диоды, транзисторы, резисторы, конденсаторы и др.) выполняют на поверхности и в объеме полупроводникового кристалла. Элементы соединяют в соответствии с электрической схемой напылением алюминия или созданием высоколегированных полупроводниковых полосок и изолируют друг от друга обратносмещенными р-п-переходами либо диэлектриками.

Компоненты выполняют определенную функцию, но перед техпроцессом или монтажом являются самостоятельным изделием.

Микросхемы: **J. Kilby** (1959), **R. Noyce** (соединение компонентов в кремниевой планарной технологии), **К. Леговец** (изоляция элементов). 10 лет патентных баталий отдали приоритет Р. Нойсу. В 60-х годах наибольшее распространение получили ИС на основе биполярных транзисторов. Начиная с 1975 г. все схемные функции реализуются при помощи МОП-структур.

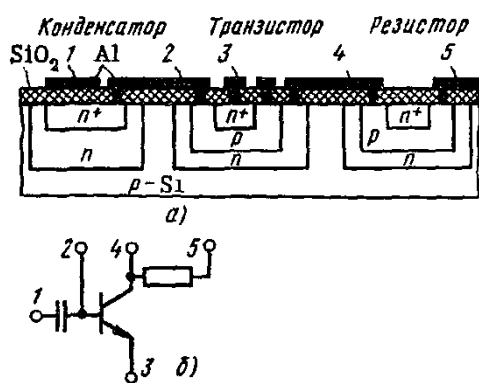
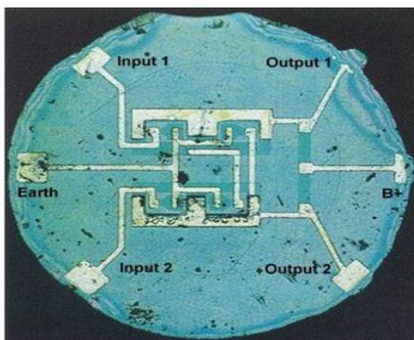
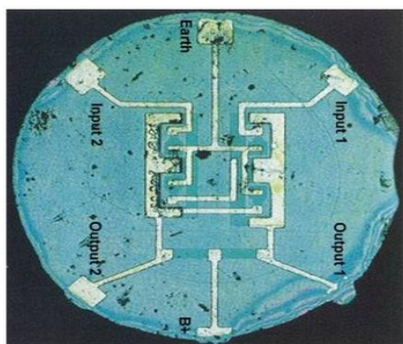


Рис. 17.33

Преимущества микросхем: - миниатюризация; - низкое потребление мощности; - высокий процент выхода годных; - высокое быстродействие; - высокая технологичность.

Классифицируют ИМС по различным признакам: по **функциональному** назначению — цифровые, аналоговые (линейные), аналого-цифровые; по **характеру выполняемой функции** — усилители, генераторы, триггеры, логические элементы и др.; по **принципу действия основных элементов** — биполярные, МДП, комплементарные; по **конструктивно-технологическим признакам** — полупроводниковые, пленочные, гибридные и

совмещенные. Наиболее распространена классификация по двум последним признакам.

Полупроводниковая ИМС - в поверхностном слое и объеме сформированы области, эквивалентные активным элементам электрической схемы, изоляции и межсоединения. В качестве полупроводника обычно используют кремний, он является несущей частью конструкции и называется *подложкой*.

Пленочные ИМС представляют собой изолирующую подложку (основание), на поверхности которой все элементы и межсоединения сформированы в виде послойно нанесенных пленок. Пленочные ИМС содержат только пассивные элементы, так как путем комбинации различных пленок получить активные элементы (диоды и транзисторы) еще

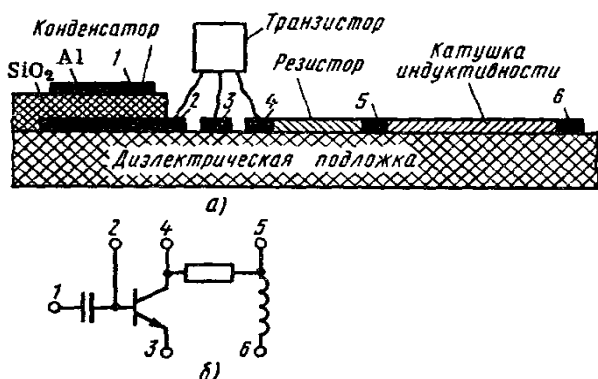


Рис. 17.34

не удалось.

Гибридные ИМС — это, как правило, **аналоговые** микросхемы, представляющие собой комбинацию пленочных микросхем, навесных дискретных (активных) компонентов и полупроводниковых ИМС, которые обычно располагают на диэлектрической подложке пленочной ИМС. Пример структуры гибридной ИМС и ее эквивалентная схема показаны на рис. 17.34, а, б. На рисунке 1—6 — омические контакты.

Все ИМС помещают в герметичный корпус.

Цифровая ИС - интегральная микросхема, предназначенная для преобразования и обработки сигналов, изменяющихся по закону дискретной функции (логическая микросхема)

Функциональную сложность ИМС характеризуют **степенью интеграции** — числом содержащихся в ней элементов и компонентов. Количественную оценку степени интеграции производят по коэффициенту $K = \lg N$, где N — число элементов и компонентов схемы.

В качестве характеристики ИМС используют также **плотность упаковки элементов** — количество элементов (чаще всего транзисторов) на единицу площади кристалла. В настоящее время плотность упаковки ИМС составляет 500—10000 элементов/мм² и более.

Термин **СБИС** (СверхБольшая Интегральная Схема) известен уже более трех десятков лет, с момента размещения на кремниевой подложке или кристалле нескольких десятков тысяч транзисторов. СБИС условно делятся на группы **специализированных** применений (ASIC - Application Specific Integrated Circuit) и **коммерческие интегральные** микросхемы общего применения, такие как массовые микропроцессоры и серийные наборы микросхем (серии 7400 или российские 555). Отдельно рассматривают **системы на кристалле** (СнК или Systems-on-Chip), которые представляют собой комбинацию специализированных и универсальных процессорных ядер и блоков, выполненных на единой кремниевой подложке.

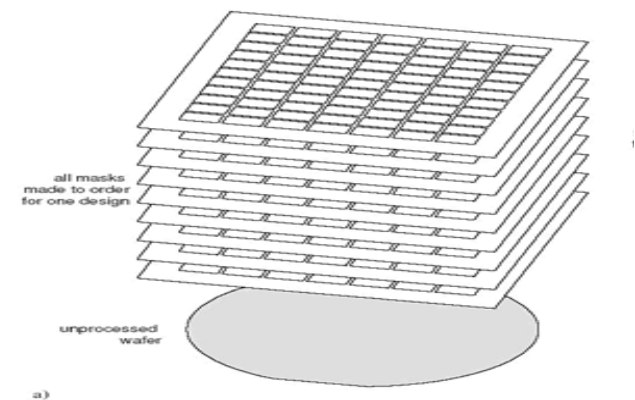


Рис.2. Маски или фотошаблоны для полноразмера

СБИС также различаются по полупроводниковой технологии исполнения: - ТТЛ - транзисторно-транзисторная логика на биполярных транзисторах; - ЭСЛ - эмиттерно-связанная логика; - МОП, НМОП и КМОП логика. Каждый тип СБИС имеет свою нишу на рынке, которая определяется массовостью применения приборов и изделий, а также степенью универсальности характеристик. СБИС может выглядеть по-разному, в зависимости от типа корпуса и выводов (штыревых или для поверхностного монтажа SMD).

В технологическом цикле изготовления используют **маски** или **шаблоны**. Самые нижнеуровневые маски определяют формирование базовых транзисторов на кремниевой подложке, следующие уровни

определяют их **топологические соединения** металлическими проводниками для формирования базовых логических элементов и макро-блоков, слой изоляции. Верхние уровни масок определяют **межсоединения** между крупными макроблоками (мега-элементами) и **конфигурацию ножек ввода-вывода**. В современных технологических процессах производства полупроводников используются свыше сорока масок. Стоимость комплекта масок достигает миллиона долларов и выше для процессов 45 нанометров.

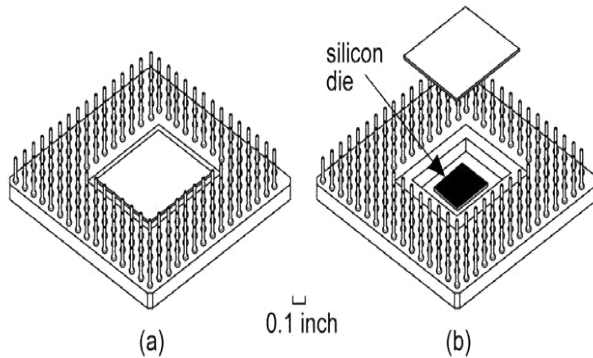


Рис. СБИС в корпусе (silicon die – кремниевый чип)

Кроме корпусов с **штыревыми и планарными** выводами используются другие, **шелевые и гнездовые**, а также ИМС типов **DIP** и **Flat**. Существуют инверсные входы и инверсные выходы (рис.). Инверсия сигнала обозначается кружочком на месте входа или выхода.

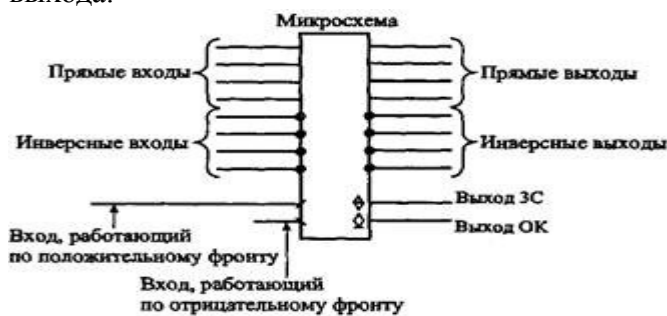


Рис. Обозначение входов и выходов.

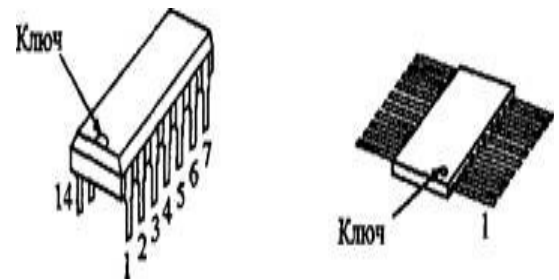
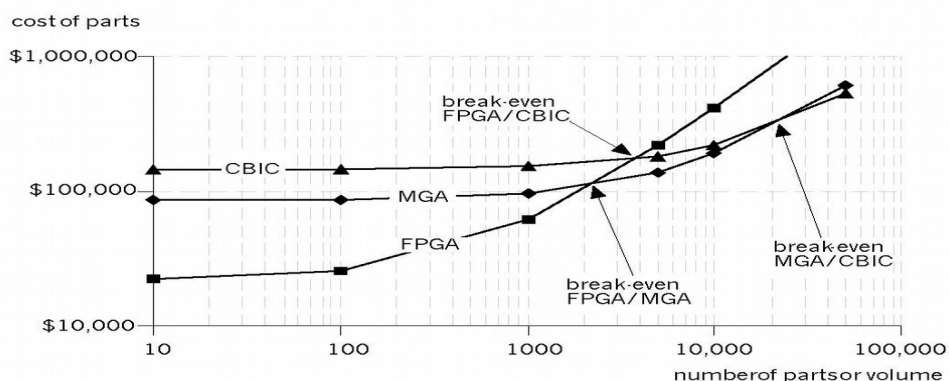
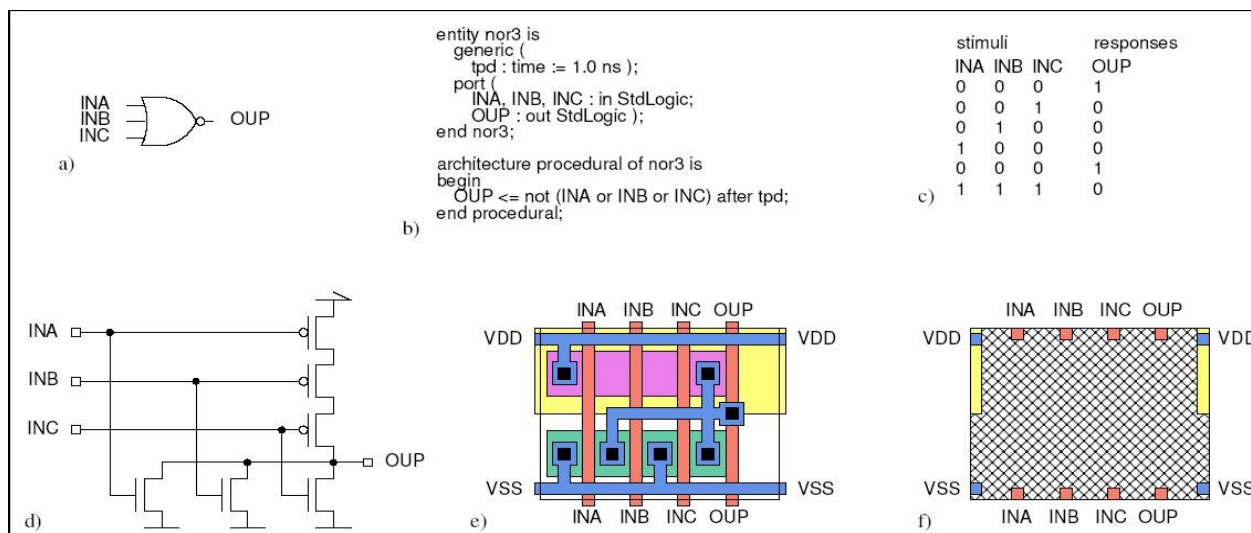


Рис. Примеры корпусов DIP и Flat.

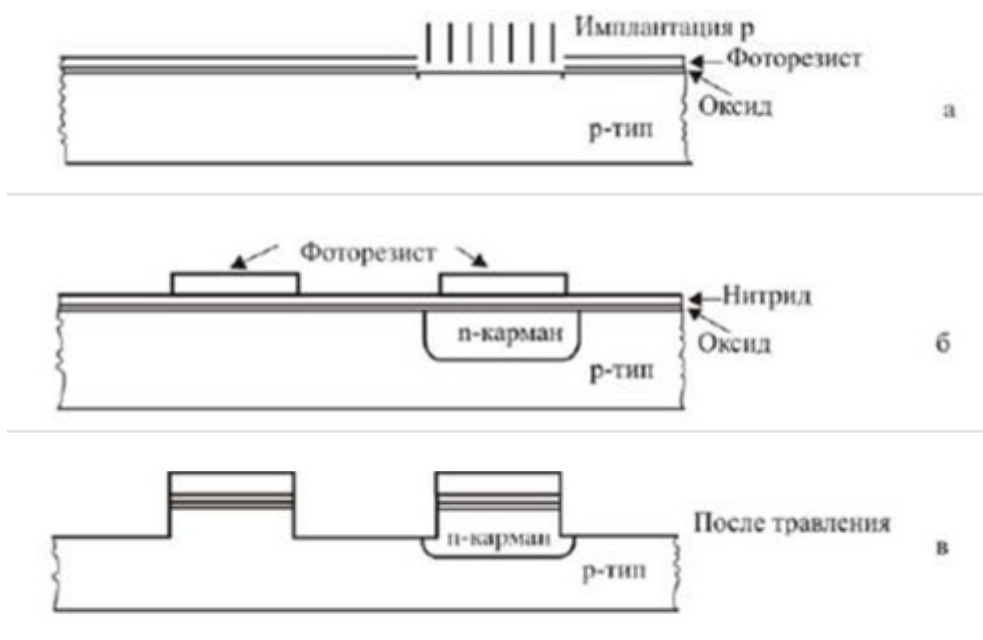
Если рассматривать **стоимости**, то наиболее дорогим устройством с точки зрения стоимости одного вентиля являются программируемые СБИС с базовыми логическими блоками (FPGA). Они дороже в расчете на один вентиль, чем матричные СБИС (MGA) и полужаказные СБИС на основе стандартных элементов-ячеек (СВИС). Однако, при серийности до 1000 изделий наиболее оптимальным является использование программируемых СБИС типа FPGA, при серийности более тысячи становится более оправданным использование матричных СБИС MGA. Серийность более 40-50 тысяч дает возможность использования полужаказных СБИС типа СВИС.



Структура СБИС строится путем соединения ячеек-элементов в логические схемы в соответствии с **принципиальной логической схемой устройства**, оформленной в виде структурного кода на языках VHDL/Verilog. Для проектирования используются специальные САПР, которые содержат **библиотечные элементы** логических и арифметических функций, макроэлементов и макроблоков, готовых функциональных блоков и процессорных ядер, которые можно отнести к библиотекам верхнего уровня.



Переносом рисунков разводки в слои металлизации активные приборы объединяются в интегральную схему. Многократное применение операции фотолитографии позволяет переносить топологический рисунок с фотошаблона в функциональные слои на кремниевой пластине. В результате переноса изображений активных областей и затвора и проведения легирования карманов, каната, стоков истоков на пластине появляются весь арсенал активных приборов и, одновременно, областей контактов к подложке и карманам.



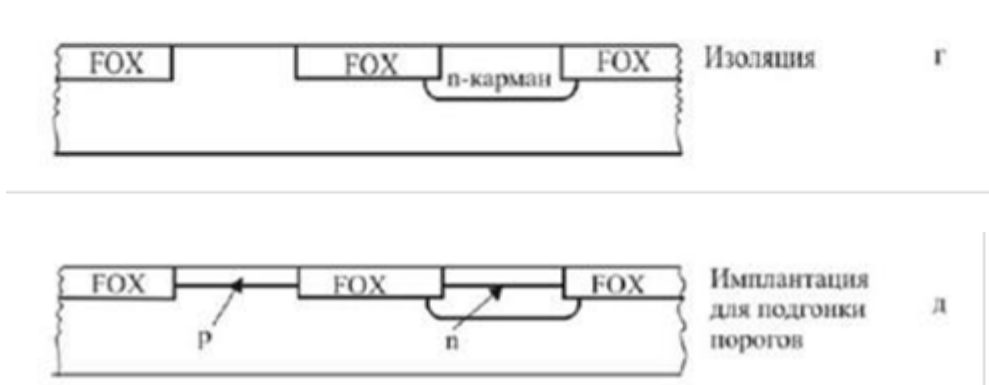


Рис.3.1.1 Этапы технологического процесса изготовления КМОП ИС: а ионное легирование кармана через маску по фотошаблону №1 (ф-ш.1); б - фотолитография нитридной маски для травления канав кн. (ф-ш.2); в - травление глубокой канав кн: г - заполнение канав кн диэлектриком и выравнивание поверхности: д - имплантация для подгонки порогов МОП- транзисторов

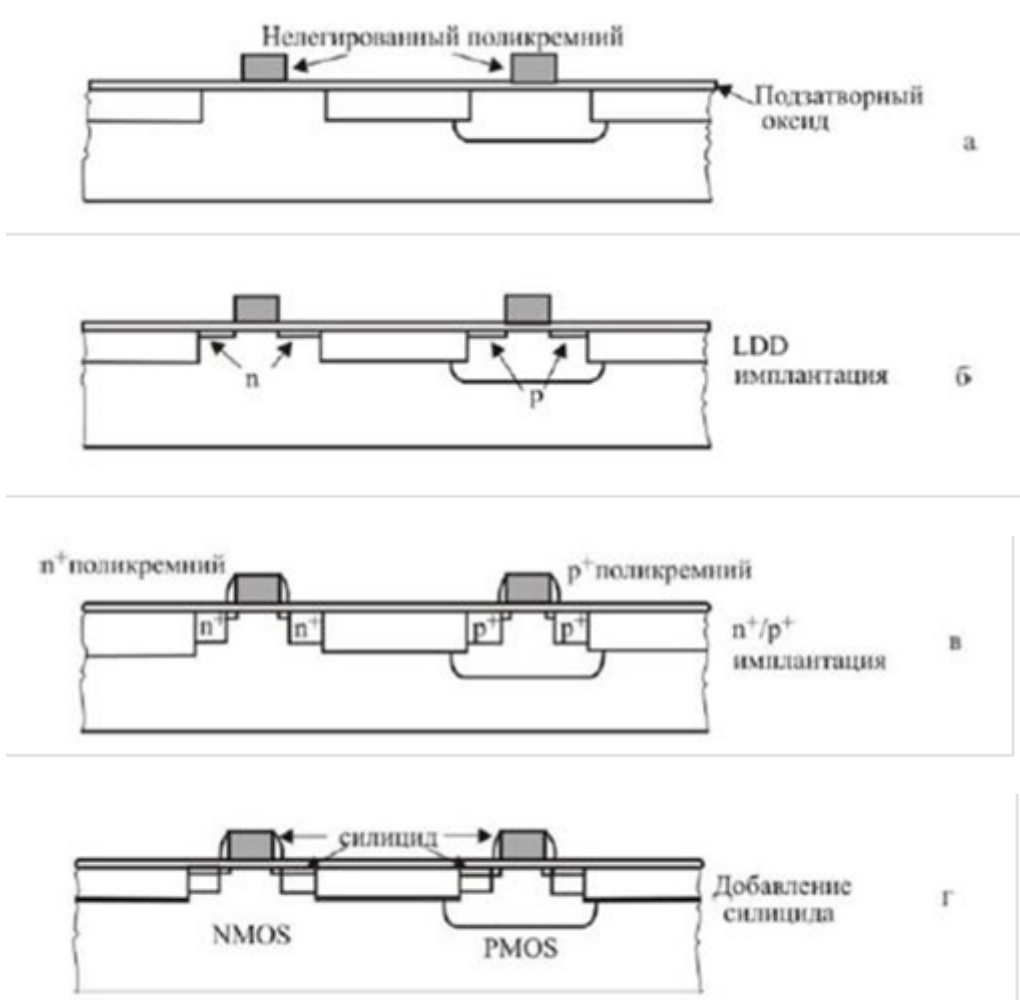


Рис. Этапы технологического процесса изготовления КМОП ИС: а подзатворное окисление, осаждение подкремния. литография затворов (ф- ш.3); б - слабое легирование (LDD) стоков истоков n-МОП через маску (ф- ш.4) и слабое легирование (LDD) стоков истоков p-МОП через маску (ф-ш.5); в - формирование пристенок и глубокое легирование стоков истоков n-МОП и контактов к карманам через маску (ф-ш.4) и стоков истоков p-МОП и контактов к подложке через маску (ф-ш.5); г - силицидирование стоков истоков и поликремниевых затворов

Создаются ИМС при помощи специальных САПР, которые автоматизируют и ускоряют производственные процессы. При проектировании прорабатывается: **Физический уровень** – как реализуются активные элементы; **Электрический уровень** (конденсаторы, транзисторы, резисторы и пр.); **Логический** (инверторы, И-НЕ, ИЛИ-НЕ и пр.); **Схемотехнический** (триггеры, шифраторы, АЛУ, компараторы и прочее); **Программный** – создаются инструкции для микроконтроллеров, микропроцессоров и ПЛИС; **Топологический** уровень – фотошаблоны для производства.

Базовыми элементами ИМС являются биполярные и МДП-транзисторы. Большинство активных и пассивных элементов реализуются с помощью транзисторных структур.



Биполярные транзисторы. В ИМС используют обе структуры биполярных транзисторов: n - p - n и p - n - p . При создании полупроводниковых ИС малой и средней степени интеграции широко используются **способы изоляции обратновключенным p - n -переходом** и **диэлектрическими пленками** двуокиси кремния.

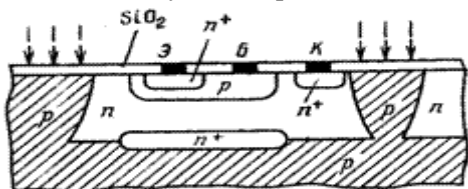


Рис.5. Структура интегрального n - p - n -транзистора изолированного p - n -переходом

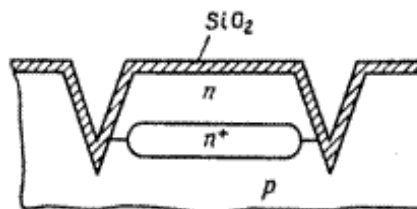
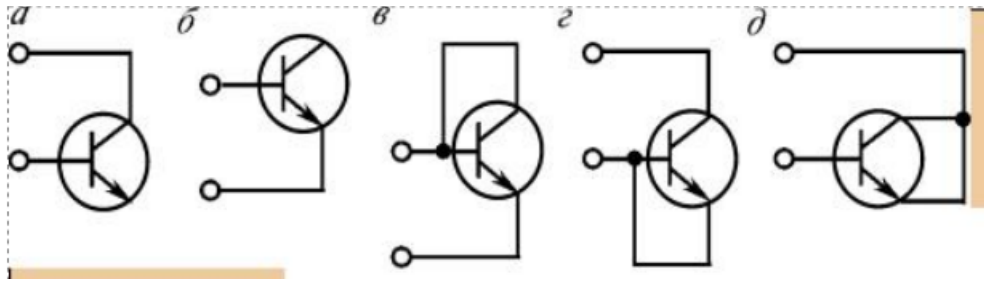


Рис.9. Совместная изоляция p - n -переходом и диэлектрическими пленками

Диодное включение транзистора (обычно n - p - n -типа) достигается при выполнении внутрисхемных металлизаций, проводимых после формирования всех элементов ИМС. В схеме а) используется коллекторный p - n переход БП транзистора. Такой диод имеет относительно большое пробивное напряжение (до 50 В), но характеризуется невысоким быстродействием. Схема б) использует эмиттерный p - n переход, имеет повышенное быстродействие, но небольшое пробивное напряжение (до 7 В). Самый большой обратный ток имеет место в диоде схемы д, где p - n переходы транзистора включены параллельно. Падение напряжения на диоде при заданном прямом токе максимально для диода (схема б) и минимально для диода (схема г). На практике чаще всего используются диоды (схемы б и в).

Низковольтные стабилизаторы в ИМС выполняют, применяя p - n переходы при прямом смещении, кратные равновесной высоте потенциального барьера кремниевого p - n перехода, примерно составляющей 0,7 В. Обычно в низковольтных интегральных стабилизаторах используются диоды по схеме «в».



Многоэмиттерные транзисторы

Многоэмиттерные n - p - n транзисторы (МЭТ) отличаются от одноэмиттерных прежде всего тем, что в их базовой области создают несколько (обычно 4...8) эмиттерных областей. Основная область применения МЭТ – цифровые микросхемы транзисторно-транзисторной логики (ТТЛ). **В этих микросхемах они включаются на входе и выполняют функцию диодной логической ячейки, состоящей из m диодов, где m – число эмиттеров, являющихся входами схемы ТТЛ.** Многоэмиттерный транзистор можно представить в виде совокупности отдельных n - p - n транзисторов (рис. 19.8), число которых равно числу эмиттеров. Все базовые выводы этих транзисторов, как и коллекторные, соединены между собой.

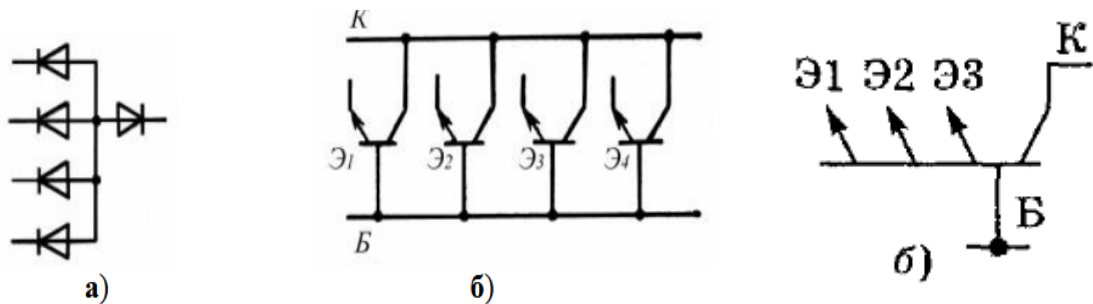


Рис. Диодная логическая ячейка(а) и эквивалентная схема (б) многоэмиттерного транзистора

Главная особенность использования МЭТ в схемах ТТЛ состоит в том, что в любом состоянии схемы коллекторный переход МЭТ смещен в прямом направлении. Следовательно, отдельные транзисторы находятся в инверсном режиме, либо в режиме насыщения в зависимости от напряжения на соответствующем эмиттере.

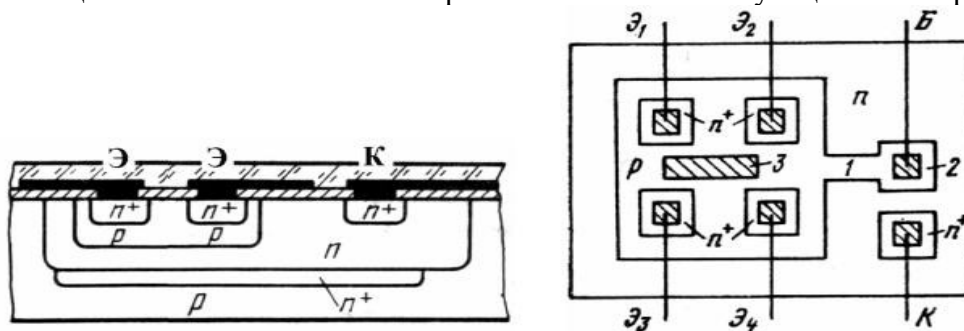


Рис. Структура (а) и вид сверху (б) многоэмиттерного транзистора

Например, четыре эмиттера n^+ - типа расположены внутри общего базового слоя p - типа, ограниченного с боковых сторон коллекторным n - p переходом. Для подавления работы паразитных горизонтальных n^+ - p - n^+ транзисторов расстояние между краями соседних эмиттерных областей должно превышать диффузионную длину носителей в базовом слое (обычно эта длина составляет 10...15 мкм). Центральное контактное отверстие 3 в базовой области предназначено для выравнивания потенциалов активных базовых областей. В него напыляют слой алюминия, уменьшающий сопротивление этой части пассивной базы.

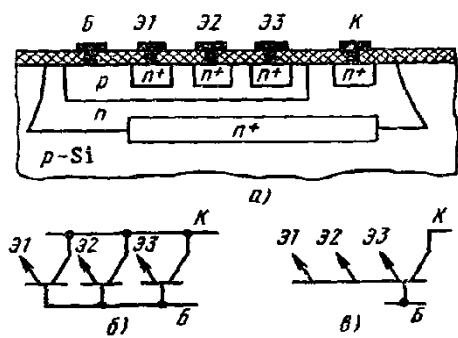


Рис. 17.35

Многоэмиттерные

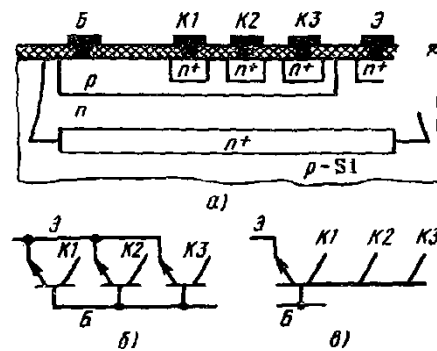
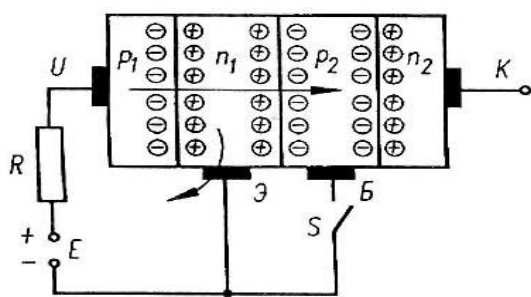
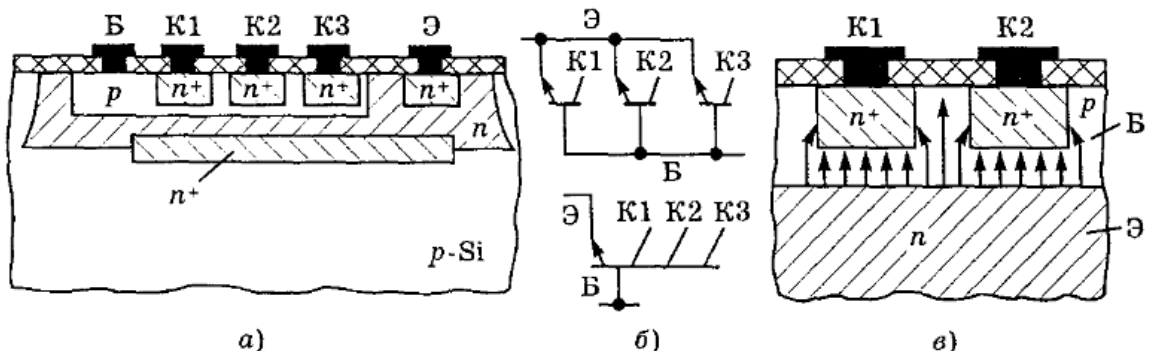


Рис. 17.36

Многоколлекторные транзисторы

Многоколлекторные транзисторы.

Структура многоколлекторного транзистора (МКТ) является основной структурной единицей **ИМС с инжекционной логикой (И²Л)**, получивших название «сверхинтегрированных», поскольку в ней структуры p-n-p и n-p-n транзисторов совмещены друг с другом. **Коллектор одного транзистора одновременно выполняет функцию базы другого транзистора.** Благодаря такой конструкции обеспечивается значительная экономия площади поверхности, так как отсутствует необходимость дополнительных изолирующих областей и межэлементных соединений. Данный элемент имеет два устойчивых состояния: когда МКТ транзистор находится в режиме отсечки или в режиме насыщения – в зависимости от того, есть или нет тока через электрод (Б).



Принцип действия транзистора с

инжекционным питанием показан на рис. На инжекторный переход подаётся прямое смещение от источника через ограничительный резистор R. Если цепи базы и коллектора разомкнуты, то из инжектора в эмиттер осуществляется инжекция дырок, которые захватываются p-n- переходом и перебрасываются в базу. Избыточные носители заряда понижают потенциальный барьер.

Эмиттерный p-n-переход смещается в прямом направлении. Если с помощью ключа S базу соединить с эмиттером, то разность потенциалов на эмиттерном переходе окажется равной нулю и инжекция электронов из эмиттера в базу прекратится. Это приведёт также к резкому уменьшению коллекторного тока и переводу транзистора в активный режим на границе с режимом отсечки. Таким образом, коммутируя электрод базы, можно переводить рассмотренный транзистор из режима отсечки в режим насыщения и наоборот.

Элементы **интегральной инжекционной логики (И²Л)** не имеют аналогов в дискретной схемотехнике и могут быть реализованы только в интегральном исполнении

(рисунок 16,а). Элемент И²Л состоит из двух транзисторов: горизонтальный р-п-р-транзистор выполняет роль инжектора, а вертикальный многоколлекторный п-р-п-транзистор работает в режиме инвертора. Общая область п-типа служит базой р-п-р-транзистора, а также эмиттером п-р-п-транзистора и подключается к «заземлённой» точке. Коллектор р-п-р-транзистора и база п-р-п-транзистора также являются общей областью. Эквивалентная схема приведена на рисунке 16,б.

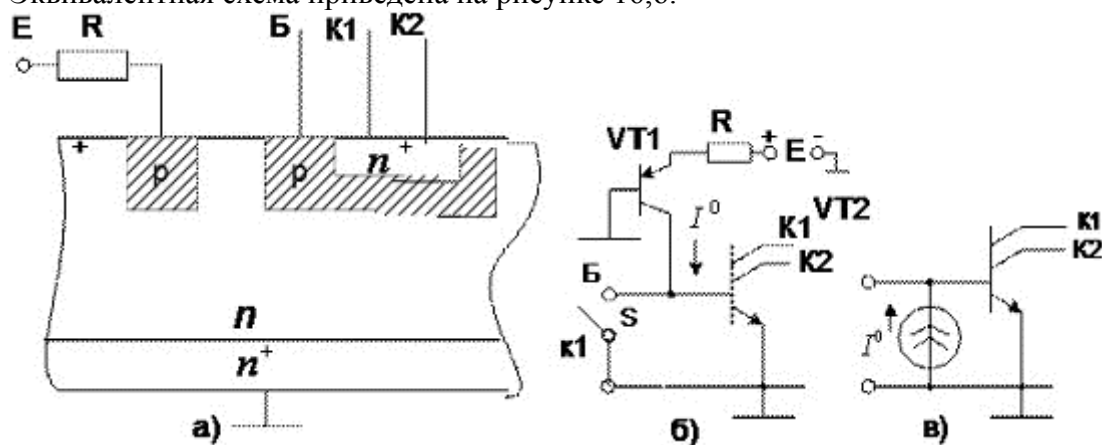


Рисунок 16 Транзистор с инжекционным питанием: а — структурная схема, б — эквивалентная схема, в — эквивалентная схема с генератором тока.

В цепь эмиттер-база инжектора подаётся напряжение питания $U_{пит}$. Минимальное напряжение источника определяется падением напряжения на эмиттерном переходе: $U_{кэ,нас}=0,7$ В. Для стабилизации тока эмиттера I^0 последовательно с источником включается резистор R и берут напряжение источника питания $U_{пит}=1 \dots 1,2$ В. При этом р-п-переход эмиттер-база VT1 открыт и имеет место диффузия дырок к коллекторному переходу. По мере движения к коллектору часть дырок рекомбинируют с электронами, но их значительная часть достигает коллекторного перехода и, пройдя через него, попадают в р-базу инвертора (транзистора VT2). Инжекция дырок в базу (диффузия) идёт постоянно, независимо от входного воздействия.

Если напряжение на базе VT2 $U_{бз} = 0$, что соответствует замкнутому состоянию ключа S, дырки, попадающие в р-базу инвертора, беспрепятственно стекают к отрицательному полюсу источника питания. В цепи коллектора транзистора VT2 ток не протекает и это эквивалентно разомкнутому состоянию коллекторной цепи VT2. Такое состояние выходной цепи соответствует напряжению лог. «1».

При $U_{бз} = 1$ (ключ S разомкнут) дырки в р-базе инвертора накапливаются. Потенциал базы начинает повышаться и соответственно понижаются напряжения на переходах VT2 до тех пор, пока эти переходы не откроются. Тогда в коллекторной цепи транзистора VT2 будет протекать ток и разность потенциалов между эмиттером и коллектором инвертора (транзистора VT2) будет близка к нулю, т.е. этот транзистор представляет собой короткозамкнутый участок цепи, и это состояние будет соответствовать уровню лог. «0». Таким образом, рассмотренный элемент выполняет роль ключа.

Сила тока инжекции I^0 невелика (10 нА...100 мкА), поэтому транзистор работает в активном режиме. Среднее время задержки распространения сигнала определяется лишь длительностью процесса рассасывания избыточных зарядов в базе инвертора и временем перезарядки паразитных емкостей, поэтому ключ является быстродействующим.

Элементы И²Л занимают малую площадь на подложке, имеют незначительные потребляемую мощность и энергию переключения. Базовая структура семейства И²Л была разработана в 70-х годов как ячейка статической памяти, потребляющая малую мощность (ток 1 нА/бит). На основе таких ИС строят быстродействующие устройства памяти. Преимущество таких ИМС - высокая степень интеграции, малое потребление энергии на одно переключение $\sim 10^{-12}$ Дж, низкие напряжение питания: 1-3 В.

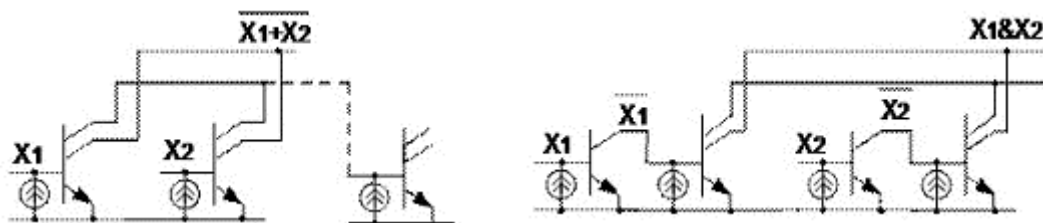


Рисунок 17 Интегральная инжекционная логика (И²Л): а) схема элемента ИЛИ-НЕ и б) реализация логической функции И

Транзисторы с диодом Шотки

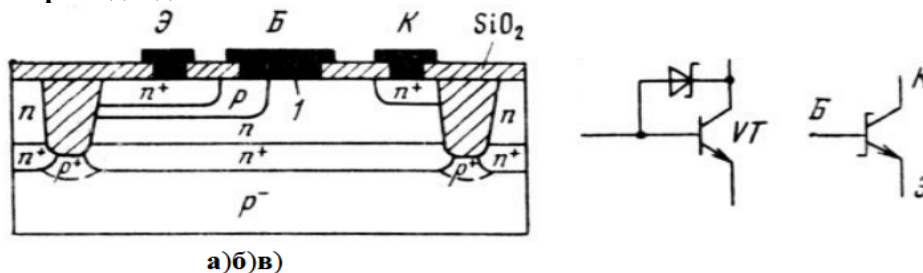
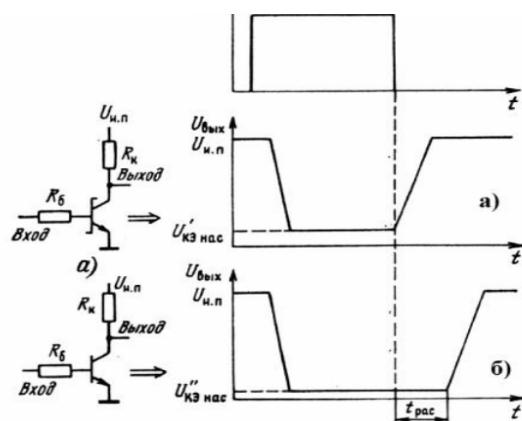


Рис. 19.11. Структура (а), эквивалентная электрическая схема (б) и условное обозначение (в) транзистора с диодом Шотки



Временная диаграмма, отражающая изменение напряжения на коллекторе транзистора с диодом Шотки (а) и обычного n-p-n транзистора (б)

Слой алюминия на границе с относительно высокоомной коллекторной областью обеспечивает выпрямляющий контакт – переход Шотки. Диод Шотки оказывается включенным параллельно коллекторному переходу транзистора.

МДП (МОП) – транзисторы имеют существенные преимущества перед биполярными по

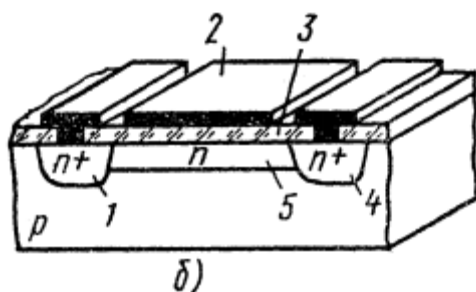


Рис. 3.12. Структуры основных видов МДП-транзисторов: 1 – исток; 2 – затвор; 3 – диэлектрик под затвором; 4 – сток; 5 – встроенный канал n-типа

конструкции (размеры и занимаемая ими площадь относительно невелики, отсутствует необходимость их изоляции) и электрофизическим параметрам (низкий уровень шумов, устойчивость к перегрузкам по току, высокое входное сопротивление и помехоустойчивость, малая мощность рассеивания, низкая стоимость). Технологически они проще, не требуется изоляции элементов: истоки и стоки смежных транзисторов разделены встречно включенными p-n-переходами. Поэтому МДП-транзисторы можно располагать близко друг к другу, что обеспечивает большую плотность компоновки. Их можно использовать и в качестве пассивных элементов ИМС (резисторов и конденсаторов при соответствующем включении).

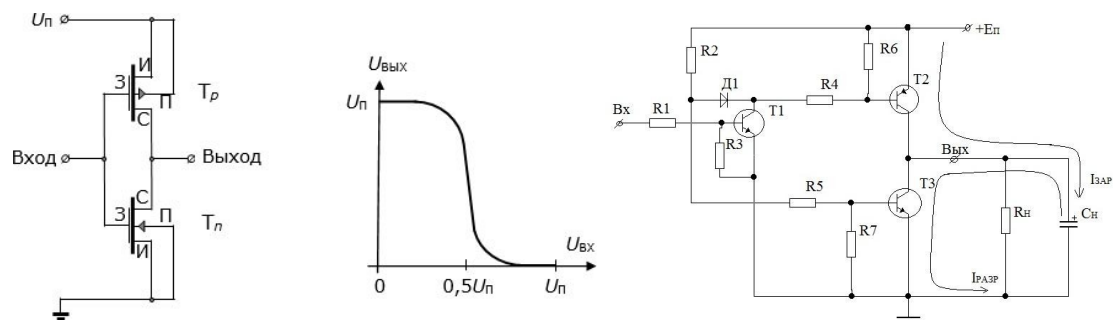
Конструкция ИМС на МДП-транзисторах представляет собой кремниевую пластину с

The figure consists of two schematic diagrams labeled а) and б).
 Diagram а) is a cross-sectional view of a semiconductor device. It shows four main layers from top to bottom: П (P-type), И (Intrinsic), З (ZnO), and С (Si). The thicknesses of these layers are indicated as $h_{\text{ПД}}$, $h_{\text{ИД}}$, $h_{\text{ЗД}}$, and $h_{\text{СД}}$. Below the С layer is a substrate labeled ρ . There are two n^+ regions in the С layer, one under the П layer and another under the И layer. The distance between these n^+ regions is labeled h_L . The total thickness of the device is labeled h_D .
 Diagram б) is a top-down view of the same device. It shows the layout of the layers. The width of the П layer is b_n , and the width of the С layer is b_k . The length of the П layer is l_n , and the length of the С layer is l_c . The distance between the edges of the П and С layers is l_k . The total length of the device is l_b .

Повышение плотности упаковки МДП-ИМС и их быстродействия достигается при использовании в качестве основного элемента МОП-транзисторов с малой длиной канала, размещенного в V-образных углублениях, получаемых анизотропным травлением кремния (V-МОП- транзисторов). V-МОП-транзисторы являются наиболее перспективными среди МДП-ИМС высокой степени интеграции.

1 – алюминиевые выводы истока, стока и затвора, 2 – поликремниевый затвор; 3 – SiO_2 , 4 – боросиликатное стекло, 5 – подложка; 6 – диффузионная⁺-область; 7 – ионно-легированная⁺-область; 8 – ионно-легированный канал.

Комплементарные микроэлектронные структуры представляют собой пару последовательно включенных МДП-транзисторов с индуцированными каналами разного типа проводимости. Главным преимуществом таких микросхем является минимальное энергопотребление, поскольку в статическом режиме ток через КМДП структуру не протекает. Еще одно преимущество КМОМ-микросхем – широкий диапазон напряжений питания (от 3 до 15 В), независимость от флуктуаций напряжения источника питания, шумов, колебаний температуры.



МДП–транзисторы на диэлектрической подложке

Использование структур с эпитаксиально выращенным на диэлектрической подложке из сапфира слоем монокристаллического кремния толщиной $0,7 \dots 2,0$ мкм с целью изготовления МПД– транзисторов, позволяет существенно снизить паразитные емкости транзистора и коммутационных проводников, избавиться от паразитных транзисторных структур, упростить технологию изготовления МПД– приборов. Транзисторы формируются в изолированных друг от друга островках, что позволяет уменьшить практически до нуля паразитные межэлементные связи через подложку. МПД–структуры на диэлектрической подложке обладают существенно более высоким быстродействием по сравнению с аналогичными структурами на кремниевой подложке и позволяют сэкономить площадь при создании МДП БИС.

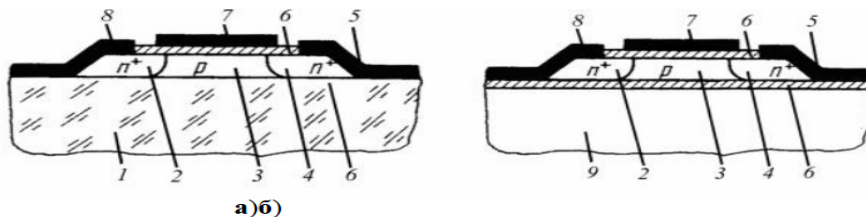


Рис. 20.6. Структура МДП-транзистора на диэлектрической подложке из сапфира (а) и диоксида кремния (б): 1 – сапфировая подложка, 2, 4 – диффузионные области стока и истока, 3 – эпитаксиальный слой, 5, 8 – металлизация стока и истока, 6 – SiO_2 , 7 – металлизация затвора, 9 – полупроводниковая подложка из кремния

БИС одинакового функционального назначения на биполярных транзисторах обладают большим быстродействием и отношением быстродействия к потребляемой мощности, чем БИС на МДП-транзисторах. Наиболее перспективными являются схемы с инжекционным питанием И²Л. Однако использование МДП-транзисторов позволяет значительно увеличить степень интеграции.

О существовании эмпирического **закона Мура** сегодня знают многие. Условием его выполнения является открытие Роберта Деннарда (IBM) **принципа масштабирования MOSFET**: - если удерживать постоянное значение напряженности электрического поля при уменьшении размеров MOSFET, то параметры производительности улучшаются. Например, сократить длину затвора в n раз и одновременно во столько же раз понизить рабочее напряжение (напряженность поля при этом не изменится), время задержки логического элемента также уменьшится в n раз. Для минимизации размеров транзисторов необходимо также соответственно масштабировать и другие элементы прибора: боковые стенки, менее глубокие истоковые и стоковые переходы и более тонкий диэлектрик затвора (двуокиси кремния). При технологических нормах 90 нм его толщина достигает 1,2 нм, что составляет всего 5 атомных слоев. Если и дальше уменьшать толщину слоя диэлектрика, его изоляционные свойства значительно ухудшаются и токами утечки нельзя пренебречь. При переходе на 45 нм компания Intel в качестве диэлектрика стала использовать новый материал на базе окиси редкоземельного металла гафния с высоким (20 против 4 у SiO_2) показателем диэлектрической проницаемости, сократив ток утечки в десять раз и сохранив возможность корректно управлять работой транзистора.

Резисторы. В биполярных ИМС для создания резисторов используют одну из областей биполярной транзисторной структуры: **эмиттер, базу или коллектор**. Основу этих структур составляет один из слоев ИМС, получаемый методом диффузии. Отсюда название таких резисторов — **диффузионные**. Диффузионные резисторы изолированы от остального объема полупроводника р-п-переходами. Полупроводниковые резисторы с большими значениями сопротивлений получают не диффузией, а методом ионной имплантации примесей. Такие резисторы называют ионнолегированными. Резисторы получают также на основе различных вариантов МОП-структур. Их используют в качестве нагрузочных резисторов в цифровых ИМС на основе МОП-транзисторов.

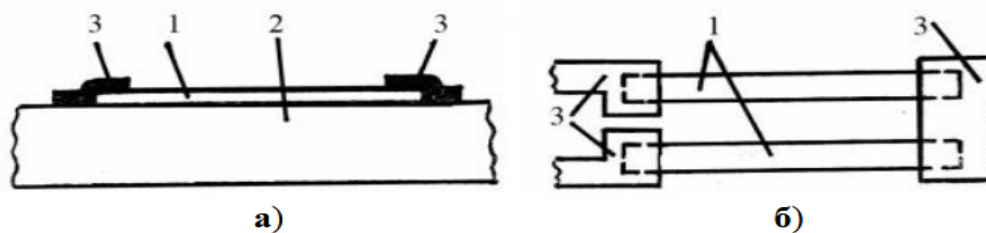


Рис. 23.5. Структура(а) и топология(б) пленочного резистора: 1 – резистивный слой, 2 – подложка, 3 – металлические контакты

- Тонкокоплённые резистивные слои из нихрома толщиной менее 0,1 мкм получают вакуумным испарением и обеспечивают $R_{\text{ед}} \leq 300 \text{ Ом}/\square$, $\text{ТКС} = -0,01 \text{ \%}/\text{К}$.

Конденсаторы.

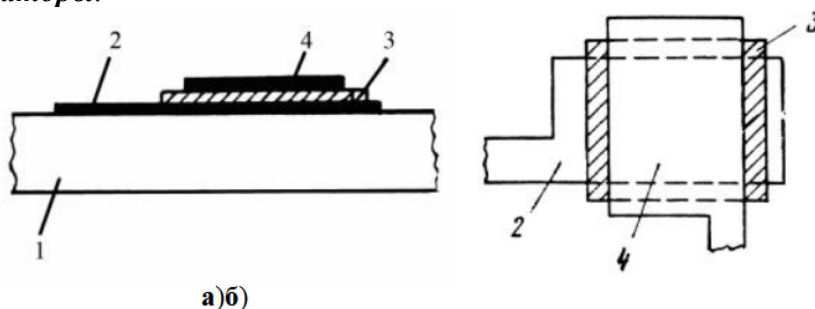


Рис. 23.7. Структура(а) и вид сверху(б) тонкоплёночного конденсатора: 1 – подложка, 2 и 4 – металлические обкладки, 3 – диэлектрический слой

В полупроводниковых биполярных ИМС применяют конденсаторы на основе р-п-переходов, смещенных в обратном направлении (**диффузионные конденсаторы**). Формирование конденсаторов производится в едином технологическом цикле одновременно с изготовлением транзисторов и диффузионных резисторов, что не требует дополнительных технологических операций для их изготовления. Диэлектриком в таком конденсаторе служит область объемного заряда р-п-перехода. Условием работы конденсаторов является правильное включение напряжения смещения, так как принцип их работы основан на том, что барьерная емкость р-п-перехода проявляется при обратном смещении перехода и зависит от смещения. Диффузионные конденсаторы могут выполнять функции как постоянной, так и переменной емкостей. Конденсаторы могут быть созданы и на основе МОП-структур. В качестве диэлектрика используют слой SiO_2 . Одной обкладкой такого конденсатора служит слой металла — пленка алюминия, другой — сильнолегированная область полупроводника (n^+ -слой).

Элементы пленочных ИМС. Технология пленочных ИМС позволяет выполнить только пассивные элементы, в том числе и индуктивные катушки. Резисторы, конденсаторы и индуктивные катушки изготавливают путем напыления или нанесения многослойных резистивных, проводящих и изолирующих пленок на поверхность подложки. Расстояния между элементами сравнительно большие, подложка достаточно толстая, поэтому

паразитные емкости практически отсутствуют. Трансформаторы в полупроводниковых ИМС отсутствуют, так как еще не найдены пути их создания.

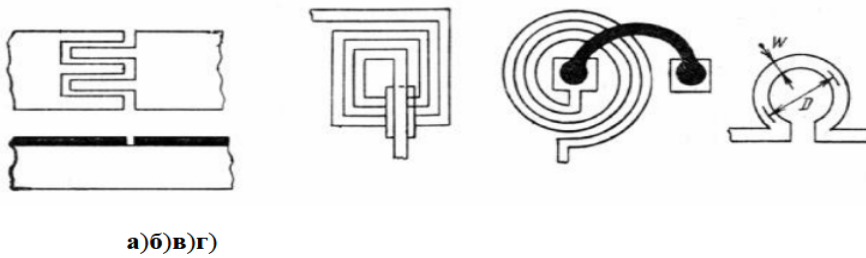


Рис. 23.8. Структура пленочного СВЧ конденсатора (а) и индуктивных элементов (б-в) ИМС

Параметры цифровых микросхем. Прежде чем говорить о параметрах цифровых логических микросхем, необходимо сказать о том, что не все они учитываются и не всегда. В подавляющем большинстве случаев разработчики **цифровых схем** используют три модели, три уровня представления о работе цифровых устройств.

1. Логическая модель.
2. Модель с временными задержками.
3. Электрическая модель.

На рис. 1 показано, как будет выглядеть выходной сигнал инвертора при использовании трех уровней его представления.

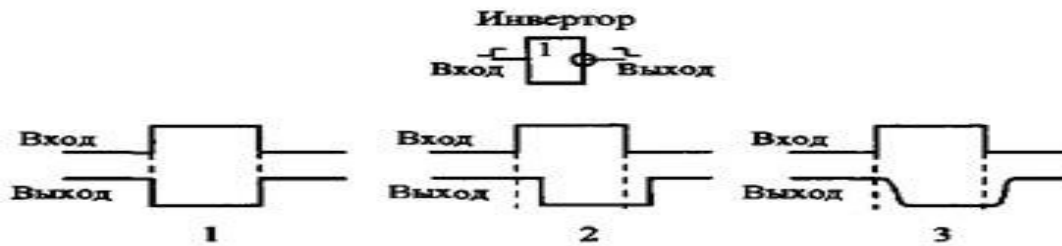


Рис. 1. Три уровня представления цифровых устройств.

В первой, логической, модели считается, что элемент срабатывает мгновенно, любое изменение уровня входного сигнала сразу же, без задержки приводит к изменению уровня выходного сигнала. Во второй модели выходной сигнал изменяется с некоторой задержкой относительно входного. Типичные величины задержек составляют $(1-10 \text{ нс} = (1-10) \cdot 10^{-9} \text{ с})$. Величины задержек для разных микросхем могут быть различными, поэтому в справочниках всегда указывается максимальное значение задержки. Задержка при переходе выходного сигнала из единицы в нуль, как правило, отличается от задержки при переходе выходного сигнала из нуля в единицу. Третья модель учитывает изменение уровней логических сигналов, выходной сигнал не только задерживается по сравнению с входным, но и его изменение происходит не мгновенно, фронт сигнала имеет конечную длительность. На третьем уровне рассматривают внутренние емкости входов микросхемы (обычно от единиц до десятков пикофарад) и допустимые величины емкости нагрузки (C порядка 100 пФ).

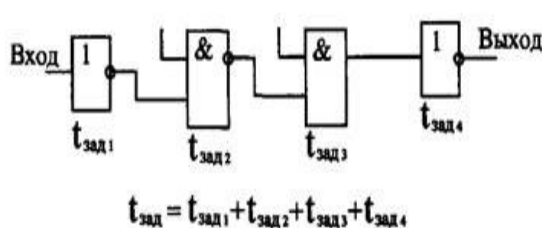


Рис. Суммирование задержек элементов.

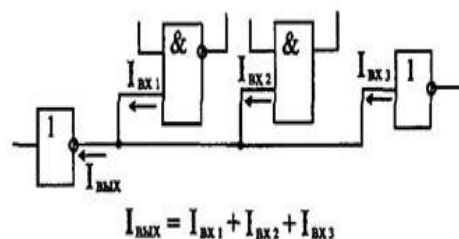


Рис. Суммирование входных токов элементов.

Логическая модель иначе называется синхронным моделированием: все сигналы определяются в момент прихода фронта синхроимпульса. Но возникает вопрос – как часто могут приходить синхроимпульсы? Надо найти самый «медленный» логический элемент и установить такую частоту, что бы к моменту прихода следующего синхроимпульса вычисления закончились.

Выводы микросхем. Все выводы делятся на три группы: **выводы питания, входы и выходы.**

Выводы питания можно напрямую подключать к соответствующим проводникам: общему проводу и шине питания, режим работы микросхемы по току и напряжению обеспечивается её внутренними цепями. **Входы микросхем** можно рассматривать как очень большое сопротивление, которое не влияет на выходы микросхем, но бывают ситуации, когда один или несколько входов логической микросхемы не подсоединен, ни к одному из выходов, ни к цепям питания или общему проводу. В таком случае образуется так называемый *висячий вход* и микросхема может работать неустойчиво, потому, как её нормальная работа подразумевает наличие логических уровней. А на неподключённых входах микросхем (особенно серии ТТЛ) формируется некоторое напряжение («висячий потенциал»), который воспринимается как сигнал логической единицы. Поэтому **неиспользуемые выводы** необходимо подключать к общему проводу, а в случае микросхем ТТЛ к шине питания через резистор сопротивлением 1кОм (достаточно одного резистора на 20 входов).

Выходы цифровых микросхем коренным образом отличаются от их входов. Различают три принципиально разных выходных каскада логических микросхем:

-**стандартный выход с двумя состояниями** (имеет обозначение 2С, 2S или просто ТТЛ, TTL) - имеет всего два состояния: логическую единицу и логический ноль;

-**выход с открытым коллектором** (имеет обозначение ОК, ОС) также имеет два состояния, только состояние логического нуля здесь является активным, оно обеспечивается контактом, а состояние логической единицы обеспечивается нагрузочным резистором R (так называемый pull-up).

-**выход с тремя состояниями** или отключаемый вывод (имеет обозначение 3С, 3S) похож на стандартный, но к двум стандартным состояниям добавляется ещё третье пассивное высокоимпедансное или Z- состояние, для перевода в которое используется специальный вход OE (Output Enable– разрешение выхода) или EZ (Enable Z-state).

Семейства цифровых микросхем. В зависимости от типа применяемых элементов и особенностей схемотехники различают следующие семейства ЦИС: **ТЛНС**— транзисторные логические ИС с непосредственной (гальванической) связью; **РТЛ** — резисторно-транзисторные логические ИС; **РЕТЛ** резисторно-емкостные логические ИС; **ДТЛ** —диодно-транзисторные логические ИС; **ТТЛ** — транзисторно-транзисторные логические ИС; **И²Л**—интегральные инжекционные логические схемы; **ЭСЛ**—эмиттерно-связанные логические ИС; **МДП** — логические схемы на основе МДП транзисторов; **КМДП** — логические схемы на основе комплементарных МДП транзисторов. Принципиально разными являются семейства ТТЛ и КМОП.

Исторически первым было семейство ЦИС типа **ТЛНС**. Нагрузками логических элементов являются входные цепи аналоговых элементов. Серьезный недостаток ТЛНС - неравномерное распределение тока между базами нагрузочных транзисторов. Такая неравномерность связана и с различием входных характеристик транзисторов и с различием коллекторных токов насыщенных транзисторов. Токи насыщения существенно зависят от числа транзисторов базового элемента, находящихся в открытом состоянии. При подключении нескольких нагрузок к базовому элементу снижается логический перепад выходных уровней и, следовательно, допустимое значение статических помех.

В семействе **РТЛ** для выравнивания входных характеристик транзисторов в цепях баз включены резисторы с сопротивлениями несколько сот Ом. При этом возросли уровень логической 1, логический перепад уровней и допустимое напряжение статической помехи, но снизилось быстродействие. Сопротивления в цепи базы и входные емкости образуют RC-цепочки, из-за которых возрастает длительность фронта выходного импульса.

Для того чтобы избежать указанного недостатка в семействе **РЕТЛ**, резисторы в цепях базы шунтированы конденсаторами небольшой емкости. В момент переключения предыдущего элемента эти конденсаторы на некоторое время шунтируют резисторы и обеспечивают повышенные значения базовых токов, тем самым снижая длительность фронта.

Резисторы и особенно конденсаторы занимают большую площадь. Поэтому элементы семейства РТЛ и РЕТЛ оказались неперспективными и в настоящее время используются редко.

В базовых элементах семейства ДТЛ отказались от резисторов и конденсаторов в цепях без транзисторов и используют вместо них диоды. Базовый элемент семейства ДТЛ, выполняющий операцию И-НЕ, приведен на рис. 8.

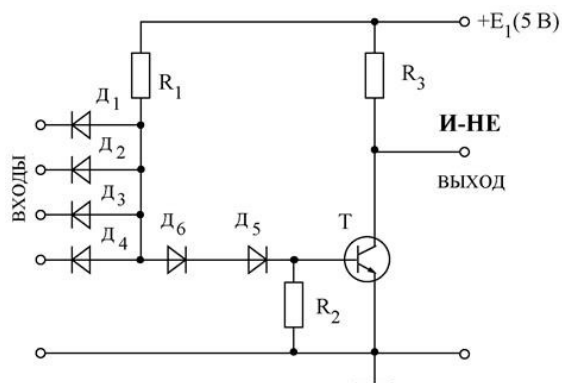


Рис.8 Элемент И-НЕ в ДТЛ

Операция И осуществляется диодной частью схемы ($D_1 - D_4$, R_1), а транзисторный каскад с общим эмиттером служит инвертором. Введение в схему диодов VD_5 , VD_6 способствует увеличению перепада логических уровней и помехоустойчивости элемента ($U_{\text{пом}} \gg 0,5 \text{ В}$). Для того чтобы работа диодов VD_5 , VD_6 не зависела от состояния транзистора VT , в схеме предусмотрено сопротивление R_2 .

В семействе ТТЛ удалось избежать основного недостатка элементов ДТЛ—большого количества диодов. В базовом элементе семейства ТТЛ (рис. 3.2, б) функции диодов (операцию И) выполняет входной многоэмиттерный транзистор VT_1 , а транзистор T_2 служит в качестве инвертора.

ТТЛ выполнены на основе биполярных транзисторов по транзисторно-транзисторной логике,

Параметр	Серия микросхем				
	K155 74	K531 74S	K555 74LS	K1531 74F	K1533 74ALS
$t_{PHL}, \text{нс}$	22	17,5	15	5,5	11
$t_{PLH}, \text{нс}$	15	12	15	5,6	8
$I_{IL}, \text{мА}$	-1,6	-1,6	-0,4	-0,6	-0,1
$I_{IH}, \text{мА}$	0,04	0,04	0,02	0,02	0,02
$I_{OL}, \text{мА}$	16	16	8	20	15
$I_{OH}, \text{мА}$	-0,4	-0,8	-0,4	-1	-0,4
$U_{OL}, \text{В}$	0,4	0,2	0,5	0,3	0,5
$U_{OH}, \text{В}$	2,4	3,4	2,7	3,4	2,5
$I_{CC}, \text{мА}$	12	11	4,4	4,1	3

обладают высоким быстродействием, но в тоже время для обеспечения высокого быстродействия необходима значительная мощность, то есть относительно большая сила тока.

Для всех ТТЛ-микросхем обычным является напряжение источника питания +5 В (4,75...5,25 В) и меньше 7 В.

Вход «стандартной» ТТЛ-микросхемы потребляет ток 40 мкА, когда на его входе поддерживается логическая 1, и отдает ток 1,6 мА при значении входного сигнала, равного логическому 0. Каждый выход логического элемента способен отдать ток величиной 400 мкА и принимать ток величиной не менее 16 мА. Поэтому к входам и выходам можно подключить до 10 логических элементов ТТЛ (говорят, что «логический элемент имеет

нагрузочную способность по выходу равную 10»). В настоящее время «стандартные» ТТЛ-микросхемы устарели, их заменили маломощные ТТЛ-микросхемы с диодами Шотки (ТТЛШ), которые потребляют в 4 раза меньшую мощность при лучшем быстродействии.

Микросхемы семейства КМОП (CMOS) выполнены на полевых транзисторах на основе

Параметр	Серия микросхем					
	K176 4000	K561 4000A	K1561 4000B	K1554 74АС	K1564 74НСТ	K1564 74АСТ
$t_{PHL}, \text{нс}$	250	120	50	8,7	18	3,2
$t_{PLH}, \text{нс}$	250	120	50	8,7	18	3,2
$I_{IL}, \text{мА}$	-0,0001	-0,0001	-0,0001	-0,0001	-0,0001	-0,0001
$I_{IH}, \text{мА}$	0,0001	0,0001	0,0001	0,0001	0,0001	0,0001
$U_{OL}, \text{В}$	0,3	0,3	0,3	1,65	1,65	1,65
$U_{OH}, \text{В}$	8,2	8,2	8,2	3,9	3,9	3,9
$I_{CC}, \text{мА}$	0,0005	0,0002	0,0002	0,4	0,08	2,4

комплементарной структуры металл-оксид-полупроводник. Ток покоя данных микросхем составляет меньше 1мкА, а большое входное сопротивление исключает проблемы нагрузки, приводя к бесконечной нагрузочной способности на низких частотах. Однако при переключениях с высокой частотой, за счёт более частого разряда емкостей, увеличивается ток, и его величина достигает таких же значений, как и у ТТЛШ-микросхем.

Современные цифровые КМОП-микросхемы обладают большой помехоустойчивостью и слабо реагируют на высокочастотные помехи. Их быстродействие достигает времени задержки порядка 3-4 нс, что сравнивает их с ТТЛШ, а напряжение питания вплоть до нескольких десятых долей вольта.

В идеальном случае напряжение на выходе микросхем должно быть равным напряжению питания или общего провода схемы. В реальных схемах так на полностью открытом транзисторе

есть падение напряжения. В результате на выходе цифровой микросхемы напряжение всегда будет меньше напряжения питания и больше потенциала общего провода.

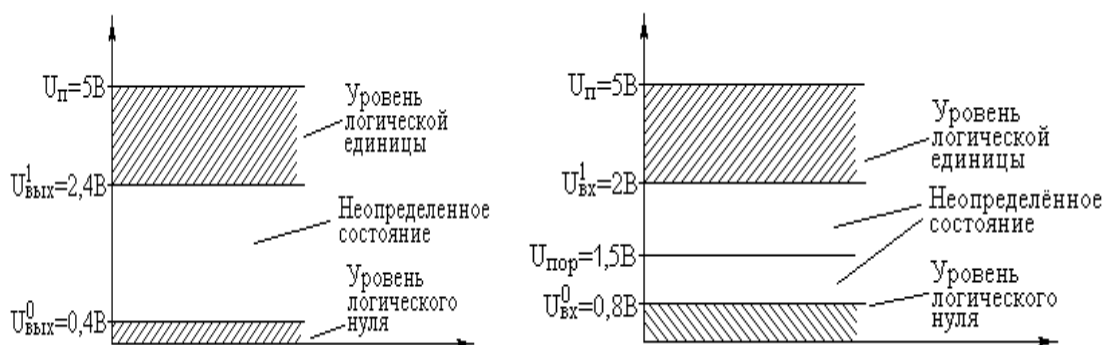
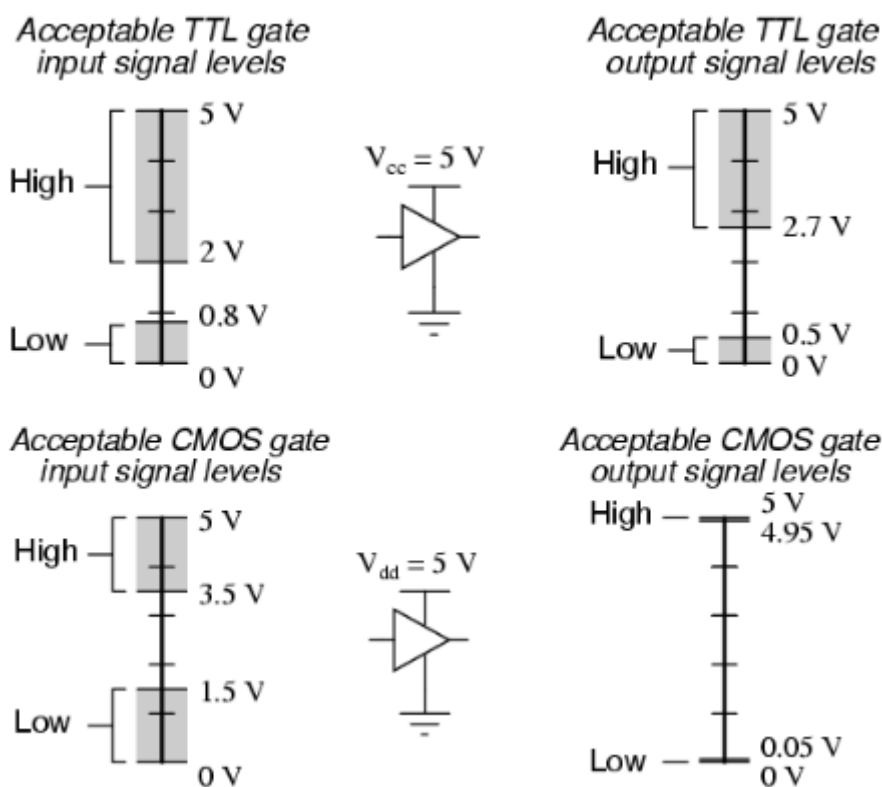


Рисунок 7 а) Уровни логических сигналов на выходе цифровых ТТЛ микросхем б) микросхем Texas Instruments.

Поэтому договорились напряжение, меньшее заданного уровня (уровень логического нуля) считать нулём, а напряжение, большее заданного уровня (уровень логической единицы), считать единицей. Если же напряжение на выходе микросхемы будет больше уровня логического нуля, но меньше уровня логической единицы, то такое состояние микросхемы будем называть неопределённым. На рисунке 7 приведены допустимые уровни выходных логических сигналов для ТТЛ микросхем. Микросхемы могут работать при воздействии неблагоприятных факторов, таких как пониженная температура, старение микросхем, воздействие радиации. Поэтому производители микросхем гарантируют срабатывание микросхем с некоторым запасом.



Поскольку БИС представляют собой сложные ИМС, содержащие огромное число активных элементов, производство их может быть экономически оправдано только в случае массового выпуска. Для этого необходимо, чтобы БИС были **универсальными**. Однако определить набор универсальных функциональных узлов массового применения с таким высоким уровнем интеграции пока не удалось. **Универсальность БИС достигают за счет электрического переключения** входящих в нее ИМС по специальным программам (прошивкам), соответствующим разным функциям. В качестве механизмов переключения используют шины с программным обеспечением (PCI –Express). На таких

программно-управляемых БИС выполняют **микропроцессоры, схемы оперативной и постоянной памяти**, составляющие основу вычислительных систем. Функциональные свойства БИС проектируются при их проектировании.

*) На основе интегральных схем с малой степенью интеграции элементов строились сложные ЭВМ и разнообразные управляющие схемы, в которых алгоритмы функционирования выражались жесткими произвольными связями. Однако с ростом степени интеграции элементов в ИС оказывается сложно осуществлять именно произвольные связи, которые подходят для одних электронных систем управления и оказываются неоптимальными для других.

В микропроцессоре **алгоритмы и связи реализуются программным методом**, а архитектура аппаратуры остается практически одинаковой для разнообразных применений. Возможности универсального применения микропроцессора определяются только его производительностью, обеспечиваемой архитектурой и схемотехнологическими параметрами. Микропроцессор решает задачи методами последовательных вычислений, что приводит к большим затратам времени. Поэтому быстродействие любых микропроцессорных систем меньше, чем электронных систем на основе схем с произвольными связями, выполненных на основе тех же схемотехнологических принципов.

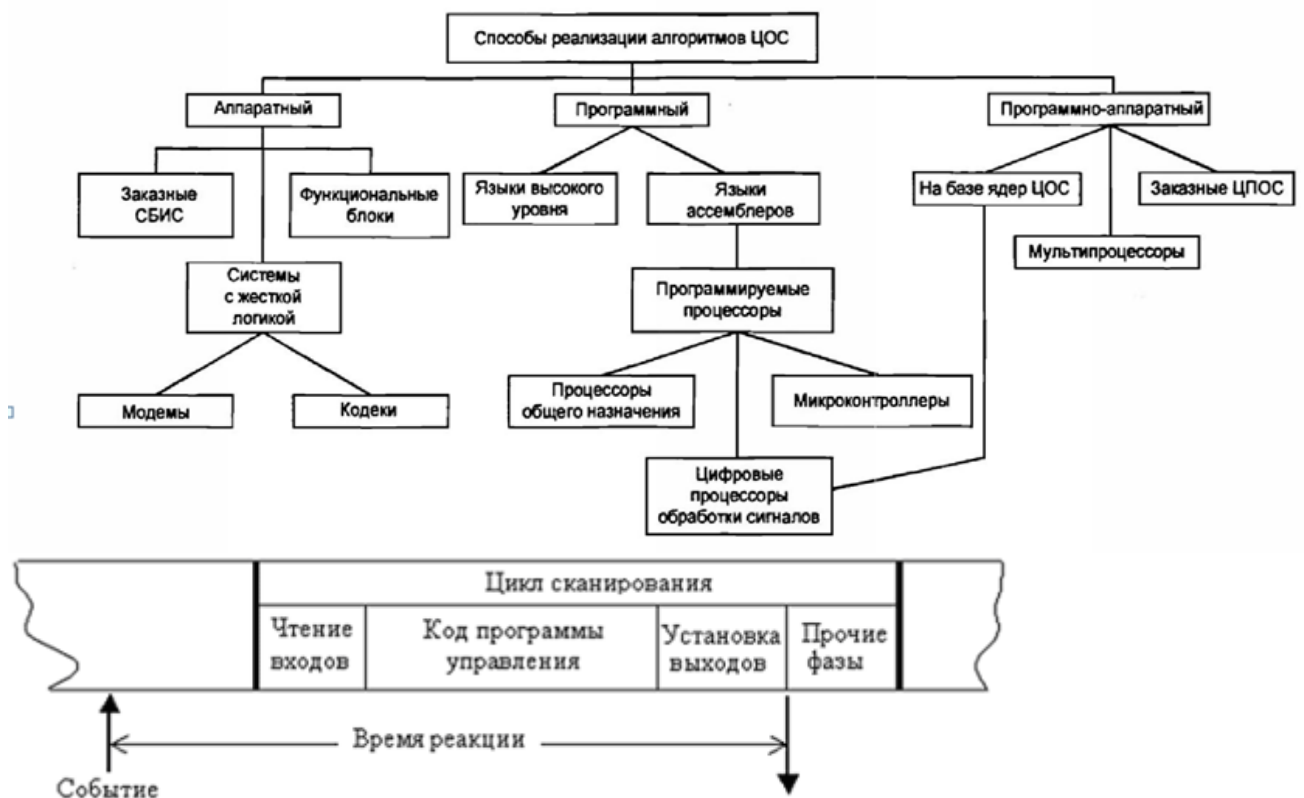
Преимущества микропроцессорных систем перед электронными системами на основе ИС с произвольными связями: 1) меньше корпусов ИС и БИС, более простые печатные платы, меньшее их число и меньшее число разъемов для реализации одних и тех же функций; 2) более высокая надежность вследствие меньшего числа контактов, связей и компонентов; 3) меньшая мощность потребления и снижение требований к источникам питания; 4) легкость изменения и наращивания функций изменением программного обеспечения.

Программную реализацию в виде инструкций микропроцессора последовательно от команды к команде выполняет один или несколько связанных независимых блоков. Программа должна быть написана на языке программирования, соответствующем конкретному операционному блоку. Для ПК это будет любой из языков высокого уровня (Pascal, C++, Java и др.), а для микроконтроллера — соответствующий язык ассемблера или С.

К достоинствам программной реализации относятся:

- неизменная структура системы при различных алгоритмах и областях применения;
- хорошая гибкость, позволяющая достаточно легко изменять алгоритмы работы системы за счет коррекции или изменения программы;
- существенное ускорение, облегчение и удешевление проектирования, изготовления и отладки, поскольку вместо прибора разрабатывается программа.

Недостатком программной реализации является **относительно низкое быстродействие** по причине последовательного выполнения операций программы в одном процессоре. Время реакции на событие будет зависеть от времени выполнения одного цикла прикладной программы. Определение времени реакции — времени от момента события до момента выдачи соответствующего управляющего сигнала — поясняется на рисунке:



Отсюда вытекает задача поддержания режима реального времени, которая подразумевает два обстоятельства:

- 1) время обработки одного отсчета или группы отсчетов сигнала $t_{об}$ должно быть меньше допустимого времени задержки $t_{доп}$: $t_{об} < t_{доп}$;
- 2) цикл работы программы и моменты поступления отсчетов входного сигнала $x(n)$ должны быть строго согласованы по времени, чтобы цикл работы программы закончился к моменту поступления нового отсчета.

Аппаратно-программная реализация подразумевает, что часть функций системы ЦОС выполняется аппаратно (АЦП и ЦАП, умножение, умножение с накоплением, БПФ, прием/передача данных и др.), а другая часть функций выполняется программно. К микропроцессору, работающему по заданной программе, обычно подключены аппаратные блоки: аналого-цифровой (АЦП) и цифро-аналоговый (ЦАП) преобразователи; модули внешней памяти, хранящие программы; разнообразные константы и таблицы функций (например, \sin и \cos), что позволяет заменять длительное их вычисление быстрым обращением к памяти и пр.

Одним из частных критериев выбора между программной и аппаратной реализацией функции является **время**, за которое функция должна выполнить свои задачи:

-**миллисекундная логика** используется при реализации интерфейсов, опросе переключателей, использовании громадных счетчиков при генерации задержек – такие задачи удобнее реализовать программно в микропроцессорном коде;

-**микросекундная логика** – умеренно быстрая и может реализоваться как программно, так и аппаратно.

-**нано-пико-секундная логика** должна работать быстро и реализуется аппаратно (в структуре ПЛИС). Это предполагает в составе устройства микропроцессорные ядра, выполняющие функции известных интеллектуальных (IP) -блоков **параллельно** и одновременно (преобразователь Фурье, умножитель, делитель, натуральный логарифм, квадратный корень и т.п.).

Аппаратная и аппаратно-программная реализация на ПЛИС.

Программируемая логическая интегральная схема (ПЛИС, programmable logic device, PLD) — электронный компонент, используемый для создания цифровых интегральных схем, архитектура и логика работы которого не определяется при изготовлении, а задаётся посредством [программирования](#) ([проектирования](#)).

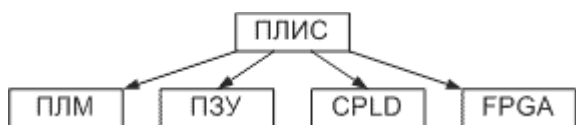


Рис. Классификация программируемых

логических интегральных схем (ПЛИС)

Программируемые логические матрицы (**ПЛМ**) реализовали хорошо известные принципы создания цифровой комбинационной схемы по таблице истинности, обычно с относительно малым количеством сигналов на выходе и большим количеством входных сигналов, либо хорошо минимизирующиеся логические функции. **ПЗУ** применялись для создания комбинационных схем с малым количеством входов. При росте количества входов сложность внутреннего устройства ПЗУ и его цена резко возрастали (по квадратичному закону).

Далее **ПЛИС** делятся на две основных группы: **CPLD** (Complex Programmed Logic Device) и **FPGA** (Field Programmed Gate Array). **CPLD** - это ПЛИС класса "эконом", имеет больше логики, невысокую цену и довольно скудное количество триггеров, IP-блоков. **FPGA** подороже, содержат побольше и логики и триггеров и дополнительные "непростые" IP-блоки - умножители, блоковую память, интерфейсные схемы (Ethernet, PCI-express...) и даже процессорные ядра PowerPC. Серия Zinq от Xilinx содержит ядра ARM.

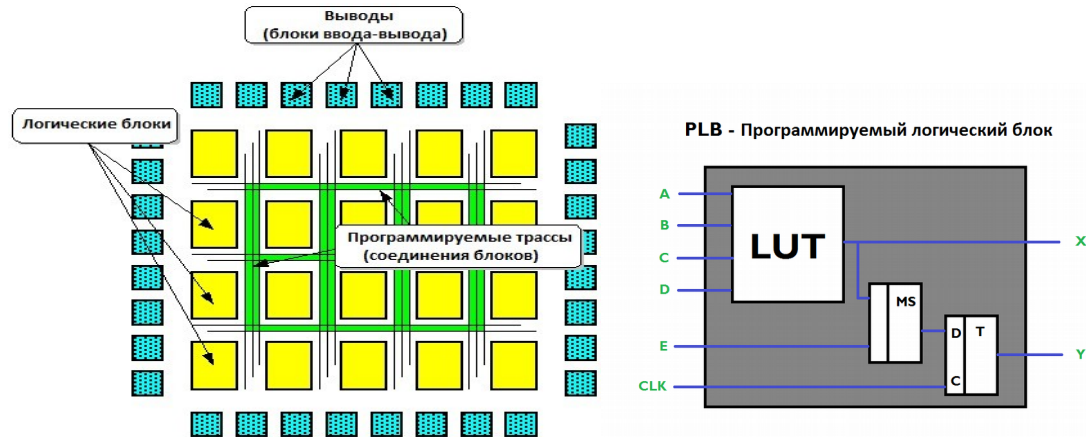
Главным отличием FPGA от CPLD является потребность в загрузке конфигурации при включении питания и, соответственно, наличия внешней ПЗУ с конфигурацией. Логика работы ПЛИС определяется не на фабрике изготовителем микросхемы, а путем дополнительного программирования (в полевых условиях, field-programmable) с помощью специальных средств: **программаторов и программного обеспечения**.

В ПЛИС есть **проводные трассы и магистрали, входы, выходы, логические блоки. Ячейки, блоки памяти, процессоры**. **Трасса** — проводник электричества между блоками, трасса для тактирования привязана к определенным ножкам, через которые проводят тактовую частоту. **Блоки** — отдельные места в плате, состоящие из ячеек, служат для запоминания информации, умножения, сложения и логических операций над сигналами. **Ячейки** — группы от нескольких единиц до нескольких десятков транзисторов, выполняющих функции хранения и переключения. **Выводы** (ножки микросхемы) — через них происходит обмен ПЛИС с окружающим миром. Есть ножки специального назначения, а так же ножки, назначение которых устанавливаются пользователем в программе. И их гораздо больше, чем у микроконтроллера. **Тактовый генератор** — внешняя микросхема, вырабатывающая тактовые импульсы, на которых основывается большая часть работы ПЛИС.

Трассы подключаются к блокам с помощью специальных КМОП-транзисторов. Эти транзисторы способны сохранять свое состояние (открытое или закрытое) на протяжении длительного периода времени. Изменяется состояние транзистора при подаче сигнала по определенной трассе, которая используется только при **программировании ПЛИС**. Т.е., в **момент прошивки** осуществляется именно подача напряжения на некоторый набор КМОП-транзисторов, который определяется прошивочной программой. Сигналы бегают по трассе от блока к блоку. Маршрут задается программой. Для программирования используются программатор и **отладочная среда (IDE)**, позволяющие задать желаемую структуру цифрового устройства в виде принципиальной электрической схемы или

программы на специальных языках описания аппаратуры: Verilog, VHDL, AHDL.

Компилятор конкретной среды разработки (**IDE**), зная внутреннее устройство ПЛИС, пытается разместить требуемую схему по имеющимся конфигурируемым логическим блокам и соединить эти блоки с помощью имеющихся программируемых электронных связей. В общем случае размещение и трассировка связей между логическими блоками в ПЛИС остается за компилятором и может контролироваться разработчиком.



К аппаратным блокам, размещаемым в FPGA, относятся:

- блоки синхронной статической двупортовой памяти BRAM;
- блоки цифровой обработки сигналов «умножение с накоплением» XtremeDSP;
- формирователи тактовых сигналов MMCM (Multi-Mode Clock Managers) и PLL (Phase-Locked Loop);
- скоростные последовательные приемопередатчики (MGT- Multi-GigabitTransceivers);
- контроллеры Ethernet MAC (Virtex-4, 5, 6);
- контроллеры PCI Express endpoint;
- процессорные ядра PowerPC (Virtex-II Pro, Virtex-4 FX, Virtex-5 FXT), ARM (Zynq-7000).

Отличие ПЛИС и микроконтроллера. Контроллер заточен под выполнение длинных цепочек команд, их циклического повторения, переключения с одной цепочки на другую и т.д., а ПЛИС - под выполнение большого количества простых логических операций сразу (и даже на разных тактовых частотах).

ПЛИС прошивается на уровне железа (архитектуры). Сигналы проходят через сложные цепочки ПЗУ, мультиплексоров, триггеров. Чтобы реализовать программу на ПЛИС, нужно отследить каждый сигнал по каждому проводнику, записать некоторые сигналы в ячейки памяти или отправить на запуск алгоритма (программы на языке **Verilog, VHDL**), позаботиться, что бы набор сигналов вышел на определенную выходную ножку, которая является адресной для включения алгоритмов.

Архитектура микроконтроллера устоявшаяся, облегчающая процесс программирования, связи между блоками постоянные (а не перепрошиваемые). При прошивке изменяется только постоянная память, на которую опирается вся работа МК.

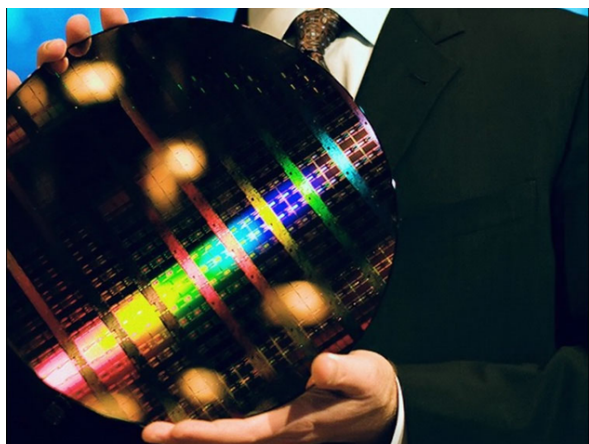
Время на программирование условного робота на МК и ПЛИС будет отличаться в разы, однако робот, работающий на ПЛИС, будет гораздо шустрее, точнее и проворнее.

ПЛИС не оправдывают свое применение в случае повторения широко распространенных процессорных архитектур или однопоточных вычислений. Преимущества ПЛИС в системах ЦОС проявляются только при реализации **массово-параллельных вычислительных архитектур**, где наиболее полно используется высокая суммарная пропускная способность памяти FPGA, блоков цифровой обработки сигналов и

скоростных последовательных приемопередатчиков. Наиболее эффективны для реализации в ПЛИС методы и алгоритмы, использующие параллельную обработку потоков данных. Некоторые сигнальные процессоры допускают выполнение двух или четырех операций "умножение с накоплением" одновременно, тем не менее, при расчете фильтров высокого порядка общая скорость их вычислений существенно снижается. FPGA с большим числом блоков DSP вполне может обеспечить **однотактное исполнение всех операций**, используя параллельную реализацию. За счет архитектуры ПЛИС выигрывает в быстродействии и более широких возможностях обработки, МК выигрывает в простоте написания алгоритмов.

Технически современный микропроцессор выполнен в виде одной сверхбольшой интегральной схемы (СБИС), состоящей из нескольких миллиардов элементов — это одна из самых сложных конструкций, созданных человеком. Ключевыми элементами любого микропроцессора являются **дискретные переключатели – транзисторы**. Блокируя или пропуская электрический ток (включение-выключение), они дают возможность логическим схемам компьютера работать в двух состояниях, то есть в двоичной системе. На срезе одного человеческого волоса можно разместить более 2000 транзисторных затворов, выполненных по 45-нм производственной технологии.

Пластины делают из кремния, который занимает второе место после кислорода по распространенности в земной коре. Путем химических реакций оксид кремния (SiO_2) тщательно очищают, делая из «грязного» чистый. Монокристаллический кремний получают из расплава, опуская в него небольшой кристалл (метод Чохральского) – позже он превращается в специальный монокристаллический «буль» ростом с человека. Далее специальными нитями с алмазным порошком буль нарезается на диски – каждый диск тщательно обрабатывается до абсолютно



ровной и гладкой (на атомарном уровне) поверхности. Толщина каждой пластины около 1мм – чтобы она не ломалась и не прогибалась, то есть, чтобы с ней было можно комфортно работать.

Диаметр каждой пластины составляет 300мм – чуть позже на этой площади «вырастут» сотни, а то и тысячи процессоров. Компании Intel, Samsung, Toshiba и TSMC уже сообщили о том, что занимаются разработкой оборудования, способного работать с 450 мм-пластинами (на большей площади поместится больше процессоров, а значит и цена каждого будет ниже).

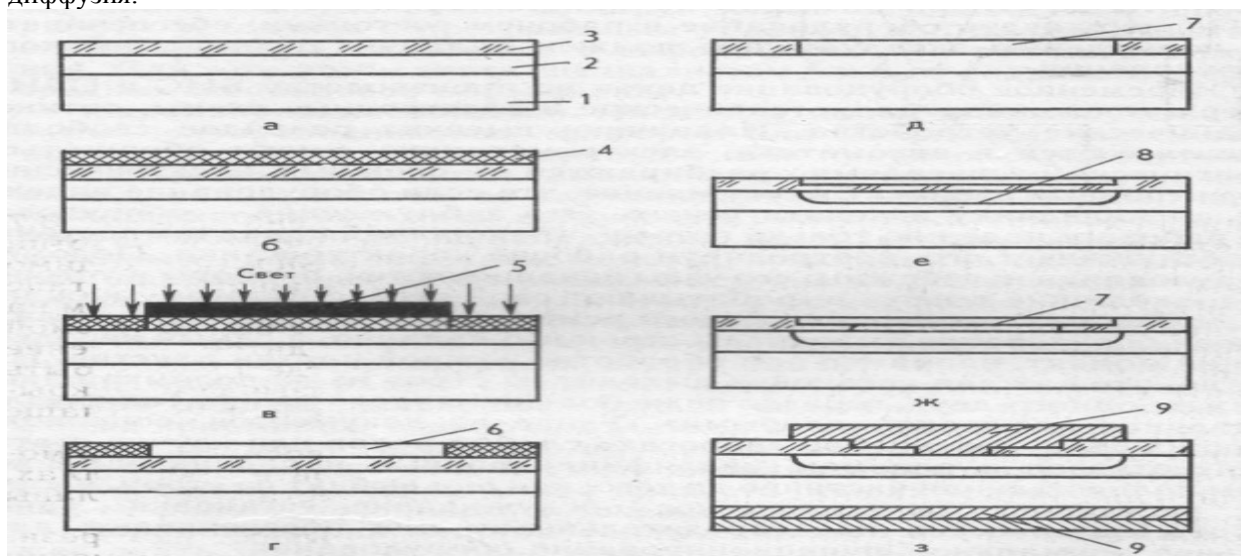
Все элементы изготавливают одновременно в едином технологическом цикле, отдельные операции которого (**окисление и травление, диффузия, литографию, ионное легирование, эпитаксию, напыление и нанесение пленок**) выполняются в одной и той же среде.

Окисление. Кремниевую пластину нагревают до 800 -1200 °С и подвергают воздействию кислорода или насыщенных водяных паров. В такой окислительной среде атомы на поверхности пластины взаимодействуют с кислородом и образуют тонкий диэлектрический слой. Диэлектрическую пленку используют также в качестве диэлектрика для затвора МДП-транзисторов.

На последнем этапе изготовления ИМС диэлектрический слой применяют для **пассивации кристалла**: этот слой, покрывая всю поверхность кристалла, предохраняет ИМС от воздействия окружающей среды. Более современным является **анодное окисление кремния**, формирующее диэлектрическую пленку на поверхности кремния почти любой толщины путем выбора режима анодного окисления. В отличие от термического окисления это низкотемпературный процесс, который избавляет от нескольких высокотемпературных обработок.

Травление проводится в плавиковой кислоте, в которой этот слой растворяется. На тех участках пластины, на которых необходимо проводить диффузию, в слое при помощи плавиковой кислоты вытраивают окна требуемых размеров.

Фотолитография. Окна на поверхности пластины, используемые для проведения диффузии, наносятся фотолитографическим методом. На пластину наносят фоторезист, представляющий собой тонкую пленку светочувствительного органического материала. Затем накладывается фотошаблон в виде стеклянной контактной маски, на которой имеется рисунок, состоящий из прозрачных и непрозрачных областей. Через маску фоторезист подвергается облучению ультрафиолетовыми лучами, в результате чего при действии проявителя на облученных участках фоторезист не проявляется. Таким образом, на поверхности пластины остается рисунок определенной конфигурации и соответствующих размеров. При травлении пластины в плавиковой кислоте для удаления слоя фоторезист не растворяется, поэтому окна вскрываются только на участках, не покрытых экспонированным фоторезистом. Через эти окна и проводится, диффузия.



1 – пластина; 2 – эпитаксиальный слой кремния; 3 – слой оксида кремния SiO_2 ; 4 – слой фоторезиста; 5 – фотошаблон; 6 – отверстие в фоторезисте; 7 – отверстие в оксиде кремния; 8 – граница p – n-перехода; 9 – металлический контакт.

ИМС по планарно-эпитаксиальной технологии: а – эпитаксиальная структура после выращивания слоя оксида кремния; б – пластины с нанесенным слоем фоторезиста; в – схема операции совмещения и экспонирования; г – пластина после проявления фоторезиста; д – пластина после вытравливания отверстия в оксиде и удаления фоторезиста; е – пластина после проведения процесса диффузии и получения p – n-переходов; ж – пластина после вытравливания отверстия в слое оксида кремния для нанесения металлических контактов; з – пластина со сформированными структурами интегральных микросхем. Фотолитография позволяет создавать рисунки с размерами элементов не менее 2 мкм. Более высокой разрешающей способностью обладает **электронно-лучевая литография**. При прямой экспозиции полупроводниковой пластины в электронном луче можно создавать полосы в 20 раз более узкие, чем при фотолитографии, тем самым, уменьшая размеры элементов до 0,1 мкм.

Диффузия примесей применяется для легирования пластины с целью формирования p- и n-слоев, образующих эмиттер, базу, коллектор биполярных транзисторов, сток, исток, канал полевых, резистивные слои, а также изолирующие p-n-переходы. Для диффузии примесей пластины нагреваются до 800—1250 °С и над ее поверхностью пропускается газ, содержащий примесь. Примесь диффундирует в глубь пластины через окна. Глубину залегания диффузионного слоя и его сопротивление регулируют путем изменения режима диффузии (температуры и продолжительности диффузии).

Ионное легирование. Вместо диффузии для имплантации примесей в полупроводник применяют ионное легирование. Для этого ионы примесей ускоряют в ускорителе до 80—300 кэВ, а затем их направляют на подложку, защищая при помощи маски те участки, которые не должны подвергаться легированию.

Эпитаксиальный слой (ЭС) – это монокристаллический слой новой фазы, который имеет прочную кристаллохимическую связь с подложкой и не может быть отделен от нее без разрушения слоя или поверхности подложки. ЭС практически продолжает кристаллическую решетку подложки и ориентирован строго определенным образом относительно подложки. Основное физическое явление, которое имеет

место в процессе эпитаксии, - это кристаллизация вещества. Под кристаллизацией вещества понимают появление зародышей твердой фазы и их рост. Образование твердой фазы из парообразного состояния проходит стадию жидкого состояния. Примером может служить кристаллизация Ge на подложке Si, если последнюю нагреть до температуры, превышающей температуру плавления Ge.

Напыление и нанесение пленок. Элементы полупроводниковых ИМС соединяются между собой с помощью проводящего рисунка, полученного путем напыления металлической пленки. Для этого после травления с помощью фотолитографии окон под контакты в вакууме напыляется алюминиевая пленка на всю поверхность пластины.