CC3301 - Arquitectura de Computadores Pauta Auxiliar 2

Profesor: Luis Mateu Auxiliar: José Astorga

25 de Marzo 2020

1. P1.a Examen 2006

Codificación de Estados]

	(X)	(Y)
Estado	Q_0	Q_1
A	0	1
В	1	0
\mathbf{C}	1	1
D	0	1

Diagrama de Estados

X Y/Adel Atras

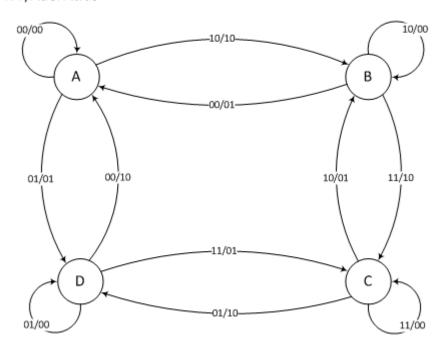


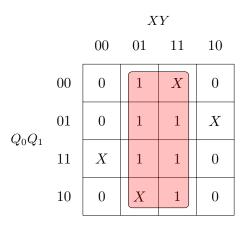
Tabla de Verdad

	Q_0	Q_1	X	Y	D_0	D_1	ADEL	ATRAS
	0	0	0	0	0	0	0	0
	0	0	0	1	0	1	0	1
A	0	0	1	0	1	0	1	0
	0	0	1	1	X	X	X	X
	0	$\bar{1}$	0	0	0	0	1	0
	0	1	0	1	0	1	0	0
D	0	1	1	0	X	X	X	X
	0	1	1	1	1	1	0	1
	1	$-\bar{0}$	-0^{-}	0	0	0	0	1
	1	0	0	1	X	X	X	X
В	1	0	1	0	1	0	0	0
	1	0	1	1	1	1	1	0
	1	$\bar{1}$	-0^{-}	0	\bar{X}	X		X
	1	1	0	1	0	1	1	0
\mathbf{C}	1	1	1	0	1	0	0	1
	1	1	1	1	1	1	0	0

Mapas de Karnaugh: D_0

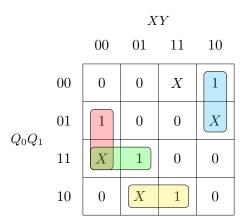
$$D_0 = X$$

Mapas de Karnaugh: D_1



$$D_0 = \underline{Y}$$

Mapas de Karnaugh: ADEL



$$ADEL = \underline{Q_1 \neg X \neg Y} \lor \underline{Q_0 Q_1 \neg X} \lor \underline{\neg Q_0 X \neg Y} \lor \underline{Q_0 \neg Q_1 Y}$$

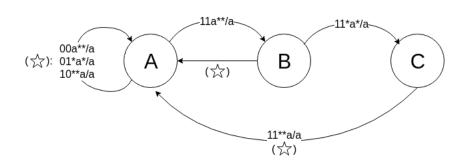
Mapas de Karnaugh: ATRAS

$$ADEL = \underline{Q_0 \neg X \neg Y} \vee \underline{\neg Q_0 \neg Q_1 Y} \vee \underline{Q_1 X \neg Y} \vee \underline{\neg Q_0 X Y}$$

2. P1.b Control 1 2006

- Estado A: Transmitió en modo Multiplexor o terminó ciclo Concentrador.
- \blacksquare Estado B: Transmitió IN_0 en modo Concentrador.
- \blacksquare Estado C: Transmitió IN_1 en modo Concentrador.

 $S_1S_0IN_0IN_1IN_2/OUT$



3. Árbitro

- Estado A: El recurso está libre.
- Estado B: 1 tiene el recurso.
- Estado C: 2 tiene el recurso.

Rq1Rq2/Ack1Ack2

