

# README

## HDL

3I論理回路

## MDテンプレ

```
# プログラム
## main.v
```verilog
```

## 真理値表

a	b	z
0	0	0

## 実行結果

## 波形

 ...

## 提出課題

- [08](#)
- [09](#)
- [10](#)