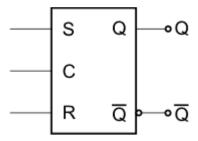
## Sprawozdanie ćwiczenia 5

Autor: Krzysztof Buczek

1. Korzystając z płytki UC-1 zbuduj synchroniczny przerzutnik RS w/g poniższego schematu. Zastosuj układy scalone 7400 i 7410. Zbadaj działanie tego przerzutnika. Na wejście zegarowe podaj sygnał z impulsatora. Jakie ograniczenia mają sygnały podawane na wejścia informacyjne oznaczone na schemacie a, b? Jakie własności mają wejścia c, d?

Przerzutnik synchorniczny RS:



#### Posiada:

### 3 wejścia:

- S (set) wejście ustawiające,
- R (reset) wejście zerujące,
- C (clock) wejście zegarowe.

### 2 wyjścia:

- Q wyjście zwykłe,
- ~Q wyjście zanegowane.

Jest modyfikacją przerzutnika asynchornicznego RS. Głównym zadaniem przerzutnika jest przychowywanie 1 bitu informacji. W przerzutniku synchornicznym możemy przygotować sygnały wejściowe R i S, a następnie zainicjalizować wyjście sygnałem zegarowym. Jeżeli zegar jest nieaktywny, to przerzutnik nie reaguje na zmiany na pozostałych wejściach. Jest to przydatne, gdy chcemy zlikwidować zakłócenia i hazardy. Poand to, dzięki wejściu zegarowemu, kilka elementów układu logicznego może działać synchronicznie. Stan aktywny oraz nieaktywny przerzutnika różnią się w zależności od jego wykonania.

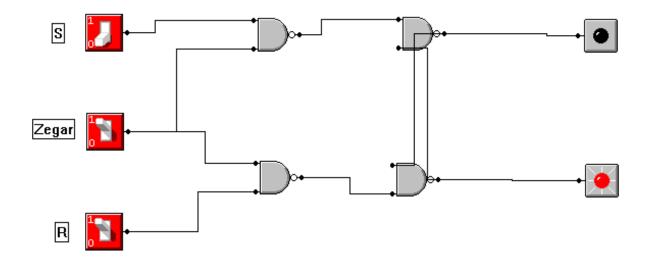
Sposoby wyzwalania przerzutnika synchornicznego RS poziomem sygnału zegarowego:

- 0 stan niski,
- 1 stan wysoki,
- 0 na 1 wyzwalanie zboczem narastającym,
- 1 na 0 wyzwalanie zboczem opadającym.

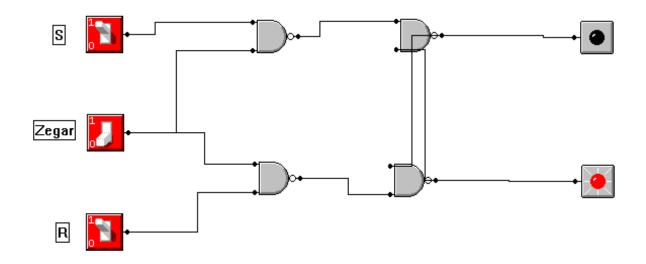
# Tablica stanów przerzutnika RS:

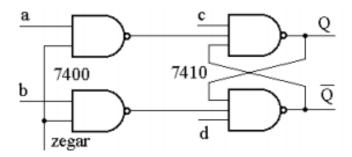
S	R	Q	~Q
0	0	Stan pamiętania	Stan pamiętania
1	0	1	0
0	1	0	1
1	1	Stan zabroniony	Stan zabroniony

Zegar = 1, mogę zmieniać stan wyjścia.



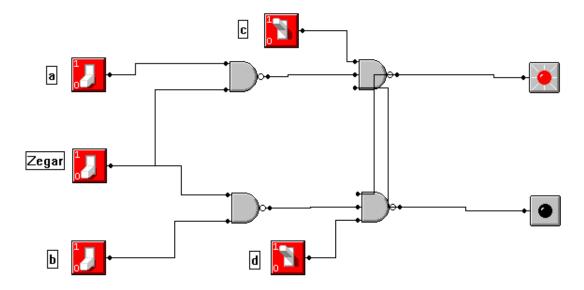
Zegar = 0, nie mogę zmieniać stanu wyjścia





Wejścia a i b działają tylko wtedy, kiedy pozwala im na to zegar - są to wejścia synchorniczne. Wejścia d i c są niezależne od stanu zegara - są to wejścia asynchroniczne. Wymuszają one przejście przeutnika bez względu na to czy zegar jest włączony, czy wyłączony. Wykorzystywane są np. do natychmiastowego usuwania pamięci

Mimo, że Zegar = 0, to mogę zmieniać stan wyjścia, wejściami c i d.



2. Zbadaj przerzutnik jednozboczowy D korzystając z układu scalonego 7474. Stan logiczny 1 podaj na wejścia za pomocą opornika 1 kΩ połączonego z +5 V, natomiast stan logicznego zera podaj za pomocą opornika około 400 Ω połączonego z 0 V lub połącz bezpośrednio wejście z 0V napięcia zasilania. Do taktowania wejścia zegarowego użyj sygnału z impulsatora płytki UC-1.

Przerzutnik D zapamiętuje stan wejścia D (tzw. Wejście informacyjne) w momencie impulsu zegara. Stan ten jest pamiętany aż do następnego zbocza wzonaszącego na wejściu zegarowym C.

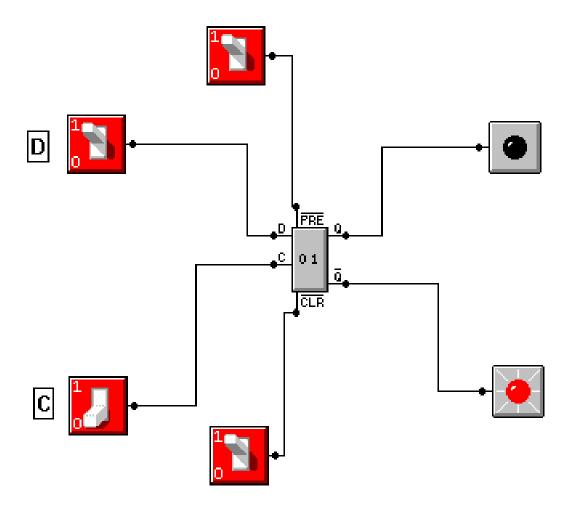
Jeśli mamy stały stan na zegarze (wejście C) I zmieniamy stan wejścia D, to nic się nie dzieje. Jeśli na zegarze zmienimy stan z 1 na 0 (jest to zbocze opadające), to również się nic nie dzieje. W przerzutniku D następuje

wyzwalanie tylko zboczem narastającym. Zegar musi zmienić stan z 0 na 1, aby nastąpiła zmiana na wyjściu.

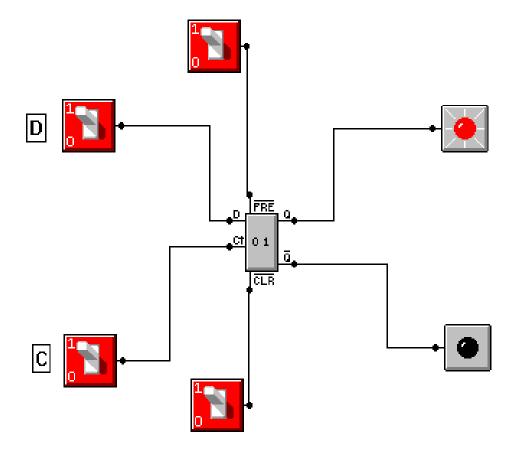
Tabela przejść przerzutnika typu D:

D	Q(t)	Q(t+1)
0	0	0
0	1	0
1	0	1
1	1	1

C = 0, nie możemy zmienić wyjścia stanem D.



Zmieniamy C z 0 na 1. Przerzutnik może zmienić stan wyjścia.



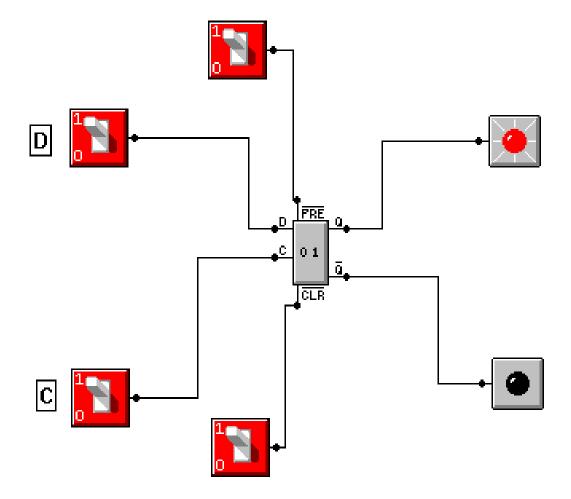
3. Wybierz jeden z czterech przerzutników D "latch" 7475 wyzwalanych poziomem i zbadaj jego działanie. Zadaj na wejście zegarowe sygnał taktujący z impulsatora płytki UC-1. Na wejście informacyjne podaj sygnał z drugiego impulsatora, przed w czasie trwania i po sygnale taktującym. Opisz działanie przerzutnika. Odpowiedz na pytanie: czym się różni przerzutnik typu D "latch" od przerzutnika synchronicznego RS?

Póki przerzutnik D "latch" ma włączony sygnał na zegarze (wejście C), to cały czas możemy zmieniać stan wejścia D. Mamy taką samą sytuację, jak w przypadku przerzutnika RS – przerzutnik jest wyzwalany poziomem. Jeśli wyłączymy zegar I będziemy próbowali zmienić stan wejścia D, to stan wyjścia się nie zmieni. Mówimy wtedy, że układ jest zatrzaśnięty (z ang. latched). W odróżenieniu od przerzutnika D "latch", jeśli chcemy zmienić stan wyjścia na przerzutniku RS, to musimy podać sygnał zarówno na wejście Reset I Set . Przyjmijmy, że mamy taki stan: S = 1 oraz wyjście Q = 1. Jeśli zmienimy S = 0, to wyjście pozostaje takie samo Q = 1. W przerzutniku D, wejście D łączy wejścia J I K, które są odpowidnikami wejść R I S w przerzutniku RS. Ponad to, przutniki RS można tylko wyzwalać poziomem.

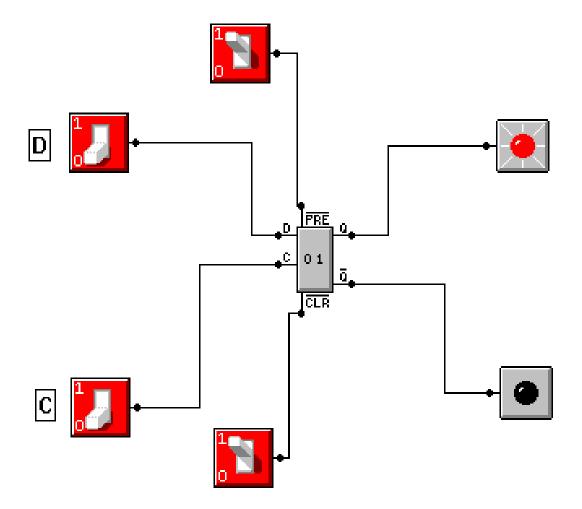
Tabela przejść przerzutnika typu D:

D	Q(t)	Q(t+1)
0	0	0
0	1	0
1	0	1
1	1	1

Zegar: C = 1, wtedy możemy zmieniać stan na wyjściu, wejściem D.



Zegar C = 0, nie możemy zmienić wyjścia przerzutnika wejsciem D.



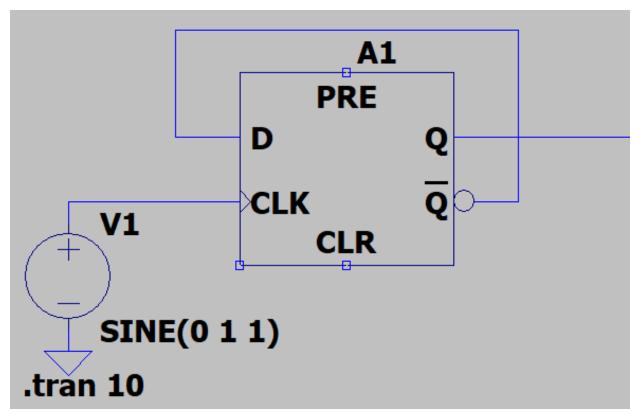
# 4. Zbudować na bazie układu JK (7493) układ dzielący (redukujący) częstotliwość przez dwa. Odrysować przebiegi wejściowe i wyjściowe.

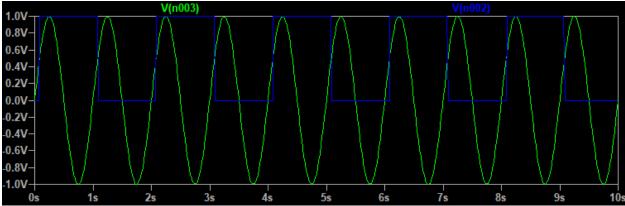
Przerzutnik JK, jest podobny do przerzutnika RS, bo też ma wejście jedynkujące I kasujące. Różnią się one tym, że w przypadku JK nie ma stanów zabronionych (wejścia J I K mogą mieć taki sam stan). Jeśli złączymy oba wejścia, J I K w jedno, to zmieniamy przerzutnik JK w przerzutnik typu D.

Tabela stanów przerztunika JK:

J	K	Q
0	0	stan się nie zmienia
1	0	1
0	1	0
1	1	zmiana stanu na przeciwny

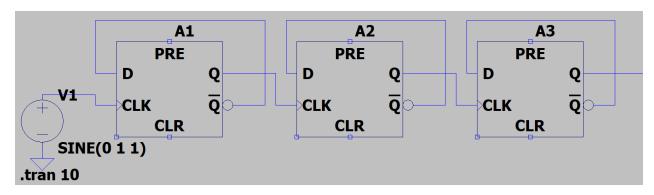
## Układ dzielący częstotliwość przez 2:

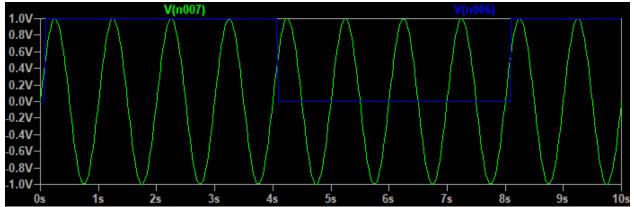




Sygnał wejściowy (zielony sinus) musi przejść 2 razy, żeby wywołać 1 przejście sygnału wyjściowego (niebieski prostokątny). Jest to reduktor częstotliwości przez 2. Dodając kolejne przerzutniki, możemy częstotliwość zmienia się 2^n, gdzie n to ilość przerzutników D.

Układ dzielący częstotliwość przez 8:



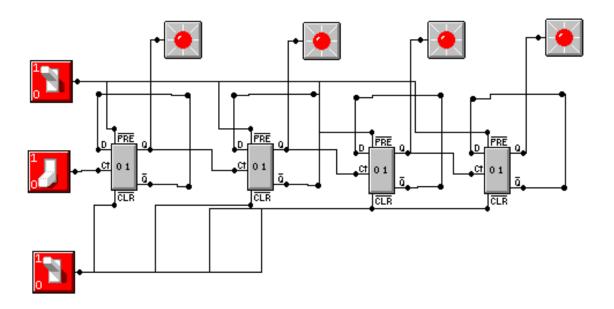


5. Zbudować licznik modulo 16. Wyzwalając ręcznie impulsator obserwować poszczególne stany licznika przy pomocy woltomierza lub diod elektroluminescencyjnych. Podając na wejście impulsy z generatora obserwować przebiegi na każdym z wyjść.

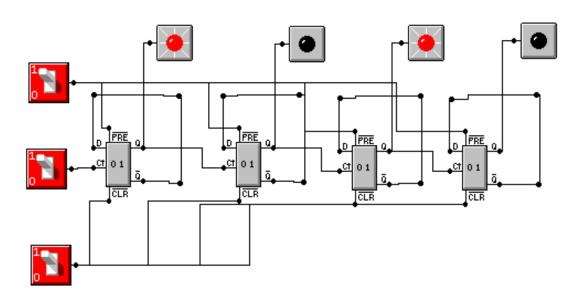
Licznik to układ cyfrowy, który zlicza impulsy wejściowe.

Gdy świecą 4 diody, to mamy stan 0. Jeśli na wejście zegara pierwszego przerzutnika będziemy podawać kolejne sygnały, to diody powinny pokazywać kolejne miejsca w kodzie binarnym. Pierwszy przerzutnik to 2^0, drugi 2^1, trzeci 2^2 I czwarty 2^3. Jest to licznik modulo 16. **Sygnały działają na odwrót: zaświecona dioda to 0, zgaszona dioda to 1.** 

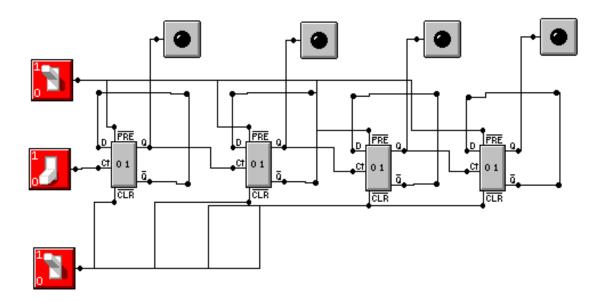
Liczba 0 (0000):



Liczba 10 (0101):

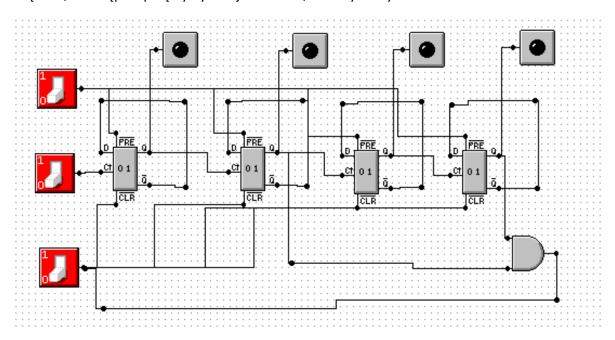


Liczba 15 (1111):

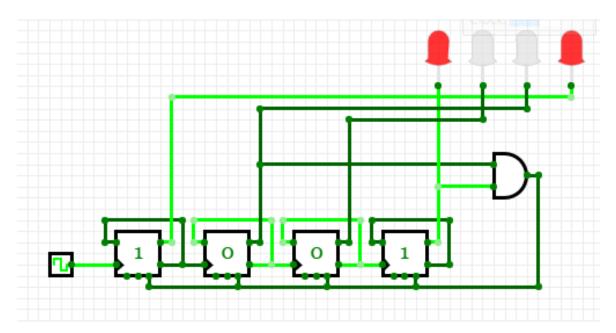


# 6. Zbudować licznik modulo 10. Obserwować stany licznika przy pomocy diod elektroluminescencyjnych

W momencie, gdy licznik dojedzie do liczby 1010, czyli liczby 10, to musimy go wyzerować. U nas mamy odwrotną notację, czyli dochodzimy do sygnału 0101. Jeśli połączymy wyjścia przerzutnika 2^1 I 2^3 za pomocą AND, a następnie połączymy z wejściami CLR, to otrzymamy licznik modulo 10.

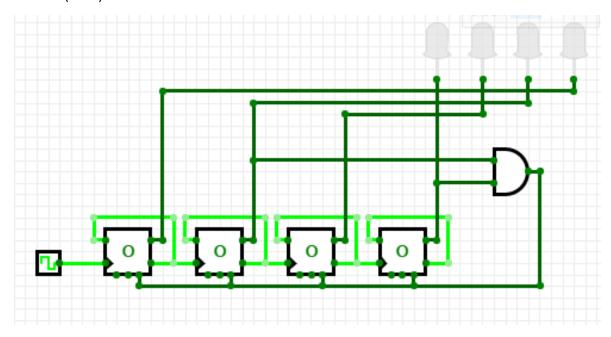


Liczba 9 (1001):



Po 9 licznik się resetuje.

Liczba 0 (0000):



7. Sprawdź działanie rejestrów 74164 i 74165. Połącz wyjścia równoległe rejestru 74164 z wejściami wskaźników na płytce UC-1. Kontrolując próbnikiem zadaj na wejście szeregowe różne stany logiczne, przed, w czasie trwania i po sygnale taktującym zadawanym na wejście zegarowe. Wymienione czynności wykonaj przy różnym stanie wejścia kasującego.

Opisz działanie tego rejestru. Połącz na płytce UC-1 wyjście szeregowe proste rejestru 74165 z wejściem próbnika stanów logicznych. Zadając sygnał taktujący z impulsatora jak wyżej sprawdź działanie wejścia szeregowego przy różnych stanach logicznych wejścia blokady zegara. Podaj na wejścia równoległe 8-bitowe słowo. Użyj sygnału z drugiego impulsatora podanego na wejście wpisujące. Dokonaj wpisu pomiędzy kolejnymi impulsami zegarowymi. Taktując wejście zegarowe wyprowadź przez wyjście szeregowe (kontrolując próbnikiem na wyjściu prostym) zawartość rejestru bit po bicie. Porównaj otrzymane wyniki z wyjścia z wpisanym słowem. Połącz wyjście szeregowe proste a potem zanegowane rejestru 74165 z wejściem szeregowym 74164. Wpisz do rejestru 74165 8-bitowe słowo i wprowadź go przez jednoczesne taktowanie obu rejestrów do 74164. Porównaj słowo wpisane do 74165 ze słowem otrzymanym na wyjściach równoległych 74164 dla dwóch wymienionych wyżej połączeń. Opisz działanie rejestru 74165.