

Лабораторна робота №1

Система обміну даними за послідовним каналом зв'язку і захистом даних за допомогою біта паритетності

Мета: вивчити принципи виявлення помилок при передаванні даних за допомогою біта паритетності; синтезувати та дослідити роботу системи передачі даних за допомогою послідовного каналу зв'язку; для розробки та моделювання системи використати мову опису апаратури VHDL

Завдання:

1) скласти опис модуля передачі даних послідовним каналом зв'язку, який отримує пакет з восьми бітів (одного байту) даних та здійснює послідовну побітову синхронізовану передачу даних за однопровідним каналом зв'язку, при цьому автоматично генеруючи біт паритетності (самостійно обрати правило парності/непарності) і додаючи його до даних що передаються;

2) скласти опис модуля прийому даних за послідовним каналом зв'язку, який синхронізовано приймає данні від модулю передавача, включно з бітом паритетності, після прийому пакету даних приймач має автоматично виконати перевірку біту паритетності та сформувати сигнал коректності даних при завершенні прийому поточного пакету;

3) розробити правила та механізм інжекції помилки у канал зв'язку між модулями передавача та приймача; механізм інжекції має у випадковому порядку інвертувати один біт даних, що передаються каналом зв'язку, номер біту має обиратися випадково, інжекція помилки має виконуватися у випадковий момент часу та з регульованою частотою (орієнтовно не більше 1 помилки на 10-15 пакетів даних поспіль), реалізація механізму контрольованої інжекції 1 або 2 помилок заохочується та принесе додаткові бали при оцінюванні роботи;

4) синтезувати тестовий стенд, в якому реалізовано систему передачі даних на базі розроблених модулів передавача та приймача, а також розроблений механізм інжекції помилки; тестовий стенд повинен організувати достатньо велику кількість сеансів зв'язку, дані для передачі можуть бути згенеровані випадковим чином, результати кожного сеансу передавання повинні перевірятися, накопичуючи статистику успішних передач та передач з помилкою.

За результатами виконання завдань скласти звіт. Звіт має містити початкові дані до кожного завдання, результати індивідуальної розробки за кожним завданням: схеми, опис, алгоритми, початковий код, опис синтезованого тестового стенду, результати його роботи: часові діаграми, вивід даних у консоль, власні висновки щодо результатів роботи тестового стенду.

Звіт потрібно прикріпити до завдання у електронній системі забезпечення навчального процесу та виконати усі передбачені дії для фіксації процесу здачі. Слід дотримуватись строків, відведених на виконання завдання та оформлення звіту, порушення встановлених строків може призвести до обумовлених штрафних санкцій (виконання додаткового завдання, захист роботи у вигляді усної



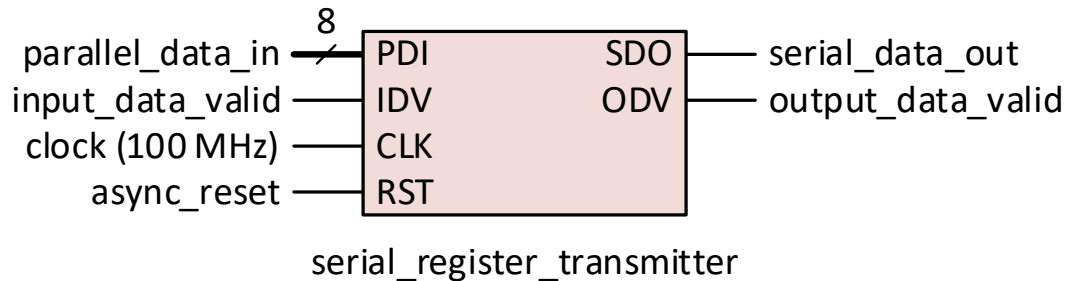
відповіді на ряд питань викладача або проходження електронного тесту за темою лабораторної роботи, зниження максимально можливого балу).

Питання для самоперевірки та підготовки до захисту ЛР:

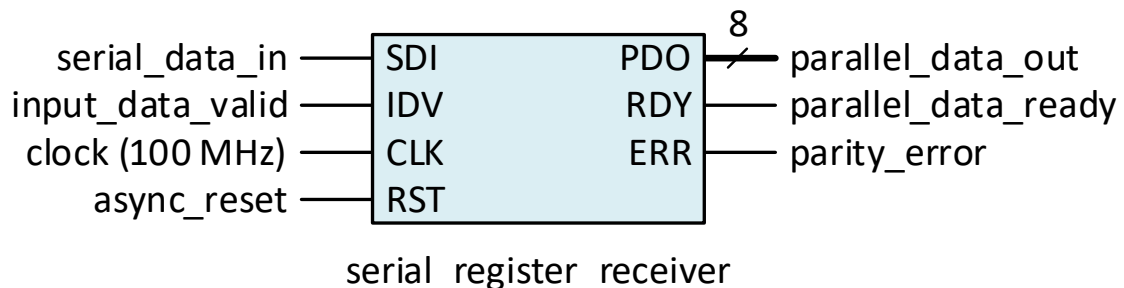
- 1) принципи роботи механізму захисту даних за допомогою біту паритетності
- 2) технічні способи реалізації механізму з бітом паритетності в передавачі
- 3) технічні способи реалізації механізму з бітом паритетності в приймачі
- 4) технічні рішення у тестовому стенді: генерація псевдовипадкових даних для передачі
- 5) технічні рішення у тестовому стенді: механізм інжекції помилки
- 6) технічні рішення у тестовому стенді: підрахунок результатів передачі та перевірки коректності отриманих даних

Методичні вказівки для виконання ЛР №1

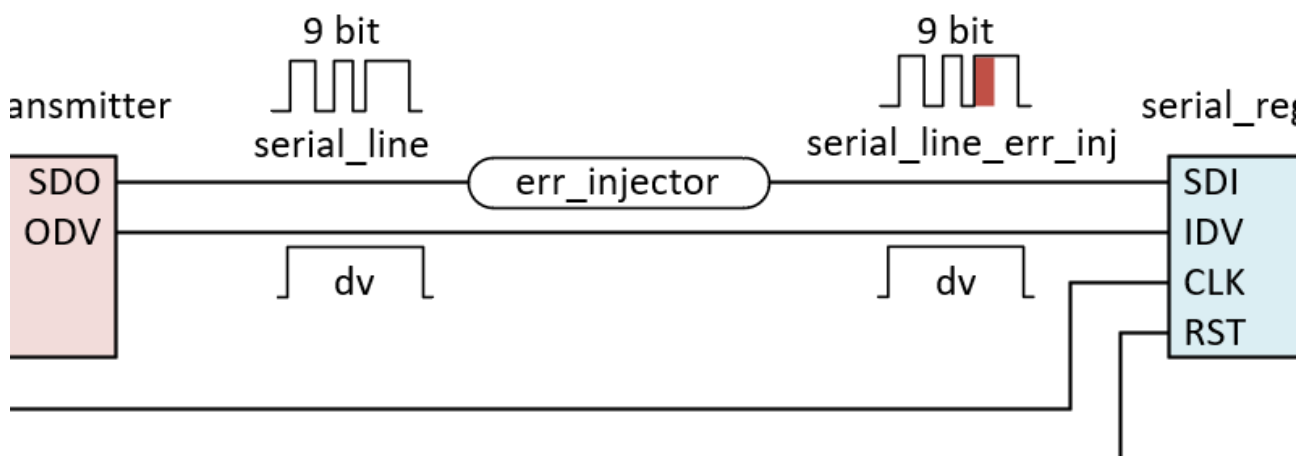
1. Опис модуля передачі даних послідовним каналом зв'язку:



2. Опис модуля прийому даних за послідовним каналом зв'язку:



3. Правила та механізм інжекції помилки у канал зв'язку між модулями передавача та приймача.



4. Схема тестового стенду для дослідження виявлення помилок за допомогою перевірки біта паритетності:

