

1. Принцип действия ЭВМ. Неймановские принципы построения компьютеров.
2. Принстонская и Гарвардская архитектуры ЭВМ.
3. Современное состояние развития архитектур процессоров и ЭВМ. Обобщенная структура ЭВМ и ее функционирование.
4. Иерархия памяти ЭВМ. Классификация и основные параметры запоминающих устройств (ЗУ): внутренняя и внешняя память, кэш-ЗУ, статическая, динамическая и флэш-память ПК (персонального компьютера).
5. Место оперативной памяти в структуре ЭВМ. Адресные запоминающие устройства.
6. Постоянные перезаписываемые ЗУ (ППЗУ), типа EPROM (Electrically Erasable Programmable ReadOnly Memory). Основные структуры ППЗУ. Многобанковая организация и расслоение ЗУ.
7. Оперативная память произвольного доступа (типа RAM – Random Access Memory). Статическая и динамическая памяти (SRAM и DRAM – static/dynamic random access memory).
8. Управление оперативной памятью (ОП). Организация и функционирование синхронной и асинхронной статической памяти. Организация и функционирование динамической ОП SIMM/DIMM (single/double in-line memory module).
9. Временные диаграммы записи/чтения, регенерации. Принципы работы микросхем DDR (DoubleData Rate), RAMBUS.
10. Контроллер SPD (Serial Presence Detect), опции контроллера и его взаимодействие с операционной системой (ОС).
11. Оперативная память последовательного доступа (ППД). Стековое ЗУ, буфер FIFO (First In First Out).
12. Назначение и функционирование устройства управления (УУ). Аппаратная реализация УУ на элементах дискретной логики.
13. Управляющие автоматы (УА) с жесткой и гибкой логикой. Принцип построения УА с программируемой логикой. Принудительная адресация в автомате Уилкса.
14. Блок микропрограммного управления. Типы микрокоманд. Кодирование полей микрокоманды. Микропроцессорная секция.
15. Микропрограммирование. Горизонтальный, вертикальный и смешанный способы кодирования микроопераций.
16. Естественная адресация микрокоманд. Функциональная схема управляющего автомата с естественной адресацией.
17. Типовая структура блока обработки данных ЭВМ.
18. Арифметико-логические устройства (АЛУ), матричные умножители, множительно-суммирующие блоки, регистры и регистровые файлы.
19. Разработка операционных устройств (ОУ). Проектирование операционных автоматов (ОА) с фиксированной структурой.

20. Синтез ОА с управляющей логикой. Структурная организация и синтез ИМ-автоматов. Использование ЗУ в автоматах.
21. Способы взаимодействия процессора с внешними устройствами.
22. Команды ввода-вывода. Буферизация вывода и отложенный обмен (опции WT/WB в BIOS - Basic Input-Output System). Порты ввода-вывода и адресные пространства ввода-вывода.
23. Системная магистраль ISA (Industry Standard Architecture), назначение сигналов, протоколы обмена на магистрали. Блок прямого доступа к памяти в системной логике чипсета.
24. Контроллер ПДП. Структура, функционирование и программирование контроллера КПП
25. Понятие шины ЭВМ. Типы шин. Иерархия шин. Вопросы физической реализации шин. Арбитраж шин. Протоколы шин.
26. Системные шины ISA, FSB – front side bus, шина в/в PCI - Peripheral component interconnect, PCI-Express, назначение сигналов, протоколы обмена. Методы повышения эффективности шин. Сравнение стандартов шин.
27. Система команд процессора. Классификация систем команд по месту хранения операндов. Классификация систем команд по составу и сложности команд. Адресные структуры основной памяти.
28. Команды вычислительной машины и их размещение в памяти. Слово состояния процессора. Способы адресации операндов в памяти.
29. Способы адресации операндов в памяти. Прямая и непосредственная адресация. Косвенная и косвенная регистровая, регистровая автоинкрементная и автодекрементная. индексная и базово-индексная адресация данных.
30. Способы адресации операндов в памяти. Адресация операндов с использованием программного счетчика. Непосредственная и абсолютная, относительная и косвенная относительная адресация.
31. Способы адресации операндов в памяти. Стековая адресация памяти.
32. Команды различных форматов. Структура аппаратных средств для выполнения команд компьютера.
33. Форматы команд персональных компьютеров (на примере IBM PC/AT 8086). Команды арифметических и логических операций. Команды пересылки, передачи управления и обращения к подпрограммам. Команды ввода-вывода.
34. Flash память.